

Vol. 20, Núm. 1, Enero 1981 125 Ptas.

Director

D. José M.ª Llevat Grau

Editor

Cia. de Productos Electrónicos COPRESA, S.A.
Departamento de Publicaciones Técnicas
D. José Albiol Fernández

Coordinación

D. Enrique Riverola García
D. Rafael Rizo Aramburu

Redacción

D.ª M.ª Dolores Forns-Samsó

Consejo Asesor de Redacción

D. Pedro Barrera Vázquez
D. Jaime Borrull Subirana
D. Luis Marco Loras
D. Angel Suso San Miguel

Suscripciones

D.ª M.ª Angeles Garcia Ferrer

Coordinación, Maqueta y Producción

GENERAL GRAFIC, S.A.
Caspe, 172
Barcelona-13
Depósito Legal: B-18387-61

Portada

La fotografía, tomada en la factoría Miniwatt de Barcelona, muestra los diodos whiskerless flotando dentro de un campo electromagnético en espera del proceso de medición y marcado.



COPRESA







VOLUMEN 20-Número 1 **ENERO 1981**

INDICE

Revista Miniwatt

Publicada por:

COMPAÑIA DE PRODUCTOS ELECTRONICOS «COPRESA», S. A.
Balmes, 22 — Teléfono 301 63 12 — Barcelona-7

Suscripción anual (11 números)	Ptas. 1.100
Precio Ejemplar	Ptas. 125
Cambio domicilio	Ptas. 25



EDITORIAL

El término Calidad se busca y aparece con ansiedad cada día más relacionado con innumerables aspectos del entorno de nuestra vida común. En la problemática actual de la industria Electrónica, la Calidad es también una primera necesidad por los beneficios que a través de ella se obtienen. Se establece una estrecha relación entre la calidad del producto terminado y la de los componentes electrónicos que se usan.

Los beneficios que la industria de fabricación de equipos recibe de la aplicación de componentes de mejor calidad son patentes a través de una menor ocupación de recuperación en el proceso de fabricación, tiempo por tanto de fabricación, repercusión en costos, fiabilidad, servicio, etc. Se estima que en ciertos casos, una mejora de la calidad en un factor diez de un componente, como puede ser circuitos integrados, aporta un beneficio de reducción en el mismo factor de los equipos que exigen recuperación durante el proceso de fabricación.

Conscientes de la influencia que viene teniendo este tema, iniciamos una serie de artículos informativos de Calidad, dada la importancia que nosotros venimos dando al término Calidad de nuestros productos desde la 1.ª fase del diseño del componente hasta asegurar la calidad en el período de vida como elemento de un equipo, pasando por la implantación total en cada una de las fases del proceso en nuestras fábricas de donde tomaremos casos de Miniwatt e Hispafer.

Tal como les anunciamos en nuestra Editorial del Junio pasado, aparece este primer número de 1981 en formato DIN A4, que además de seguir las normas europeas actuales permite, a nuestro criterio, una mejor presentación del contenido.

No queremos pasar la oportunidad sin desear a nuestros lectores un año lleno de confianza y esperanza para nuestro sector.

Fiabilidad y control de calidad de los diodos whiskerless

Este artículo examina con detalle los resultados obtenidos en las pruebas de calidad realizadas durante cinco años de producción. Estas pruebas son adicionales a las realizadas en la inspección de línea y en la prueba final del 100%. Se hacen para asegurar que los standards de inspección de línea, y, como consecuencia, que el comportamiento y las especificaciones de los diodos no varían. A tal fin se examinan las variaciones de los parámetros, la fiabilidad de los componentes, los efectos del medio ambiente y también las condiciones de trabajo y funcionamiento a que se ven sometidos los diodos.

Durante cinco años se han ido obteniendo datos sobre la calidad y fiabilidad de los diodos whiskerless. Estos datos provienen de pruebas de control de calidad sobre muestras de producción y de extensas pruebas de campo. Además, como resultado del análisis de fallos producidos en pruebas de vida, y de componentes defectuosos encontrados durante el proceso de fabricación, se han hecho pequeños cambios en los métodos de producción con el fin de mejorar la fiabilidad de los diodos whiskerless.

Para asegurar la calidad del producto, se somete a la aprobación del sistema CECC. Algunos productos ya han conseguido esta aprobación y se espera conseguirla para el resto de los diodos whiskerless.

Los tipos aprobados son:

Serie BAW62 — CECC 50001-021
Serie BAV21 — CECC 50001-022
Serie BZX79 — CECC 50005-005
Serie BA314 — CECC 50001-026

DIODOS WHISKERLESS

Los diodos semiconductores aparecieron entre los primeros componentes electrónicos de estado sólido. Su función es básica y esencial: además de su aplicación original para detección de señal, se emplean en la mayor parte de los circuitos electrónicos y en buen número de circuitos eléctricos.

Evolución

El término "whisker" tiene su origen en el primer tipo de diodo, introducido hace unos setenta años. En este dispositivo, la superficie de un trozo de semiconductor natural (el cristal) se exploraba mediante un tipo de alambre de acero en espiral (llamado bigote de gato (cat's whisker)) hasta que se encontraba un punto adecuado para rectificar. Este montaje se muestra en la figura 1, que también representa el diodo de punta de contacto, descendiente moderno de este tipo de diodos. La figura 1 muestra también un montaje ligeramente posterior. Consiste en dos cristales diferentes, que se mantienen en contacto: esta disposición podría ser el antepasado del diodo de unión.

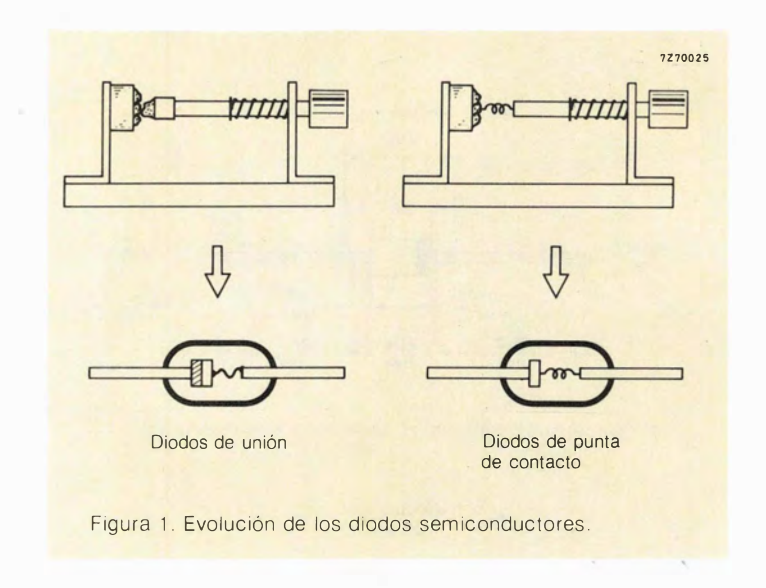


Figura 1. Evolución de los diodos semiconductores.

Los grandes avances que tuvieron lugar en la tecnología de los semiconductores durante la segunda guerra mundial condujeron a las modernas técnicas para fabricar uniones rectificadoras, que introdujeron los diodos de unión de silicio para aplicaciones de conmutación y rectificación. Estos dispositivos, como por ejemplo los del encapsulado DO-7, emplean un filamento de metal (whisker) para unir de forma flexible el chip al terminal de salida.

Al igual que otros muchos componentes, se requería que los diodos fueran cada vez más compactos. Para producir un encapsulado más pequeño, fue necesario variar el método de ensamblaje. La disposición filamento-contacto (whisker-stud) del encapsulado DO-7 se substituyó por la disposición de doble contacto, empleado en los encapsulados DO-34, DO-35, SOD-17, DO-41 y SOD-51, con lo que el filamento quedó obsoleto.

Construcción

Los diodos whiskerless se fabrican fijando el chip entre dos contactos de metal y ensamblando todo ello en un tubo de cristal. Este último aprieta los contactos contra el chip con suficiente presión, con lo que se asegura una conexión fiable; este tipo de diodo soportará tirones y movimientos bruscos sin ningún tipo de peligro.

La figura 2 muestra el encapsulado DO-35 en perfil y en corte, junto con otros encapsulados empleados en diodos whis-

A55640-3

DO-35

Anchura mínima de montaje 5,08

DO-34

(1) Diámetro del terminal en esta zona indeterminado.

anchura min. montaje 10

SOD-51

Figura 2. Vista en corte y dimensiones de los encapsulados de los diodos Whiskerless

kerless. Además de conseguir una reducción de tamaño, el nuevo diseño tiene las siguientes ventajas:

— Alta inmunidad a los movimientos bruscos.
— Alta resistencia a los golpes.
— Buena transferencia de calor.
— Encapsulado hermético.
— Fabricación sólida y sencilla.
— Tolerancia de altas temperaturas en la unión.

Tecnología de fabricación

Nuestros diodos se presentan en tecnología planar y tecnología mesa. Los dos tipos presentan determinadas ventajas. La tecnología mesa, que permite una unión de gran superficie, soporta impulsos de corriente grandes; la tecnología planar es más adecuada para conmutación rápida y tiene una corriente inversa de pérdidas pequeña y constante. La figura 3 compara los dos tipos de tecnología.

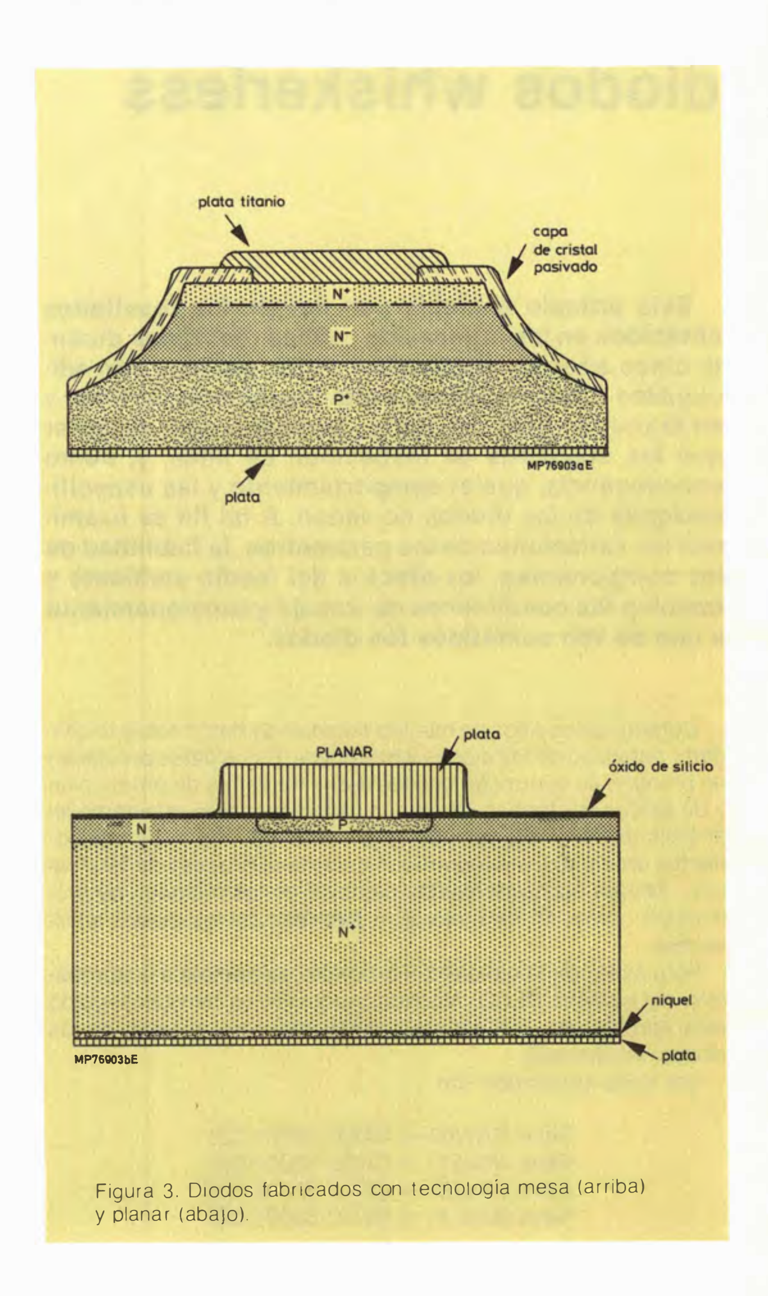


Figura 3. Diodos fabricados con tecnología mesa (arriba) y planar (abajo).

Materiales

Las expansiones térmicas del chip, contactos y cristal se adaptan cuidadosamente para asegurar que la presión de contacto sea prácticamente constante en un gran margen de temperaturas. La metalización titanio-plata o níquel-rodio del chip consigue una gran estabilidad y buena fiabilidad de la unión. Se asegura una alta conductividad térmica de la unión al ambiente, mediante el uso de contactos buenos conductores de calor: molibdeno o Fernico para los diodos DO-34 y SOD-17; Dumet para los diodos DO-35, DO-41 y SOD-51.

Nuestra experiencia de ocho años en la tecnología del vidrio nos capacita para producir unos contactos seguros y prácticamente herméticos entre el cristal y el metal. Como consecuencia de todo ello, los diodos whiskerless son estables y sólidos con bajas pérdidas, incluso para grandes tensiones inversas y temperaturas elevadas.

Precauciones

Como resultado de los análisis sobre los fallos de los diodos, se han modificado ciertos aspectos de la fabricación que han mejorado la calidad del producto.

Las mejoras más importantes se han dirigido a eliminar las impurezas.

Las impurezas son cualquier tipo de partículas conductoras que se encuentren en los encapsulados y pudieran causar algún mal funcionamiento. Se pueden eliminar de dos formas:

Reduciendo su ocurrencia a través de:

— Un control más estrecho de la metalización del chip.
— Reemplazando el diamante por laser en el tallado de las obleas.
— Reduciendo la anchura de las líneas talladas para minimizar el área de silicio expuesta.

Previniendo que entren en el encapsulado con:

— Condiciones de trabajo libre de polvo.
— Colando los chips.
— Limpieza por vacío de los chips, después de haber sido montados en los útiles de fabricación.

Si se ensambla el tubo de vidrio en un horno de atmósfera controlada, se asegura también la limpieza del producto final.

Tipos de diodos fabricados

Se fabrican muchos tipos de diodos en tecnología planar. Aparte de los diodos lógicos BAW62 e IN4148, ampliamente utilizados, y los de alta velocidad de conmutación tales como el BAV10/IN4150, fabricamos el regulador de tensión de 400 mW en las series BZX79 y BZX55 en un encapsulado DO-35. Se fabrican también los diodos de aplicación general BAV18/19/20/21, el diodo de avalancha BAX12A, los diodos de conmutación de banda para TV BA243/244, el diodo de capacidad variable BB119 y algunas series de diodos de referencia de tensión tales como el BZV10-14 y BZX90-94. Recientemente se han introducido los diodos de conmutación de banda para TV BA482/483 y los diodos de capacidad variable BB405B/G en un miniencapsulado DO-34. Se produce también la familia de reguladores de 1,5 W, BZX87, en un encapsulado ligeramente más grande del tipo SOD-51. Actualmente se dispone de la familia de reguladores de 1,3 W, BZV85, en un encapsulado del tipo DO-41.

La tecnología mesa se emplea también muy extensamente. Un ejemplo típico es el diodo de avalancha BAX12. Este tipo de diodo se emplea principalmente para conmutación de cargas inductivas y presenta como característica importante su solidez y la gran inmunidad a golpes y movimientos bruscos que caracteriza a los diodos de tecnología mesa. Otro diodo típico es el diodo de avalancha de alta tensión BAS11 que también se realiza con esta tecnología en un encapsulado tipo DO-35.

FABRICAMOS PRODUCTOS DE CALIDAD

A medida que los equipos electrónicos se hacen más complejos, la calidad del componente tiene mayor importancia. El diseño de circuitos que trabajan en altas frecuencias o conmutación rápida exige seguridad en el control de muchas de las características de los componentes utilizados, aparte de los que definen el funcionamiento básico. Se debe asegurar la calidad de un componente desde el comienzo de su fabricación, ésta debe ser constante en todas las etapas de su desarrollo y producción final.

La calidad es, básicamente, aptitud para el uso; el grado en que un producto satisface los requerimientos del usuario. De esta manera, el concepto básico se puede dividir en dos aspectos esenciales. Aptitud inicial, adecuación a las especificaciones; y duración de la aptitud, fiabilidad.

Conformancia

"Conformancia" es una medida de la capacidad de un producto para satisfacer su especificación inicial. Su especificación práctica es el nivel aceptable de calidad (AQL, Acceptable Quality Level) definido en MIL-STD-105D como "el máximo número de fallos expresado en tanto por ciento". Nuestros valores standard de AQL se expresan en la tabla 1.

Tabla 1. Niveles aceptables de calidad (AQL) garantizados para los diodos whiskerless

Criterio de inspección	AQL		Nivel de inspección
	individual	combinados	
mecánico/visual			
— dimensiones mayores	0,65 %		S2
— otras dimensiones	6,5 %		S2
— visual	0,65 %	2,5 %	II
características eléctricas			
— mayores	0,4 %	0,65 %	II
— otras	2,5 %		S2
ineficaces			
— mecánica	0,1 %		
— eléctricos	0,1 %	0,1 %	II

Los parámetros eléctricos de los diodos, medidos en producción, satisfacen completamente las hojas de características. La exactitud con la que se hace la prueba final del 100%, junto con los métodos de control de calidad que se describirán posteriormente demuestran que la calidad media de los diodos fabricados es mucho mejor que los valores standard de AQL.

Fiabilidad

La fiabilidad es, básicamente, la duración de la conformancia; la capacidad de un producto para funcionar correctamente bajo condiciones establecidas durante un cierto período de tiempo. Su medida práctica es la tasa de fallos, que se define como la proporción del número de fallos en una muestra de dispositivos con respecto al número total de horas de funcionamiento.

Dado que el estudio de fiabilidad se realiza para un número concreto de componentes, la fiabilidad real para el resto se conoce únicamente después de su funcionamiento. Por esta razón, los resultados de fiabilidad de una muestra de componentes se amplían estadísticamente a los demás. Si esto tiene éxito es muy importante entonces que la producción sea uniforme; todos los productos de un mismo tipo deben ser lo más iguales que sea posible. Por consiguiente la conformancia es importante para la determinación exacta de la fiabilidad. Los procedimientos de muestreo empleados para asegurar que una muestra es representativa del total de la producción, se describen en MIL-STD-105D.

Los tests de vida se deben efectuar con los valores máximos absolutos. Esto es necesario para asegurar que la fiabilidad de

los componentes se estudia adecuadamente, y como consecuencia el tiempo de la prueba se reduce al mínimo. Si se hicieran las pruebas con unos valores por encima de los máximos absolutos, podría suceder que se presentasen fallos no habituales en condiciones normales de funcionamiento, lo cual conduciría a resultados erróneos.

SE DISEÑA PARA CONSEGUIR CALIDAD

Aunque se aumente el número de pruebas, no se mejorará la calidad del producto. La calidad debe ser inherente: debe estar presente en el diseño, en los materiales, en la tecnología y en la producción. Se debe aplicar el control de calidad a un producto en cada etapa de su desarrollo y fabricación final. El éxito del control de calidad depende de una conjunción efectiva entre la inspección y el proceso de producción.

Desarrollo del producto

La figura 4 muestra el camino que debe seguir un nuevo producto desde que se investiga hasta que se produce; la evaluación de la calidad comienza en la etapa de desarrollo y continúa en todos los pasos siguientes. El diseño inicial de un diodo whiskerless se compara primero con la fiabilidad y el comportamiento del objetivo. Para probar el diseño se realizan pruebas climatológicas y mecánicas de tipo general.

Una vez se cumplen los requisitos de comportamiento y calidad, el producto recibe su "conformidad para la entrega". Hasta que esto sucede, se inicia solamente una producción piloto de la cual se consiguen únicamente muestras de desarrollo.

El diodo tiene entonces una producción limitada. Pruebas de control de calidad muy exhaustivas determinan si el producto es suficientemente fiable y sus características idóneas para comenzar la fabricación plena. Este período de pre-producción puede durar hasta seis meses.

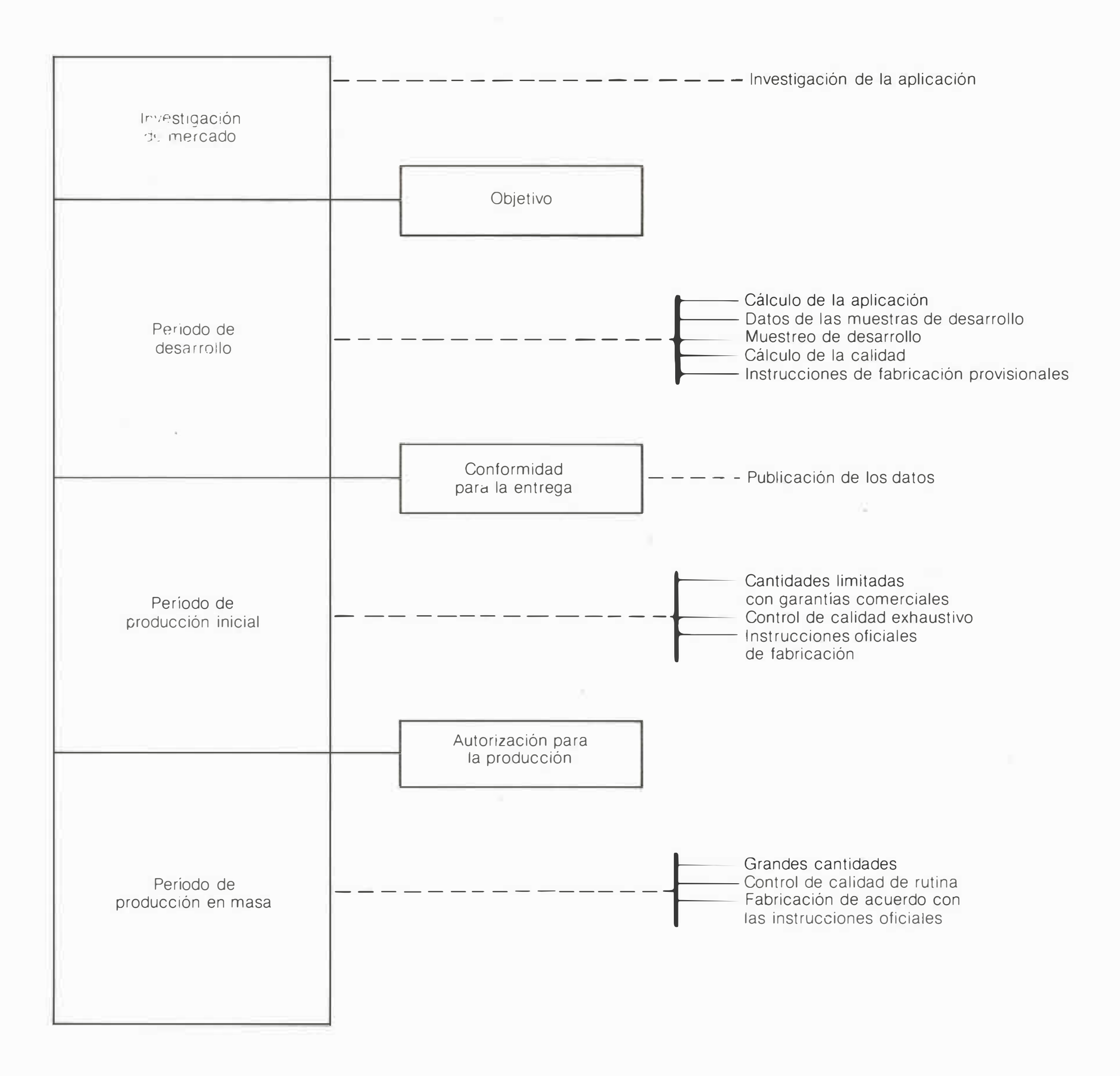


Figura 4. El control de calidad en el proceso de investigación y fabricación de los diodos Whiskerless

Producción e inspección

El diagrama de flujo de la figura 5 muestra la conjunción entre control de calidad e inspección a lo largo de todo el proceso de fabricación. El control de calidad inspecciona la línea de producción tomando muestras de diodos acabados y sometiéndolos a un examen de rutina. Estos tests se dividen en tres categorías:

— Pruebas de vida, basadas en los valores máximos publicados en las hojas de características del producto.
— Pruebas de ambiente que someten a los diodos a condiciones mecánicas y climáticas extremas.
— Medición de los parámetros para conocer si se ajustan a las características publicadas.

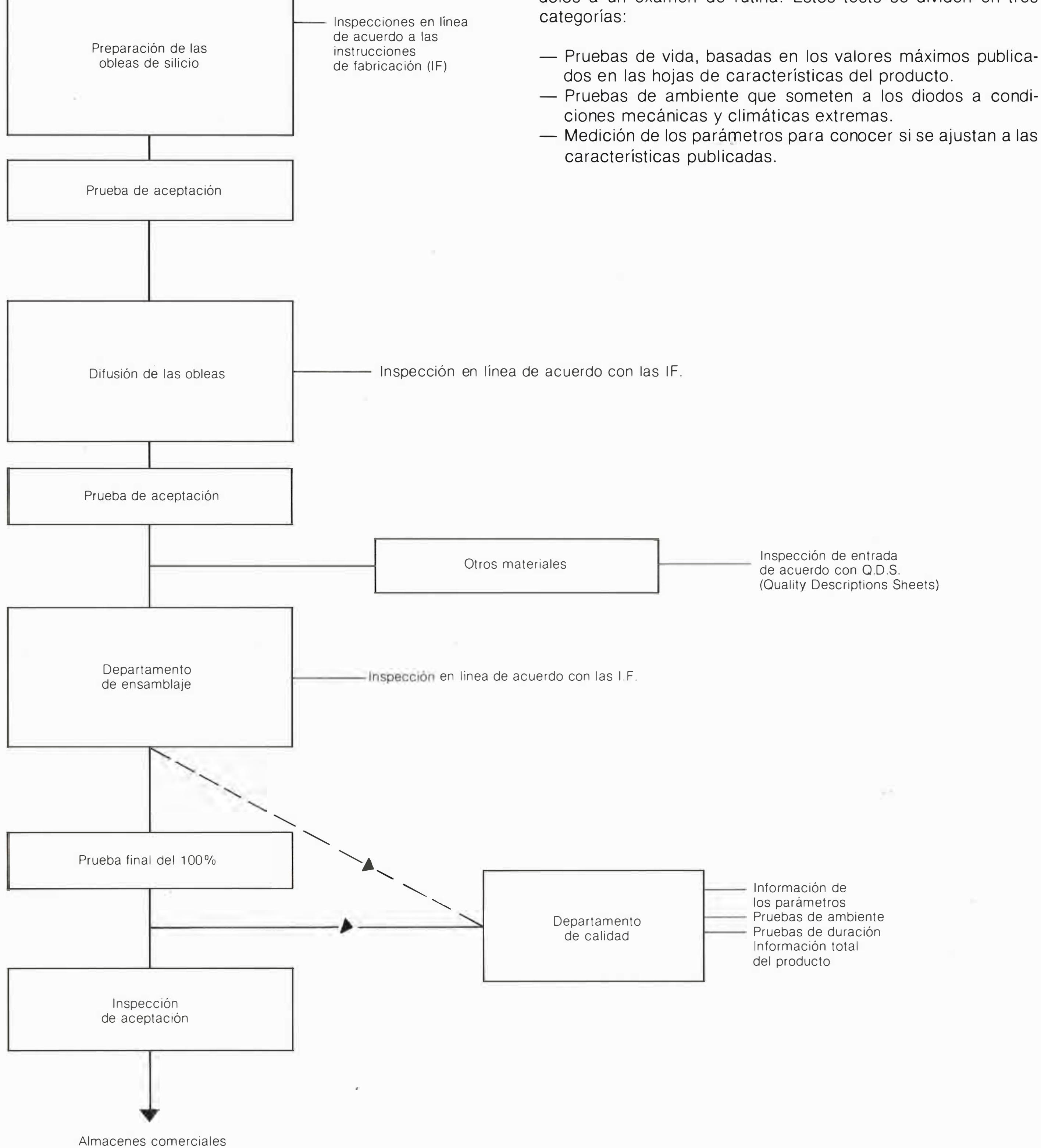


Figura 5. Diagrama de flujo de control de calidad e inspección referente a los diodos Whiskerless.

TIPOS DE PRUEBAS

En este apartado se describen las pruebas empleadas por el laboratorio de control de calidad para comprobar la inspección de línea al 100%. Estas pruebas aseguran que se mantienen los standards de inspección. Además se realimentan los resultados para corregir cualquier variación que pudiera tener la fabricación y para indicar cualquier cambio en la tecnología o diseño que condujera a la mejora de la calidad del producto.

Prueba de la conformancia

Se realiza un control estadístico sobre las características publicadas y otras especificaciones de los diodos de acuerdo con el Nivel Aceptable de Calidad (AQL). Este AQL se da en la tabla 1.

Pruebas de ambiente

Cuando se pasa de la etapa de diseño a la de plena producción de los diodos, se desarrollan pruebas y tests para controlar y mantener la calidad del diseño original. Algunas de estas pruebas son mecánicas y ambientales; son fáciles de realizar, pero adecuadas para detectar cualquier posible variación de las especificaciones originales. Los tests se ejecutan en tres grupos y con los siguientes pasos:

Grupo I

1. Test "bomba": inmersión durante 16 horas en alcohol etílico con una presión absoluta de 497 kPa (kN/m^2).
2. Medidas eléctricas de acuerdo con el tipo.
3. Test de soldadura por inmersión: ambos terminales se sumergen en una aleación al 60/40 de estaño y plomo a 300°C hasta 1,5 mm$\pm$0,5 mm del cuerpo del diodo durante 10 s$\pm$1 s.
4. Test de fatiga del terminal: con el cuerpo del diodo fijado y con pesos de 4,9 N en cada terminal, cada uno de estos se dobla hasta 90° cuatro veces.
5. Test de tensión: con un terminal fijado mecánicamente se aplica al otro una tensión constante de 25 N durante 3 segundos.
6. Test "bomba": se repite I1.
7. Medidas eléctricas: se repite I2.

Esta secuencia de pruebas se realiza sobre 20 diodos de cada tipo cada semana.

Grupo II

1. Medidas eléctricas: Se repite I2.
2. Test del agua hirviendo: Se sumergen los diodos en agua hirviendo (100°C) durante 48 horas.
3. Medidas eléctricas: Se repite I2.

Esta secuencia de pruebas se realiza sobre 50 diodos de cada tipo cada semana.

Grupo III

Este conjunto de pruebas determina el efecto de ambientes tropicales sobre las soldaduras. Se realizan sobre 20 diodos cada mes.

Test de calor húmedo: Consta de 28 ciclos. Cada ciclo dura 16 horas a 55°C $\pm$ 2°C con una humedad relativa del 95 al 100% seguido por 8 horas a 25°C $\pm$ 10°C y una humedad relativa del 80 al 100%.

Test de soldadura: Inmersión de los terminales en una aleación al 60/40 de estaño y plomo a 230°C $\pm$ 5°C durante 2 s $\pm$ 0,5 s. De cada muestra de 20 diodos, se aplican ambas pruebas a 16; los 4 restantes se emplean como grupo de control y sólo se les aplican los tests de soldadura.

Fiabilidad

Definiciones

Los términos empleados en este apartado están tomados de las publicaciones IEC. De la publicación IEC n.º 134 tenemos:

Valor límite: Un valor que determina la capacidad límite o una condición límite de un dispositivo electrónico.
(Nota: las condiciones límites pueden ser máximas o mínimas).

Valores máximos absolutos: Son valores límite de funcionamiento y condiciones ambientales, aplicables a cualquier dispositivo electrónico, definidos por los datos de las hojas de características y que no se deberían exceder durante las peores condiciones de trabajo posibles.

Estos valores se eligen por el fabricante de tal modo que produzcan un buen funcionamiento del dispositivo.

Las definiciones empleadas sobre pruebas de vida y cálculo de la fiabilidad, están tomadas de la publicación IEC n.º 271.

Fallo: Cuando un dispositivo ya no cumple las especificaciones del diseño.

Se definen varios grados de fallo:

Fallo parcial: Fallo que resulta cuando se aparta de los límites especificados en las características, pero que no produce un mal funcionamiento total del dispositivo.

Fallo completo: Fallo que resulta cuando se aparta de los límites especificados en las características y que produce un mal funcionamiento total del dispositivo.

Es corriente dividir los fallos parciales en fallos parciales mayores y menores de acuerdo con el grado de desviación de la característica.

Condiciones de las pruebas

Los diodos whiskerless se prueban en condiciones de valores máximos absolutos. Esto beneficia tanto a los clientes como a nosotros mismos. En general los valores son:

— Tensión máxima inversa en corriente continua V_R.
— Tensión máxima inversa de pico en corriente alterna V_{RRM}.
— Corriente continua máxima I_F.
— Corriente máxima de pico en corriente alterna I_{FRM}.
— Temperatura máxima de la unión $T_{jmáx}$
— Temperaturas máximas y mínimas de almacenamiento T_{stg}

Para examinar la vida de los diodos con estos valores, los circuitos que realizan las pruebas generan las siguientes condiciones:

$$\left.\begin{array}{l}\text{Carga resistiva}\\ V_R \text{ continua}\\ I_F \text{ continua}\end{array}\right\}\quad aT_{jmáxima}$$

y temperaturas máximas y mínimas de almacenamiento. En algunos casos, $T_{jmáx}$ se alcanza ajustando la temperatura ambiente: por ejemplo, teniendo aplicada V_R, T_{amb} se fija a $T_{jmáx}$.

El número de diodos probados y la frecuencia con que se verifican depende del tipo y de la aplicación a la que se destine el dispositivo en particular. Usualmente, una muestra de 10 diodos se someterá a estos tests durante 1 semana (168 horas). Otras muestras se prueban durante 6 semanas (1.000 horas) y 10.000 horas.

El objeto de estas pruebas de duración es inducir fallos potenciales.

Tabla 2. Fiabilidad de los diodos whiskerless en funcionamiento

Tipo	n.º diodos en funcionamiento	horas dispositivo (x 10^6)	fallos*	tasa de fallos (60%)
BAV10	706 053	9 821	0	$0,1 \times 10^{-9}$ / h
BAX12	1 773 391	21 137	9	$0,5 \times 10^{-9}$ / h
BAX16	1 085 626	13 330	4	$0,4 \times 10^{-9}$ / h
BZX79	125 207	1 575	0	$0,6 \times 10^{-9}$ / h

* Criterio de fallo: Circuito abierto o cerrado; suficiente variación de las características para impedir un buen funcionamiento.

RESULTADOS PRACTICOS DE LOS FALLOS PRODUCIDOS

Efecto del factor de carga

Los valores de los fallos se obtuvieron con pruebas realizadas a los valores máximos absolutos. Para estas pruebas se eligen combinaciones de carga y de temperatura ambiente de tal forma que se alcancen las máximas temperaturas de unión posibles. Para los diodos BAV10, BAW62, BAX12 y BZX79, $T_{jmáx} = 200°C$; para los diodos BAV21, $T_{jmáx} = 175°C$; y para los diodos BA243/244, $T_{jmáx} = 150°C$.

El funcionamiento a temperaturas de unión más bajas que las máximas, reducirá considerablemente la tasa de fallos. La figura 6 da el factor de multiplicación de la tasa de los fallos en función de la temperatura de trabajo de la unión. En la zona de 20°C a 175°C, esta curva está basada en los datos suministrados en MIL-HDBK-217B de Septiembre de 1976; la zona de 175°C a 200°C se obtiene por extrapolación empleando las tablas de Arrhenius.

Resultados de las pruebas de campo

Aunque los diodos whiskerless se emplean en grandes cantidades en muchas aplicaciones, es difícil a menudo obtener información sobre los fallos en servicio bajo condiciones suficientemente controladas, que hagan estos datos útiles. Sin embargo, se han deducido algunos resultados de fallos producidos en equipos electrónicos en el período 1974-1977 que se muestran en la tabla 2. Estos diodos trabajan siempre por debajo de los valores máximos absolutos; la temperatura máxima de la unión es menor que 100°C y la carga máxima es siempre un 50% menor que la máxima posible.

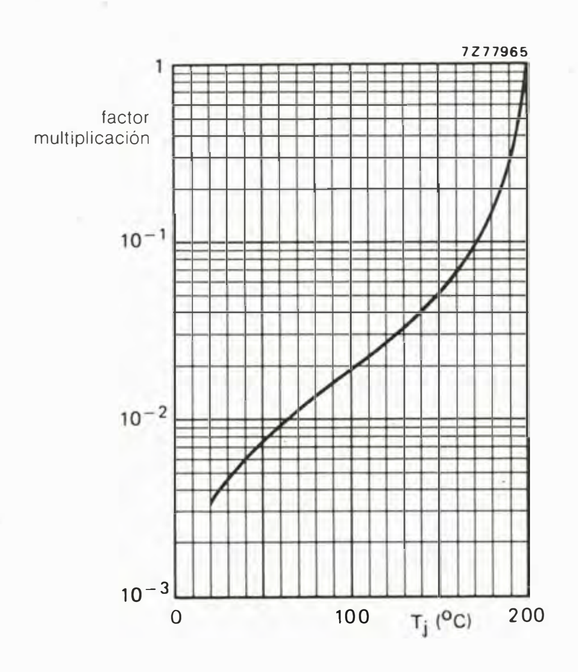


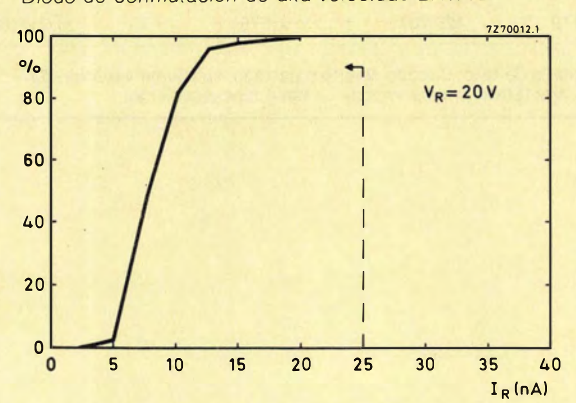
Figura 6. Factor de multiplicación de la tasa de fallos en función de la temperatura de unión en funcionamiento

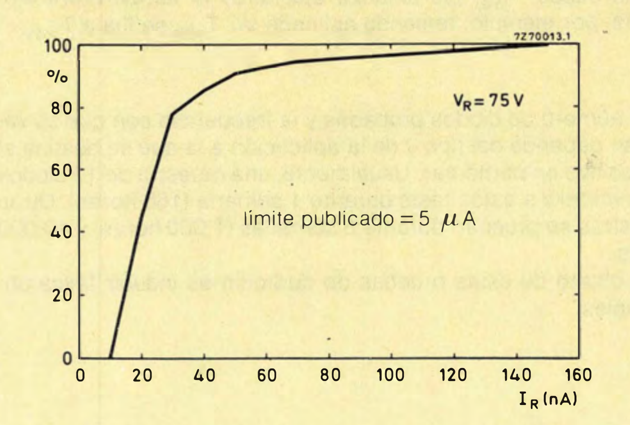
APENDICE 1

Dispersiones de los parámetros de diodos whiskerless

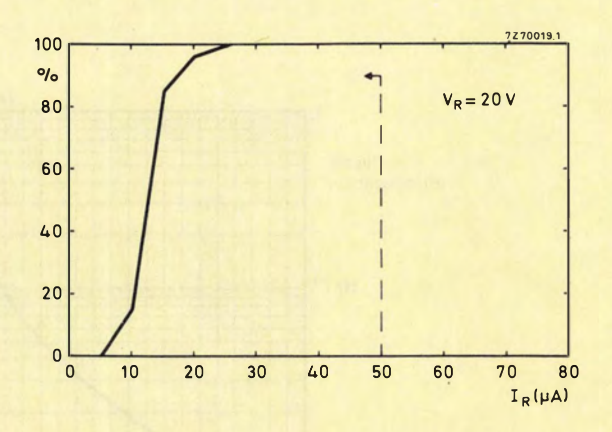
Estos resultados se obtuvieron mediante los procedimientos descritos en este artículo.

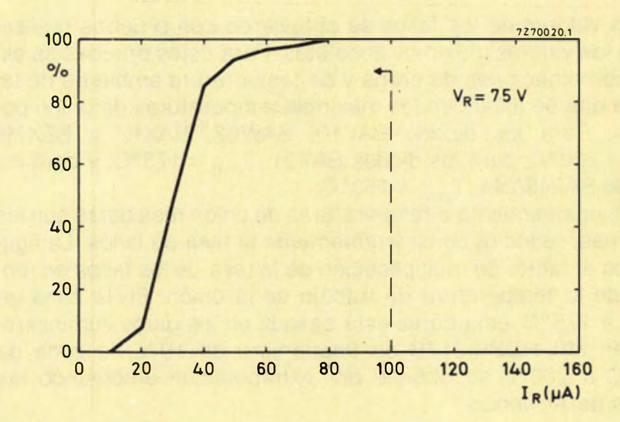
Diodo de conmutación de alta velocidad BAW62



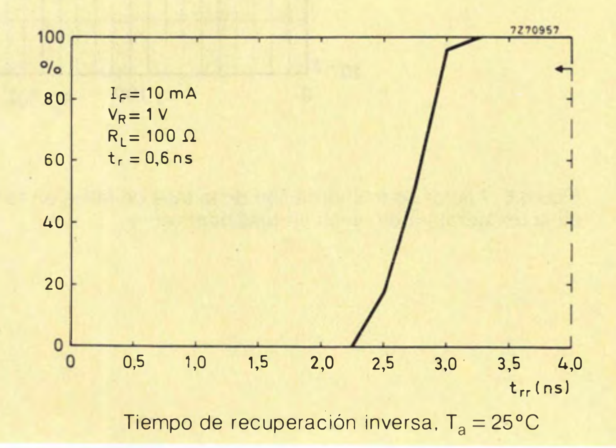


Corriente inversa de fugas, $T_a = 25°C$

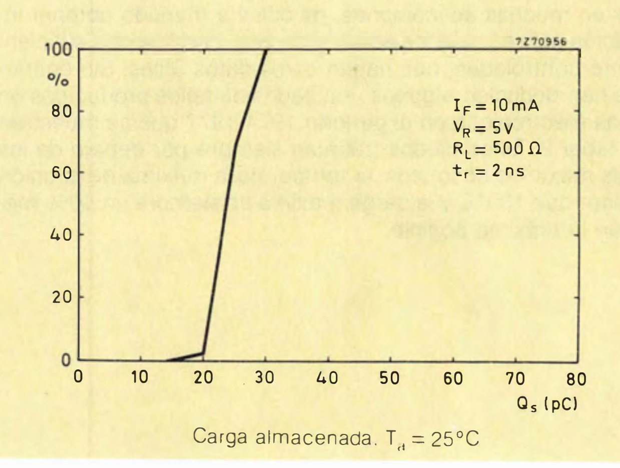




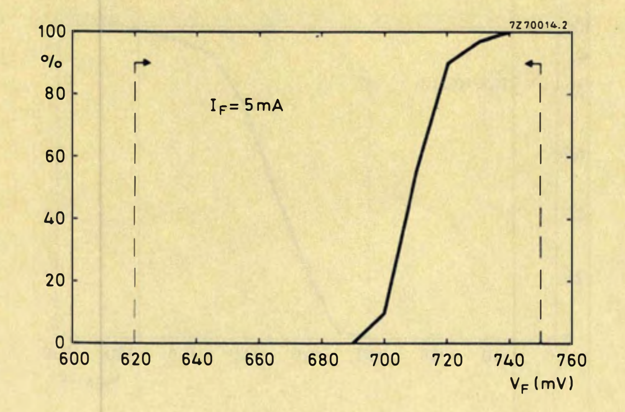
Corriente inversa de fugas, $T_a = 150°C$

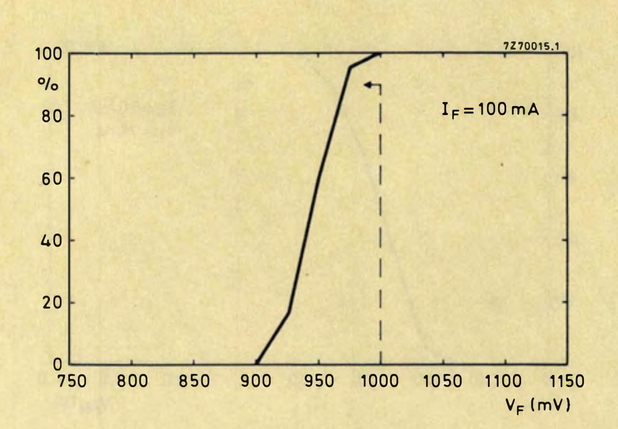


Tiempo de recuperación inversa, $T_a = 25°C$

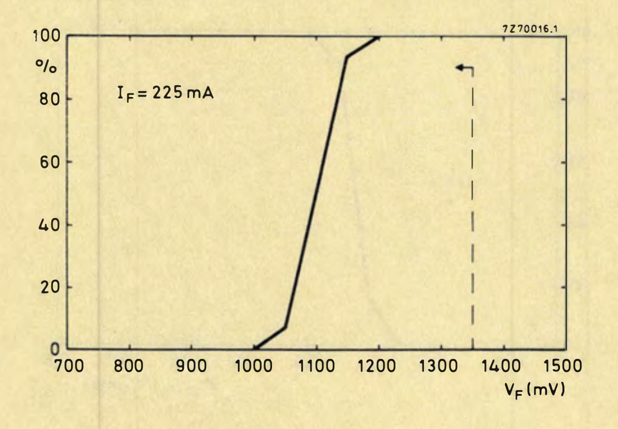


Carga almacenada, $T_a = 25°C$

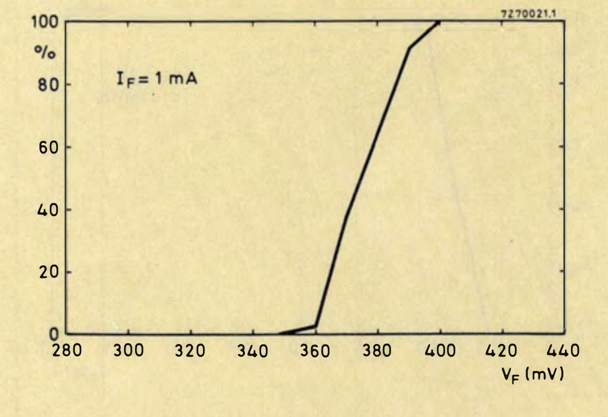




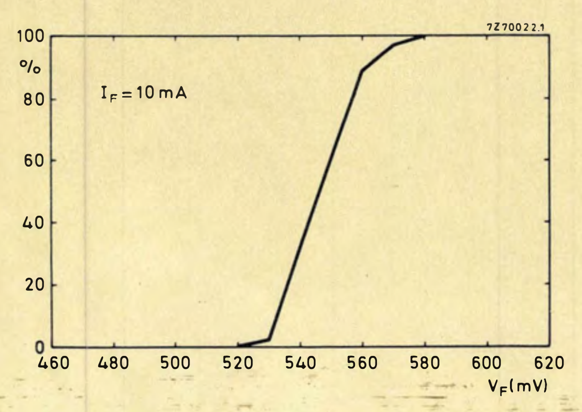
Tensión directa, $T_a = 25°C$

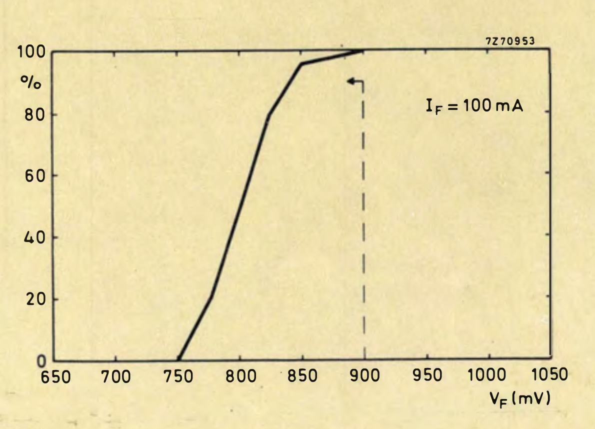


Tensión directa, $T_a = 25°C$

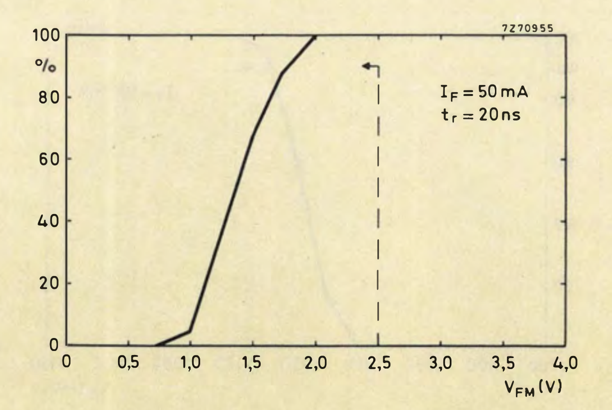


Tensión directa, $T_a = 150°C$

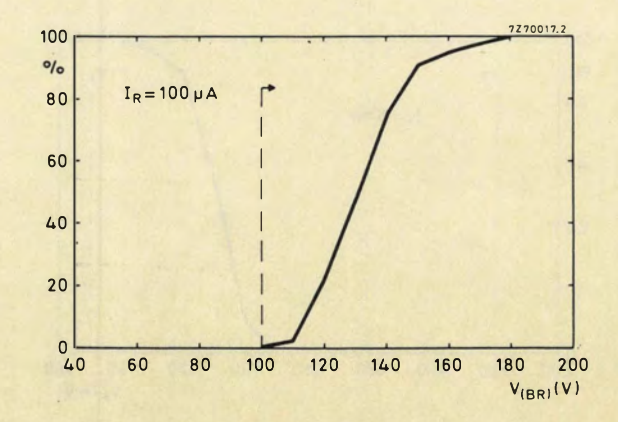




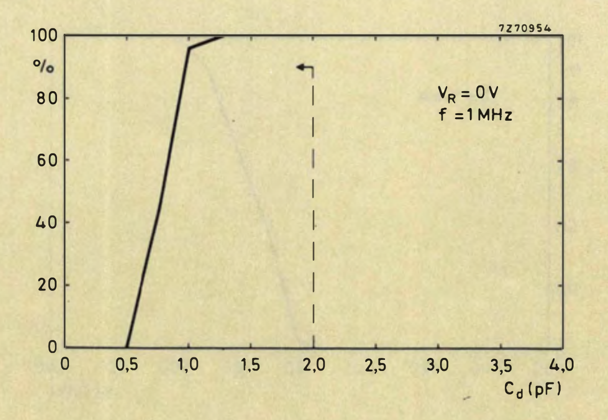
Tensión directa, $T_a = 150°C$



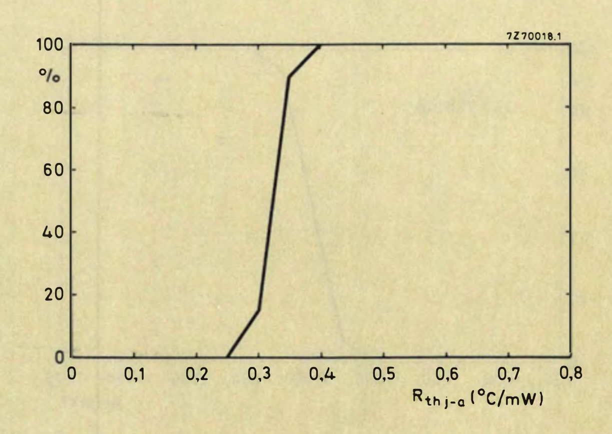
Tensión directa de recuperación, $T_a = 25°C$



Tensión inversa de ruptura, $T_a = 25°C$



Capacidad, $T_a = 25°C$



Resistencia térmica, $T_a = 25°C$

APENDICE 2

Resultado de las pruebas de vida: BAW62

Condiciones de prueba

a) Carga R — $V_i = 52\ V_{eficaces}$ $f = 50$ HZ, conectada, 2,5 h, desconectada 0,5 h
$R_i = 330\Omega$, $T_{amb} = 150°C$
$I_{FAV} = 72$ mA
$I_{FRM} = 225$ mA

b) V_R continua — $V_R = 75$ V c.c.
$T_{amb} = 175°C$

c) I_F continua — $I_F = 200$ mA c.c.
$T_{amb} = 60°C$

d) elevada temperatura almacenamiento — $T_{amb} = 200°C$

e) baja temperatura almacenamiento — $T_{amb} = -65°C$

Circuito	n.º dispositivos probados	duración prueba	fallos parciales mín.	fallos parciales máx.	fallos completos
a	1930	168 h	2	0	1
	420	1000 h	0	0	2
	50	4000 h	0	0	1
	10	8000 h	0	0	0
b	1900	168 h	19	7	1
	460	1000 h	9	1	2
	40	4000 h	1	0	0
	20	6000 h	0	0	0
c	920	168 h	1	2	0
	290	1000 h	1	0	0
	30	2000 h	0	0	0
	20	6000 h	0	0	0
d	90	1000 h	0	0	0
	30	2000 h	0	0	0
	10	4000 h	0	0	0
	10	6000 h	0	0	0
	30	8000 h	0	0	0
e	90	1000 h	0	0	0

Criterio fallo

V_F con $I_F = 100$ mA	>1000 mV	>1100 mV	>2000 mV
I_R con $V_R = 20$ V	> 25 nA	> 50 nA	> 250 nA
I_R con $V_R = 75$ V	> 5 μA	> 10 μA	> 50 μA

APENDICE 3

Resultados de las pruebas de ambiente combinados

Estos resultados fueron obtenidos a partir de las pruebas descritas en el apartado "Tipos de pruebas" en los 4 últimos años.

	BA243/244	BAV10	BAV21	BAW62	BZX79
Grupo I					
n.º componentes probados	1400	4060	2300	4740	4740
fugas mecánicas	3	2	1	2	10
rotura de hilos en pruebas de doblaje	2	0	0	1	1
fallos completos en I_R	3	4	4	4	4
fallos completos en V_F	2	5	1	10	5
fallos parciales mín. en I_R	0	1	1	1	3
fallos parciales mín. en V_F	2	5	4	70	3
Grupo II					
n.º componentes probados	3400	10250	5700	11700	11650
fugas mecánicas	11	28	18	28	24
fallos completos en I_R	3	7	5	14	11
fallos parciales mín. en I_R	7	10	9	10	8

Nota: Los resultados de pruebas del grupo III fueron satisfactorios.

Control remoto

El sistema que se describe a continuación está basado en dos circuitos integrados muy fiables, de baja disipación. Estos circuitos forman el núcleo de toda una familia de controles remotos, que va desde el tipo más sencillo (que tratamos en este artículo) hasta los más sofisticados, basados en un microprocesador, para sintonía digital, Teletexto, etc... Esto permite a cada fabricante elegir las características que quiera poner a su receptor y disponer de un sistema hecho a su medida para cada caso.

1. INTRODUCCION

El sistema básico usa dos circuitos integrados (SAB3021 y SAB3012) para proporcionar las siguientes prestaciones:

— Control de cuatro funciones analógicas.
— Selección de hasta 16 estaciones.
— Conexión y desconexión por control remoto.
— 2 × 64 órdenes.
— Silenciador y fijación de funciones analógicas a su valor medio.
— Dos funciones de reserva.
— Control local de 31 órdenes.
— Transmisión mediante infrarrojos o ultrasonidos.
— Aplicación a radio, TV, HI-FI, etc.

2. SISTEMA IRS (INFRA RED-SINGLE)

El sistema IRS o sistema sencillo de control remoto por infrarrojos, está realizado según el diagrama de bloques que se muestra en la figura 1.

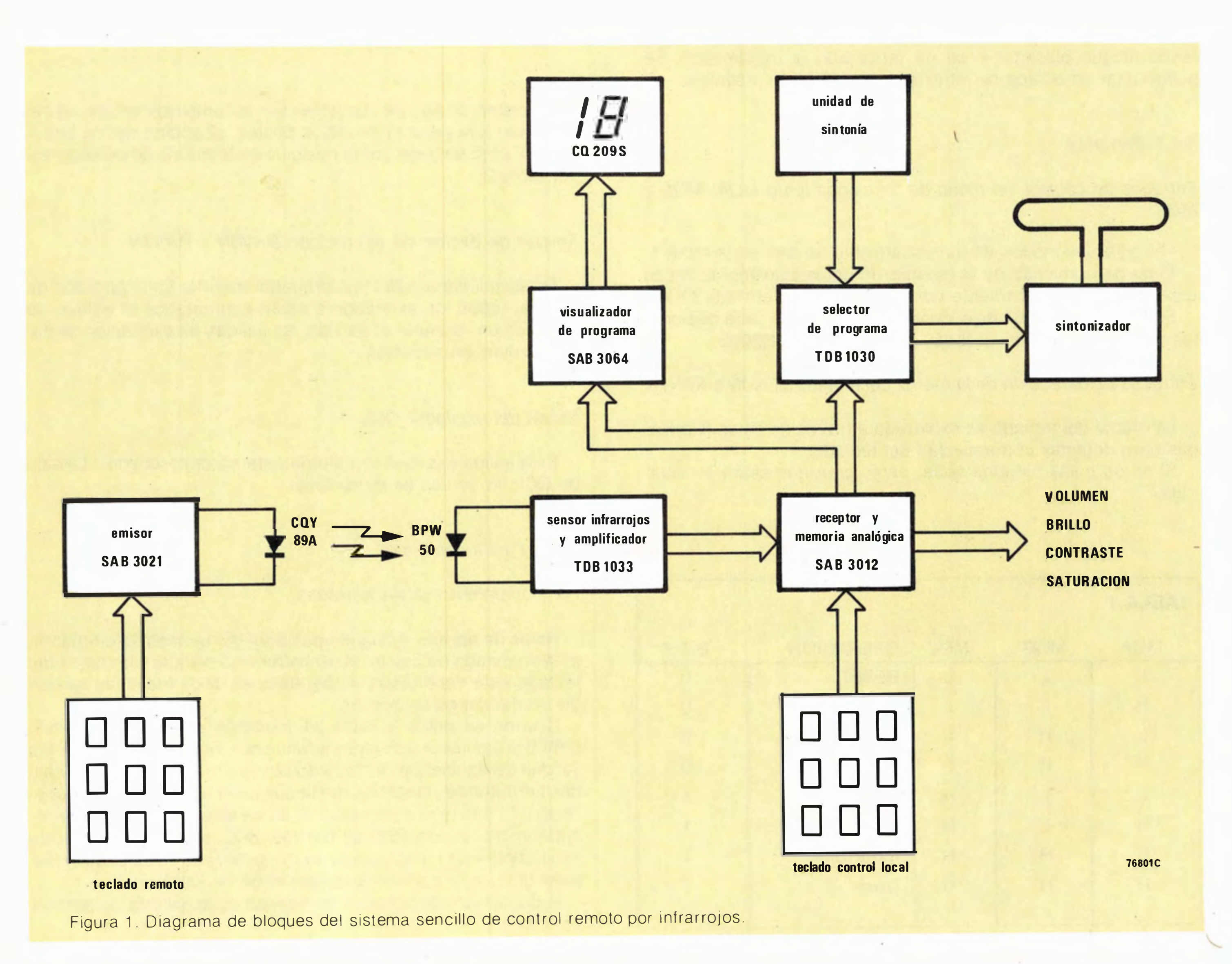


Figura 1. Diagrama de bloques del sistema sencillo de control remoto por infrarrojos.

El circuito SAB3021, realizado en tecnología NMOS, es el emisor remoto que codifica las entradas del teclado y transmite las órdenes al receptor por medio de diodos LED de infrarrojos.

El circuito TDB 1033 es el receptor de infrarrojos y proporciona amplificación diferencial, conforma los impulsos y controla el nivel de las señales recibidas por medio de un fotodiodo BPW50.

El circuito integrado SAB3012 es el decodificador de instrucciones y memoria de funciones analógicas, así como control de programa. Acepta la entrada de un teclado con un máximo de 31 ordenes.

3. DESCRIPCION DE CADA CIRCUITO INTEGRADO

3.1. Emisor remoto SAB3021

El circuito integrado emisor (fig. 3), puede generar hasta 2 × 64 diferentes órdenes que sirven, no sólo para el control normal del televisor, sino que también se pueden usar para controlar otros sistemas como el DICS, Teletexto, etc. Está realizado en tecnología LOCMOS, y por razones de economía de la batería, el oscilador está desconectado cuando no se está apretando ningún pulsador o se ha terminado la transmisión. Se puede usar un enlace de infrarrojos o bien de ultrasonidos.

3.1.1. Entradas

Entradas de control del modo de funcionamiento MOA, MOB y MOC

Los posibles modos de funcionamiento se dan en la tabla 1.

El bit de comienzo de la palabra de datos transmitida (bit S) está controlado únicamente por el estado de la entrada MOC.

El circuito SAB3064 es el decodificador BCD a siete segmentos y excitador del visualizador de programas CQ209S.

Entradas de detección de la matriz del teclado SEN0N a SEN7N

La matriz del teclado es explorada a través de estas 8 entradas para detectar una actividad del teclado.

Si no se pulsa ninguna tecla, estas entradas están en nivel "alto".

TABLA 1

MOA	MOB	MOC	OPERACION	BIT S
L	L	L	RESET	0
H	L	L	Ultrasónica	0
L	H	L	Infrarrojos	0
H	H	L	Local	0
L	L	H	Pruebas	1
H	L	H	Ultrasonidos	1
L	H	H	Infrarrojos	1
H	H	H	Local	1

Entrada de oscilador o reloj QCLS

Esta es la entrada del oscilador incorporado en el chip. Para una aplicación local se tiene que contectar el reloj de sistema.

3.1.2. Salidas

Salida de datos remotos REMO

Los datos que se han de transmitir se presentan en esta salida durante el tiempo de una pulsación legal. En situación de espera ("stand by"), esta salida permanece en estado bajo.

En la figura 2 se da el formato de la información a transmitir.

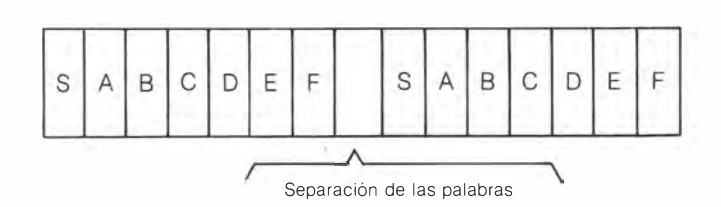


Figura 2. Formato de la información.

El mismo código se transmite por lo tanto dos veces, representando una palabra de datos dobles. El código de los bits A hasta F está definido por la posición en la matriz de pulsadores; ver tabla 2.

Salidas de excitación del teclado DRV0N a DRV7N

Estas salidas son del tipo drenador abierto. En la posición de espera, todos los excitadores están conmutados al estado de conducción. Durante el barrido, las salidas de excitación se hacen activas en sucesión.

Salida del oscilador QCL

Esta salida excita la circuitería externa del oscilador. La salida QCL no se usa en modo local.

3.1.3. Funcionamiento

Funcionamiento de las entradas

Antes de apretar cualquier pulsador del teclado, la circuitería está en estado no activo, el oscilador está parado y la matriz del teclado está conmutada en paralelo, es decir todas las salidas de excitación están activas.

Cuando se pulsa la tecla 61 (posición en la matriz, SEN5, DRV7) el oscilador comienza a funcionar. Se inicia la lógica y las salidas de excitación del teclado se hacen inactivas. Estas salidas permanecen inactivas hasta que pasa un tiempo de recuperación. El barrido comienza cuando ha pasado el tiempo de recuperación. El contador de barrido, SCC, activa las salidas de excitación y se para cuando se ha localizado el pulsador, después de lo cual comienza la operación de salida.

El contenido del contador de barrido es la palabra de datos a transmitir.

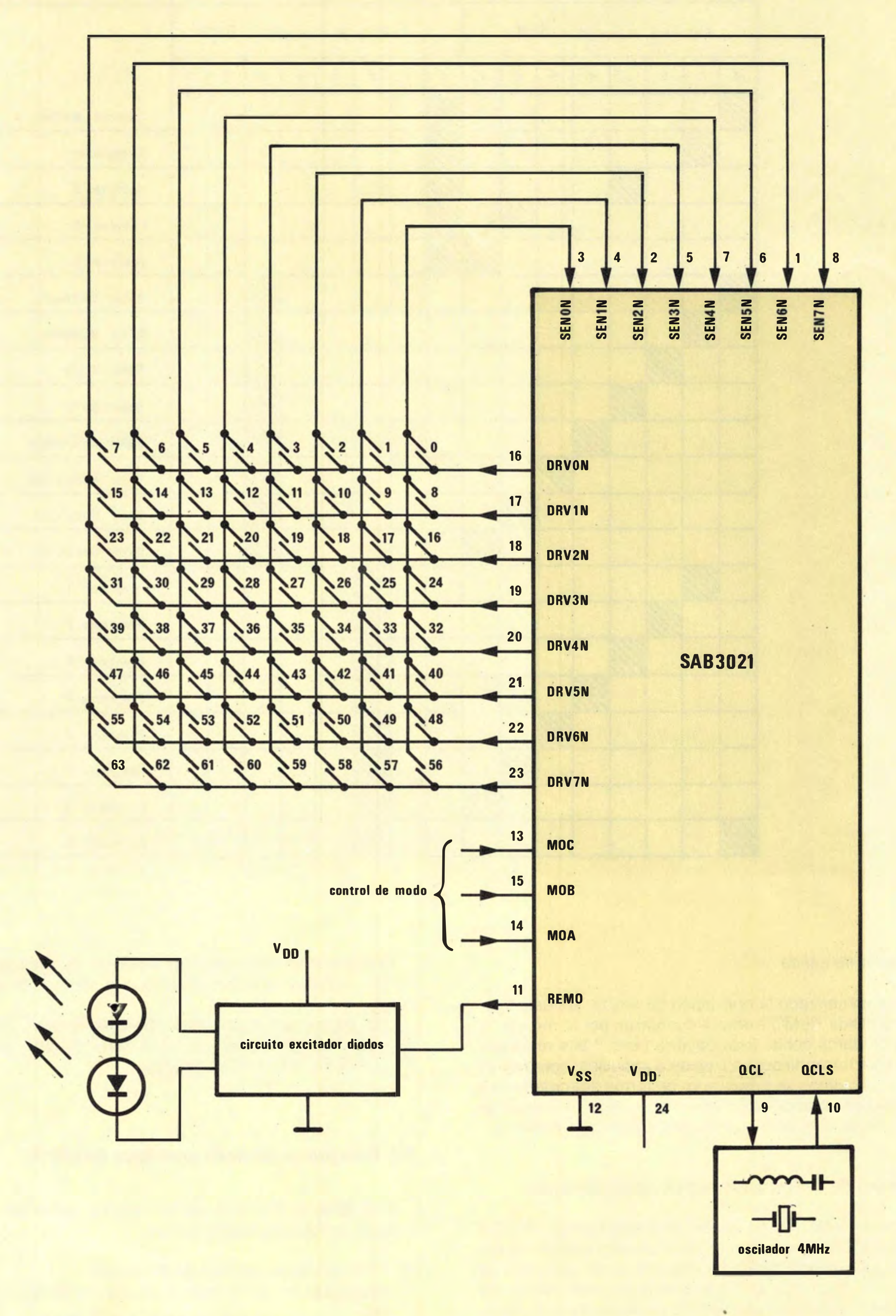


Figura 3. Emisor remoto SAB3021.

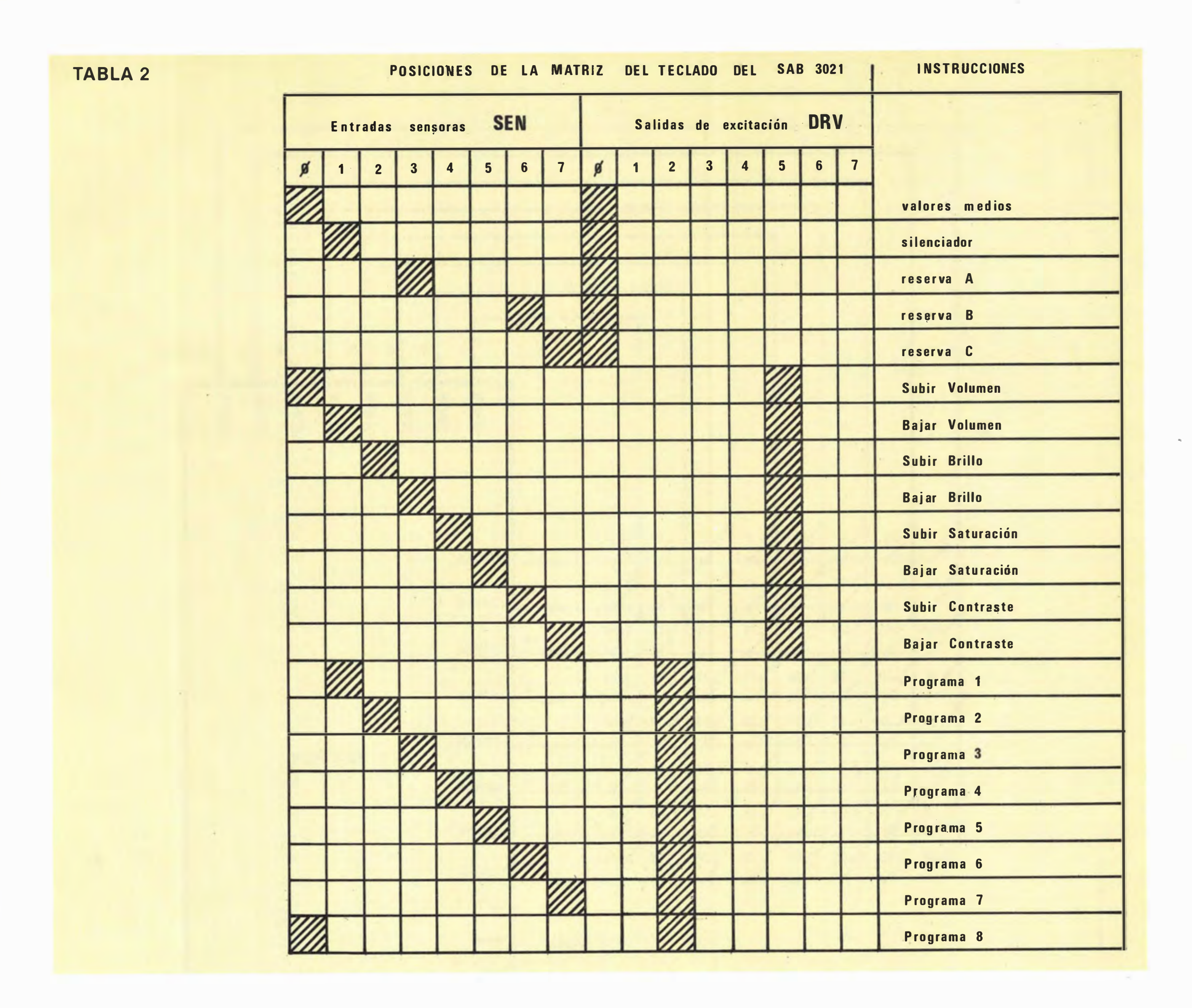


TABLA 2 — POSICIONES DE LA MATRIZ DEL TECLADO DEL SAB 3021

Entradas sensoras SEN								Salidas de excitación DRV								INSTRUCCIONES
ø	1	2	3	4	5	6	7	ø	1	2	3	4	5	6	7	
X								X								valores medios
	X							X								silenciador
			X					X								reserva A
						X		X								reserva B
							X	X								reserva C
X													X			Subir Volumen
	X												X			Bajar Volumen
		X											X			Subir Brillo
			X										X			Bajar Brillo
				X									X			Subir Saturación
					X								X			Bajar Saturación
						X							X			Subir Contraste
							X						X			Bajar Contraste
	X									X						Programa 1
		X								X						Programa 2
			X							X						Programa 3
				X						X						Programa 4
					X					X						Programa 5
						X				X						Programa 6
							X			X						Programa 7
X										X						Programa 8

Funcionamiento de salida

Una vez ha comenzado la operación de salida, los datos generados en la salida REMO siempre constarán por lo menos de una palabra de datos doble. Esta palabra tiene 7 bits repetidos dos veces y está formada por un tren de 8 impulsos, como se ve en la figura 2. Los datos se prepararán de forma adecuada para su transmisión por ultrasonidos o infrarrojos, según el estado de las entradas de control de modo de funcionamiento (tabla 1).

Consideraciones de tiempo y formato de salida de datos

El oscilador del SAB3021 tiene dos modos de control, QCLS y QCL. El modo QCLS actúa como entrada de reloj cuando no está conectado QCL (modo local). La frecuencia del oscilador es de 4 MHz $\pm$9%. Esta frecuencia se puede obtener usando un cristal de 4 MHz o mediante una red L-C como se ve en la figura 4. Una orden consiste en un tren de 8 impulsos, que representa una palabra de 7 bits.

La separación entre los dos impulsos representa el bit transmitido, la distancia entre palabras o la separación de doble palabra.

Los datos generados son modulados por una señal de 35,72 kHz funcionando con infrarrojos, y por una señal de 31,25 kHz en una aplicación local.

3.2. Receptor y memoria analógica SAB3012

El SAB3012, figura 5, es la segunda parte del sistema de control remoto. La lógica incluye:

— 4 memorias analógicas de 64 pasos.
— Capacidad de un teclado local con un máximo de 31 órdenes.

El SAB3012 está construido en tecnología N-MOS. Es capaz de decodificar hasta 64 órdenes de control remoto que estén

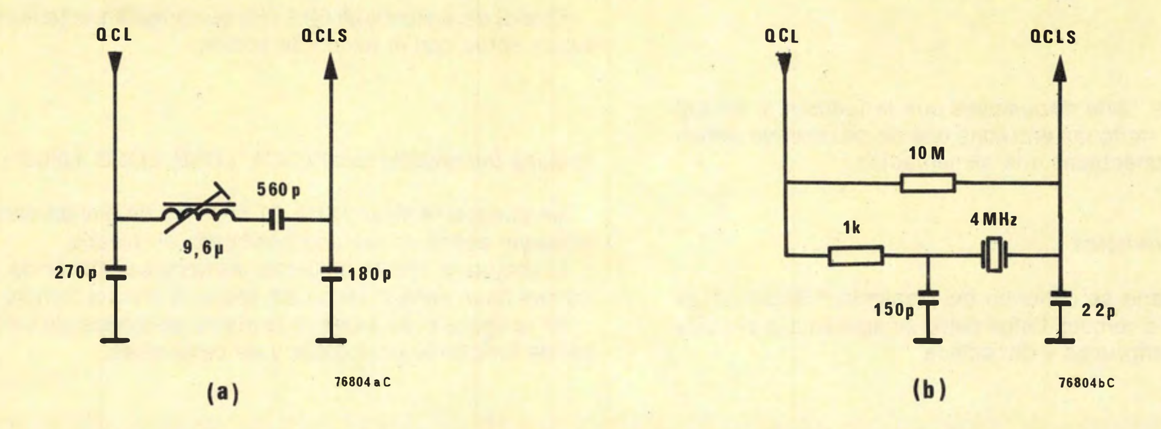


Figura 4. Métodos de generar una frecuencia de oscilador de 4 Mhz.
(a) Con una red LC.
(b) Con un oscilador a cristal.

Figura 5. Receptor y memoria analógica SAB3012.

generadas por el transmisor SAB3021 usando un enlace de infrarrojos.

3.2.1. Entradas

Ninguna entrada tiene dispositivos que le fuercen al estado alto o bajo, por lo tanto las entradas que no se usen se deben poner a masa o conectadas a la alimentación.

Entrada de datos remotos

Los datos en serie se obtienen del transmisor SAB3021 ya sea en modo local o remoto. Estos datos se aplican a la entrada RSIG donde se comprueba y decodifica.

Entrada del reloj CLCK

El reloj del sistema de 62,5 kHz se conecta a este terminal. La lógica actúa con el flanco de subida.

Entrada del teclado local LOCA, LOCB, LOCC, LOCD y LOCE

Se pueden realizar hasta 31 órdenes dirigiendo estas cinco entradas desde un teclado codificado en binario.

El tiempo de rebote de las teclas debe ser menor de 16 μs. El control local tiene preferencia sobre el control remoto.

En la figura 6, se muestra la matriz de diodos para control local de funciones analógicas y de programas.

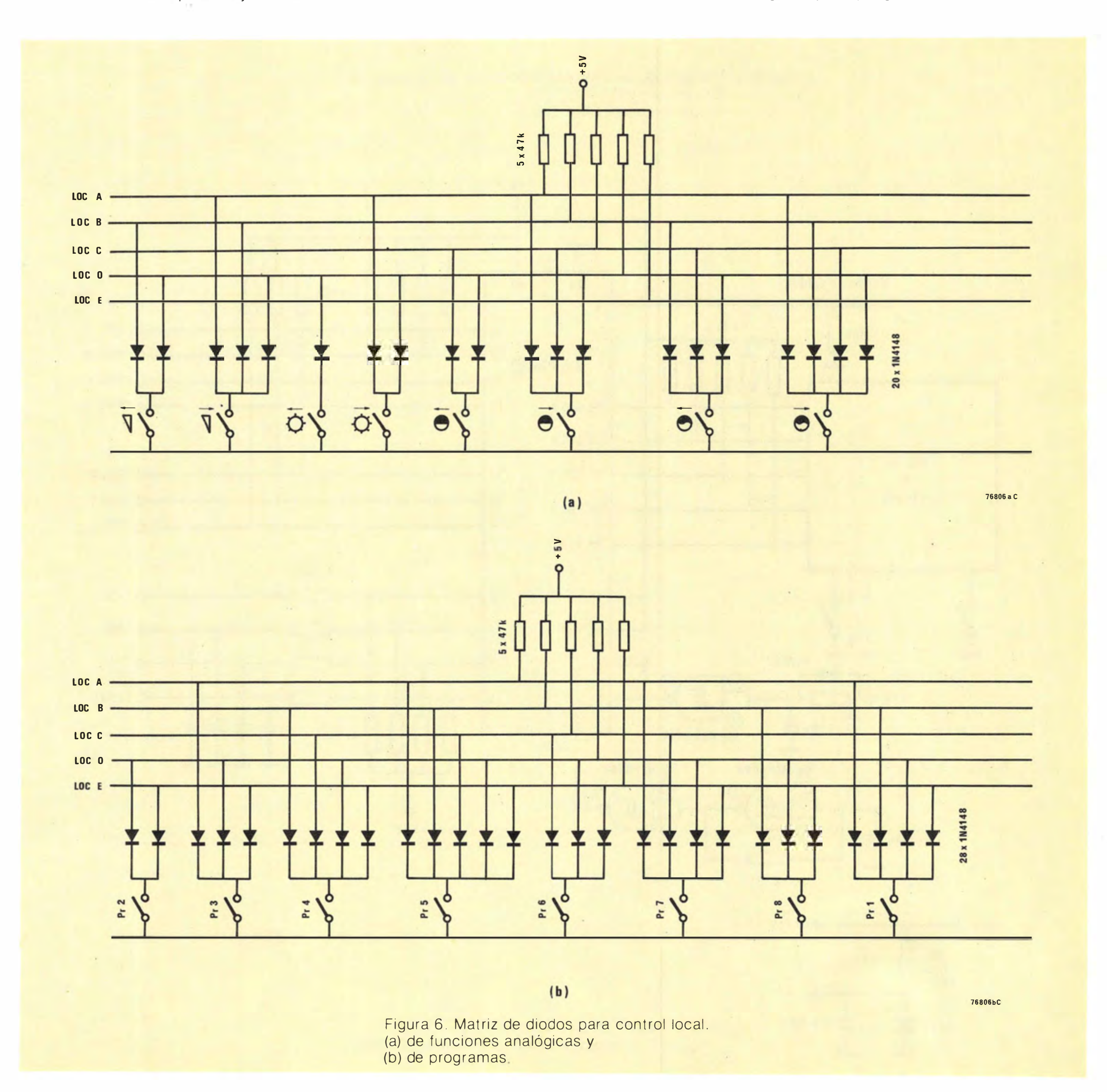


Figura 6. Matriz de diodos para control local.
(a) de funciones analógicas y
(b) de programas.

Entradas TEST y RESTI

Ambas entradas están normalmente puestas a masa. Para comenzar la lógica, la entrada RESTI debe permanecer en el estado "alto" por lo menos durante dos impulsos de reloj.

Control de modo MOSAI y MOSBI

Los datos en serie aplicados a la entrada RSIG se aceptan bajo el control de estas dos entradas.

Entrada/Salida OFF

Este terminal refleja el estado del señalizador interno ON/OFF. Un estado "bajo" hace que funcione el SAB3012, un estado "alto" indica el modo "espera" (stand-by). Si esta entrada se fuerza al estado "bajo" durante dos períodos de reloj, se puede hacer que trabaje el SAB3012. En modo "espera" (stand-by), todas las otras salidas se hacen inactivas.

3.2.2. Salidas

Todas las salidas son del tipo N "drenador abierto", y se pueden conectar a través de una resistencia a una tensión positiva (máximo 5 V).

Salidas analógicas VOLU, BRIG, SATU y CONT

Estas salidas llevan el contenido de las memorias analógicas después de la conversión interna D/A. Las señales de salida son impulsos modulados en anchura con una frecuencia de repetición de 1 kHz.

El tiempo que tardan estas salidas en pasar de 0 V a máximo es:

— para transmisión infrarroja: 7,2 segundos;
— para transmisión ultrasónica: 5,4 segundos;
— para modo local: 8,1 segundos.

Después del encendido, el impulso de RESTI fija todas las salidas analógicas a la posición 29/63.

El control de volumen baja a cero, además de con la orden MUTE, cuando se pulsa la selección de programa durante un período de 260 ms (modo local), 230 ms (infrarrojos), y 70 ms (ultrasonidos).

Salidas del contador interno de estaciones PRCA, PRCB, PRCC y PRCD

Poniendo las entradas MOSAI y MOSBI a un nivel alto, las salidas ANDA, ANDB, DATA y DLEN se conmutan internamente a contador de estaciones.

Terminal	*Contador de estaciones*	*N.° patilla*
ANDA	PRCA	17
ANDB	PRCB	18
DATA	PRCC	16
DLEN	PRCD	15

Esta es una de las ventajas de este sistema frente a los de su tipo, ya que permite usarlo tanto para un sistema sencillo como para otro con más prestaciones sin necesidad de cambiar la circuitería.

Salidas auxiliares RSV1 y RSV2

Ambas salidas corresponden a las órdenes de reserva que están listados en la tabla 2.

— RSV1 corresponde a la orden "reserva A"
— RSV2 proporciona un impulso con la orden "reserva B" y se pone en estado alto durante la recepción de la orden "reserva C".

3.3. Control de sintonía

El circuito integrado SAB3012 proporciona la excitación para la selección de hasta 16 programas.

Las señales PRCA, PRCB, PRCD y PRCE, indican el número del programa codificado en binario.

Estas señales se usan a la vez para excitar el visualizador del programa y para dirigir la unidad de control de sintonía. Dicha unidad está formada por los potenciómetros de sintonía, el conmutador de bandas asociado y el circuito integrado que los selecciona. Cuando se selecciona un programa, aparece en la salida la tensión de sintonía del potenciómetro correspondiente a dicho programa, y a su vez, se aplica la tensión al conmutador de bandas correspondiente.

El circuito integrado que realiza esta función es el TDB1030. Selecciona ocho programas y aplica la tensión de alimentación al conmutador de bandas. El circuito de aplicación se muestra en la figura 6.

3.4. El circuito receptor de infrarrojos TDB1033

Como se ve en la figura 7 la señal que llega es detectada por el fotodiodo BPW50 y amplificada por el amplificador diferencial de la entrada. El circuito demodulador síncrono y de control automático de ganancia (c.a.g.) asegura el rechazo de señales parásitas. El comparador proporciona una salida de nivel constante para un amplio margen de amplitudes de entrada. Aunque el TDB1033 es un circuito integrado bipolar, su salida es compatible con circuitos MOS.

En la figura 8 se da el circuito de aplicación.

3.5. Visualizador de programa: SAB3064 y CQ209S

EL CI SAB3064 es un decodificador/excitador para visualizador LED de un dígito y medio, con los 9 segmentos del mismo conectados en serie, formando dos grupos con objeto de funcionar con un consumo de corriente mínimo.

Este circuito cambia el código binario con valores entre 0 y 15 a un código de 9 segmentos con los valores 1 a 16. Sus entradas son compatibles TTL o CMOS y la corriente que pasa por los segmentos se puede ajustar con una resistencia conectada a la patilla 1.

El visualizador de un dígito y medio CQ209S está especialmente diseñado para la presentación de programas en equipos de radio y T.V., en combinación con el CI. SAB3064. En la figura 9 se da el circuito de aplicación para la presentación de ocho programas.

4. REALIZACION PRACTICA

En las figuras 10 a 15 se muestra la distribución de componentes de cada una de las placas de circuito impreso que forman el sistema.

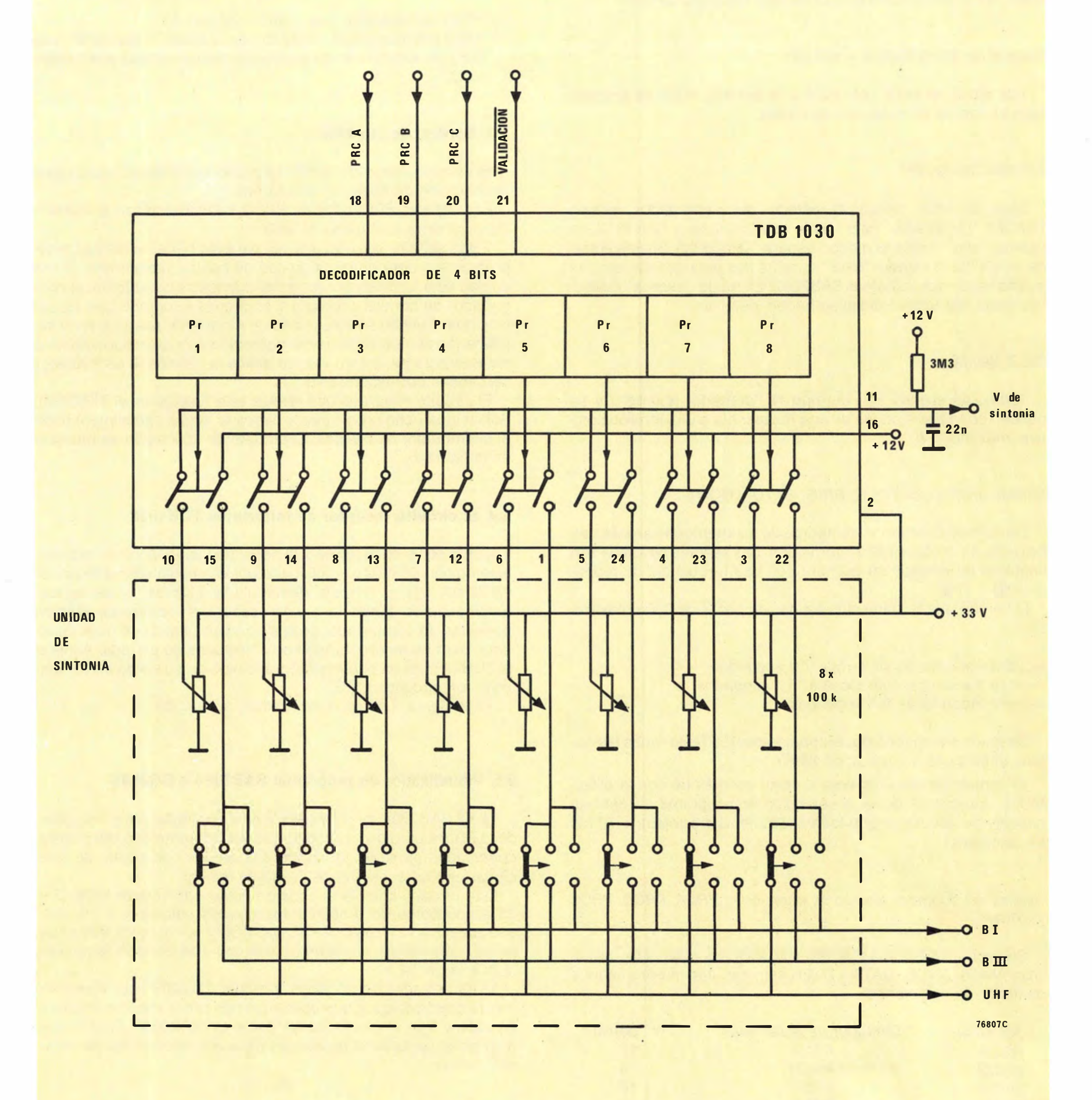


Figura 7. Control de la unidad de sintonía.

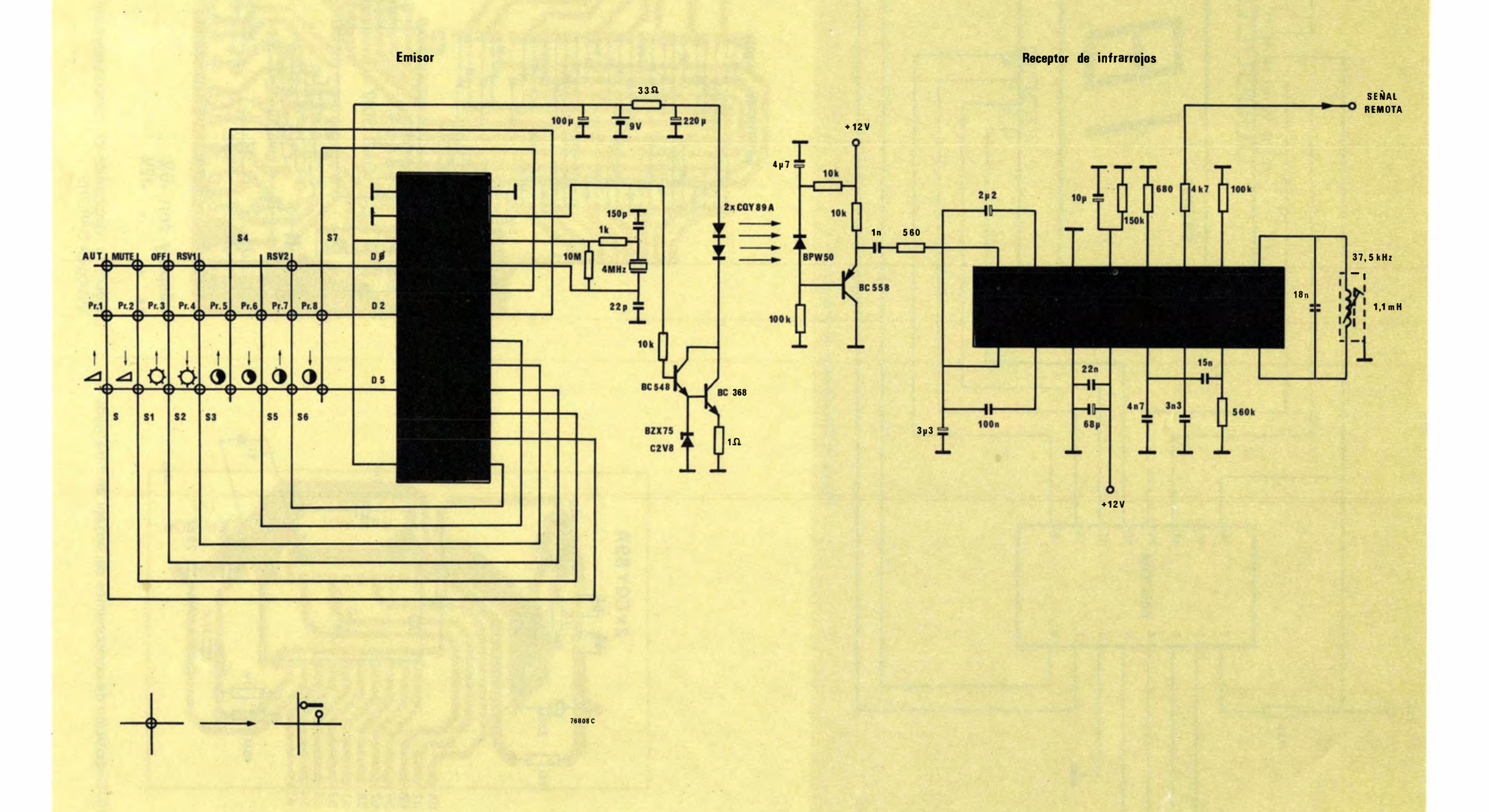


Figura 8. Circuito de control remoto.

Figura 9. Visualizador de programa.

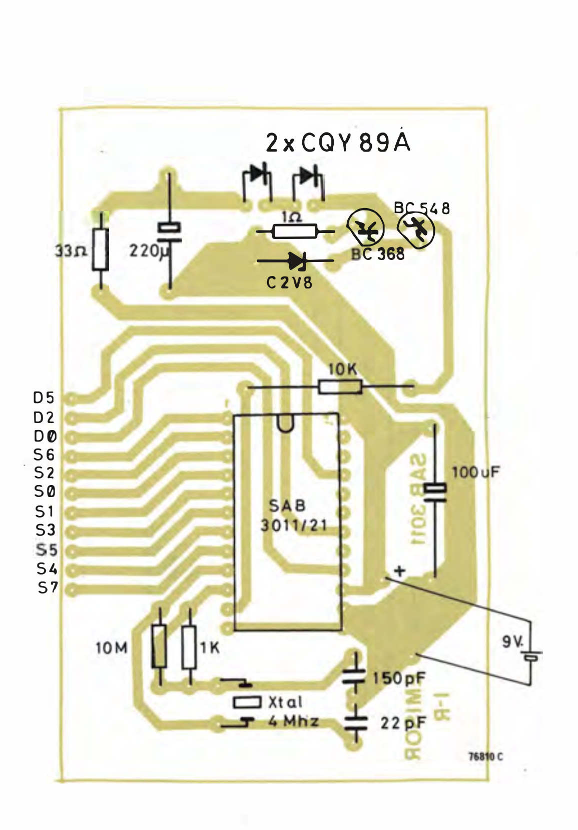


Figura 10. Disposición de componentes del emisor de infrarrojos.

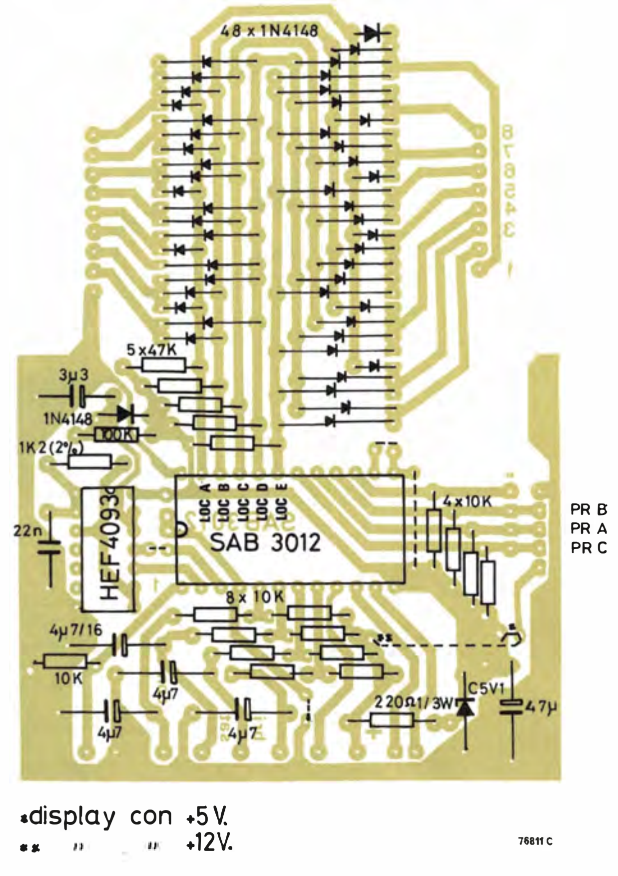


Figura 11. Disposición de componentes del receptor y memoria analógica SAB3012.

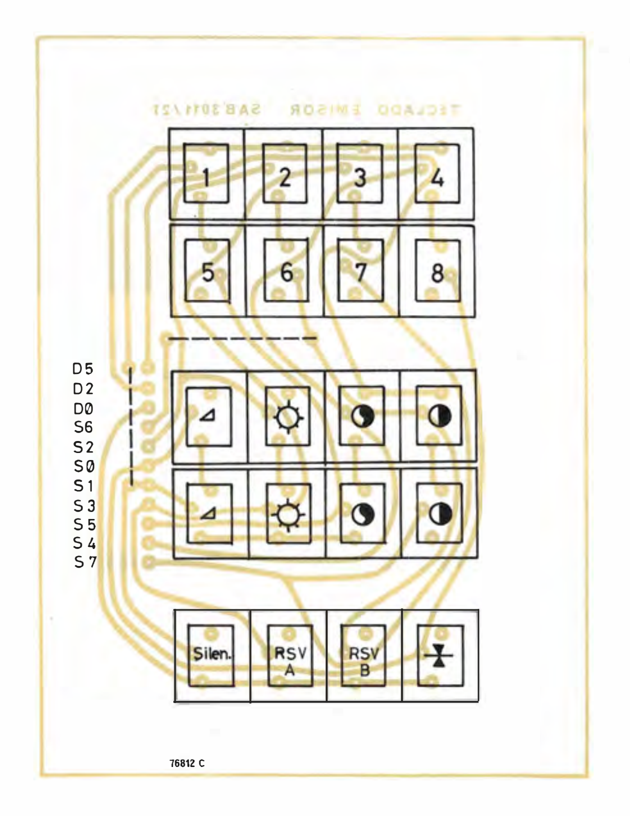


Figura 12. Disposición de componentes en la placa del teclado de mando a distancia.

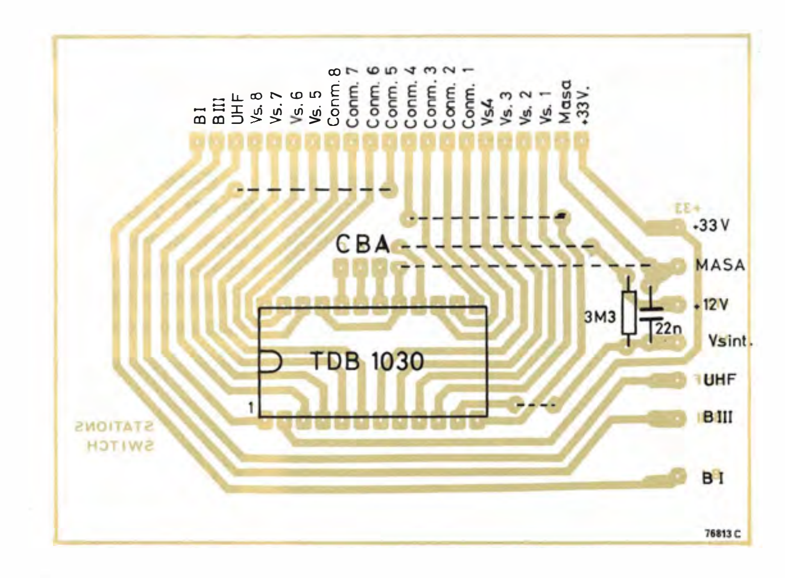


Figura 13. Disposición de componentes del conmutador de programas.

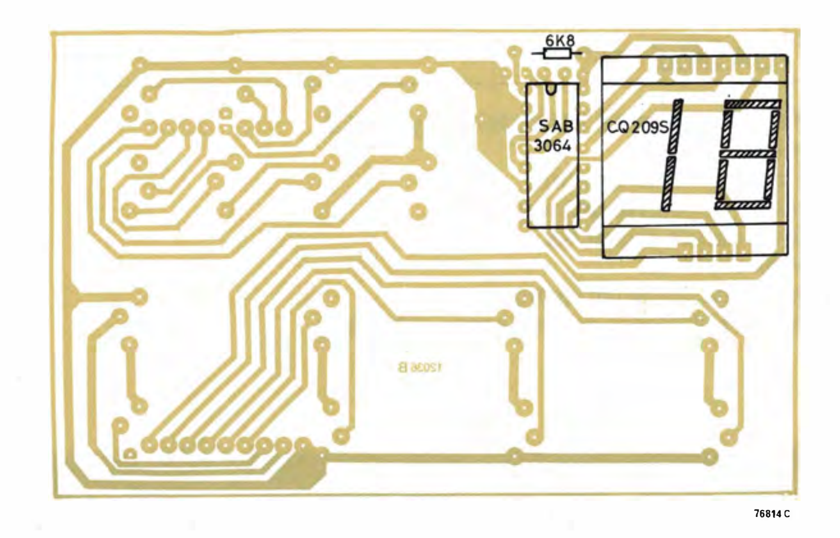


Figura 14. Visualizador de programa.

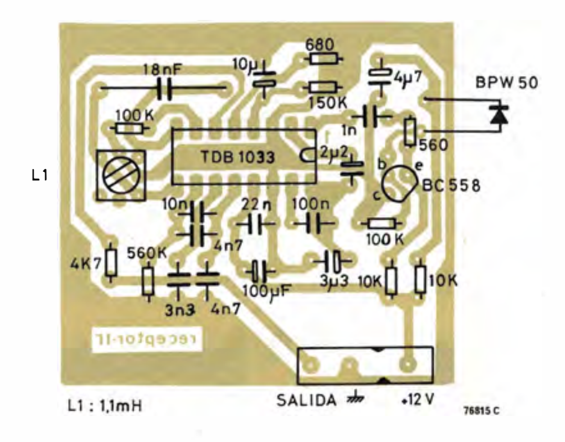
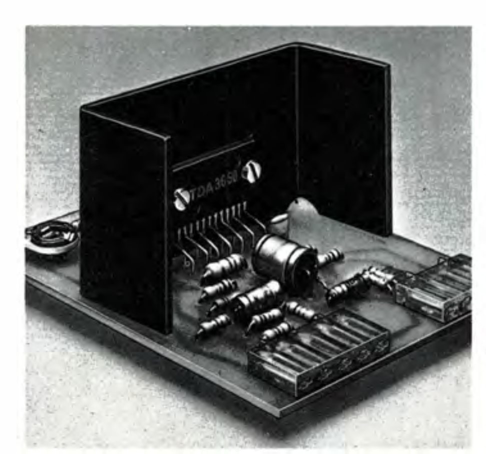


Figura 15. Disposición de componentes de receptor de infrarrojos.

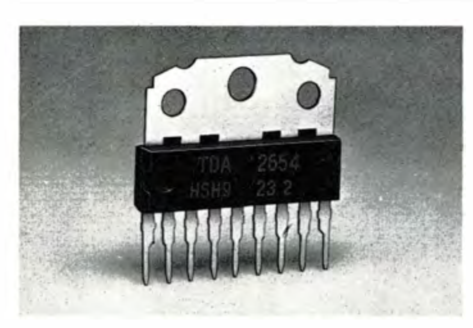
DESVIACION VERTICAL

TDA 3650



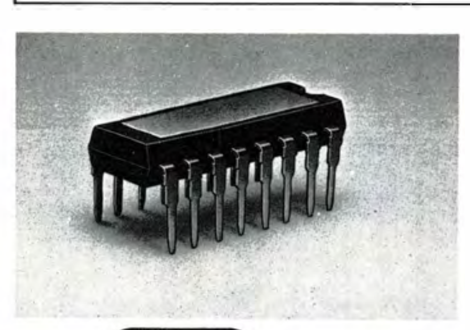
Este nuevo circuito está pensado para pantallas grandes (30AX) y posee un gran margen de alimentación (de 10 a 50 V)
Incorpora:
- Generador de ''FLY-BACK'' (Retroceso).
- Corrección en ''S'' y control de linealidad.
- Corrección en las etapas de salida y su protección (hasta 4A)
- Oscilador.
- Circuito de sincronización.
- Generador del impulso de borrado.
- Generador del diente de sierra.
- Protección térmica y contra corto-circuitos.
- Protección de la pantalla contra falta de corriente de desviación.
- Encapsulado en SIL-13 que facilita la inserción del refrigerador.

TDA 2654



Idóneo para Blanco y Negro y tubos color de 90°
sus funciones principales son:
- Circuito de sincronización.
- Generador de diente de sierra.
- Corrección en ''S'' y control de linealidad.
- Generador de impulso de borrado.
- Etapas de salida hasta 2 Amperios.
- Protección térmica y limitación de la disposición en el FLY-BACK.

TDA 2652



Para desviación de 110°, 20 AX y 30 AX.
Funciones:
- Circuito de sincronización.
- Generador de diente de sierra.
- Etapas de salida hasta 4A.
- Oscilador vertical.
- Generador de impulso de borrado.
- Protección térmica y contra corto-circuitos.



Calle Balmes, 22 Barcelona-7
Calle Sagasta, 18 Madrid-14

Sistema compacto de potencia aislado de red, para receptores de televisión en color

PARTE III

Las dos primeras partes de este artículo se publicaron en volumen 19 n.º 8 y 9 y n.º 11.

13. CIRCUITO DE BASE DE TIEMPO DE LINEA

13.1. Generalidades

La etapa de salida de línea adecuada para la SPP es muy simple. Consta de un pequeño choque que alimenta el transistor de conmutación y, en paralelo con él está conectado el circuito del yugo de desviación. El choque va provisto de una toma que suministra impulsos de 350 V_{PP} para sincronización y otras posibles necesidades, como borrado o fijación de video. La carga de este circuito elemental es despreciable.

En la figura 16 se muestra el circuito de desviación de línea para el sistema 30AX. La corriente de desviación requerida es de 5,3 A_{PP} con una sobreexploración de un 6% y con una modulación del 8,6% para corrección de geometría E-0.

El control de ancho de imagen se lleva a cabo en el circuito de corrección E-0. Este circuito modula la tensión de alimentación de la etapa de salida en el emisor del BU208A.

La inductancia de la bobina desviadora es de 1,5 mH.

La tensión para rejas-pantalla se obtiene mediante rectificación del impulso de retroceso.

13.2. Dimensionado del choque

Los requerimientos del choque que alimenta únicamente la salida de línea son muy modestos.

Las pérdidas en la bobina de desviación de línea y en la bobina de linealidad del 30AX son 12 W.

Si añadimos las pérdidas de conmutación (3 W), las pérdidas en el choque (1 W) y las pérdidas en el circuito de corrección de geometría E-0 (1,7 W), el circuito de desviación de línea completo consume 17,7 W.

Además, tenemos la tensión para reja 2 que entrega alrededor de 1 vatio. Por tanto, la corriente continua que pasará por el choque será:

$$18,7/148 = 127 \text{ mA}.$$

La inductancia no debe ser muy alta, porque ello implica una constante de tiempo elevada y la posibilidad de aumentar o disminuir rápidamente la corriente de desviación se haría difícil y por tanto la posibilidad de utilizar una corrección dinámica de estabilidad de imagen, que es lo que se pretende en este circuito. Con una inductancia de 12 mH (realizada con el transformador AT4043/53) se obtiene un compromiso razonable.

El número de espiras, utilizando un núcleo U20 con una sección A = 0,5 cm², será:

$$n = L_y \times i_y \times 10^8 / \Delta B \times A$$

Tomando para $\Delta B = 3.800$ gauss, se tiene n = 420 espiras.

13.3. Corrección de geometría E-0

La corrección de geometría E-0 cumple dos funciones, corrección de acerico en los lados y ajuste de ancho de imagen.

También se aplica a través de este circuito una estabilización estática y dinámica de imagen.

13.3.1. Corrección de geometría

Debido a que la etapa de salida de línea no se utiliza para alimentar otros circuitos, se puede ajustar y modular el ancho de imagen variando la tensión de alimentación de dicha etapa de salida de línea. Por conveniencia esto se ha llevado a cabo en el emisor del transistor de salida de línea, mediante un transistor modulador.

Una de las posibilidades existentes para aplicar variaciones de tensión estáticas y dinámicas mediante el transistor modulador es la combinación de resistencia y transistor en paralelo. Existen tres razones para elegir esta combinación:

a. La resistencia en paralelo limita la tensión en el transistor en caso de avería del modulador que excita dicho transistor. Por tanto se puede utilizar un transistor de baja tensión.
b. Reduce la disipación en el transistor, de manera que se puede utilizar un disipador pequeño.
c. La resistencia en paralelo aumenta la profundidad de modulación de la corriente que pasa por el transistor con respecto a la corriente total. Este hecho facilita la modulación de la corrección en S mediante transductor, si se desea su utilización.

La figura 17 muestra las tensiones, corrientes y potencias disipadas que justifican lo expuesto anteriormente.

13.3.2. Circuito estabilizador de imagen

La impedancia interna del generador de M.A.T. con transformador de diodos divididos (diode split) es de 1 MΩ: esto da lugar a variaciones en la tensión de M.A.T. y debido a que no hay un acoplo directo del generador de M.A.T. y la etapa de desviación de línea, la consecuencia es la aparición de variaciones en el ancho de la imagen. Debido a que la tensión de alimentación de 148 voltios es estable, es necesario contrarrestar estas tensiones a través de la etapa moduladora E-0.

Estabilización estática

El excitador E-0 consta de un amplificador Darlington precedido por un circuito conformador de onda convencional. Para

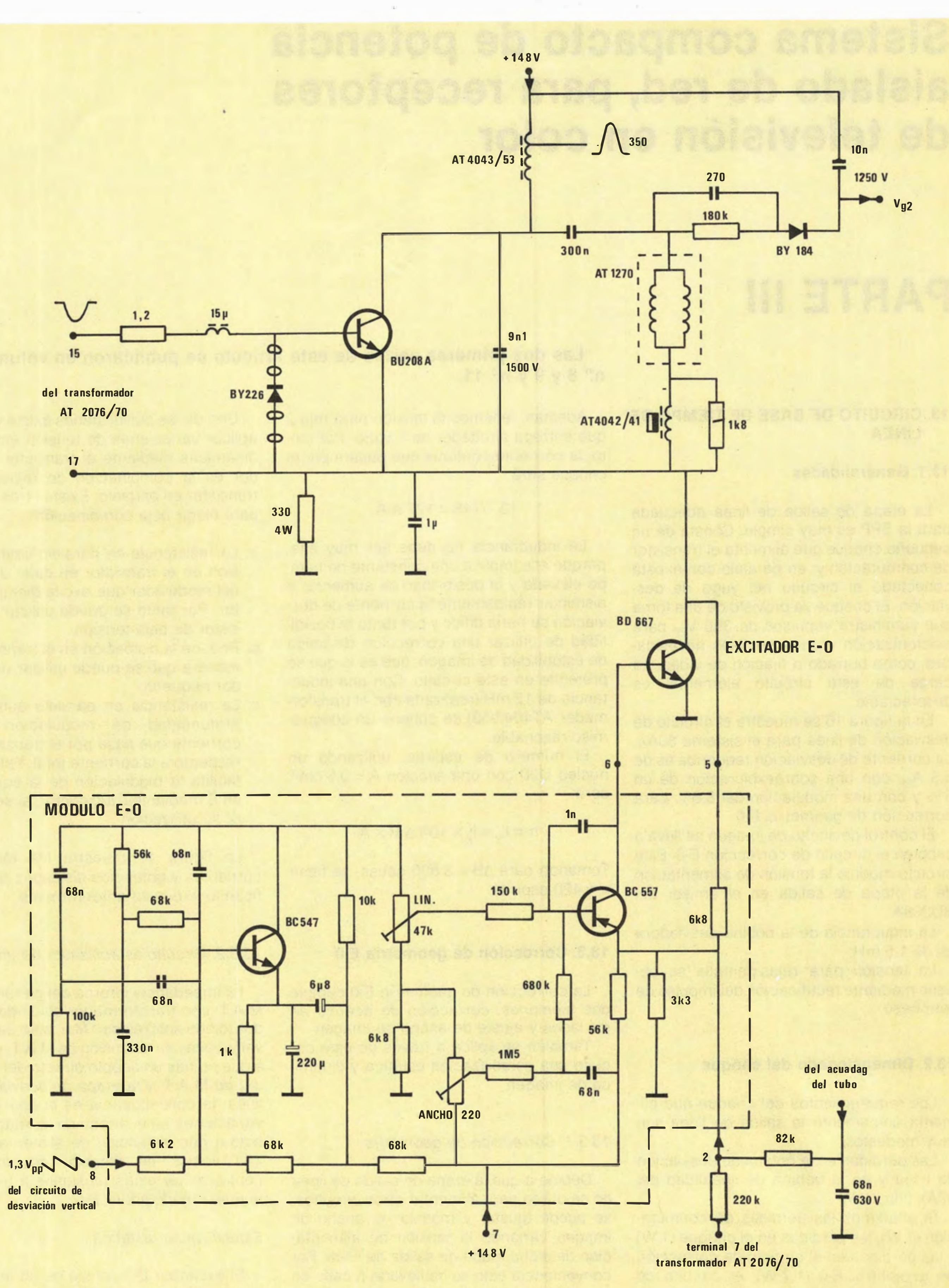


Figura 16. Circuitos de desviación horizontal para 30AX.

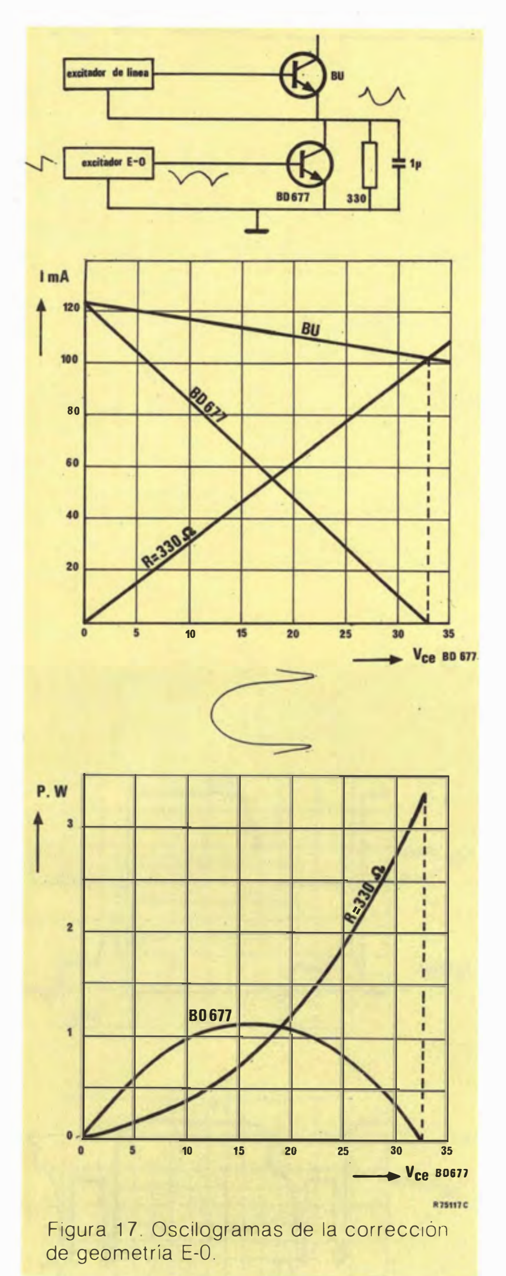


Figura 17. Oscilogramas de la corrección de geometría E-0.

asegurar un funcionamiento lineal se realimenta en tensión entre el colector del transistor Darlington y el emisor del preamplificador. La corriente que se introduce en este punto varía unos 450 μA en función de la corriente de haz. Esto hace variar la tensión de colector del Darlington de manera que hace cambiar también la corriente de desviación, y por consiguiente se mantiene constante el ancho de la imagen.

Estabilización dinámica

La corrección que se ha descrito en el párrafo anterior no asegura una buena estabilización dinámica, debido a las constantes de tiempo relacionadas en la descarga del condensador de M.A.T. y a la distorsión de la forma de onda de tensión, que aparece en el terminal bajo del devanado de M.A.T., originada por el diodo limitador de corriente de haz.

Puede obtenerse una buena respuesta a variaciones de la tensión de M.A.T. mediante una división de tensión capacitiva, consistente en la capacidad del tubo de imagen y un condensador de 68 nF conectado a la masa. Con este fin se aisla la capa de grafito interna del tubo y se conecta al módulo E-0 mediante una red adecuada. El resultado óptimo depende de varios factores, por ello los componentes de la red de acoplo se determinan experimentalmente para obtener el mejor resultado.

Los descargadores en la salida del tubo de imagen deben conectarse directamente a la capa de grafito y a la banda metálica que rodea el tubo.

Compensación de zumbido mediante el excitador E-0

Con el circuito de control del sistema de potencia se consigue un nivel de zumbido bajo en las tensiones de salida, no obstante todavía persiste una tensión de rizado. Concretamente en la salida de 148 voltios se tiene 100 mV_{pp} (100 Hz) con 220 voltios de tensión de red. Con una tensión de red inferior (180 V), el rizado aumenta rápidamente hasta aproximadamente 300 mV_{pp}. Esto llegará a manifestarse como una pequeña modulación en anchura. Sin embargo, introduciendo el zumbido de la tensión de 148 voltios en el circuito E-0, se contrarresta la modulación de ancho.

14. EXCITACION DEL TRANSISTOR DE SALIDA DE LINEAS

Normalmente, la tensión excitadora para el transistor de salida de líneas se obtiene directamente del transformador SPP. No obstante, en caso de utilizarse el circuito integrado TDA2593 se hace necesario el uso de una etapa excitadora separada.

Para determinar los requerimientos de excitación es necesario conocer la corriente de pico de colector y sus tolerancias (véase tabla 3).

La corriente de pico nominal del colector es de 2,9 A_p a 25 kV para el sistema 30 AX, con $L_y = 1,5$ mH y $L_{choque} = 12$ mH.

Por consiguiente, la máxima corriente de pico de colector llega a hacerse $1,12 \times 2,9$ A $= 3,25$ A.

Las condiciones de excitación son algo diferentes para ambos circuitos. Para la excitación desde el transformador SPP se utiliza un impulso de retroceso negativo con una amplitud durante el barrido de $+2$ voltios y durante el retroceso de -10 voltios. Con objeto de limitar la corriente en los dos sentidos se utiliza un choque y una resistencia. La duración del impulso de retroceso que se tiene en el transformador SPP (15 μs) resulta demasiado corto para aplicarlo directamente a la base del transistor. Si se resta el retardo que sufre el transistor hasta cortarse (6,5 μs), el tiempo restante es insuficiente para el retroceso de línea. Para evitar que el transistor de línea reciba corriente directa en su base durante este tiempo, se deberá ensanchar el impulso excitador. Esto se ha realizado mediante un choque y un diodo puesto en paralelo con la base-emisor del transistor.

Durante el tiempo del impulso, la corriente fluye por el choque y el diodo y la energía que se almacena en el choque retarda el momento en el que el transistor recibe corriente directa de base, aproximadamente 10 μs.

En la figura 18 se muestran las formas de onda de este excitador. Las investigaciones para conseguir una excitación óptima han revelado que la corriente de base final deberá ser de 525 mA y $t_{sb} = 6,5$ μs. Para conseguir un corte correcto del BU208A convendría que el diodo BY226, en paralelo con el diodo base-emisor del

TABLA 3

		efecto en	
	Tolerancia %	**V_c pico %**	**I_c pico %**
Bobina desviadora AT1270	±4	1,77	3,55
Choque	±10	0,6	1,1
Condensador de retroceso	±5	2,5	—
Tolerancias de M.A.T.	±4,3	2,1	2,1
Control de linealidad		2	—
Tolerancias en el ajuste de ancho	±2	2	2
Valor eficaz		4,7%	4,7%
Fuera de sincronismo	±6%	7,4%	7,4%
TOTAL		12,1%	12,1%

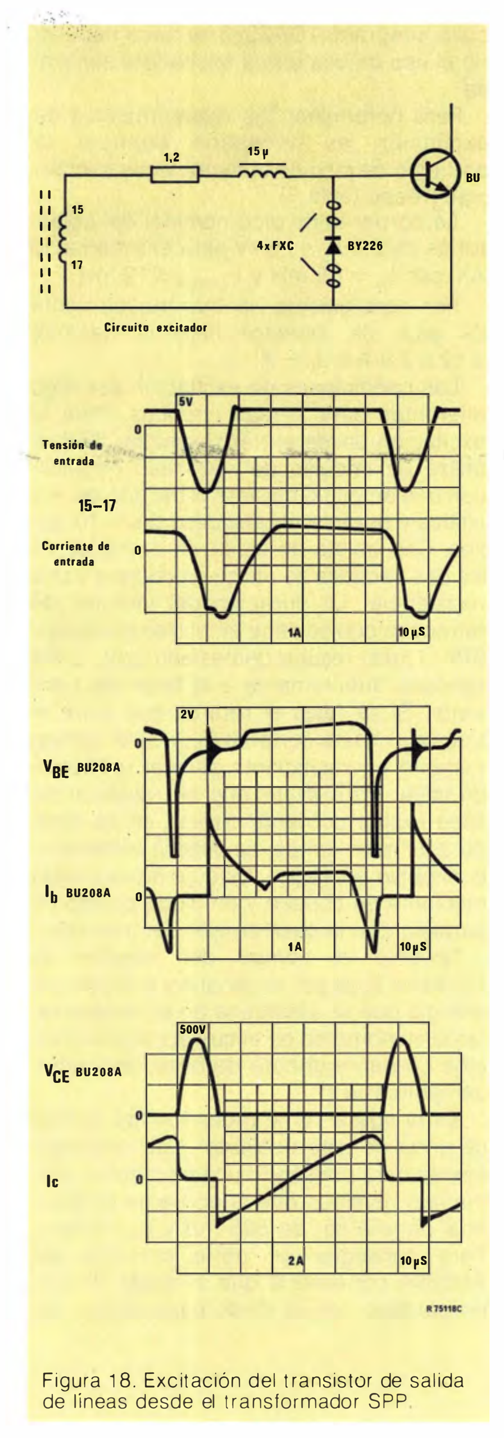


Figura 18. Excitación del transistor de salida de líneas desde el transformador SPP.

BU208, tuviera un retardo en su conducción de 1,5μs, lo cual puede conseguirse mediante cuatro anillos de ferrita.

La disipación máxima que el transistor puede alcanzar es de 7 vatios, por lo que es recomendable la utilización de un disipador de $R_{t\ mb\text{-}a} < 4{,}50°C/W$.

El circuito excitador convencional se muestra en la figura 19. Este permite una corriente excitadora de base más baja que el anterior por dos razones:

— no hay diodo en paralelo con la base-emisor, por tanto la corriente inversa

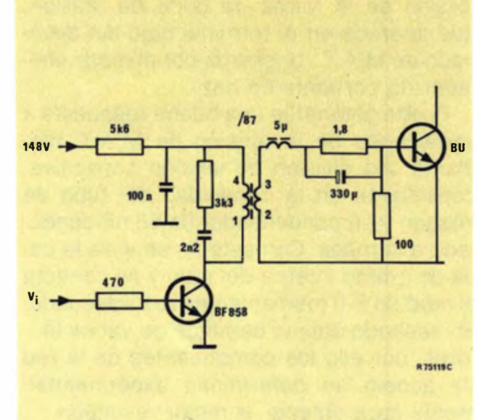


Figura 19. Circuito independiente excitador de línea

de colector que pasa a través de la base contribuye a la saturación.

— por la misma razón, se tiene una tensión negativa excitadora mayor, resultando con ello unas pérdidas más bajas durante el corte.

En la figura 20 se muestran las formas de onda correspondientes a este circuito. Los valores recomendados en un transistor típico a 25°C son: i_b final = 400 mA y $T_{sb} = 4{,}7\ \mu s$.

15. BASE DE TIEMPO DE CAMPO

En la figura 21 se muestra un circuito de desviación que utiliza el circuito integrado TDA2652 e incluye oscilador y amplificadores de salida.

La tensión de alimentación de 33 voltios es muy estable y por ello es necesario corregir la altura en función de las variaciones de la corriente de haz. Esto se realiza haciendo que la tensión de alimentación del oscilador vertical sea ligeramente dependiente de la corriente de haz. De esta manera se consigue un buen arrastre.

La etapa de salida se alimenta a través de una resistencia de 22 Ω desacoplada por un condensador de valor no muy alto.

La tensión de rizado resultante ayuda a mantener baja la disipación del circuito integrado. La disipación total es de 3,6 vatios, por lo que es recomendable el empleo de un disipador con una resistencia térmica

$$R_t = 8{,}5°C/W$$

16. CONSUMO DE POTENCIA DE UN RECEPTOR 30AX EQUIPADO CON SPP

El consumo de un receptor de televisión en color depende de varios factores además de la alimentación y circuito de des-

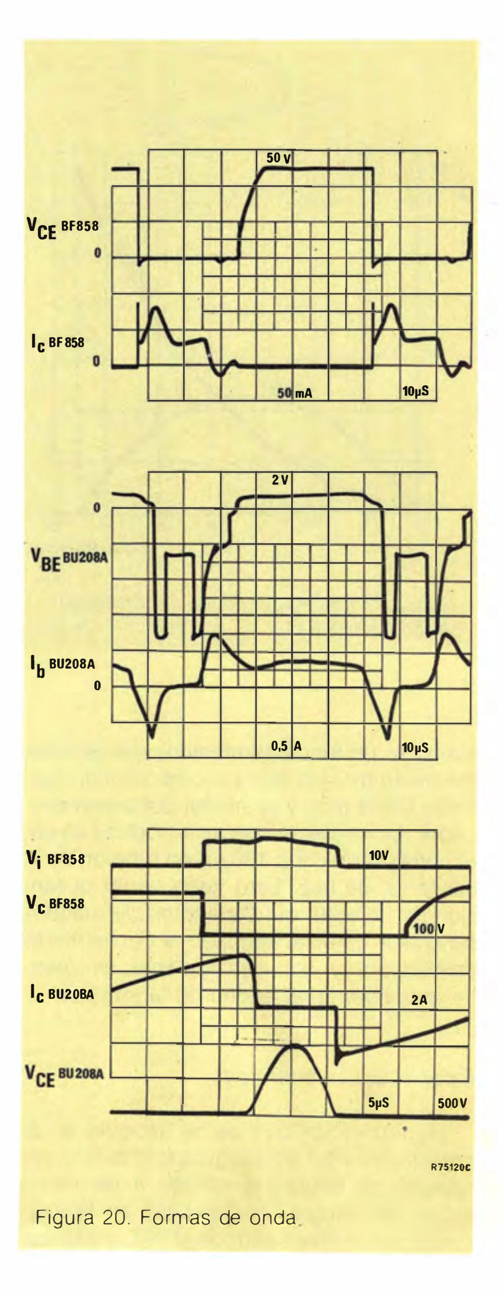


Figura 20. Formas de onda.

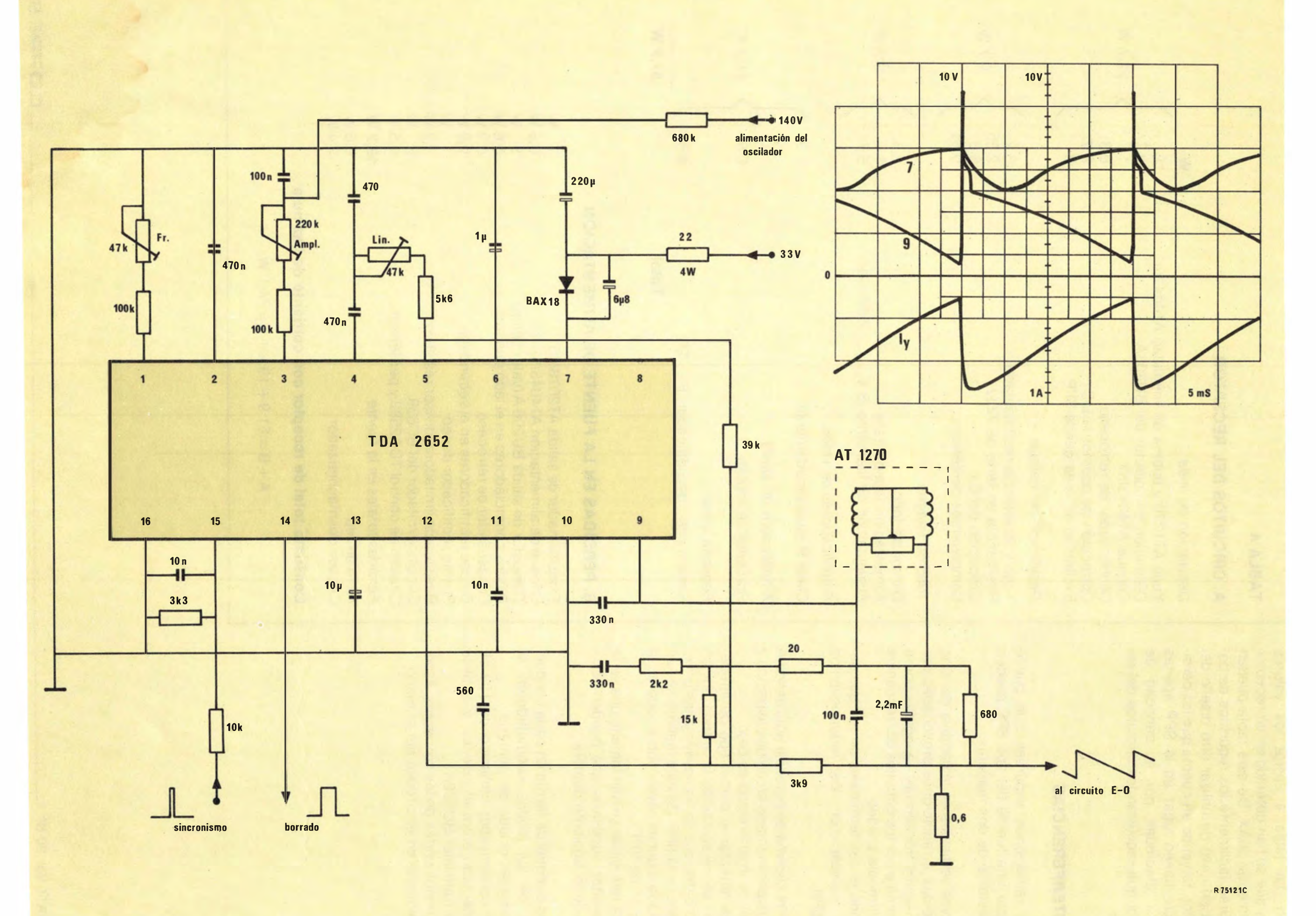


Figura 21. Base de tiempo de campo para 30AX.

viación. La tabla 4 ilustra los valores típicos que se han obtenido en un receptor experimental 30AX. De esta tabla pueden deducirse fácilmente los requisitos de potencia en caso de utilizar otro diseño del receptor, teniendo en cuenta que las pérdidas que tienen lugar en la SPP apenas quedan afectadas por la cantidad de energía que requieran los circuitos del receptor.

17. INTERFERENCIAS

Las radiaciones espúreas que puede provocar una fuente del tipo SPP pueden manifestarse de dos maneras:

— Rayas verticales en la pantalla del tubo debidas a radiaciones provocadas por tensiones transitorias, recogidas por la antena o por los circuitos de frecuencia intermedia y video.
— Ruido en los terminales de red que debe cumplir con los requerimientos CISPR.

Con el sistema de potencia aquí descrito se ha experimentado en ambos aspectos y el nivel de interferencia es bajo.

Para detectar el primer tipo de interferencia, se ha sustituido la antena por un simple cable que se ha llevado a las proximidades de la SPP. De esta manera se han detectado algunas rayas, sobre todo en la banda 1ª de VHF.

Para reducirlas se han tomado una serie de medidas sucesivas que pueden resumirse de la siguiente manera:

— Dos cuentas de ferrita en cada conductor de los diodos conmutadores situados en el lado del primario.
— Un condensador cerámico de 150 pF conectado entre el colector y la base del transistor BU208A.
— Caminos cortos de las corrientes, especialmente en el circuito del primario.

TABLA 4

A. CIRCUITOS DEL RECEPTOR

	W	
Desviación de línea		
Yugo AT1270 y bobina de linealidad AT4042/41	12	21,7 W
Disipación en colector del BU208A	2,7	
Choque AT4043/53	1	
Condensador de retroceso	0,3	
Corrección de geometría E-0	2,7	
Excitación de línea desde SPP	3	
Desviación del campo		
Yugo y resistencia realimentadora	3,2	9,7 W
Resistencia en serie de 22 Ω	2,35	
Disipación del C.I.	3,6	
Componentes periféricos	0,55	
Tubo de imagen		
Divisor de foco	2,5	9,2 W
Alimentación reja-pantalla	1	
Alimentación de filamento (8 $V_{eficaces}$ 720 mA)	5,7	
Amplificadores de video		
Clase B (aproximadamente)	2,3	11,3 W
Amplificador de audio		
Corriente de reposo	0,5	
Pequeña señal		
Sintonizador, decodificador, F.I., TR.	8,5	
Total		**51,9 W**

B. PERDIDAS EN LA FUENTE DE ALIMENTACION

Transformador de salida AT2076/70	7 W
Choque de alimentación AT4043/52	0,8 W
Transistor de salida BU208 A (valor típico)	5 W
Diodos conmutadores en el lado primario	0,6 W
Condensador de retroceso	0,3 W
Diodos rectificadores en el secundario	0,8 W
Puente rectificador de red	1 W
Resistencia limitadora, divisor resistivo	1,2 W
Circuito excitador del BC639	2 W
Circuito de control TDA2582 y periféricos	0,5 W
Pérdidas totales en la fuente	**19,2 W**
Filtro de red	0,6 W
Circuito desmagnetizador	2,4 W

Consumo total de receptor con corriente de haz nula

$$A + B = 51,9 + 19,2 + 3 = 74,1 \text{ W}$$

TDA2652: Circuito integrado de desviación vertical para 30AX

En este artículo se describe un circuito de desviación vertical totalmente integrado para receptores de televisión en color de pantalla grande.

El uso de circuitos integrados en las etapas de pequeña señal de los receptores de televisión es hoy una técnica habitual, utilizándose los semiconductores discretos solamente en los circuitos de potencia o de alta tensión. Una de las áreas que no ha sido hasta ahora completamente integrada es el circuito de desviación vertical clase B para receptores de color de 110°. El generador vertical de diente de sierra y las etapas de conformación y excitación no han presentado nunca problemas de integración, pero la elevada potencia de disipación de la etapa de salida clase B ha impedido hasta ahora una integración total.

Recientes mejoras en la tecnología de circuitos integrados monolíticos permiten la posibilidad de utilizar mayores tensiones y corrientes. Esta posibilidad, combinada con la disponibilidad de nuevos tipos de encapsulados con resistencia térmica baja, nos ha permitido desarrollar un circuito de desviación vertical totalmente integrado para receptores de televisión en color de pantalla grande, el TDA2652. En la figura 1 se muestra el esquema de bloques del circuito integrado junto con sus componentes periféricos. Las principales características del TDA2652 son:

- Protección de la etapa de salida contra cortocircuitos, por limitación de la corriente de salida, para asegurar que el punto de trabajo de la etapa de salida no salga de la zona SOAR.
- Circuito de protección que impide la aparición de una línea horizontal brillante en la pantalla en el caso de pérdida de la corriente de desviación vertical. Este circuito funciona sustituyendo los impulsos de borrado por un nivel de tensión continua.
- Protección térmica para asegurar que no se sobrepase la temperatura máxima de la unión de los transistores de salida integrados.
- Muy pocos componentes discretos en el circuito periférico.
- No se necesita circuito de borrado adicional.

FUNCIONES DEL TDA2652

Se describe el funcionamiento del TDA2652 de acuerdo con la división funcional de bloques de la figura.

Circuito de sincronismo y oscilador vertical

El oscilador vertical contiene dos fuentes de corriente constante que son conmutadas de forma que alternativamente cargan y descargan el condensador conectado en el terminal 2. Los instantes de conmutación se determinan comparando la amplitud de la forma de onda generada con dos niveles de tensión internos. De esta forma se obtiene en el condensador conectado al terminal 2, una señal en diente de sierra cuyo período está perfectamente definido. La frecuencia libre del oscilador se controla ajustando la corriente de carga del condensador mediante el potenciómetro conectado al terminal 1. Cuando se aplica un impulso de sincronismo al terminal 15, el nivel de tensión más elevado, para el cual la fuente de corriente es conmutada en el otro sentido se reduce en un 20%. Por tanto, cualquier ruido que pueda aparecer en el impulso de sincronismo durante el 80% inicial del tiempo de duración de la rampa no influirá en el proceso de sincronismo. Los impulsos de sincronismo verticales aplicados en el terminal 15 deben ser positivos. Los impulsos adecuados se pueden obtener directamente de los circuitos integrados procesadores de sincronismos tales como el TDA2571, el TDA2576 y el TDA2590/91/93.

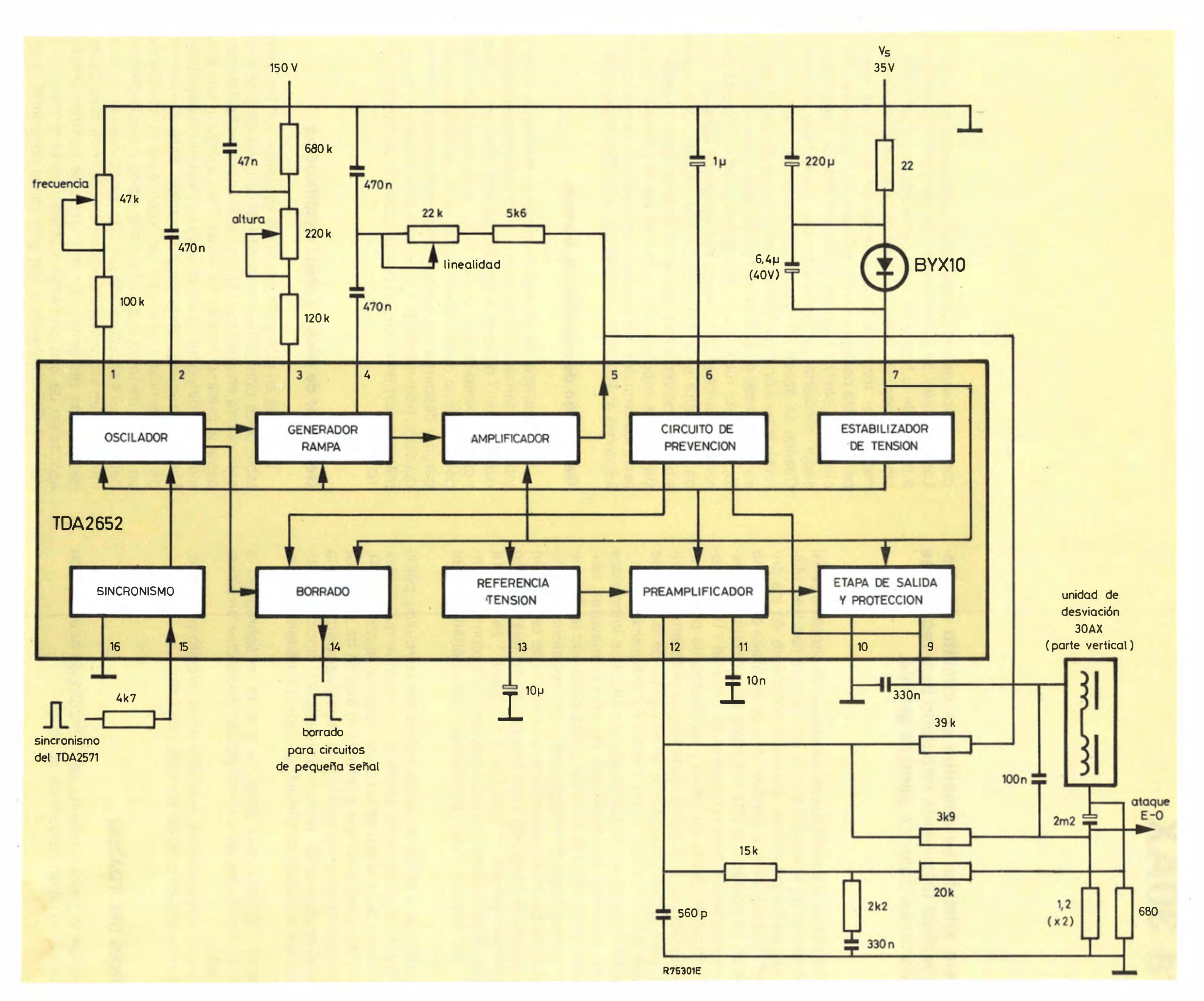
Generación de impulsos de borrado

Los impulsos de borrado se generan mediante la aplicación interna al terminal 14 de la tensión de alimentación procedente del terminal 7 durante el período de retroceso del oscilador vertical de diente de sierra. Por tanto, la duración del impulso de borrado viene determinada por la razón entre las corrientes de carga y descarga del condensador conectado al terminal 2. La duración nominal es de 1,4 ms con una tolerancia de $\pm$ 5%. La máxima corriente que se puede obtener del terminal 14 es de 10 mA.

Generador de rampa y etapa amplificadora

La salida en diente de sierra del oscilador con frecuencia estable debe conformarse (control de la linealidad de barrido) y controlarse en amplitud (ajuste de la altura de barrido) antes de pasar al preamplificador de salida. Para asegurar que estas funciones no degraden la estabilidad en frecuencia del oscilador se utiliza un segundo generador de rampa. Este circuito funciona de forma similar al oscilador, pero con la particularidad de tener un tiempo de retroceso mucho más corto y que el condensador del terminal 4 está formado por dos conectados en serie a fin de introducir en el punto medio el control de linealidad. La amplitud de la salida del generador de rampa se controla mediante la aplicación de una corriente ajustable en el terminal 3. Si esta corriente se obtiene de la etapa de salida horizontal, la altura de la trama variará proporcionalmente a la anchura y por tanto la relación de aspecto de la imagen permanecerá constante.

La salida del generador de rampa se aplica a una etapa amplificadora en seguidor de emisor que proporciona una baja impedancia de salida en el terminal 5. El control de linealidad se



Circuito de aplicación del C.I. de desviación vertical en clase BTDA2652

consigue ajustando la parte de la señal de salida derivada de la etapa amplificadora a una red integradora formada por una resistencia de 5,6 kΩ, un potenciómetro de 22 kΩ y el condensador de temporización de 470 nF conectado a masa. La integración de la rampa produce una señal parabólica (cóncava) que realimenta al generador de rampa a través del condensador de temporización de 470 nF conectado al terminal 4; esto modifica la forma de la rampa de manera que su pendiente aumenta progresivamente a lo largo del tiempo de barrido. La señal en rampa, modificada en el terminal 5, se acopla a la entrada del preamplificador a través del terminal 12.

Preamplificador y excitador

El preamplificador consta de un amplificador diferencial, una de cuyas entradas está conectada internamente a una tensión continua de referencia derivada de la tensión de alimentación del terminal 7. La otra entrada del amplificador diferencial está conectada al terminal 12. El terminal 12 recibe una señal de corriente continua y otra de corriente alterna. La señal alterna consiste en la tensión en rampa procedente del terminal 5 sumada con la señal alterna de realimentación de polaridad opuesta procedente de la unidad de desviación y obtenida a través de dos resistencias de 1,2 Ω conectadas en paralelo. La componente continua (realimentación de c.c.) se obtiene a través del condensador de acoplo colocado en serie con las bobinas de desviación y es proporcional a la corriente de desviación.

La salida del preamplificador se conecta internamente a la entrada del transistor excitador de la etapa de salida, el cual tiene una fuente de corriente como carga de colector. El colector de este transistor se conecta al exterior a través del terminal 11 de modo que se puede conectar un condensador de valor pequeño entre este punto y masa para evitar inestabilidades, reduciendo la respuesta del circuito en altas frecuencias.

Estabilizador de tensión

Se obtiene una tensión interna estabilizada de 10 V c.c. a partir de la tensión de alimentación conectada al terminal 7. La tensión estabilizada alimenta al oscilador, al generador de rampa y al preamplificador.

Etapa de salida y protección

Este circuito comprende una etapa de salida en clase B cuasicompletamentaria que utiliza transistores Darlington con protección SOAR así como protección contra sobrecalentamientos del circuito integrado.

Para proteger el circuito integrado de sobrecalentamientos debidos a una insuficiente disipación de calor (disipador inadecuado), la temperatura del cristal es detectada por un circuito puente compuesto por elementos semiconductores con diferentes áreas de emisor y por tanto con diferentes densidades de corriente y coeficientes de temperatura. Si la temperatura del cristal excede los 150°C, el puente sensor de temperatura limita las corrientes de base de los transistores darlington de salida, y por tanto reduce su disipación. Debido a las tolerancias de difusión, la temperatura para la cual se produce esta limitación de la corriente de salida (150°C) está sujeta a una tolerancia de ± 8°C.

La protección SOAR se obtiene controlando la caída de tensión a través de los terminales de emisor (aluminio) de los transistores darlington de la etapa de salida. Si la tensión colector-emisor de uno de los dos darlington supera un determinado nivel de referencia, su corriente de base se reduce automáticamente con lo que se limita su corriente de colector. Por lo tanto, el punto de trabajo de los transistores darlington en el circuito de salida se mantiene dentro de los límites de I_C/V_{CE} permitidos (SOAR).

Para asegurar la estabilidad de la etapa de salida se conecta un condensador de 330 nF a la salida (terminales 9 y 10), con lo que se reduce la respuesta del circuito en altas frecuencias.

Circuito de prevención

El circuito de prevención evita la aparición de una línea horizontal brillante en la pantalla del tubo de imagen en el caso que desaparezca la corriente de desviación vertical. Este circuito está diseñado de forma que, si no se detecta paso de corriente en el terminal 9, el circuito de prevención no carga el condensador conectado al terminal 6. La ausencia de tensión en los extremos del condensador actúa internamente conectando la tensión continua de alimentación del terminal 7 al terminal 14. De esta forma, los impulsos de borrado normalmente presentes son sustituidos por un nivel de tensión continua, con lo que se impide permanentemente la presentación de imagen en la pantalla. Si no se necesita el circuito de prevención, se puede prescindir del condensador del terminal 6 y se obtiene el nivel de tensión continua en el terminal 6 conectando una resistencia entre dicho terminal y el terminal 7.

DISEÑO DEL SISTEMA PARA 30AX

Carga de desviación

En el sistema 30AX, la carga a la salida del TDA2562 consta de las dos mitades de la bobina de desviación vertical conectadas en serie con una resistencia de amortiguamiento en paralelo con ellas. En los tubos de imagen 30AX, el centrado de los haces es suficientemente exacto para hacer innecesario el uso de un potenciómetro de control de desplazamiento de imagen. Sin embargo, debido a la forma exponencial de la corriente vertical de retroceso, se necesita un pequeño pero constante desplazamiento hacia arriba de la trama.

Esto se obtiene con una resistencia de 680 Ω que deja pasar una pequeña corriente continua a través del condensador de acoplo de 2,2 nF y de la resistencia sensora de corriente de 0,6 Ω.

Corrección Este-Oeste

El modulador a diodos del 30AX, al igual que en otros tipos de circuitos de corrección este-oeste, necesita una señal de entrada parabólica en la frecuencia de cuadro. Esta señal se deriva de la tensión en diente de sierra que se obtiene en la resistencia de realimentación de 0,6 Ω del circuito de desviación vertical. La señal parabólica necesaria se obtiene por la integración de la tensión en diente de sierra mediante un integrador MILLER en el circuito de excitación E-0 antes de atacar al modulador a diodos.

Diseño del circuito impreso

Debido a la elevada ganancia de las secciones de pequeña señal y de potencia del TDA2652, es posible que se produzcan oscilaciones de alta frecuencia (en el margen de los MHz) si no se tienen algunas precauciones en la distribución de la placa de circuito impreso. Si dichas oscilaciones se produjesen, el circuito absorbería excesiva corriente de la fuente de alimentación y se disiparía más calor del necesario. Por otro lado, posible-

mente se produciría una interferencia en la pantalla del tubo de imagen. Por las razones mencionadas, la resistencia de realimentación (2 × 1,2Ω), el condensador electrolítico de filtrado de la tensión de alimentación conectado al terminal 7 y el punto de retorno común del circuito integrado conectado al terminal 10 deberían conectarse todos ellos a la misma área del circuito impreso.

El punto de retorno común de los circuitos de pequeña señal (patilla 16) debe conectarse al área de retorno común del circuito de cobre a través de una pista distinta de la anterior.

Para disminuir el rizado de línea originado por el acoplamiento entre las bobinas de desviación horizontal y vertical, se conecta un condensador de 100 nF entre la salida del TDA2652 (terminal 9) y la unión del condensador de acoplo de 2,2 mF y la resistencia sensora de corriente de 0,6Ω.

Disipador

La resistencia térmica del disipador, recomendada para el circuito integrado TDA2652, es de 8,5°C/W. Debido a que la $R_{th\ j\text{-}mb}$ para el TDA2652 es 3°C/W y la $R_{th\ mb\text{-}h}$ es de 0,5 °C/W, tiene una resistencia térmica total entre la unión y la temperatura ambiente de 12°C/W. Para una disipación nominal de 4 W y una temperatura ambiente de 60°C, la máxima temperatura de la unión será

$$T_{jmáx} = (4 \times 12°C) + 60°C = 180°C$$

En el peor de los casos, cuando la disipación del circuito integrado es 5 W, la máxima temperatura de la unión aumentará a:

$$T_{jmáx} = (5 \times 12°C) + 60°C = 120°C$$

Esto muestra que, incluso en las peores condiciones, la temperatura de la unión permanece claramente por debajo de la temperatura mínima en la cual comienza a funcionar el circuito de protección térmica (142°C).

Características

Las siguientes medidas se han realizado con el circuito de desviación vertical excitando la bobina de desviación de un tubo de imagen 30AX de 26 pulgadas.

Bobinas de desviación 30AX

— resistencia a 25°C	≃ 6,2 Ω
— inductancia a 25°C	≃ 10 mH
— resistencia total de carga a 75°C	≃ 7,4 Ω
— corriente de desviación (6% de sobreexploración)	2,1 $A_{p\text{-}p}$

Tiempo de retroceso vertical (típico)	1,2 ms
Tensión de alimentación	35 V
Corriente de alimentación	290 mA
Disipación del C.I. (típica)	4 W
Disipación del C.I. (en el peor de los casos)	5 W
Duración del impulso de borrado	1,4 ms
Alinealidad de la forma de onda de salida	∠ 3%
Resistencia térmica recomendada para el disparador (T_{amb} = 60°C. $T_{jmáx}$ = 120°C)	8,5°C/W

— disipación en el C.I.	3,6 W
— disipación en la carga	3,2 W
— disipación en los componentes periféricos	0,25 W
— disipación en la resistencia serie	2,35 W
— disipación en el diodo serie	0,3 W
	9,7 W

El cañón electrónico hi-bi en el tubo de color de 90° de cuello estrecho

El cañón electrónico hi-bi (alto bi-potencial de foco) se ha desarrollado para mejorar la resolución reduciendo el tamaño del impacto del haz en la pantalla (spot).

Esto se ha realizado en primer lugar aumentando la tensión de enfoque en la reja 3 (fig. 1) aproximadamente en un 28% de la tensión de M.A.T. en lugar del 20% de dicha tensión que se tiene en un cañón con enfoque convencional (o low-bi) y en consecuencia reduciendo de manera significativa la magnificación y la aberración esférica del sistema principal de lentes.

Una magnificación menor necesita un alargamiento de la reja 3 para tener la distancia adecuada entre objeto y lente principal. El objeto en este caso es el punto de cruce del haz (tal como se muestra en la figura 1). Como resultado de alargar la reja 3 se tiene un haz electrónico más ancho dentro del sistema principal de lentes (con el mismo ángulo de abertura inicial del haz). Para evitar que el haz llegue a hacerse demasiado ancho, se introduce un cierto grado de preenfoque modificando la reja 2 como se muestra en la figura.

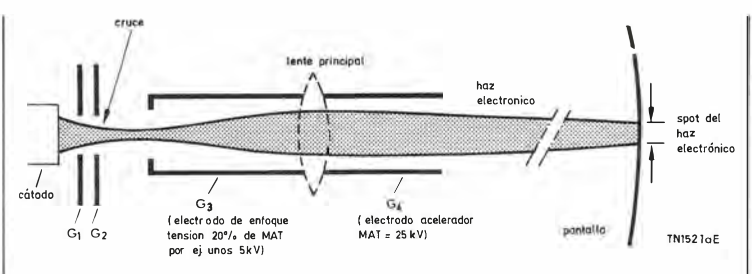
La resolución en las esquinas se mejora haciendo que el lado de la reja 3 más cercano a la reja 2 sea de un material magnético compuesto de NiFe. De esta manera, el haz electrónico queda apantallado del campo de desviación en una zona amplia de la reja 3 de manera que dentro del sistema principal de lentes se reduce considerablemente la predesviación del haz electrónico que daría lugar a un desenfoque.

Comportamiento técnico

Para ilustrar las ventajas que ofrece el cañón electrónico hi-bi se han realizado comparaciones en un tubo de 20" 90° con ambos cañones hi-bi y cañón convencional low-bi. Los resultados se muestran en la figura 2.

Los resultados de usar un cañón hi-bi pueden resumirse en varios valores de corriente de haz así:

— tamaño del impacto del haz en el centro de la pantalla (spot) reducido en un 20%.
— ancho del spot en las esquinas de la pantalla reducido en un 15%.
— alto del spot en las esquinas de la pantalla reducido en un 30%.



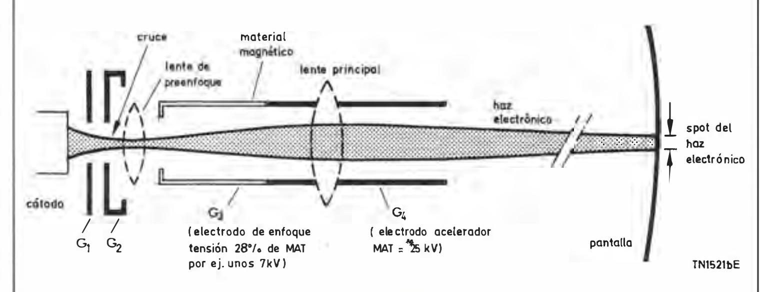


Figura 1. (a) Cañón convencional low-bi.
(b) Cañón hi-bi.

Si el haz es más ancho puede dar lugar a un aumento del halo vertical en las esquinas de la pantalla. Sin embargo el apantallamiento magnético de la reja 3 reduce este halo considerablemente, mientras que al mismo tiempo mejora en gran manera la simetría del spot.

Consideraciones de diseño con un tubo de color que incorpore el cañón hi-bi

Mayor tensión de corte

En el cañón hi-bi, la tensión de corte V_{CO} ha aumentado aproximadamente 140 V y la tensión nominal de rejas 2 ha aumentado a aproximadamente 600 V. Por tanto, teniendo en cuenta que el efecto de preenfoque está determinado por la tensión de reja 2, cualquier desviación de este valor de diseño afectará adversamente al enfoque.

Conector de zócalo modificado (JEDEC tipo n.º B10/277).

El terminal que corresponde con la tensión de reja 3 debe quedar mejor aislado para poder manejar el aumento de la tensión de enfoque.

Explosores (spark gaps) modificados

Los spark gaps deben ser modificados para tener la adecuada protección a esta tensión de enfoque mayor. Los spark gaps impresos en cañones low-bi dan incluso en aquel caso una ligera corriente de fugas en condiciones de humedad relativa alta. En el caso de tensiones de enfoque hi-bi esta corriente de fugas puede llegar a ser importante y en determinadas condiciones puede hacer variar la propia tensión de enfoque. Por tanto los spark gaps deben separarse físicamente del circuito impreso. El resultado óptimo se obtiene usando electrodos circulares bien integrados en el conector o montados por encima de la placa impresa en un formato de plástico adecuado. Todo esto produce un arco controlado con una tensión bien definida y sin efecto corona previo a la descarga.

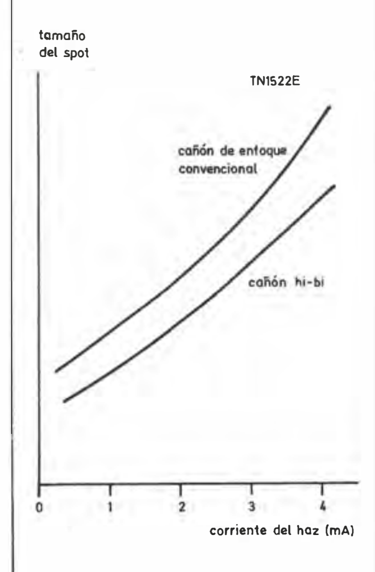


Figura 2. Comparación entre tamaños de spot producidos por cañones hi-bi y low-bi convencional.

SAB1018: Divisor por 256 hasta 950 MHz

Nuevo divisor por 256 (prescaler) con el preamplificador y una etapa de salida integradas en el mismo chip. Este circuito está principalmente dedicado a la sintonía digital para TV por síntesis de frecuencia.

El SAB1018 está fabricado en ECL, uno de los mejores procesos para altas frecuencias, lo que permite sea utilizado en el margen de las bandas de televisión con una disipación mínima.

Las ventajas específicas de este circuito integrado son:

— gran sensibilidad de entrada debido a un preamplificador muy sofisticado (10 mV).
— baja disipación debido a ventajas del proceso, y
— baja radiación de la señal de salida por una etapa final complementaria que minimiza los transitorios de corriente.

El prescaler se excita con una señal sinusoidal generada por el oscilador local del sintonizador, con frecuencias de 70 a 350 MHz ó 500 a 950 MHz.

Las entradas son diferenciales y están internamente interconectadas para permitir un acoplo capacitivo o una excitación asimétrica. El amplificador tiene realimentación en corriente continua para eliminar cualquier influencia de offset a la entrada.

Las salidas son complementarias tipo colector abierto, los transistores de la corriente de salida se integran internamente para minimizar la existencia de armónicos en dicha señal. Para una alimentación de 5 V, se tiene una señal a la salida típica de 1 V pico a pico y 2.4 mA.

Dicho circuito está plenamente disponible a partir de Febrero de 1981.

PREMIO MICROPROCESADORES « COPRESA » 1981

BASES

1. Podrán concurrir a este concurso todos los autores que realicen un trabajo inédito con los microprocesadores que se mencionan en estas bases, quedando exentas todas las personas de nuestra firma. Es condición necesaria que dicho trabajo no haya sido presentado anteriormente en ningún congreso, simposio, etc., ni publicado en alguna revista, semanario, etc. técnica nacional o extranjera.
2. Los trabajos consistirán en la realización de un trabajo original de aplicación de cualquier microprocesador Signetics, tomando como objetivo la resolución de un caso práctico que se dé o pueda darse en el mercado nacional.

   Debe estar documentado con:

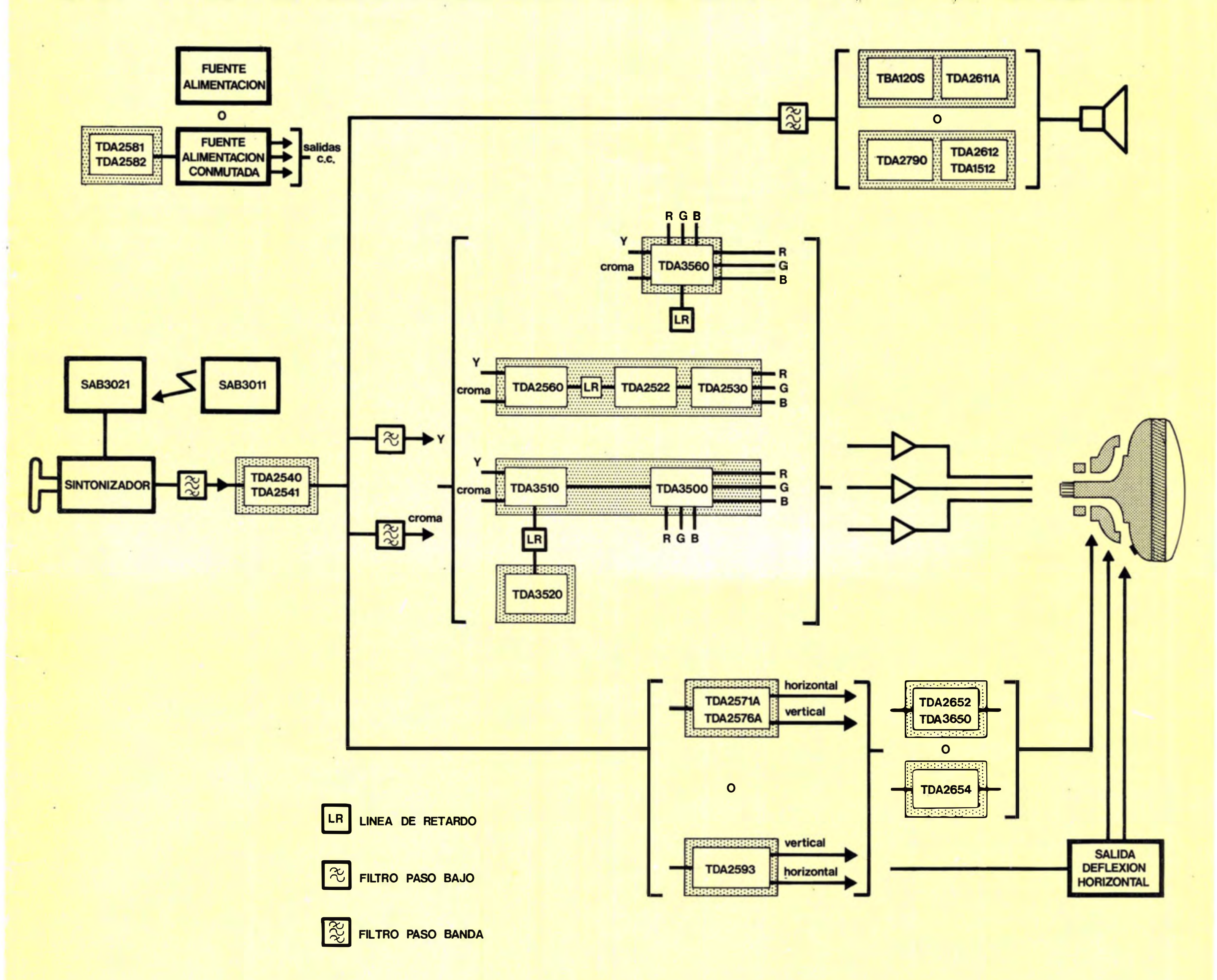
   — Descripción detallada del caso planteado.
   — Esquemario del hardware.
   — Ordinograma y programa escrito en lenguaje ensamblador.
3. Los autores que participen en el PREMIO MICROPROCESADORES COPRESA deberán presentar sus originales escritos en castellano, en hojas de tamaño folio, holandés o DIN A4, mecanografiadas a una cara y a dos espacios. La extensión del trabajo deberá ser de un mínimo de 50 Pág.
4. El original se presentará con un título al cual seguirá un seudónimo. En un sobre cerrado aparte se incluirá el nombre y domicilio del autor. En el exterior del sobre se escribirá el título de la obra presentada seguido del seudónimo.
5. Si los participantes hacen constar la Entidad, Escuela, Colegio, Centro de Formación, Empresa, etc., del que han recibido colaboración, éste será galardonado con una mención honorífica en el caso de salir premiado.
6. Los originales deberán ser remitidos a:

   Compañía de Productos Electrónicos
   COPRESA, S.A.
   Depto. Técnico Profesional
   Premio Microprocesadores
   c/ Balmes, 22
   BARCELONA-7

   Hastá el día 10-9-81, fecha en que finalizará su admisión.
7. Los premios estarán dotados con las cantidades siguientes:

   1er Premio 250.000 Ptas.
   2° Premio 100.000 Ptas.
8. Los premios podrán ser declarados desiertos.
9. Durante el certamen - Sonimag 81, se realizará un acto de presentación pública con asistencia de la prensa técnica, de los trabajos de los concursantes finalistas, entregándose los premios a los ganadores.
10. El Jurado estará formado por miembros de la Compañía de Productos Electrónicos COPRESA, S.A. Su decisión será inapelable.
11. Los originales premiados podrán ser publicados por COPRESA, y el resto serán devueltos a sus autores en los días siguientes a la concesión de los premios.
12. Los autores se responsabilizan de la originalidad de sus trabajos y se comprometen a asumir la defensa de cualquier demanda interpuesta por dicha causa.
13. La concurrencia a estos premios supone la aceptación de estas bases.

LA SOLUCION COPRESA...

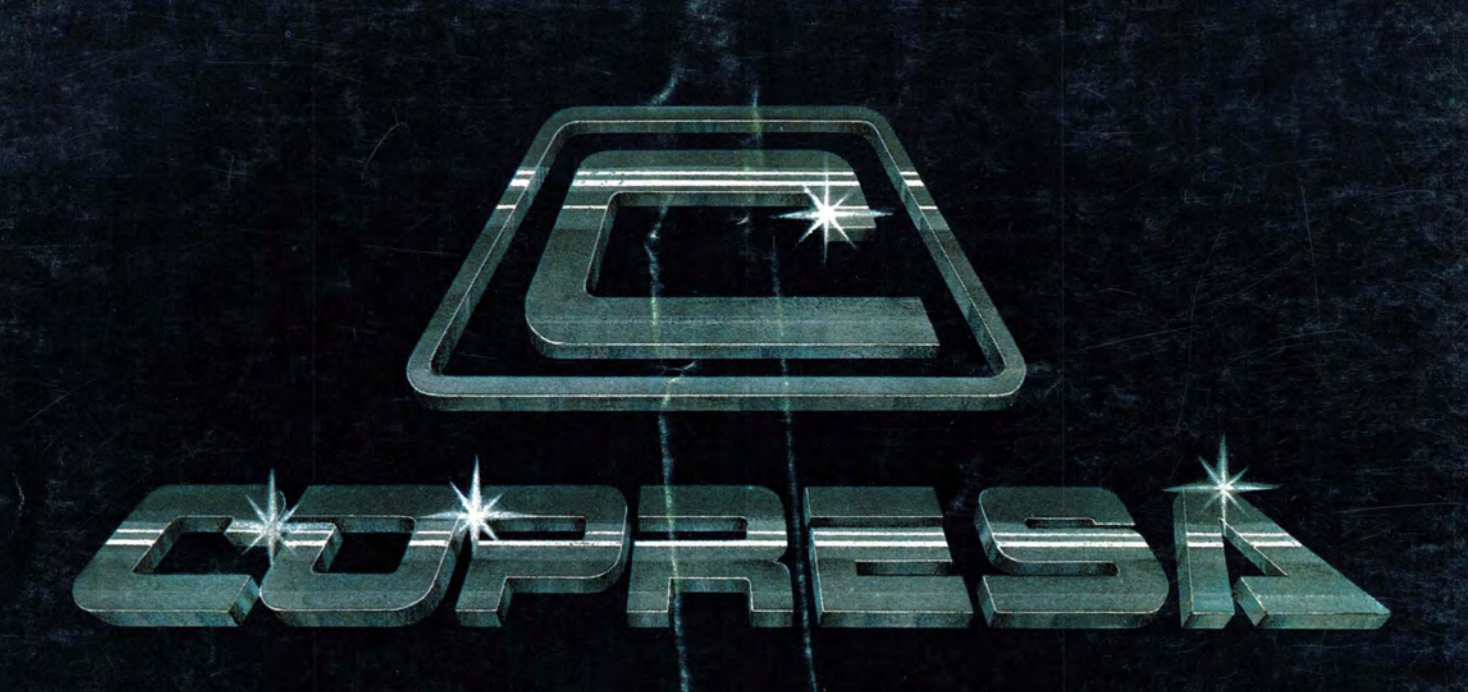


...PARA T.V. EN COLOR

CON SUS NUEVOS CIRCUITOS INTEGRADOS:

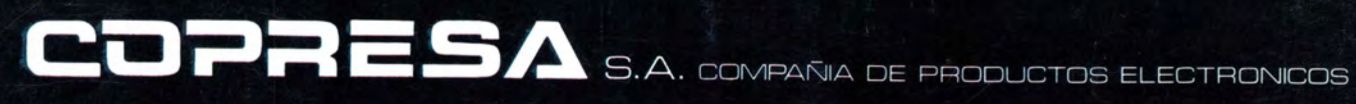
TDA 3560 : Decodificador de un solo C.I.
TDA 3650 : Nuevo cuadro de amplio margen de alimentación.
TDA 2576A : Sincronismo vertical por el sistema "count-down".

COPRESA S.A. COMPAÑIA DE PRODUCTOS ELECTRONICOS
barcelona—7 balmes, 22 telf. 301 63 12 telex nº 54666 copre e / **madrid**—4 sagasta, 18 telf. 446 40 00



COMPAÑIA DE PRODUCTOS ELECTRONICOS

ALTAVOCES
CELULAS SOLARES
COMPONENTES PASIVOS
CONECTORES
CIRCUITOS HIBRIDOS AMPLIFICADORES DE ANTENA
CIRCUITOS INTEGRADOS DIGITALES
CIRCUITOS INTEGRADOS ANALOGICOS
DIODOS
FERRITAS
MOTORES
MEMORIAS
MICROPROCESADORES
SINTONIZADORES
TUBOS RAYOS CATODICOS
TUBOS DE IMAGEN COLOR T.V.
TUBOS DE IMAGEN BLANCO Y NEGRO
TRANSISTORES



barcelona 7 balmes, 22 telf. 301 63 12 telex n. 54666 copre e / **madrid** 4 sagasta, 18 telf. 446 40 00

COPRESA

signetics

Miniwatt

Vol. 20 Núm. 2 Febrero 1981 125 ptas.



Director

D. José M.ª Llevat Grau

Editor

Cia. de Productos Electrónicos COPRESA, S.A.
Departamento de Publicaciones Técnicas
D. José Albiol Fernández

Coordinación

D. Enrique Riverola García
D. Rafael Rizo Aramburu

Redacción

D.ª M.ª Dolores Forns-Samsó

Consejo Asesor de Redacción

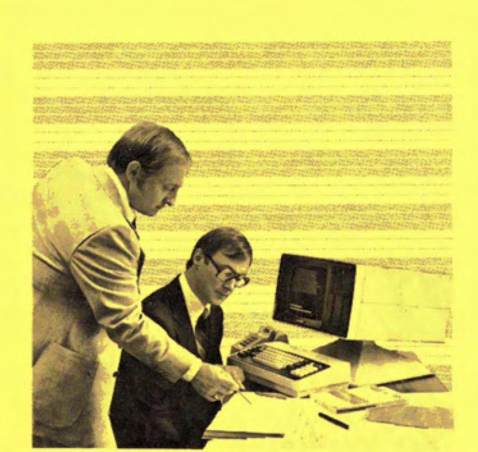
D. Antonio Griñó Berjón
D. José Salinas López
D. Ernesto Tassis Bosch

Suscripciones

D.ª M.ª Angeles García Ferrer

Producción

GENERAL GRAFIC, S.A.
Caspe, 172
Barcelona-13
Depósito Legal: B-18387-61



Portada

Terminal de ordenador
equipado con circuitos
integrados Signetics
de gran escala de
integración L.S.I.
(Large Scale Integration)

COPRESA
signetics



Vol. 20 Núm. 2 Febrero 1981



Indice

Revista Miniwatt

Publicada por:

COMPAÑIA DE PRODUCTOS ELECTRONICOS «COPRESA», S.A.
Balmes, 22—Teléfono 301 63 12—Barcelona-7
Suscripción anual (11 números) . . . . Ptas. 1.100
Precio Ejemplar . . . . Ptas. 125
Cambio domicilio . . . . Ptas. 25

Editorial

En este número se sigue con la línea de dar difusión a los principios básicos de un sistema de control de velocidad de motores de corriente alterna. Es conocido que en esta área la experiencia que existe en el mercado de usuarios es más bien crítica y que, en muchos casos justificadamente son reacios a su utilización. Entendemos que la solución tecnológica que COPRESA está ofreciendo representa, como ya se dijo en otra editorial, un gran paso adelante en cuanto a seguridad y comportamiento de los controles. Será un camino más o menos largo pero la introducción de esta tecnología es ya un hecho irreversible.

Se publican las bases del Premio Microprocesadores Copresa 1981 en las que se ha incluido un reconocimiento a los centros, entidades, escuelas, etc., que según experiencia anterior impulsan o prestan algunos de sus medios para que los autores de los trabajos puedan realizarlos mejor. Entendemos que existe un mérito de aliento que debe ser también recogido. Esta ha sido nuestra voluntad al incluir la base n.º 5 que el lector verá incluida en este número.

A raíz de la renovación de suscripciones se han recibido numerosas cartas que aprueban o desaprueban la línea que está siguiendo esta Revista. Queremos dejar constancia que tanto unas como las otras constituyen para nosotros motivo de satisfacción y tema de estudio futuro.

Circuito inversor para sistemas de control de velocidad de motores por modulación de anchura de impulsos (PWM)

Se describe un circuito inversor que ha sido específicamente diseñado para utilizarlo en sistemas de control de velocidad de motores trifásicos por modulación de anchura de impulsos. Se examinan las ventajas del circuito sobre los diseños anteriores y se describe con detalle el método de diseño. Como ejemplo se da el diseño de un inversor adecuado para excitar un motor de 4 kW, 380 V. Este artículo es el segundo de una serie que describe un sistema de control de velocidad por modulación de anchura de impulsos.

Este artículo describe un circuito inversor especialmente desarrollado para ser utilizado en sistemas de control de velocidad para motores trifásicos de corriente alterna que utilizan el principio de modulación de anchura de impulsos (P.W.M.-Pulse-Width Modulation). Es el segundo de una serie. El primer artículo (Referencia 1) contiene una introducción general al sistema de control de velocidad por PWM. Este sistema utiliza la técnica de la modulación de anchura de impulsos en forma senoidal y emplea un circuito LSI tipo HEF4752V para generar las señales. Exceptuando el primero, cada uno de los artículos de la serie estará dedicado a un aspecto particular del sistema.

Este inversor representa el último desarrollo en la materia y goza de las siguientes ventajas:

- Somete a los tiristores y diodos a una fatiga lo más reducida posible, limitando el pico de tensión en estos componentes a solamente un 10 % por encima de la tensión de alimentación. Esto significa que pueden utilizarse tiristores y diodos de baja tensión con una tensión de alimentación relativamente elevada.
- La capacidad total de conmutación del sistema está disponible en cualquier momento. No existen problemas de arranque, y no es necesario aplicar una determinada secuencia de disparo al iniciar el funcionamiento del inversor.
- No es necesario proveer un retraso entre conmutaciones sucesivas. Por lo tanto, la anchura mínima del impulso es igual al tiempo de conmutación por ciclo, y es posible una profundidad elevada de modulación.
- Tiene un rendimiento elevado. Es posible una frecuencia de conmutación alta, con escasas pérdidas energéticas de conmutación y sin recirculación de corrientes.
- No necesita tiristores que no conduzcan en sentido inverso. Se pueden utilizar por lo tanto tiristores asimétricos (A.S.C.R.) y al no existir pérdidas de recuperación inversas, el rendimiento será más alto.
- La energía de conmutación no varía con la corriente de carga.

DESCRIPCION DEL CIRCUITO

El inversor completo comprende tres fases idénticas para cada una de las salidas *R, Y* y *B*. El esquema completo de una fase se muestra en la figura 1, y la fotografía de la figura 2 es un montaje típico del mismo. Los tiristores principales Th_1 y Th_2 controlan la energía que maneja el inversor, mientras que los diodos D_1 y D_2 conducen las corrientes reactivas y regenerativas procedentes de la carga hacia la alimentación. El tiristor principal es descebado, cebando el adecuado tiristor de conmutación: Th_3 para Th_1 y Th_4 para Th_2. Cuando se ceba Th_3, circula una corriente de conmutación a través del circuito de conmutación Th_3, L_1, C_5 y D_3. De forma similar, los componentes Th_4, L_2, C_6 y D_4 lo hacen en el circuito de conmutación de Th_2.

Las redes amortiguadoras *RC*, R_1 C_1, R_2 C_2, R_3 C_3 y R_4 C_4 limitan la pendiente de subida al aplicar de nuevo la tensión a los tiristores después de ser descebados. La autoinducción L_3 limita la pendiente de subida de la corriente de conducción de los tiristores principales. La pendiente de subida de la corriente de conducción en los tiristores de conmutación está limitada por las autoinducciones L_1 y L_2.

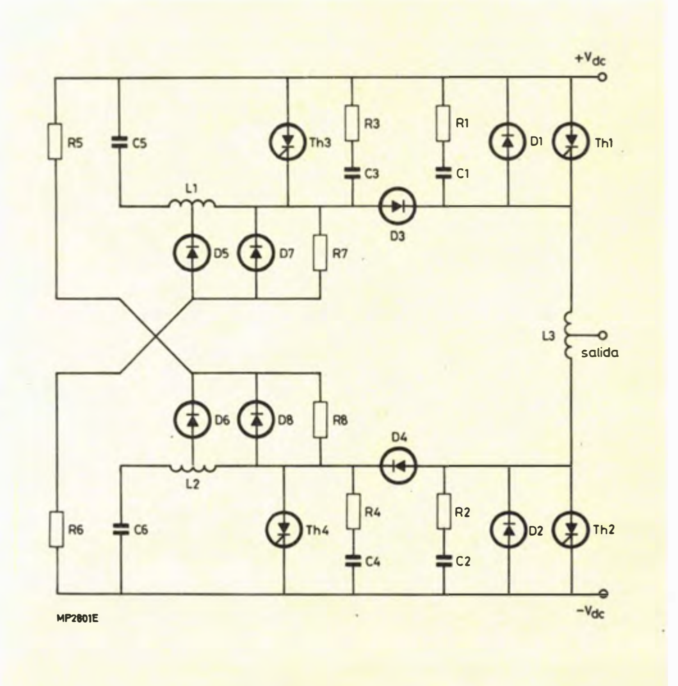


Figura 1. Una fase del inversor.

Figura 2. Construcción típica de una fase del inversor en la que los tiristores están montados en el radiador por medio de clips.

Las redes resistor-diodo D_5, D_7, R_6 y D_6, D_8, R_5 limitan la carga máxima de los condensadores de conmutación C_5 y C_6, y la tensión de pico en los tiristores de conmutación Th_3 y Th_4. Los resistores de carga R_7 y R_8 aseguran que los condensadores de conmutación estén cargados en el momento de aplicar la tensión de alimentación continua.

ECUACIONES DE DISEÑO DEL INVERSOR Y EJEMPLO PRACTICO

El método de diseño que se describe aquí es adecuado para una amplia gama de tamaños de motor y de tensiones, aunque se incluye un ejemplo práctico para un motor de 4 kW y 380 V.

La máxima tensión que el inversor puede proporcionar al motor está determinada por la tensión de la red que lo alimenta. En general, se puede utilizar un motor de tensión igual o inferior a la de la red. Para una tensión alterna fase-fase, V_{ac}, la tensión contínua media rectificada de las tres fases es igual a

$$V_{dc(nom)} \simeq V_{ac} \times \sqrt{2} \times \frac{3}{\pi}.$$

Esto permite una tensión eficaz de salida fundamental de:

$$V_{0(rms)} \leqslant 1{,}1 \times \frac{V_{dc(nom)}}{\sqrt{2}} = 1{,}05\ V_{ac}$$

cuando la modulación es máxima (forma de onda cuasi-rectangular).

El proceso de diseño se compone de las siguientes etapas: especificaciones del inversor, selección de tiristores principales y diodos, componentes pasivos de conmutación, componentes amortiguadores y controladores del dI/dt y circuitos de recorte de la tensión, y la selección de los radiadores para los semiconductores de potencia. En la figura 3 se da un diagrama de flujo del proceso de diseño y, en la tabla 1 una lista completa de los símbolos usados en este artículo.

Datos iniciales

Para el diseño del inversor se deben conocer los siguientes datos iniciales:

$V_{dc(mín)}$. La tensión contínua de alimentación más baja con la cual se puede disponer de la conmutación correcta de la corriente de pico de salida.

$V_{dc(nom)}$. El valor más elevado de la tensión contínua de alimentación. Se utiliza para calcular las pérdidas en el inversor.

$V_{dc(máx)}$. La tensión de pico transitoria a la que se permite suba la tensión de alimentación durante el frenado regenerativo.

$I_{m(máx)}$. La corriente máxima por fase del motor. Está determinada por la corriente de pico requerida por el motor. El inversor debe estar dimensionado para esta corriente como continua y no para la nominal del motor, ya que las constantes de tiempo térmicas de los semiconductores del inversor y sus radiadores son considerablemente inferiores a las del motor.

$f_{s(máx)}$. La frecuencia de conmutación máxima del inversor. La elección de este valor depende de un compromiso entre una corriente de rizado excesiva y las pérdidas que se producen con una $f_{s(máx)}$ baja, y unas pérdidas excesivas en el inversor que se producen con una $f_{s(máx.)}$ alta. Los valores típicos están dentro del margen comprendido entre 500 y 1500 Hz.

$T_{amb(máx.)}$ La máxima temperatura ambiente. Es necesaria para el cálculo de los radiadores.

Ejemplo. Datos iniciales

$V_{dc(mín)}$. Suponiendo una alimentación de red trifásica europea de 380 V eficaces ± 10 % y una vez rectificada, la corriente continua mínima con tensión de red mínima es:

$$V_{dc(mín)} \simeq 380 \times 0{,}9 \times \sqrt{2} \times \frac{3}{\pi} = 462\ \text{V}.$$

$V_{dc(nom)}$. La tensión contínua nominal es aproximadamente:

$$V_{dc(nom)} \simeq 380 \times \sqrt{2} \times \frac{3}{\pi} = 513\ \text{V}.$$

$V_{dc(máx)}$. La tensión de alimentación continua de pico con máxima alimentación alterna se obtiene de la tensión de pico de la alimentación alterna $V_{ac(pk)}$, que es igual a:

$$V_{ac(pk)} \simeq 380 \times 1{,}1 \times \sqrt{2} = 591\ \text{V}.$$

En condiciones de frenado regenerativo, la tensión contínua de alimentación sube por encima de $V_{ac(pk)}$. Suponiendo que se permite un aumento de 150 V, $V_{dc(máx)}$ alcanza un valor de:

$$V_{dc(máx)} = 591 + 150 \simeq 750\ \text{V}.$$

$I_{m(máx)}$. Supóngase que se va a utilizar un motor de 4 kW, 380 V con una sobrecarga transitoria de un 50 %. La corriente por fase en tal motor variará según su constructor, pero en el peor de los casos su valor es de unos 9,3 A eficaces. Suponiendo una sobrecar-

Tabla 1. Lista de símbolos

Símbolo	*Definición*
a	Factor de forma
C_3	Condensador de la red amortiguadora en paralelo con el tiristor Th_3
C_5	Valor redondeado del condensador de conmutación de Th_1
$C_{5(mín)}$	Valor mínimo del condensador de conmutación de Th_1
$C_{5(nom)}$	Valor nominal del condensador de conmutación de Th_1
C_5	Valor óptimo.
D_5	Diodo amortiguador del circuito de conmutación de Th_1
D_7	Diodo recortador del circuito de conmutación de Th_1.
dI_T/dt	Pendiente de subida de la corriente de conducción de un tiristor.
$dV_{D/dt}$	Pendiente de subida de la tensión de bloqueo de un tiristor.
F_R	Factor de rizado de la corriente de salida.
$f_{s(máx)}$	Frecuencia máxima de conmutación del inversor
I_c	Corriente de conmutación
$I_{c(pk)}$	Corriente de pico de conmutación.
$I_{c(rms)}$	Valor eficaz de la corriente de conmutación.
I_D	Corriente especificada de pérdidas de un diodo
$I_{F(av)}$	Corriente media directa a través de un diodo.
I_{FRM}	Corriente de pico directa repetitiva a través de un diodo.
$I_{m(máx)}$	Valor máximo eficaz de la corriente por fase de un motor
$I_{o(pk)}$	Corriente de pico de la salida del inversor.
I_s	Corriente a través de los componentes de la red amortiguadora
I_T	Corriente de un tiristor conduciendo
$I_{T(av)}$	Corriente directa media a través de un tiristor
I_{TRM}	Corriente directa de pico repetitiva a través de un tiristor
$I_{T(rms)}$	Corriente eficaz a través de un tiristor conduciendo.
L_1	Valor óptimo del inductor de conmutación de Th_1
$L_{1(máx)}$	Valor máximo del inductor de conmutación de Th_1
$L_{1(mín)}$	Valor mínimo del inductor de conmutación de Th_1
$P_{(off)}$	Pérdidas en tiristores y diodos en bloqueo
$P_{(on)}$	Pérdidas en tiristores y diodos en conducción.
P_{R3}	Potencia disipada en el resistor R_3 de la red amortiguadora
P_{R6}	Potencia disipada en el resistor de amortiguamiento R_6
P_{R7}	Potencia disipada en el resistor de carga R_7.
P_{sw}	Pérdidas de conmutación en tiristores y diodos
P_{tot}	Pérdidas totales en tiristores y diodos.
R_3	Resistor de la red amortiguadora en paralelo con el tiristor auxiliar.
R_6	Resistor de amortiguamiento del circuito de conmutación de Th_1, Th_3
R_7	Resistor de carga.
$R_{th(h-a)}$	Resistencia térmica de un radiador.
$R_{th(j-h)}$	Resistencia térmica entre la unión y el radiador.
$R_{th(j-mb)}$	Resistencia térmica entre la unión y la base de montaje.
$R_{th(mb-h)}$	Resistencia térmica entre la base de montaje y el radiador.
r_F	Pendiente de la resistencia de la corriente directa de un diodo.
r_T	Pendiente de la resistencia de la corriente directa de un tiristor.
$T_{amb(máx)}$	Temperatura máxima del aire ambiente.
T_h	Temperatura de un radiador.
$T_{j(máx)}$	Temperatura máxima de la unión de tiristores y diodos.
T_{mb}	Temperatura de la base de montaje.
t_q	Tiempo de paso a bloqueo de un tiristor.
$t_{q(A)}$	Tiempo de paso a bloqueo del tiristor de conmutación (como se define en la Fig. 5).
$t_{q(M)}$	Tiempo de paso a bloqueo del tiristor principal (como se define en la figura 4).
t_{rr}	Tiempo de recuperación inversa de un diodo.
V_{uc}	Tensión de alimentación alterna
$V_{ac(pk)}$	Tensión de pico de la alimentación alterna.
V_{ak}	Tensión ánodo-cátodo en un tiristor.
$V_{(BR)R}$	Tensión inversa de ruptura de un diodo.
$V_{dc(máx)}$	Valor de pico transitorio de la tensión contínua de alimentación.
$V_{dc(min)}$	Valor mínimo de la tensión continua de alimentación.
$V_{dc(nom)}$	Valor permanente más alto de la tensión continua de alimentación.
V_{DRM}	Tensión de pico repetiva directa en un tiristor en bloqueo.
$V_{F(0)}$	Tensión directa de codo en un diodo en conducción.
$V_{o(rms)}$	Tensión eficaz de salida fundamental.
V_R	Tensión inversa continua máxima en un diodo.
V_{RRM}	Tensión de pico repetitiva inversa en un diodo.
V_s	Tensión en los componentes de una red amortiguadora.
$V_{T(0)}$	Tensión directa de codo en un tiristor en conducción.
$\Delta T_{(h-a)}$	Diferencia de temperatura entre un radiador y el aire.

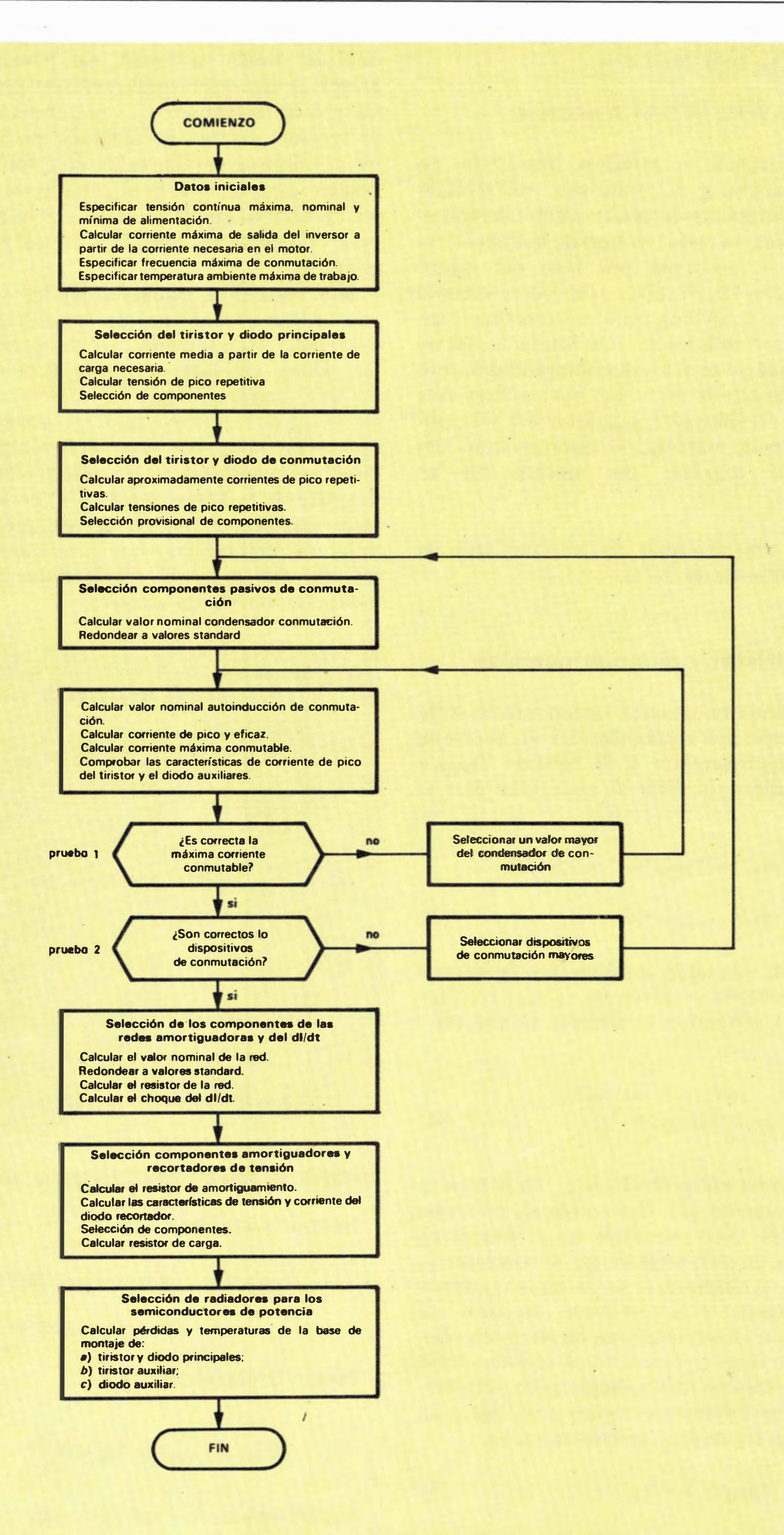


Figura 3. Diagrama de flujo del procedimiento de diseño.

ga del 50 %, $I_{m(máx)}$ será igual a:

$$I_{m(máx)} = 9{,}3 \times 1{,}5 = 14 \text{ A eficaces.}$$

$f_{s(máx)}$. Si se utiliza el circuito integrado de modulación de anchura de impulsos, HEF4752V, para obtener los impulsos de cebado del inversor, el número de impulsos en cada período de la frecuencia fundamental de la corriente por fase del motor pertenecerá a la serie 15, 21, 30,... 168 (ver referencia 1). Con modulación máxima, que, en motores para 50 Hz, coincide con una frecuencia fundamental de la corriente por fase en el margen comprendido entre 42 y 45 Hz, el número de impulsos por período será 15 ó 21. Se toma un valor de $f_{s(máx)}$ igual a 1 kHz, por lo que la frecuencia máxima de conmutación del inversor con el máximo de modulación es $45 \times 21 = 945$ Hz.

$T_{amb(máx)}$. En este ejemplo se supone que la temperatura máxima es de 50°C.

Selección del tiristor y diodo principales

El tiristor y diodo principales se eligen inicialmente tomando como base sus características de corriente $I_{T(av)}$ e $I_{F(av)}$ respectivamente, y de tensión V_{DRM} y V_{RRM}. Para la tensión, un valor de seguridad para el diseño es:

$$V_{DRM} \text{ del tiristor pral.} = V_{RRM} \text{ del diodo pral.} =$$

$$= V_{dc(máx)} + 50. \qquad (1)$$

Para la corriente, se puede suponer que en el peor de los casos la corriente en el tiristor es aproximadamente igual a una semionda sinusoidal rectificada. Así:

$$I_{T(av)} \simeq I_{m(máx)} \times \frac{\sqrt{2}}{\pi}. \qquad (2)$$

La corriente media en el diodo $I_{F(av)}$ es la misma que expresa la ecuación (2). Sin embargo, mientras que la corriente de pico repetitiva en el tiristor es igual a la corriente de pico en la carga, la corriente de pico repetitiva en el diodo es la suma de la corriente de pico en la carga y la corriente de pico de conmutación con la tensión máxima de alimentación.

Hasta que no se diseñe el circuito de conmutación y se disponga de valores más exactos para comprobar la selección del tiristor y el diodo principales se pueden utilizar las siguientes aproximaciones:

$$I_{TRM} \simeq 5 \times I_{T(av)} \qquad (3)$$

para el tiristor principal, y:

$$I_{FRM} \simeq 20 \times I_{T(av)} \qquad (4)$$

para el diodo principal. La elección del tiristor principal está restringida también por los límites del tiempo de descebado t_q, y la pendiente de subida de la tensión reaplicada después de la conmutación dV_D/dt. Es una ventaja tener un t_q tan corto como sea posible para minimizar el tamaño de los componentes de conmutación, y un dV_D/dt lo más alto posible para minimizar las pérdidas en los circuitos amortiguadores.

Si el valor de t_q publicado en las características se va a utilizar en el diseño del circuito de conmutación, debe estar especificado bajo las condiciones correctas. Estas incluyen el paso a bloqueo partiendo de una corriente I_{TRM} (aproximadamente igual a $5 \times I_{T(av)}$) con un elevado dI_t/dt, aplicando solamente una pequeña tensión inversa de bloqueo V_R (la caída directa en el diodo), y con dV_D/dt elevado reaplicado después de t_q, véase la figura 4. En lo que queda de este artículo, el tiempo de descebado del tiristor principal medio bajo estas condiciones estará denominado por $t_{q(M)}$. El diodo debe ser del tipo de recuperación rápida y suave.

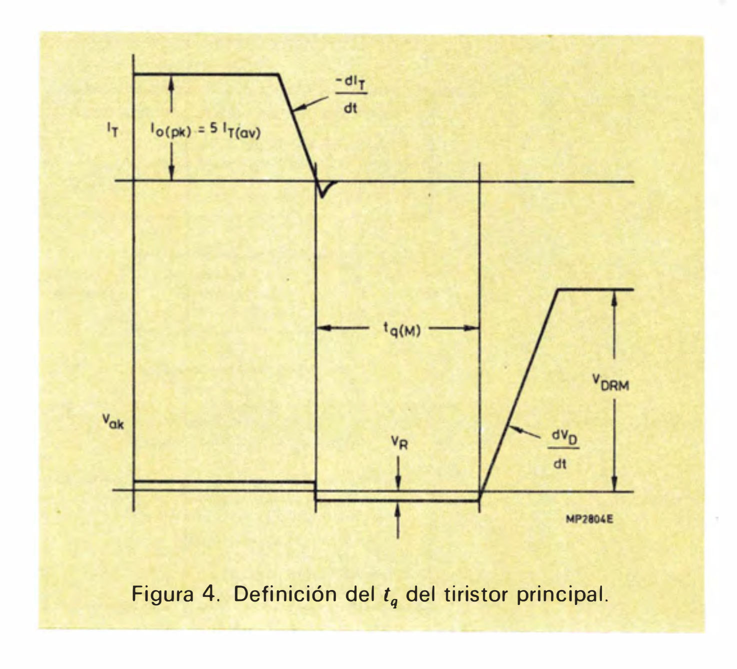


Figura 4. Definición del t_q del tiristor principal.

Ejemplo de selección de tiristor y diodo principales

Según la ecuación (1):

$$V_{DRM} \text{ del tiristor} = V_{RRM} \text{ del diodo} =$$

$$= 750 + 50 = 800 \text{ V.}$$

Según la ecuación (2):

$$I_{F(av)} \simeq I_{T(av)} \simeq 14 \times \frac{\sqrt{2}}{\pi} = 6{,}3 \text{ A.}$$

Según las ecuaciones (3) y (4):

$$I_{TRM} \simeq 5 \times 6{,}3 = 32 \text{ A;}$$
$$I_{FRM} \simeq 20 \times 6{,}3 = 126 \text{ A.}$$

Un tiristor adecuado para esta aplicación, elegido de entre la gama de tipos rápidos y de alta tensión es el BT155N. Tiene un $t_{q(M)}$ de 9 μs, medido bajo unas condiciones correctas de corriente y un dV_D/dt de 500 V/μs. Un diodo adecuado es el BYW19-1000. Tiene la corriente $I_{F(av)}$ e I_{FRM} correctas, y es de recuperación rápida y suave con un $t_{rr}=450$ ns.

Selección de tiristor y diodo de conmutación

La selección del tiristor y el diodo de conmutación depende principalmente de V_{DRM}, V_{RRM}, I_{TRM} e I_{FRM}. Las características de tensión V_{DRM} y V_{RRM} son las mismas que en tiristor y diodo principales, (ver ecuación 1). I_{TRM} es la corriente de pico del primer semiciclo de conmutación y I_{FRM} es la corriente de pico del segundo. Hasta que se complete el diseño del circuito de conmutación, se pueden obtener valores aproximados de I_{TRM} e I_{FRM} considerando el diseño del circuito de conmutación en función de la corriente de pico de salida $I_{o(pk)}$. Si la corriente por fase fuera una sinusoide perfecta del valor eficaz $I_{m(max)}$, la corriente de pico de salida sería $\sqrt{2}\times I_{m(máx)}$. Sin embargo, como la frecuencia de conmutación del inversor es finita, la onda sinusoidal tiene un rizado superpuesto tal que:

$$I_{0(pk)}=I_{m(máx)}\,F_R\sqrt{2}, \qquad (5)$$

en donde F_R es el factor de rizado, cuyo valor típico es 1,4.

Se puede demostrar que utilizando componentes de conmutación con una tolerancia de ± 10 %, una estimación precisa de la corriente de pico repetitiva es:

$$I_{TRM}\simeq 2{,}0\times I_{0(pk)}\times\frac{V_{dc(máx)}}{V_{dc(mí)}} \qquad (6)$$

para el tiristor, y:

$$I_{FRM}\simeq 1{,}8\times I_{o(pk)}\times\frac{V_{dc(máx)}}{V_{dc(mín)}} \qquad (7)$$

para el diodo.

El tiempo de descebado del tiristor auxiliar $t_{q(A)}$ está dado por:

$$t_{q(A)}\leqslant 1{,}5\;t_{q(M)} \qquad (8)$$

El valor $t_{q(A)}$ debe ser medido bajo las condiciones que muestra la figura 5; es decir, con un impulso de corriente que tenga una anchura de 2 $t_{q(M)}$, un valor de pico igual a I_{TRM}, y una pendiente de variación de la tensión reaplicada dV_D/dt igual al correspondiente al tiristor principal. El diodo auxiliar debe ser también del tipo de recuperación rápida y suave.

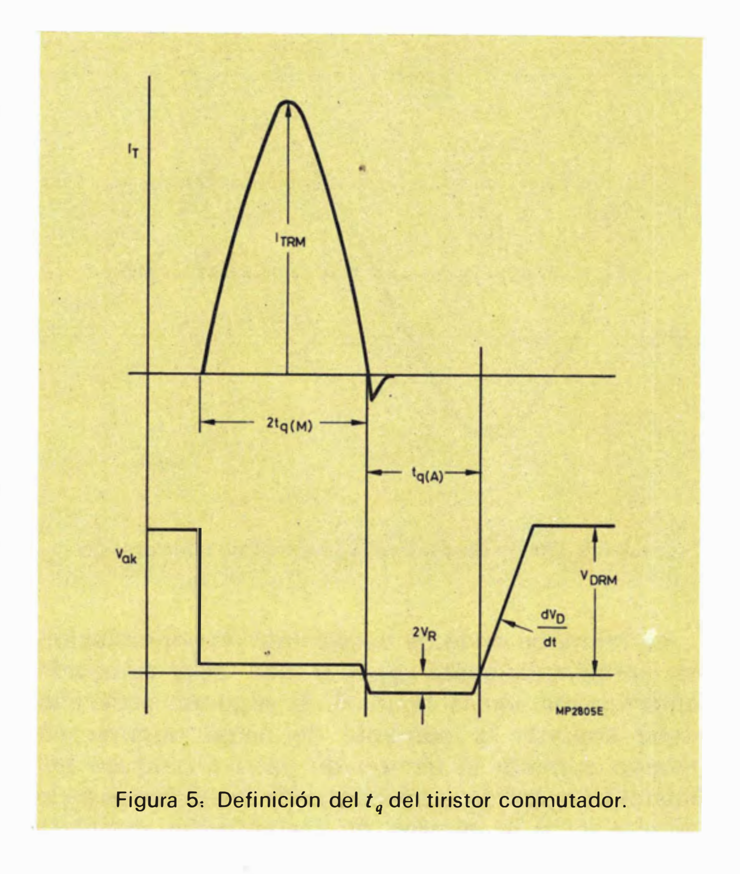


Figura 5: Definición del t_q del tiristor conmutador.

Ejemplo de selección de tiristor y diodo de conmutación

De acuerdo con la ecuación (5) y suponiendo que $F_R=1{,}4$:

$$I_{o(pk)}=14\times 1{,}4\times\sqrt{2}=27{,}7 \text{ A.}$$

De la ecuación (6):

$$I_{TRM}\simeq 2{,}0\times 27{,}7\times\frac{750}{462}=90 \text{ A.}$$

De la ecuación (7)

$$I_{FRM}\simeq 1{,}8\times 27{,}7\times\frac{750}{462}=81 \text{ A.}$$

De la ecuación (8)

$$t_{q(A)}\leqslant 1{,}5\times 9,\leqslant 13{,}5\;\mu\text{s.}$$

Como en el caso del tiristor y diodo principales, V_{DRM} y V_{RRM} son ambas iguales a 800 V.

Un tiristor muy adecuado para esta aplicación es el tipo BT155P y como diodo, el tipo BYW19-1000.

Selección de los componentes pasivos de conmutación

Los dos tiristores principales tendrán idénticos circuitos de conmutación. Las ecuaciones que se formulan en este párrafo son para Th_1.

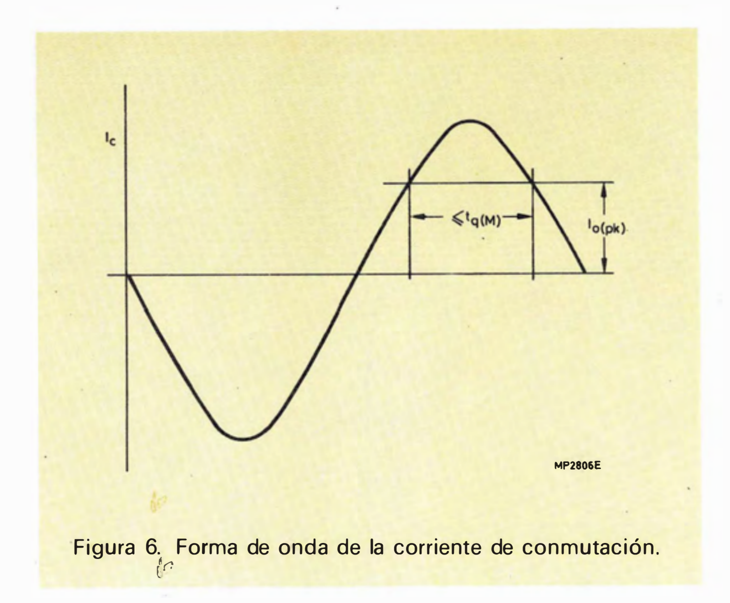


Figura 6. Forma de onda de la corriente de conmutación.

La forma de onda de la corriente de conmutación es aproximadamente igual a una semi-sinusoide amortiguada, ver la figura 6. El segundo semiciclo debe soportar la corriente de carga durante un tiempo superior al tiempo de paso a bloqueo del tiristor principal $t_{q(M)}$ en las peores condiciones de la combinación de tensión de alimentación, corriente continua, tolerancias de los componentes y pérdidas del circuito de conmutación.

Las peores condiciones de tensión de alimentación y corriente de carga de $V_{dc(mín.)}$ y $I_{o(pk)}$ respectivamente. Un valor típico del factor Q del circuito de conmutación puede ser 20, y se supondrá un valor $Q = 15$ en el peor de los casos. Para el condensador de conmutación, el peor caso es el valor menor que puede tomar. Con un valor nominal $C_{5(nom)}$ y una tolerancia de ± 10 %, se deberá suponer en los cálculos un valor $C_{5(mín)} = 0{,}9\ C_{5(nom)}$. El efecto de la tolerancia en el valor de la autoinducción de conmutación se muestra en la figura 7. Los valores de los componentes de conmutación son minimizados si se consigue la correcta conmutación tanto con máxima como con mínima tolerancia en el inductor. Es decir, si las dos curvas de la corriente de la figura 7 para $C_{5(mín)}$, $L_{1(mín)}$ y para $C_{5(mín)}$ $L_{1(máx)}$ pasan por los ángulos del rectángulo formado por $I_{o(pk)}$ y $t_{q(M)}$.

Suponiendo que las tolerancias de los componentes de conmutación son de ± 10 %, y el factor Q del circuito de conmutación (incluyendo las pérdidas en

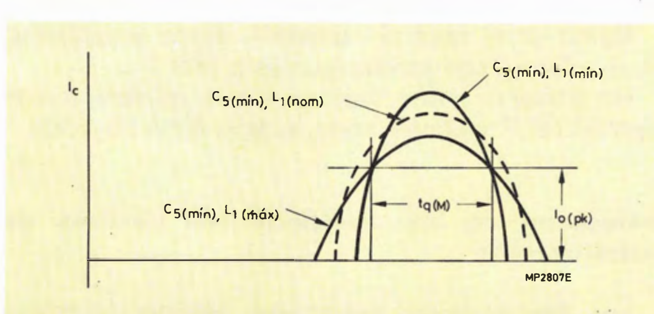


Figura 7. Efecto de las tolerancias en el segundo semiciclo de la corriente de conmutación.

los semiconductores) es igual a 15, se puede demostrar que el valor óptimo para el condensador C'_5 es igual a:

$$C'_5 \simeq 1{,}2 \times \frac{I_{o(pk)} \times t_{q(M)}}{V_{dc(mín)}} \pm 10\ \%. \qquad (9)$$

El condensador (o combinación de condensadores) adecuado deberá elegirse entre los que puedan manejar tensiones y corrientes eficaces y de pico elevadas. Son adecuados los condensadores de dieléctrico de plástico como los de la serie 357. Si es necesario redondear el valor de C'_5 será mejor el valor más elevado. Si se redondea por abajo, deberá ser solamente en uno o dos por ciento.

El valor óptimo de la autoinducción L_1 viene expresado por:

$$L_1 \simeq 0{,}32 \times V_{dc(mín)} \times \frac{t_{q(M)}}{I_{0(pk)}}, \qquad (10)$$

y si llamamos C'_5 al valor redondeado de C_5 entonces:

$$I_{c(pk)} \simeq 1{,}1 \times V_{dc(máx)} \sqrt{\left(\frac{C_5}{L_1}\right)}. \qquad (11)$$

y la corriente eficaz de conmutación es:

$$I_{c(rms)} \simeq 1{,}6 \times V_{dc(nom)} \sqrt[4]{\left(\frac{C_5^3}{L_1}\right)} \times \sqrt{(f_{s(máx)})}. \qquad (12)$$

Obsérvese que el valor de $I_{c(pk)}$ definido por la ecuación 11 da un valor más exacto de I_{TRM} en el tiristor de conmutación que el que da la aproximación de la ecuación 6. Si el tiristor de conmutación seleccionado de acuerdo con la ecuación 6 no tiene suficiente I_{TRM}, se debe utilizar otro con una I_{TRM} más alta (ver prueba 2 en la figura 3).

La tensión pico a pico en el condensador es 2 $V_{dc(máx)}$ y la tensión eficaz es $V_{dc(nom)}$. El valor real de pico de la corriente de salida que puede ser conmutada viene determinado por el menor de los siguientes valores:

$$I_{0(pk)} = 0{,}855 \times V_{dc(mín)} \times \cos\left\{\frac{t_{q(M)}}{1{,}8\sqrt{(L_1C_5)}}\right\}\sqrt{\left(\frac{C_5}{L_1}\right)}. \qquad (13)$$

o bien

$$I_{0(pk)} = 0{,}769 \times V_{dc(mín)} \cos\left\{\frac{t_{q(M)}}{1{,}98\sqrt{(L_1C_5)}}\right\}\sqrt{\left(\frac{C_5}{L_1}\right)}.$$

Si la corriente de pico conmutable es insuficiente, se necesitará un condensador de conmutación más grande (ver prueba 1 en la figura 3).

Ejemplo de selección de los componentes de conmutación pasivos

Con el tiristor BT155N y con $t_{q(M)}=9$ μs, se obtiene de la ecuación 9:

$$C_5' \simeq \frac{1,2\times 27,7\times 9\times 10^{-6}}{462} F=0,647\ \mu F\pm 10\ \%.$$

La posible combinación de valores preferidos podrá ser de tres condensadores de 0,15 μF en paralelo con dos de 0,1 μF, que da $C_5=0,65$ μF. Con una tensión de pico de 1500 V y una tensión eficaz de 513 V, unos tipos adecuados pueden ser el 35781154 y el 35781104, ambos de dieléctrico de plástico de 1500 V.

A partir de la ecuación 10:

$$L_1 \simeq 0,32\times 462\times \frac{9\times 10^{-6}}{27,7} H=48\ \mu H\pm 10\ \%.$$

De la ecuación 11:

$$I_{c(pk)} \simeq 1,1\times 750 \sqrt{\left(\frac{0,65}{48}\right)}=96\ A,$$

y de la ecuación 12:

$$I_{c(rms)} \simeq 1,6\times 513 \sqrt[4]{\left\{\frac{(0,65\times 10^{-6})^3}{48\times 10^{-6}}\right\}}\times \sqrt{1000}=$$

$$=7,1\ A\ \text{eficaces}$$

según la ecuación 13, la corriente de pico conmutable es:

$$I_{0(pk)}=0,855\times 462\times \cos\left\{\frac{9}{1,8\sqrt{(48\times 0,65)}}\right\}\times$$

$$\times\sqrt{\left(\frac{0,65}{48}\right)},$$

o bien

$$I_{0(pk)}=0,769\times 462\times \cos\left\{\frac{9}{1,98\sqrt{(48\times 0,65)}}\right\}\times$$

$$\times\sqrt{\left(\frac{0,65}{48}\right)},=28,4\ A,$$

que es más elevado que el valor inicialmente requerido de 27,7 A.

Selección de los componentes amortiguadores y limitadores del dI/dt

La red amortiguadora RC conectada en paralelo con cada tiristor auxiliar forma un circuito resonante amortiguado con los componentes de conmutación. Durante el intervalo de tiempo en que V_{ak} del tiristor auxiliar está subiendo, el circuito equivalente de la red se puede representar como muestra la figura 8, en la cual los valores de los componentes son los mismos que en la figura 1. La tensión V_s es la de la red que es V_{ak} en el tiristor.

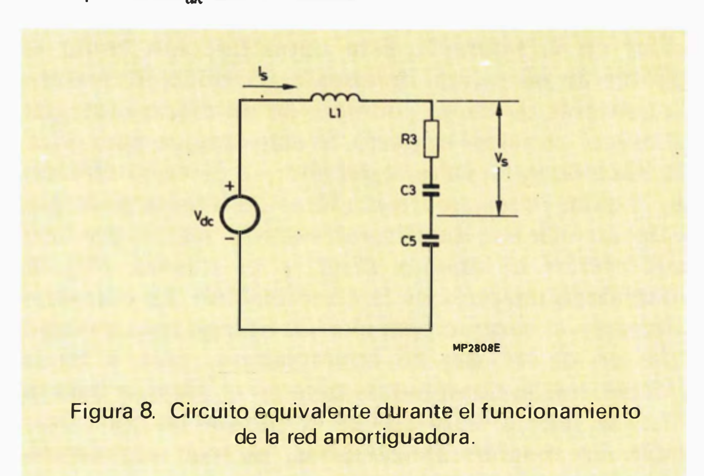


Figura 8. Circuito equivalente durante el funcionamiento de la red amortiguadora.

Las condiciones iniciales para el circuito de la figura 8 pueden ser tomadas cuando $V_s=0$ e $I_s=0$. Resolviendo las ecuaciones del circuito, se puede hallar dV_s/dt en función del tiempo. Para un determinado valor del condensador de la red amortiguadora C_3, se puede calcular el valor de R_3 con el cual el dV_s/dt es mínimo.

$$\text{Parámetro auxiliar } X=R_3\sqrt{\left\{\frac{C_3C_5}{L_1(C_3+C_5)}\right\}}.$$

se puede demostrar que dV/dt es mínimo cuando $X=0,53$ y entonces:

$$\left.\frac{dV_s}{dt}\right|_{máx} \simeq 0,9\times V_{dc}\sqrt{\left(\frac{C_3+C_5}{L_1C_3C_5}\right)},$$

suponiendo una tolerancia en todos los componentes de ± 10 %.

Para conseguir dV_s/dt máximo necesario con la máxima tensión de alimentación se puede obtener el valor de C_3 a partir de:

$$\frac{C_3C_5}{C_3+C_5} \simeq 0,81\times \frac{V_{dc(máx)}^2}{L_1\left(\frac{dV_s}{dt}\right)^2}, \quad (14)$$

y como $X=0,53$:

$$R_3 \simeq 0,53\sqrt{\left\{\frac{L_1(C_3+C_5)}{C_3C_5}\right\}}, \quad (15)$$

Como en el caso de C_5, cualquier valor aproximado de C_3 deberá ser en sentido hacia arriba.

La tensión de pico en el condensador de la red amortiguadora es aproximadamente $V_{dc(máx)}$ y la tensión contínua es $V_{dc(nom)}$. La disipación máxima

posible en la resistencia de la red es:

$$P_{R3} \simeq C_3 V^2_{dc(nom)} f_{s(máx)}. \qquad (16)$$

En el caso de la red amortiguadora del tiristor principal, la autoinducción L_1 de la figura 8 es reemplazada por la autoinducción L_3 limitadora de dI/dt de la figura 1. Esta autoinducción limita la pendiente de subida durante la conducción cuando la corriente de carga conmuta de un diodo principal al tiristor principal opuesto. Si este choque para dI/dt se hace de igual valor al del choque de conmutación L_1, y si las redes amortiguadoras del tiristor principal y del auxiliar son iguales, los cuatro tiristores por fase soportarán el mismo dI/dt y el mismo dV_D/dt reaplicado después de la conmutación. La corriente eficaz en el choque para el dI/dt es algo más elevada que en el choque de conmutación, pero a bajas frecuencias la corriente de pico en el choque para el dI/dt es algo inferior que en el choque de conmutación. En muchas aplicaciones, es más económico utilizar choques iguales tanto para el dI/dt como en la conmutación.

Las corrientes de recuperación inversa de los diodos principales y auxiliares pueden ser tomadas inicialmente como igual a I_s en el circuito de la figura 8. Esto provoca una tensión reaplicada que tiene una pendiente de subida inicial superior al valor de diseño. Sin embargo, el tiempo de recuperación inversa t_{rr} de los diodos rápidos es anormalmente sólo la mitad del tiempo de subida de la tensión, con lo que la recuperación inversa afecta solamente al dV/dt a bajas tensiones, en las cuales los tiristores son menos sensibles al dV/dt.

Ejemplo de selección de los componentes amortiguadores y limitadores del dI/dt

Para los tiristores BT155N y BT155P, caracterizados por soportar un dV_D/dt de 500 V/μs, de la ecuación 14 se tiene que:

$$\frac{C_3C_5}{C_3+C_5} \simeq \frac{0{,}81 \times 750^2}{48 \times 10^{-6} \times (500 \times 10^6)^2} \text{F} = 38{,}0 \text{ nF}.$$

con $C_5 = 0{,}65$ μF, entonces:

$$C_3 = \frac{650 \times 38{,}0}{650 - 38{,}0} \text{ F} = 40 \text{ nF} \pm 10\,\%.$$

Por lo tanto, el valor que se sugiere es $C_3 = 47$ nF. Con una tensión pico a pico de 750 V y una tensión contínua de 513 V, se puede elegir un condensador de la serie 357 de 1000 V.

A partir de la ecuación 15:

$$R_3 = 0{,}53 \times \sqrt{\left(\frac{48 \times 10^{-6}}{38 \times 10^{-9}}\right)} = 19\ \Omega$$

y de la 16:

$$P_{R3} \simeq 47 \times 10^{-9} \times 513^2 \times 1000 = 12{,}4 \text{ W}$$

de forma que R_3 puede ser 18 Ω 15 W.

Estos valores de R_3 y C_3 son aplicados a las cuatro redes amortiguadoras de cada fase. El choque para el dI/dt es el mismo que para la conmutación, ver la ecuación (10).

Selección de los componentes de amortiguamiento y de los circuitos recortadores de tensión

En la figura 9 se muestra un circuito equivalente al inversor cuando los condensadores de las redes de amortiguamiento han alcanzado exactamente la carga total después de la conmutación. La corriente de carga I_0 fluye a través del diodo auxiliar D_3. Al final de la conmutación, la autoinducción L_1 conducía esta corriente. Sin ningún amortiguamiento, esta energía sería transferida al condensador de conmutación C_5, provocando su carga a una tensión más elevada que la tensión contínua de alimentación. Para evitar esto, el circuito de conmutación es amortiguado críticamente por el resistor R_6 o el diodo D_5 como muestra la figura 9. El diodo se conecta a la toma central del choque de forma que recibe una tensión inversa de pico igual a 1,5 veces la tensión continua de alimentación, mientras que el punto de unión de C_5 y L_1 sube a una tensión doble de la tensión continua de alimentación.

Para que el amortiguamiento sea crítico, teniendo en cuenta la relación de espiras entre las dos mitades de L_1, se cumple que:

$$R_6 \simeq 0{,}5 \times \sqrt{\left(\frac{L_1}{C_5}\right)}. \qquad (17)$$

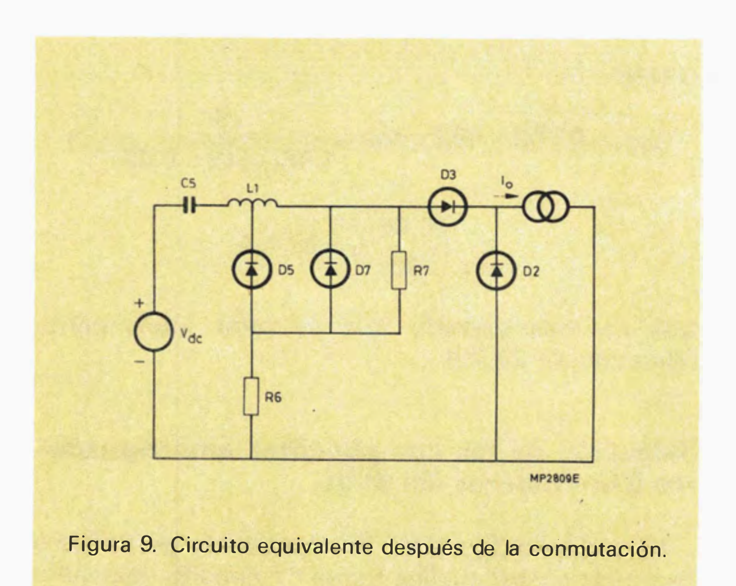


Figura 9. Circuito equivalente después de la conmutación.

La forma de onda de la corriente a través de D_5 y R_6 toma la forma de un impulso que aparece cuando se ha completado cada ciclo de conmutación. Si se supone que el impulso es semi-sinusoidal se obtienen las siguientes aproximaciones:

$$P_{R6} \simeq 0{,}03 \times C_5 \times V^2_{dc(nom)} \times f_{s(máx)} \quad (18)$$

para las pérdidas en R_6, y:

$$I_{FRM} \simeq I_{0(pk)}\sqrt{2}, \quad (19)$$

$$I_{F(av)} \simeq 2\sqrt{2} \times I_{0(pk)} \times \sqrt{(L_1 C_5)} \times f_{s(máx)}, \quad (20)$$

$$V_{RRM} \simeq 1{,}5\ V_{dc(máx)}, \quad (21)$$

para el diodo amortiguador D_5.

Además del diodo amortiguador, en aplicaciones en las que la tensión V_{DRM} de los tiristores auxiliares es un parámetro limitador, se puede recortar la tensión de pico aplicada a los tiristores auxiliares añadiendo el diodo D_7 de la figura 9. Esto evita el transitorio de tensión producido por la recuperación inversa del diodo auxiliar D_3. El diodo D_7 se dimensiona de la siguiente forma:

$$I_{FRM} \simeq 0{,}5 \times \frac{V_{dc(máx)} \times t_{rr}}{L_1} \quad (22)$$

$I_{F(av)}$ es muy pequeña, y:

$$V_{DRM} \simeq V_{dc(máx)} + 50\ \text{V}. \quad (23)$$

El último componente del circuito es un resistor de elevado valor R_7, en paralelo con D_5 o D_7. Este asegura que los condensadores de conmutación se carguen en el momento de aplicar la tensión contínua de alimentación. Una constante de tiempo de carga adecuada para el condensador de conmutación está dentro del márgen de 0,1 a 0,5 s.

Ejemplo de selección de los componentes de amortiguamiento y circuitos recortadores de tensión

El valor del resistor amortiguador R_6 se obtiene de la ecuación 17

$$R_6 \simeq 0{,}5 \times \sqrt{\left(\frac{48 \times 10^{-6}}{0{,}65 \times 10^{-6}}\right)} = 4{,}3\ \Omega$$

De la ecuación 18:

$$P_{R6} \simeq 0{,}3 \times 0{,}65 \times 10^{-6} \times 513^2 \times 1000 = 5{,}1\ \text{W}$$

Por lo tanto se deberá utilizar un resistor de 4,3 Ω 6 W ó 3,9 Ω 6 W.

Para el diodo amortiguador D_5, se obtiene de la ecuación 19:

$$I_{FRM} \simeq 27{,}2\sqrt{2} = 39\ \text{A};$$

de la ecuación 20:

$$I_{F(av)} \simeq 2\sqrt{2} \times 27{,}7 \times \sqrt{(48 \times 10^{-6} \times 0{,}65 \times 10^{-6})} \times$$
$$\times 1000 = 0{,}44\ \text{A};$$

y de la ecuación 21:

$$V_{RRM} = 1{,}5 \times 750 = 1125\ \text{V}.$$

Un posible tipo para el diodo amortiguador D_5 es por lo tanto el BYW56, que tiene una $I_{FRM} = 50$ A, $I_{F(av)} = 2$ A y una $V_{(BR)R}$ de ruptura con avalancha controlada entre 1100 V y 1600 V.

Para el diodo recortador de tensión D_7, se obtiene de la ecuación 22:

$$I_{FRM} \simeq 0{,}5 \times \frac{750 \times 450 \times 10^{-9}}{48 \times 10^{-6}} = 3{,}5\ \text{A};$$

y de la ecuación 23:

$$V_{DRM} = 750 + 50 = 800\ \text{V}.$$

Son por lo tanto adecuados los tipos BYW55 o BYW56.

El valor del resistor de carga R_7 se determina de acuerdo con la constante de tiempo y el valor del condensador de conmutación:

$$R_7 = \frac{0{,}1}{0{,}65 \times 10^{-6}}\ \Omega = 153\ \text{k}\Omega$$

de modo que se utiliza un resistor de 150 kΩ; y

$$P_{R7} = \frac{513^2}{150 \times 10^3} = 1{,}8\ \text{W}.$$

Selección de los radiadores para los semiconductores de potencia

Los dispositivos del inversor que necesitan radiador son: el tiristor y diodo principales y el tiristor y el diodo auxiliares. Si estos componentes pueden aislarse de los radiadores, no hay ningún inconveniente en que varios de ellos se dispongan en un radiador común. Si los dispositivos no pueden aislarse, entonces el circuito impone restricciones en el mínimo de radiadores que se debe utilizar. Cada tiristor principal puede colocarse junto con su diodo principal en anti-paralelo. Cada dispositivo auxiliar se supone tendrá su propio radiador.

Como el tiristor y el diodo principales no pueden conducir simultáneamente, el radiador principal necesario se dimensionará teniendo en cuenta solamente las máximas pérdidas en el tiristor. Esto es sólo parcialmente cierto ya que la $T_{j(máx)}$ de los tiristores es generalmente inferior a la $T_{j(máx)}$ de los diodos.

Para diseñar el radiador principal, se deben calcular las diversas contribuciones a las pérdidas en el tiristor principal. La forma de onda de la corriente en el tiristor en el peor de los casos puede ser considerada como una semi-sinusoide rectificada, con un valor medio expresado por la ecuación 2:

$$I_{T(av)} \simeq I_{m(máx)} \times \frac{\sqrt{2}}{\pi}.$$

y con un valor eficaz igual a:

$$I_{T(rms)} \simeq \frac{I_{m(máx)}}{\sqrt{2}}. \qquad (24)$$

El factor de forma de la corriente en el peor de los casos es por lo tanto:

$$a = \frac{I_{T(rms)}}{I_{T(av)}} = \frac{\pi}{2}.$$

Si los datos publicados del dispositivo incluyen una gráfica de las pérdidas (que incluirá las pérdidas en bloqueo), se puede entonces utilizar el factor de forma para determinar las pérdidas. De lo contrario, la característica I_T/V_T puede aproximarse a una línea recta con una tensión de codo $V_{T(0)}$ y una pendiente de resistencia V_T. Entonces las pérdidas en conducción son:

$$P_{on} \simeq V_{T(0)} \times I_{T(av)} + r_T \times I^2_{T(rms)}; \qquad (25)$$

y las pérdidas en bloqueo:

$$P_{off} \simeq 0{,}5 \times V_{dc(nom)} \times I_D,$$

donde I_D es la corriente de fugas del dispositivo especificada a $T_{j(máx)}$.

La tercera contribución son las pérdidas de paso a conducción P_{sw}. En algunos casos, los datos del dispositivo incluyen el nomograma de pérdidas de paso a conducción que puede ser utilizado para determinar P_{sw}.

El dI/dt utilizado en el nomograma es aproximadamente igual a $V_{dc(nom)}/L_1$. Si no se dispone del nomograma, las pérdidas de conmutación deben estimarse como una fracción de las pérdidas en conducción, normalmente un 15 % de ellas. Esta es una aproximación razonable para frecuencias de conmutación del órden de 1 kHz.

Las pérdidas totales son:

$$P_{tot} = P_{on} + P_{off} + P_{sw},$$

y conocidas la resistencia térmica desde la unión al radiador (incluyendo el sistema de montaje elegido), la $T_{j(máx)}$ del tiristor, y la temperatura máxima alcanzable del aire ambiente $T_{amb(máx)}$, se puede determinar la diferencia de temperatura entre el radiador y el aire libre ambiente, según:

$$\Delta T_{(h-a)} = T_{j(máx)} - P_{tot} \times R_{th(j-h)} - T_{amb(máx)}. \qquad (26)$$

La resistencia térmica del radiador necesario es entonces la siguiente:

$$R_{th(h-a)} = \frac{\Delta T_{(h-a)}}{P_{tot}}. \qquad (27)$$

Como la temperatura del radiador, $T_{j(máx)} - P_{tot} \times R_{th(j-b)}$, ha sido calculada, se puede comprobar que la temperatura de la unión del diodo $T_{j(máx)}$ no excede su $T_{j(máx)}$.

Los otros dispositivos que necesitan radiador son los tiristores y los diodos auxiliares. La forma de onda de la corriente en el tiristor auxiliar consiste en impulsos semisinusoidales con un ciclo de trabajo reducido y con:

$$I_{T(av)} \simeq 1{,}9 \times V_{dc(nom)} \times C_5 \times f_{s(máx)}, \qquad (28)$$

y:

$$I_{T(rms)} \simeq 1{,}2 \times V_{dc(nom)} \sqrt[4]{\left(\frac{C_5^3}{L_1}\right)} \times \sqrt{(f_{s(máx)})}, \qquad (29)$$

lo que da un factor de forma de

$$a = \frac{0{,}63}{\sqrt[4]{(L_1 C_5 f^2_{s(máx)})}}.$$

Este factor de forma del tiristor auxiliar es normalmente mucho mayor que los utilizados como parámetros en las curvas de disipación que se publican. La disipación debe por lo tanto ser hallada con la ayuda de la gráfica I_T/V_T o calculando la tensión de codo $V_{T(0)}$ y la pendiente de resistencia r_t por medio de la curva de disipación con factores de forma más bajos. Las pérdidas en conducción pueden ser entonces calculadas como en los tiristores principales.

Como la mayor parte del tiempo el dispositivo bloquea tensión directa, las pérdidas en bloqueo son aproximadamente:

$$P_{off} \simeq V_{dc(min)} \times I_D. \qquad (30)$$

Las pérdidas de conmutación pueden ser de nuevo halladas por medio de los nomogramas publicados o por estimación; un valor razonable está entre el 50 y el 150 % de las pérdidas en conducción P_{on}.

La forma de onda en el diodo auxiliar es similar a la del tiristor auxiliar:

$$I_{F(av)} \simeq 1{,}7 \times V_{dc(nom)} \times C_5 \times f_{s(máx)}, \qquad (31)$$

y:

$$I_{F(rms)} \simeq 1{,}1 \times V_{dc(nom)} \sqrt[4]{\left(\frac{C_5^3}{L_1}\right)} \times \sqrt{\{f_{s(máx)}\}}. \qquad (32)$$

y tiene el mismo factor de forma que el tiristor auxiliar. Por lo tanto, las pérdidas en el diodo auxiliar pueden ser calculadas con el mismo método utilizado para el tiristor auxiliar, exceptuando que las pérdidas en bloqueo deben ser multiplicadas por un factor igual a 0,5.

Ejemplo de selección de radiadores para los semiconductores de potencia

Para el tiristor principal se obtiene de las ecuaciones 2 y 24:

$$I_{T(av)} \simeq 14 \times \frac{\sqrt{2}}{\pi} = 6{,}3 \text{ A};$$

y

$$I_{T(rms)} \simeq \frac{14}{\sqrt{2}} = 9{,}9 \text{ A},$$

El factor de forma es por lo tanto:

$$a = \frac{9{,}9}{6{,}3} = 1{,}57.$$

De los datos publicados del BT155 se obtiene que esto produce unas pérdidas, incluyendo las de bloqueo, de 11 W. Las pérdidas de conmutación se estiman en 1,5 W, el 15 % de las pérdidas en conducción, lo que da una $P_{tot} \simeq 12{,}5$ W.

Con los datos $T_{j(máx)} = 110$°C, $R_{th(j-mb)} = 2$°C/W, $R_{th(mb-n)} = 0{,}3$°C/W (utilizando compuesto para mejorar el contacto y sin aislamiento), y suponiendo que $T_{amb(máx)} = 50$°C, se obtiene de la ecuación 26:

$$\Delta T_{(h-a)} = 110 - (2{,}3 \times 12{,}5) - 50 = 31°\text{C};$$

de la ecuación 27:

$$R_{th(h-a)} = \frac{31}{12{,}5} = 2{,}5°\text{C/W}.$$

Ahora se puede comprobar la temperatura de la unión del diodo. Para una misma corriente, las pérdidas en el BYW19 son de 10,1 W, de forma que con las pérdidas de conmutación (de recuperación inversa) estimadas en 1 W, $P_{tot} = 11$ W. Los datos del BWY19 dan $R_{th(j-mb)} = 4{,}5$°C/W y $R_{th(mb-h)} = 1{,}5$°C/W. El valor máximo de T_h es $50 + 31 = 81$°C, de forma que la temperatura máxima que la unión puede alcanzar es $81 + 11 \times 6 = 147$°C. Esta es inferior a la $T_{j(máx)}$ de 150°C especificada en los datos, y por lo tanto el diseño del radiador es satisfactorio.

Para el tiristor auxiliar, se obtiene de las ecuaciones 28 y 29:

$$I_{T(av)} \simeq 1{,}9 \times 513 \times 0{,}65 \times 10^{-6} \times 1000 = 0{,}63 \text{ A};$$

$$I_{T(rms)} \simeq 1{,}2 \times 513 \times \sqrt[4]{\left\{\frac{(0{,}65 \times 10^{-6})^3}{48 \times 10^{-6}}\right\}} \times$$

$$\times \sqrt{(1000)} = 5{,}35 \text{ A}.$$

El factor de forma es por lo tanto:

$$a = \frac{5{,}35}{0{,}63} = 8{,}5$$

que no figura en la curva de pérdidas de los datos publicados.

Según la curva $P_{tot}/I_{T(av)}$ con $a = 1{,}1$, $V_{T(0)}$ se estima igual a 1,3 V y $r_T = 30$ mΩ. De acuerdo con la ecuación 25 esto da:

$$P_{on} \simeq (1{,}3 \times 0{,}63) + (0{,}03 \times 5{,}35^2) = 1{,}68 \text{ W}.$$

Según la ecuación 30, con la corriente de fugas especificada de 1,5 mA:

$$P_{off} \simeq 513 \times 1{,}5 \times 10^{-3} = 0{,}8 \text{ W};$$

y P_{sw} puede ser estimada como 1,5 W. Las pérdidas totales P_{tot} son por lo tanto de 4,0 W.

Utilizando $T_{j(máx)}$, $T_{amb(máx)}$ y $R_{th(j-h)}$ como antes, se obtiene:

$$\Delta T_{(h-a)} = 51°\text{C},$$

y por lo tanto

$$R_{th(h-a)} = 12{,}8°\text{C/W}.$$

según las ecuaciones 31 y 32, las corrientes en el diodo auxiliar son

$$I_{F(av)'} = 0{,}57 \text{ A},$$

$$I_{F(rms)} = 4{,}9 \text{ A}.$$

De acuerdo con la curva $P/I_{F(av)}$ de los datos del BYW19, con un factor de forma a = 1,57, se puede estimar que:

$$V_{F(0)} = 1 \text{ V y } r_F = 40 \text{ m}\Omega.$$

Así pues, la disipación directa es:

$$P_{on} = (1{,}0 \times 0{,}57) + (0{,}04 \times 4{,}9^2) = 1{,}5 \text{ W};$$

y

$$P_{off} = 0{,}5 \times 513 \times 0{,}6 \times 10^{-3} = 0{,}15 \text{ W}.$$

Las pérdidas por recuperación inversa con un $dI/dt = 513/(48 \times 10^{-6})$, es decir 11 A/µs, son, según el nomograma, de unos 0,2 W. Así pues, las pérdidas totales son $T_{tot} = 1{,}85$ W.

Utilizando los valores publicados de $T_{j(máx)}$ $=150°C$, $T_{th(j-mb)}=4{,}5°C/W$, y $R_{th(mb-a)}=1{,}5°C/W$, entonces:

$$T_{mb}=150-1{,}85\times4{,}5=141{,}7°C.$$

Esta temperatura es más elevada que la publicada como temperatura máxima de la base de montaje, de forma que con $P_{tot}=1{,}85$ W, se debe utilizar:

$$\Delta T_{(mb-a)}=125-50=75°C,$$

lo que da:

$$R_{th(mb-a)}=40{,}5°C/W.$$

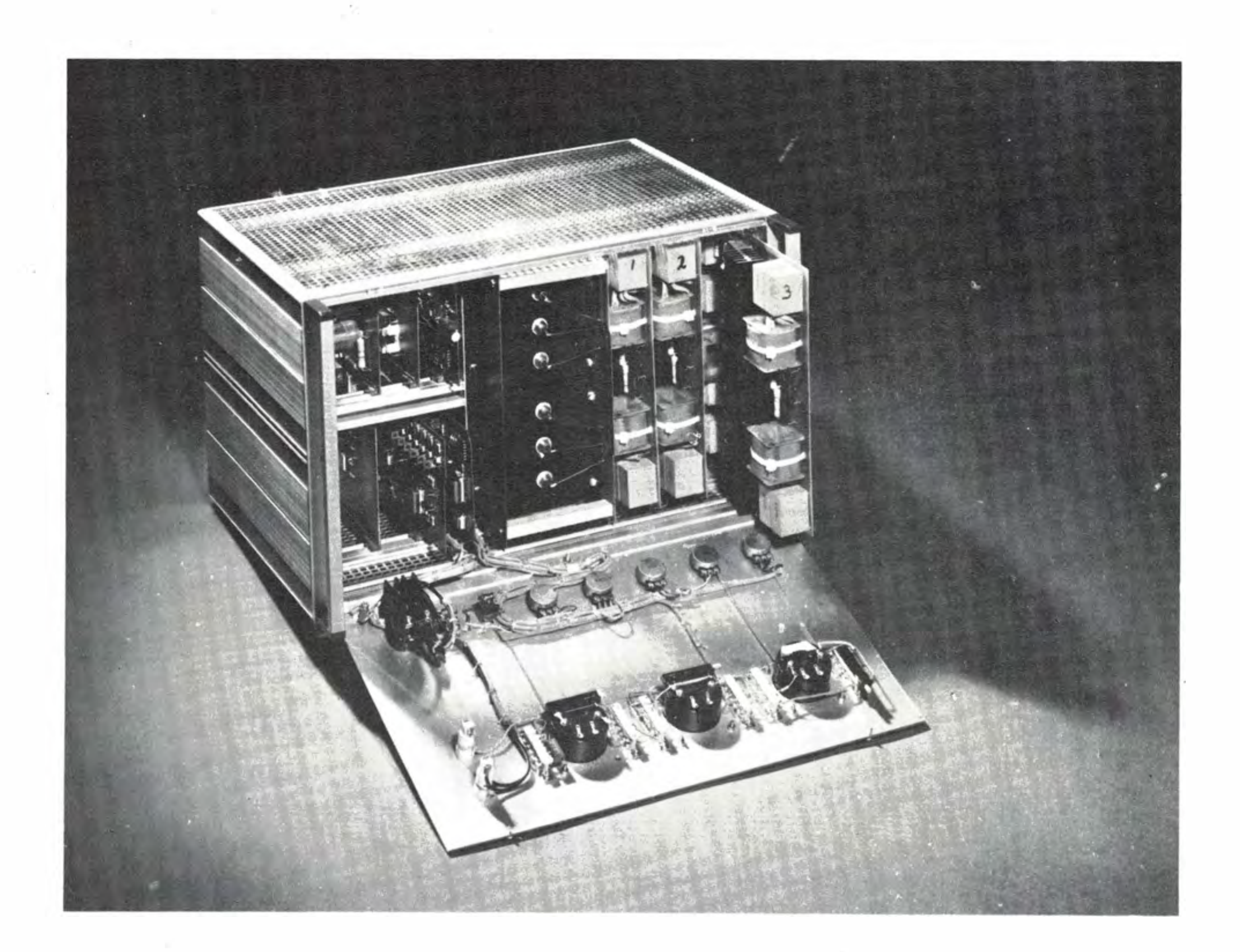
Por lo tanto:

$$R_{th(h-a)}=39°C/W.$$

El próximo artículo de esta serie describirá el circuito LSI especialmente dedicado a modulación de anchura de impulsos (PWM).

REFERENCIA

1. Introducción al sistema de control de velocidad para motores trifásicos de c.a. por modulación de anchura de impulsos. «Revista Miniwatt» volumen 19, número 10, octubre de 1980, páginas 341 a 355.



Sistemas de control con PLA
Parte 2

Con este artículo finaliza el tema comenzado en Revista Miniwatt volumen 19, número 10 con el título «Sistemas lógicos programables por el usuario (FPLA)».

En el volumen 19, número 12 se estudiaron los sistemas de control con PLA y aquí se describe la forma de programarlos.

PROGRAMACION

La programación de un FPLA se realiza en tres pasos sucesivos para grabar secuencialmente la polaridad de salida, la matriz «Y» y finalmente la matriz «O». La circuitería interna del FPLA que es utilizada para grabar un programa y para verificar que

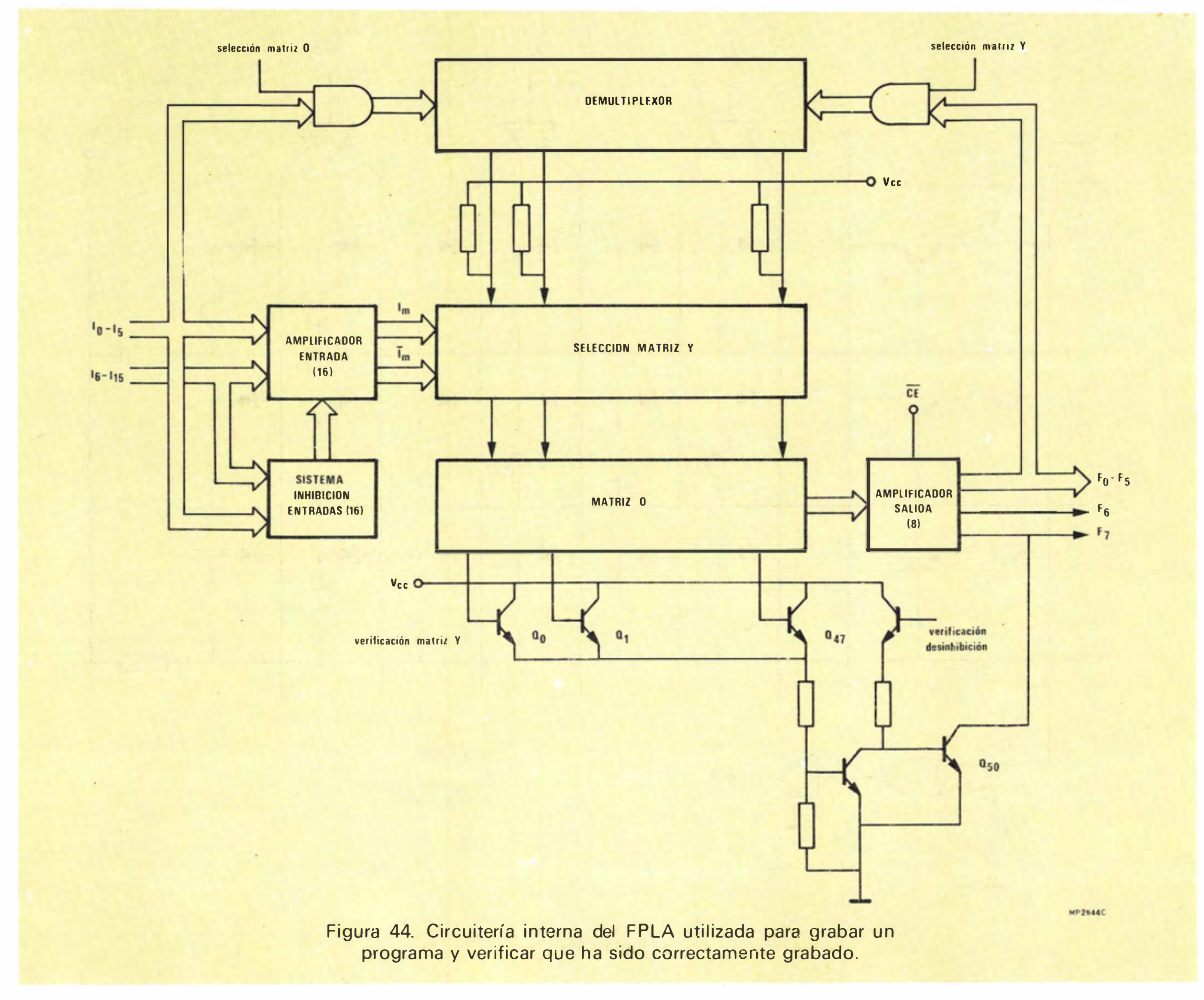


Figura 44. Circuitería interna del FPLA utilizada para grabar un programa y verificar que ha sido correctamente grabado.

éste ha sido correctamente grabado, puede verse en la figura 44.

El procedimiento para la grabación de un programa y su posterior verificación se verán en sucesivos apartados. Cada término producto se programa de manera que contenga el estado lógico deseado de cada variable de entrada. Esto se consigue mediante la fusión de la unión de Ni-Cr apropiada de las dos que unen cada término producto a cada una de las variables de entrada.

Así, si el producto $n(P_n)$ contiene la forma directa de la variable de entrada $m(I_m)$, debe eliminarse la unión $\bar{I}_m$ y viceversa.

Si el valor de la variable de entrada en el producto P_n es indiferente, deberán eliminarse las uniones correspondientes a I_m y $\bar{I}_m$.

Si no se emplea el total de las variables de entrada en algún producto, las que no se utilicen representan condición de indiferentes para el resultado del producto que corresponda, en cuyo caso deberán eliminarse las uniones de las formas directa (I_m) e inversa ($\bar{I}_m$) de dichas variables.

Puede programarse la salida para que el resultado de la función sea su valor directo o complementario. En este último caso, deberá fundirse la unión entre el producto y la salida.

Las uniones que relacionan productos y sumas, cuyas salidas no se utilizan, no precisan ser fundidas. Del mismo modo, los productos no empleados, que se hallan en un estado lógico «no activo» en el componente sin programar, no precisan programarse.

Modificaciones posibles en el programa de un FPLA ya grabado

Cualquier producto (P) que no haya sido programado (todos los fusibles intactos) no aparece en la suma, porque con el nivel de P siempre a 0, el transistor seguidor de emisor está bloqueado (figura 45). Esta propiedad permite modificaciones de un programa ya grabado.

A continuación se indican las variaciones que puede ser necesario realizar en el programa y la forma de hacerlo si ello es posible.

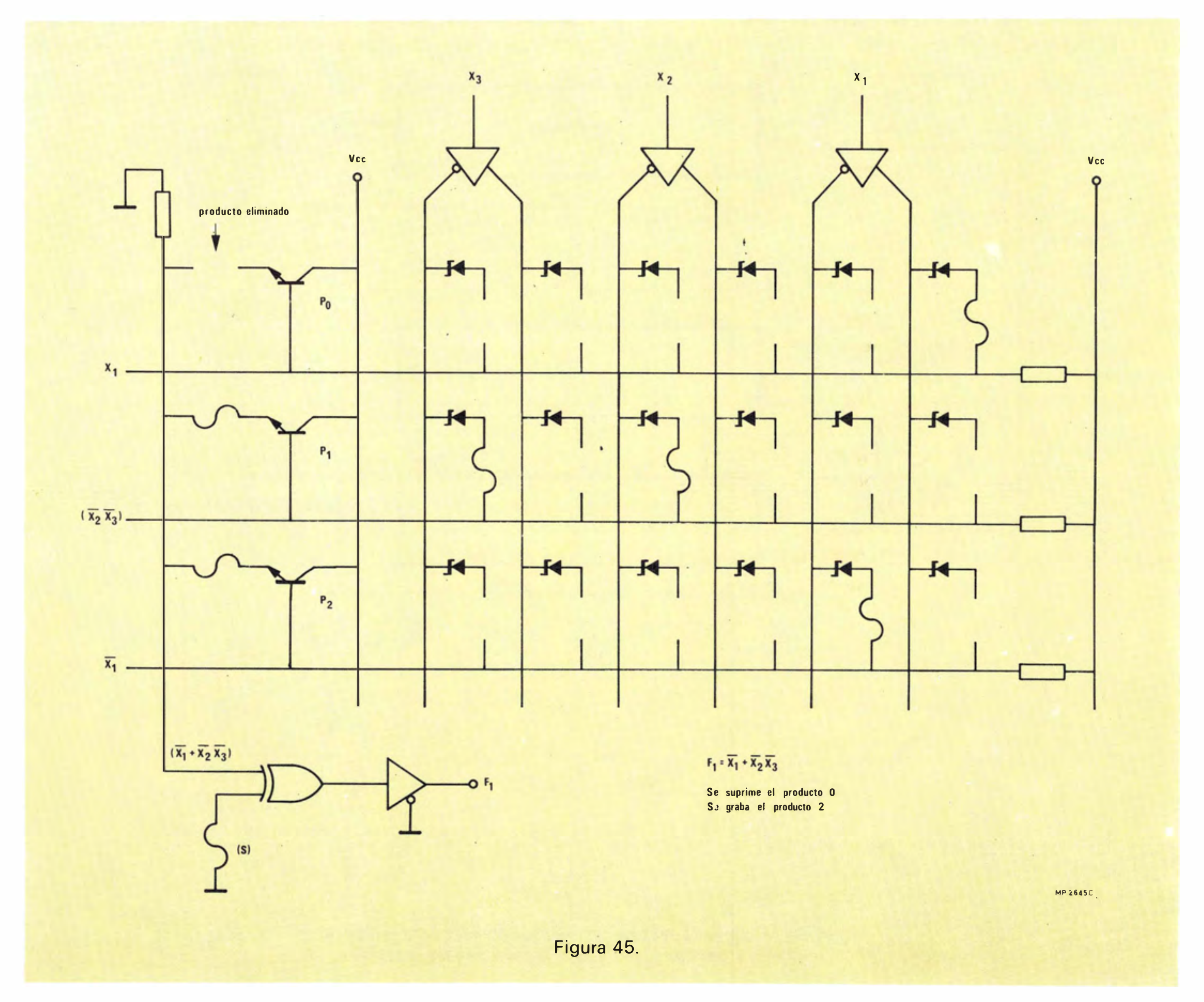


Figura 45.

● Caso que se precise añadir un producto a una salida ya sea en su forma directa o inversa, se puede realizar grabando la función deseada en un producto sin utilizar y eliminando en la matriz suma las uniones de las salidas que no se utilizan (fig. 45).

● Si se precisa añadir una variable, en su forma directa o inversa, a un producto. No es posible. Hay que eliminar el producto erróneo y añadirlo, corregido, en una línea de producto sin utilizar.

● Si se quiere eliminar un producto de una salida (F_p o F_p^*). Eliminar la unión que acopla dicho producto a la salida.

● La figura 45 muestra una función de la que ha sido eliminado uno de sus productos.

● Eliminar una variable en su forma directa o inversa de un producto. Es posible eliminando la unión que acopla dicha variable a la línea de producto.

● Cambiar el estado activo de la salida, de directa (F_p) a su complementaria (F_p^*).

● Eliminar la unión EX-OR de la salida correspondiente.

● Cambiar, en un producto, el valor directo I_m o inverso $\bar{I}_m$ de una variable de entrada, por la forma indiferente. Eliminar $\bar{I}_m$ o I_m del producto.

● Cambiar el valor de una variable, de su forma directa a su inversa o viceversa. No es posible. Debe eliminarse la línea de producto errónea y añadir un nuevo producto.

● Cambiar una salida, de estado activo cero (F_p^*) a estado activo uno (F_p). No es posible. Abstenerse de utilizar la salida activa en uno.

Variables de entrada que no se emplean

En una aplicación que involucre menos de 16 variables de entrada, si las entradas no utilizadas están programadas como indiferentes, no es posible la modificación de la estructura lógica de los productos del FPLA para variables adicionales.

En ocasiones, esta modificación puede llevarse a cabo eliminando las líneas de producto que precisen cambio e incluyendo la variable en alguno de los productos de la matriz de sumas programadas con el número deseado de variables de entrada. Este método no es aplicable si todas las líneas de producto están utilizadas.

Tabla de programación de un FPLA

El formato de tabla de programación adoptado se muestra en la figura 46. El mapa de actividades muestra aquellos productos que están presentes en una función de salida y los que no están. Se denominan P_n y «/» respectivamente. La presencia del símbolo «/» aunque no es imprescindible, es conveniente para preparar la parte referente a salidas en la tabla de programación (en especial durante la familiarización con el sistema de programación). Esto facilita la programación, tomando columnas del mapa de actividades mientras se direccionan los productos en secuencia.

Los símbolos que se emplean en la tabla de programación, definirán implicitamente las órdenes de fusión, indicando el valor lógico de las entradas y de las salidas. Comúnmente se emplean los símbolos 1 y 0 o bien *H* y *L* para indicar los estados lógicos. Otro símbolo (*X*) se utiliza en general para designar los estados de entrada indiferentes.

En algunos casos, la programación debe transmitirse desde centros distantes, empleando para ello códigos como el ASCII. Ya que la diferencia entre el 0 y el 1 es solamente de 1 bit, el riesgo de introducir errores en la transmisión es elevado. Por este motivo, es preferible utilizar los símbolos *H, L,* y *X*. En algunos equipos de programación, en los que se visualizan los datos en visualizadores de 7 segmentos, debe sustituirse el símbolo *X* por otro cuya construcción sea realizable como es el símbolo (−). Estos símbolos se expresarán en la tabla de programación como puede verse en la figura 47.

Todas las anotaciones indican claramente el estado lógico de las variables de entrada que activan un producto dado. Para las variables de entrada que deban presentar tanto su forma directa como su complementaria, es decir con las uniones I_m y $\bar{I}_m$ intactas, se precisa otro símbolo. Este estado, elegido

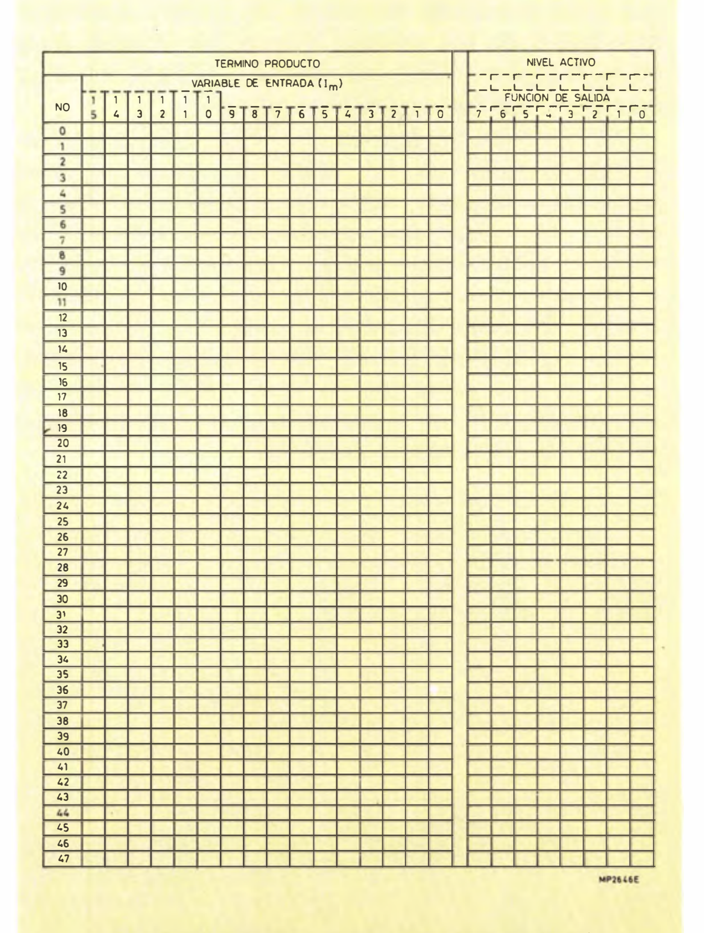


Figura 46. Formato de tabla de programación.

¿Es el producto n función de la variable I_m?	Estado de la entrada	Símbolo en la tabla de programación	Para grabar
SI	I_m	H	fundir la unión de $\bar{I}_m$
	$\bar{I}_m$	L	fundir la unión de I_m
NO	indiferente	—	fundir ambas uniones

Figura 47. Tabla de programación de un FPLA utilizando los símbolos H, L, y (−).

como cero para una mejor visualización, se presenta sólo en el componente sin grabar, o para variables en productos no utilizados o parcialmente programados. Este es el estado inicial de todas las variables de entrada y se expresa como estado nulo. Si algún producto incorpora como mínimo una variable en el estado nulo, dicho producto nunca será activado por ninguna combinación de entrada. Entrar un 0 en la tabla de programación no tiene sentido. En todo caso se expresa en la tabla mediante indicación de espacios en blanco u omisiones.

Estos símbolos son apropiados para identificar los diversos estados de las variables de entrada del FPLA para cada producto, así como los niveles activos o polaridades de las salidas, dando un sentido algo ambiguo para codificar las salidas del FPLA debido a la elección del nivel activo de salida.

Para codificar las salidas del FPLA, se dispone de diversas alternativas. En todos los casos, hay que buscar en el mapa de actividades para determinar la función de salida que contiene un determinado producto. Observando la polaridad de salida elegida, un producto activa a esta salida (F_p) si está contenido en F_p. Se acuerda tomar la función F_p como nivel «alto» y $\bar{F}_p$, definida por F_p^*, como «bajo». Asimismo, si P_n no está presente en una salida, todas las funciones F_p y F_p^* permanecerán en su estado lógico inactivo (0 y 1 respectivamente).

¿Es la salida F_p función del producto P_n?	Mapa de actividades (representación)	Tabla de salida		Para grabar
SI	P_n	A	A	No fundir la unión P_n en la matriz O
NO	/	•	•	Fundir la unión de P_n en la matriz O
	Nivel activo	H	L	
		F_p	F_p^*	Polaridad de la función

Figura 48. Tabla de programación codificada con los símbolos A y •

Un método particularmente conveniente para codificar la tabla de salida de un FPLA se muestra en la figura 48. Este método de codificación emplea el símbolo A (para estados activos) que indican la presencia de un producto en la salida F_p o F_p^*, y el símbolo • para indicar la ausencia de dicho producto. Este método ofrece la ventaja de que la tabla de salida del FPLA puede realizarse directamente a partir del mapa de actividades. También en el caso de recomponer la tabla de salida de un FPLA ya grabado, la presencia o ausencia de un producto en una función de salida se puede comprobar mediante un proceso de verificación fácil.

En lo que concierne a la salida lógica del FPLA respecto a las entradas (la forma de proceder con el código de conversión o los cambios de dirección) es preciso hacer referencia a la tabla de la figura 49. Esta tabla se emplea para el cálculo de la salida lógica del FPLA. Dicha salida se obtiene multiplicando el nivel activo y los datos de la tabla de salida.

Tabla de salida del FLPA	Salida lógica		
A	H	L	
•	L	H	
	H	L	Nivel activo
Polaridad de la función	F_p	F_p^*	

Figura 49. Tabla para el cálculo de la salida lógica del FPLA.

Grabación de un programa

Se describe a continuación la secuencia de operaciones precisas para la grabación de un programa en un FPLA.

Como se ha indicado anteriormente, se realiza en tres fases sucesivas.

En primer lugar debe grabarse la polaridad de salida, una salida cada vez. Las uniones de las salidas que no se utilicen no precisan ser fundidas.

En segundo lugar se grabará la matriz «Y» o matriz de productos. Se ha de grabar sólo el valor de una variable cada vez. Las uniones de los productos no utilizados no precisan ser fundidas.

Finalmente se grabará la matriz «O» o matriz de sumas. Se ha de grabar cada salida solamente para un producto cada vez. Las uniones de la matriz «O» correspondientes a entradas y productos no utilizados no precisan ser fundidas.

La base en la que se conectará el chip, al igual que éste, tiene 28 patillas, distribuidas como se muestra en la figura 50.

Pasos que deben seguirse para grabar la polaridad de salida

Para grabar salidas activas en 0 (función F_p^*).

1. Aplicar 0 V a FE.
2. Aplicar 0 V a Vcc.
3. Aplicar 5 V a $\overline{CE}$ y a todas las entradas.
4. Aplicar 17 V a la salida apropiada durante un tiempo t_p.
5. Repetir el punto cuarto para programar otras salidas.

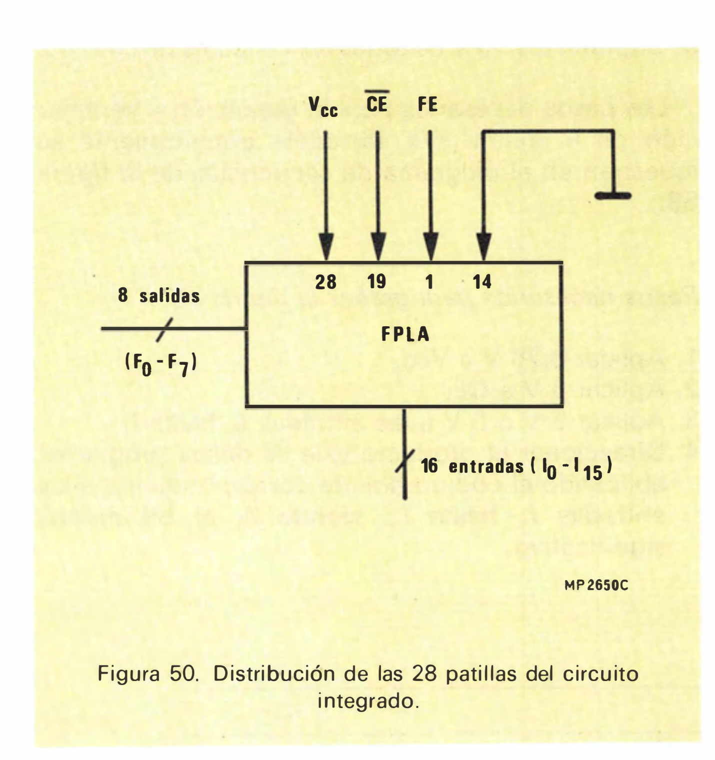


Figura 50. Distribución de las 28 patillas del circuito integrado.

Verificación de las polaridades de salida

Es preciso:

1. Aplicar 8,75 V a Vcc.
2. Aplicar 0 V a $\overline{CE}$.
3. Direccionar un producto inexistente aplicando 5 V a todas las entradas (I_0 a I_{15}).
4. Verificar la polaridad de las salidas comprobando el estado lógico de estas.
   — Todas las salidas programadas activas en 0 están a nivel 1.
   — Todas las salidas programadas activas en 1 están a nivel 0.
5. Aplicar 0 V a Vcc.

El diagrama de secuencias de la figura 51 muestra los pasos descritos para la grabación y verificación de la polaridad de salida.

Pasos necesarios para grabar la matriz «Y»

1. Aplicar 5 V a Vcc.
2. Aplicar 5 V a $\overline{CE}$.
3. Aplicar 10 V a todas las entradas (I_0 a I_{15}).
4. Direccionar el producto que se desee programar. Se aplicará para ello el código binario correspondiente a las salidas F_0 hasta F_5 siendo F_0 el bit menos significativo. Utilizar los niveles lógicos de la familia TTL (5 V y 0 V).

5*a*. Si el producto no contiene ni I ni $\bar{I}$ (variable de entrada indiferente) fundir los fusibles correspondientes ejecutando los pasos 5*b* y 5*c* antes de continuar con el paso 7.

5*b*. Si el producto contiene la variable en su forma directa (I), fundir la unión de $\bar{I}$, bajando la tensión de entrada de I de 10 V a 5 V. Ejecutar el paso 6.

5*c*. Si el producto contiene la variable en su forma inversa ($\bar{I}$), fundir la unión de I, bajando la tensión de entrada de I de 10 V a 0 V. Ejecutar el paso 6.

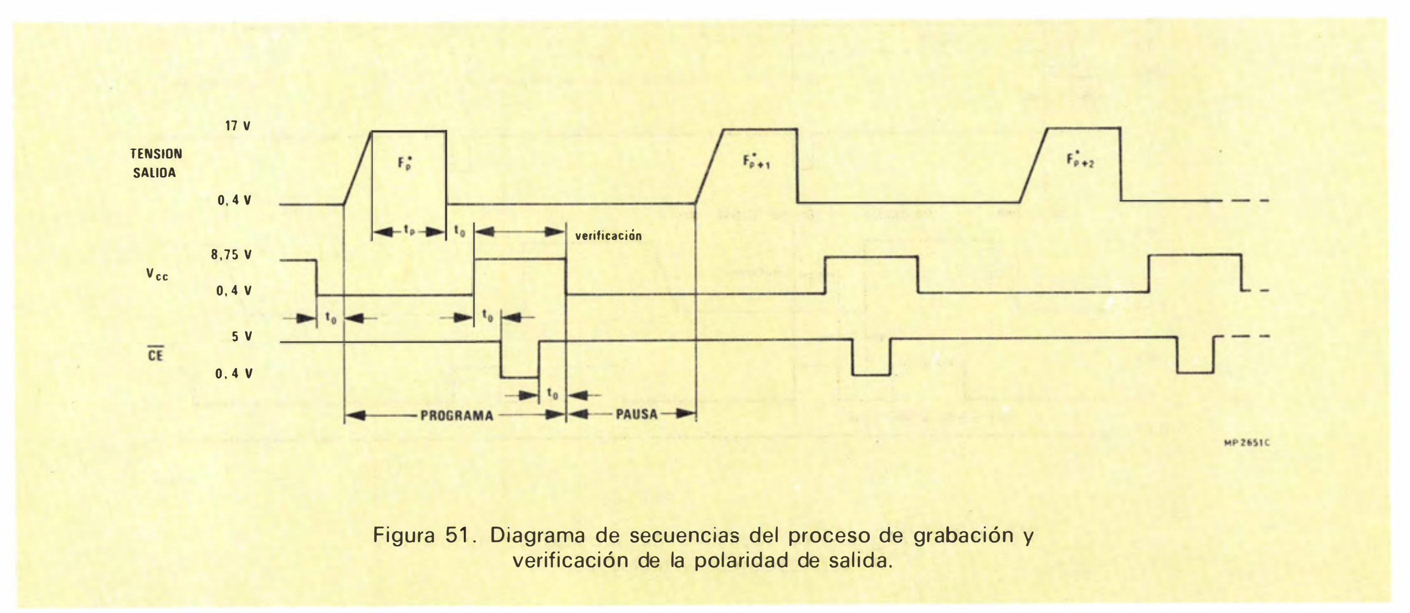


Figura 51. Diagrama de secuencias del proceso de grabación y verificación de la polaridad de salida.

6*a*. Elevar la tensión aplicada en FE de 0 a 17 V.
6*b*. Elevar la tensión aplicada en $\overline{CE}$ de 5 a 10 V durante un período t_p.
6*c*. Aplicar de nuevo 0 V a FE.
7. Aplicar de nuevo 10 V a *I*. Ya ha sido grabada.
8. Repetir los pasos 5 hasta el 7 para las demás variables de entrada.
9. Repetir los pasos 5 hasta el 8 para los demás productos.
10. Suprimir los 10 V de todas las variables de entrada.

Verificación de las variables de entrada

1. Aplicar 5 V a Vcc.
2. Aplicar 10 V a $\overline{CE}$. Con ello se desinhibe la salida F_7.
3. Inutilizar todas las variables de entrada aplicando 10 V desde I_0 hasta I_{15}.
4. Direccionar el producto a verificar (del 0 al 47) aplicando el código binario correspondiente en las salidas F_0 hasta F_5.
5. Interrogar a la variable de entrada *I* que desea verificarse de la forma siguiente:
   a) bajar la tensión de entrada de *I* de 10 V a 5 V y comprobar el estado lógico de la salida F_7;
   b) bajar la tensión de entrada de *I* de 5 V a 0 V y comprobar el estado lógico de la salida F_7.

El estado de *I* contenido en el producto direccionado se determina de acuerdo con lo mostrado en la tabla de la figura 52.

Como se aprecia en la tabla, son precisas dos comprobaciones para determinar el estado de la variable de entrada que se interroga.

I	F_7	Estado de la variable de entrada contenida en el producto
0	1	
1	0	$\bar{I}$
0	0	
1	1	*I*
0	1	
1	1	cualquiera
0	0	
1	0	$I, \bar{I}$

Figura 52. Tabla de verificación de la variable de entrada *I*.

6. Aplicar de nuevo 10 V una vez comprobada.
7. Repetir los pasos 5 y 6 para las demás variables de entrada.
8. Repetir los pasos 4 al 7 para los demás productos.
9. Suprimir los 10 V de todas las variables de entrada.

Los pasos necesarios para la grabación y verificación de la matriz «Y», descritos anteriormente se muestran en el diagrama de secuencias de la figura 53.

Pasos necesarios para grabar la matriz «O»

1. Aplicar 8,75 V a Vcc.
2. Aplicar 5 V a $\overline{CE}$.
3. Aplicar 5 V o 0 V a las entradas I_6 hasta I_{15}.
4. Direccionar el producto que se desea programar aplicando el código binario correspondiente a las entradas I_0 hasta I_5, siendo I_0 el bit menos significativo.

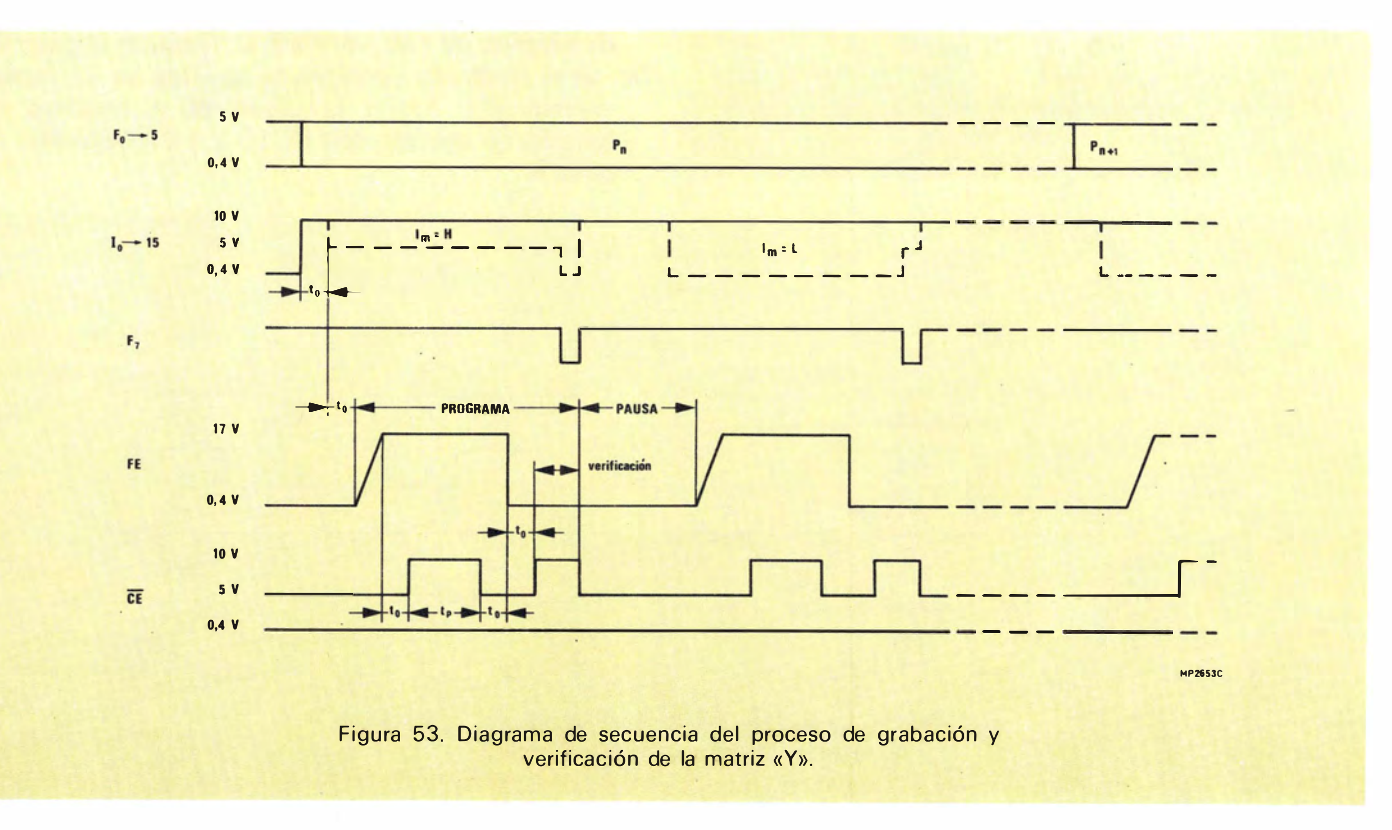
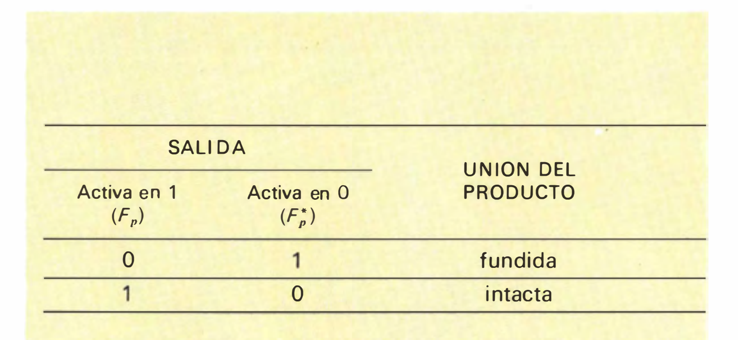


Figura 53. Diagrama de secuencia del proceso de grabación y verificación de la matriz «Y».

5*a*. Si el producto direccionado está contenido en la función de salida *F*, pasar al paso 6 (ciclo de fusión no requerido).
5*b*. Si el producto direccionado no está contenido en la función de salida *F*, fundir la unión aplicando 10 V a dicha salida.
6*a*. Elevar la tensión aplicada en FE de 0 V a 17 V.
6*b*. Elevar la tensión aplicada en $\overline{CE}$ de 5 V a 10 V durante un tiempo t_p.
6*c*. Aplicar de nuevo 0 V a FE.
6*d*. Suprimir los 10 V aplicados a la salida *F*.
7. Repetir los pasos 5 y 6 para todas las demás funciones de salida.
8. Repetir los pasos 4 al 7 para los demás productos.
9. Suprimir los 8,75 V de Vcc.



SALIDA		UNION DEL PRODUCTO
Activa en 1 (F_p)	Activa en 0 (F_p^*)	
0	1	fundida
1	0	intacta

Figura 54. Tabla de verificación de productos.

Matriz O. Verificación de productos

1. Aplicar 8,75 V a Vcc.
2. Aplicar 0 V a $\overline{CE}$.
3. Aplicar 5 V o 0 V a las entradas I_6 hasta I_{15}.
4. Direccionar el producto que se desea verificar aplicando el código binario correspondiente, a las entradas I_0 hasta I_5.
5. Para determinar el estado de la unión del producto P_n en la matriz «O» para cada función de salida (F_p o F_p^*), comprobar el estado de las salidas F_0 hasta F_7. El estado de la unión se determina según la tabla de la figura 54.
6. Repetir los pasos 4 y 5 para los demás productos.
7. Suprimir los 8,75 V de Vcc.

El diagrama de secuencias de la figura 55 muestra los pasos descritos para la grabación y verificación de la matriz «O».

A continuación se facilita la circuitería y algunos datos precisos para la construcción de un grabador manual para laboratorio.

El esquema eléctrico del grabador se muestra en la figura 56. El montaje puede realizarse en dos placas de circuito impreso. Estas se muestran en las figuras 57 y 58.

Los parámetros precisos para grabar distintas funciones en un FPLA se relacionan en la tabla de la figura 59.

Figura 55. Diagrama de secuencias del proceso de grabación y verificación de la matriz «O».

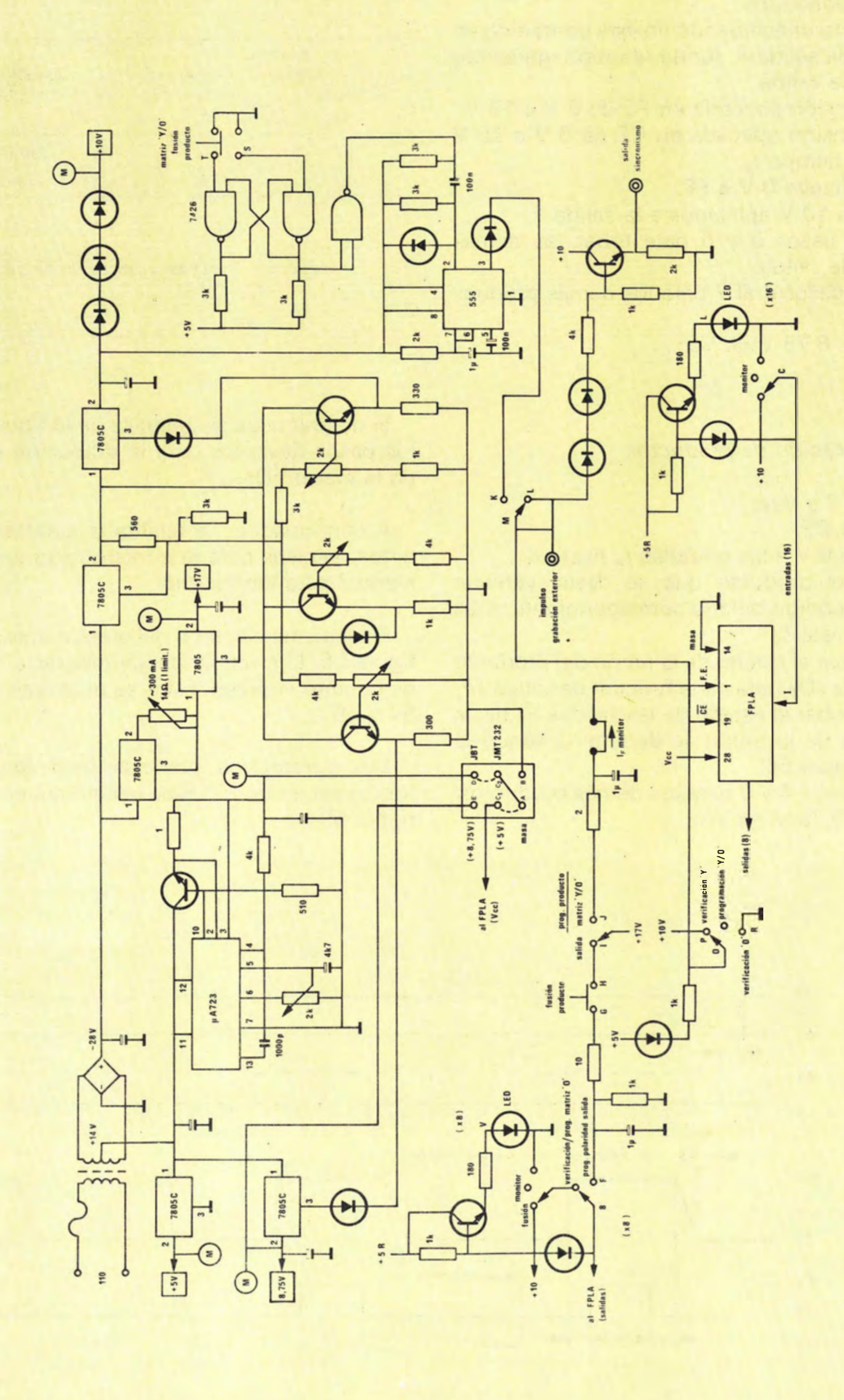
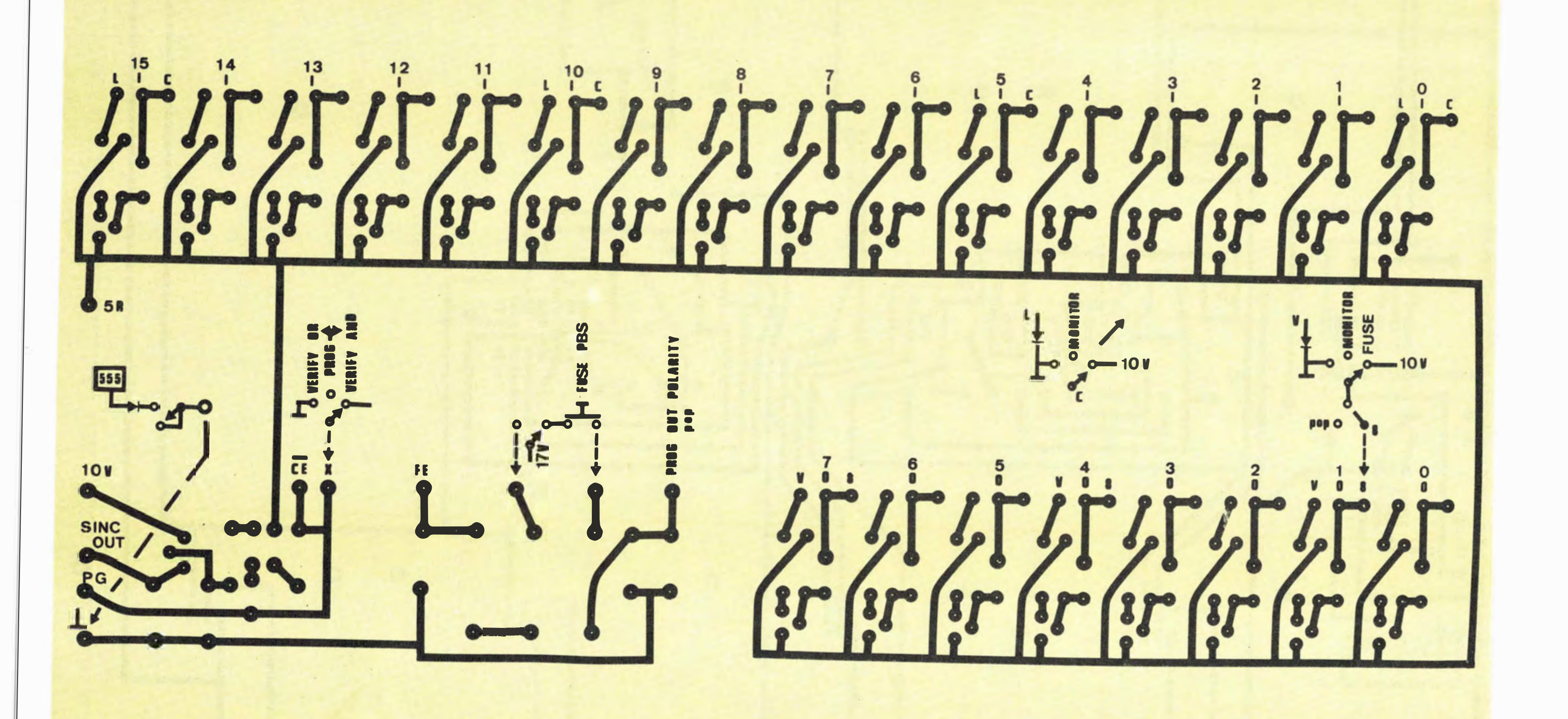


Figura 56. Esquema del grabador.



15
14
13
12
11
10
9
8
7
6
5
4
3
2
1
0
L
C
5R
555
10V
SINC
OUT
PG
CE
X
VERIFY OR
PROG
VERIFY AND
FE
17V
FUSE PBS
PROG OUT POLARITY
MONITOR
10V
FUSE
V

Figura 57.

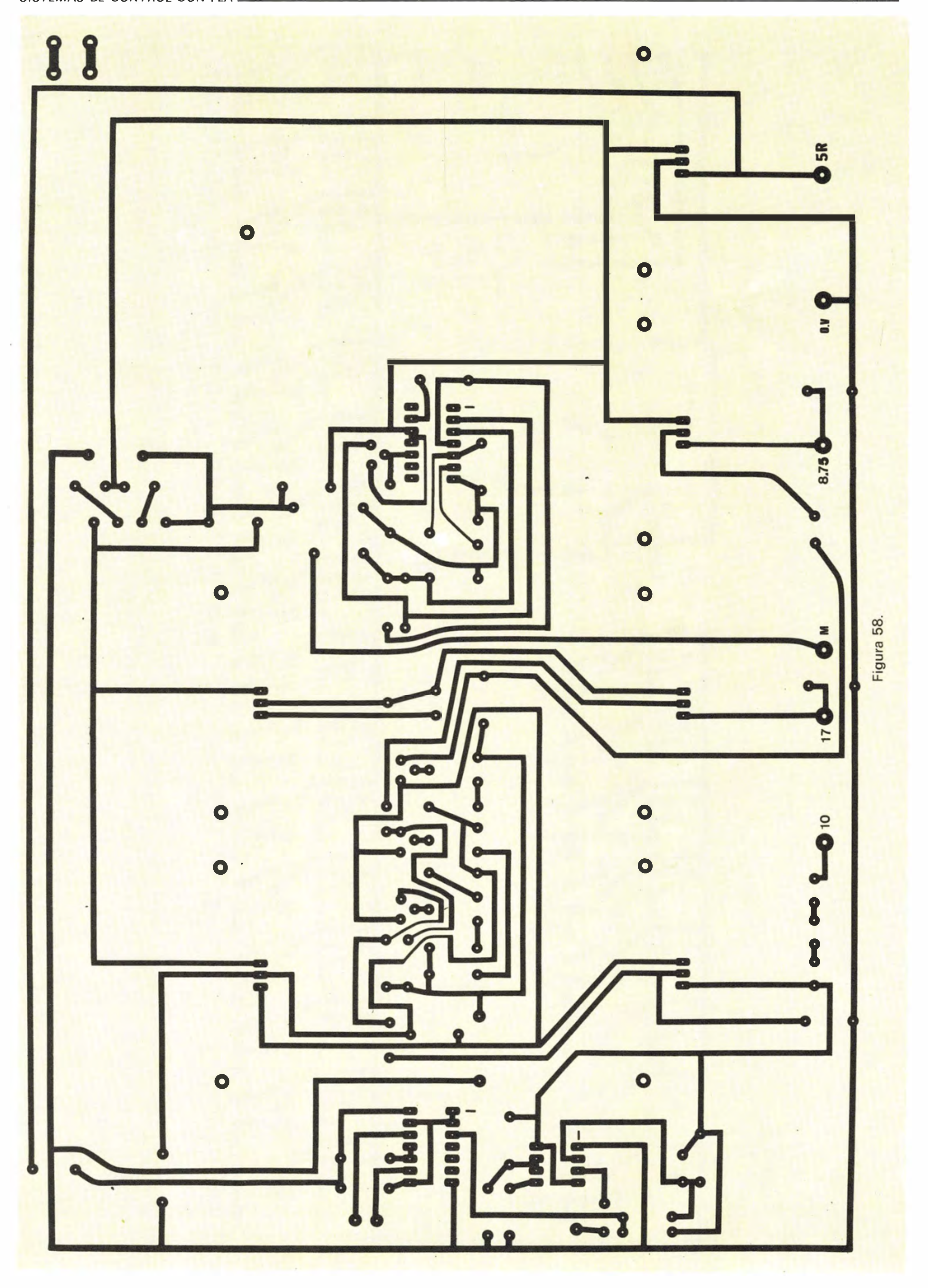


Figura 58.

	Parámetro	Condiciones de prueba	Límites MIN	Límites TIP	Límites MAX	Unidad
V_{CCS}	Alimentación V_{CC} (programación de «O»)	I_{CCS}= 550 mA, mín. (estado de reposo)	8,5	8,75	9,0	V
V_{CCL}	Alimentación V_{CC} (Programa polaridad salida)		0	0,4	0,8	V
I_{CCS}	Límite I_{CC} (Programación de «O»)	$V_{CCS}= +8{,}75 \pm 25$ V	550		1.000	mA
V_{OPH}	Tensión salida (Programación polaridad salida)	$I_{OPH}=300 \pm 25$ mA	16,0	17,0	18,0	V
V_{OPL}	Tensión salida (id)		0	0,4	0,8	V
I_{OPH}	Límite corriente salida (Programación polaridad salida)	$V_{OPH}= +17 \pm 1$ V	275	300	325	mA
V_{IH}	Tensión entrada («1» lógico)		2,4		5,5	V
V_{IL}	Tensión entrada («O» lógico)		0	0,4	0,8	V
I_{IH}	Corriente entrada («1» lógico)	$V_{IH}= +5{,}5$ V			50	μA
I_{IL}	Corriente entrada («O» lógico)	$V_{IL} = 0$ V			−500	μA
V_{OHF}	Tensión programación en salidas («1» lógico)		2,4		5,5	V
V_{OLF}	Tensión programación en salidas («0» lógico)		0	0,4	0,8	V
I_{OHF}	Corriente salida («1» lógico)	$V_{OHF}= +5{,}5$ V			100	μA
I_{OLF}	Corriente salida («0» lógico)	$V_{OLF}=0$ V			−1	mA
V_{IX}	Nivel deshinibición		9,5	10	10,5	V
I_{IX1}	Corriente variables entrada	$V_{IX}= +10$ V			2,5	mA
I_{IX2}	Corriente entrada $\overline{CE}$	$V_{IX}= +10$ V			5,0	mA
V_{FFH}	Alimentación FE (programación)	$I_{FEH}=300 \pm 25$ mA (estado de reposo)	16,0	17,0	18,0	V
V_{FEL}	Alimentación FE (id)		0	0,4	0,8	V
I_{FEH}	Límite corriente de alimentación FE	$V_{FEH}= +17 \pm 1$ V	275	300	325	mA
V_{CCP}	Alimentación Vcc (programación «Y»)	I_{CCP}=550 mA, mín (estado de reposo)	4,75	5,0	5,25	V
I_{CCP}	Límite Icc (programación «Y»)	$V_{CCP}= +5{,}0 \pm 25$ V	550		1.000	mA
V_{OPF}	Tensión programación en salidas		9,5	10	10,5	V
I_{OPF}	Corriente salida (programación)				10	mA
T_R	Tiempo subida del impulso salida		10		50	μs
t_p	Anchura impulso programación $\overline{CE}$		1		1,5	ms
t_D	Tiempo entre impulsos		10			μs
T_{PR}	Tiempo programación			2		ms
$\frac{T_{PR}}{T_{PR}+T_{PS}}$	Ciclo de trabajo de programación				50	%
V_S	Umbral verificación		0,9	1,0	1,1	V

Figura 59. Parámetros precisos para grabar distintas funciones en un FPLA.

LOCMOS 4000 CIRCUITOS INTEGRADOS DIGITALES

UNA TECNOLOGIA DE CALIDAD PARA TODAS LAS ESCALAS DE INTEGRACION

● Caracteristicas

- Elevada inmunidad a ruidos
- Baja disipación de potencia
- Amplio margen de tensión de alimentación (3 a 18 Voltios)
- Gran densidad de integración
- Etapa de acoplamiento

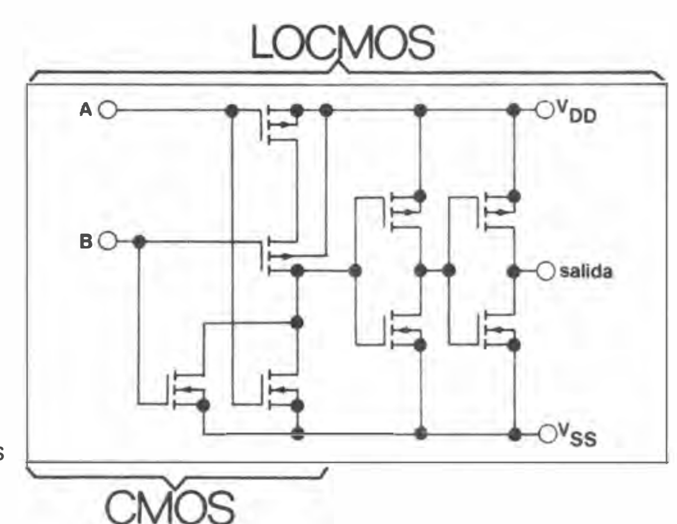
● LOCMOS (Local Oxidation Complementary MOS)

Es el resultado de una nueva tecnología desarrollada por nuestros laboratorios de investigación, que no se limitó a obtener un proceso de producción mejor, sino que utilizó una filosofía de diseño distinta a la de los circuitos integrados del tipo C-MOS, con las siguientes ventajas:

- Etapa de acoplamiento en la salida
- Aplicación de la técnica LOCOS

● Etapa de acoplamiento

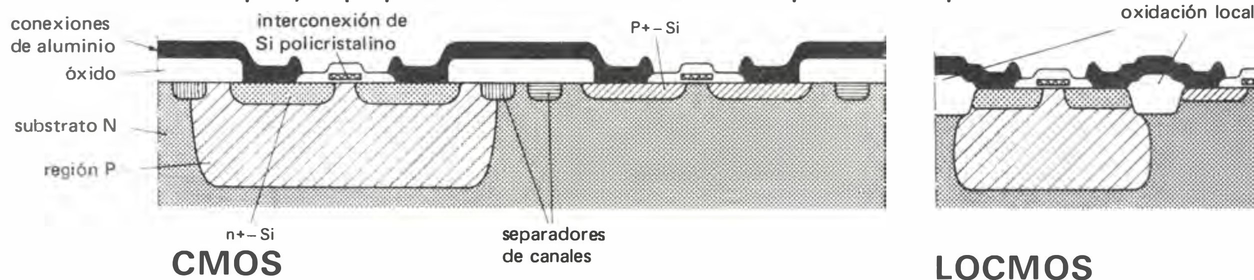
Todos los circuitos integrados de la serie LOCMOS están dotados de etapa de acoplamiento de baja impedancia en la salida. Debido a ello el tiempo de propagación es menor respecto a los circuitos integrados C-MOS convencionales, se aumenta la cargabilidad de salida y se reduce el tamaño del chip.



Puerta NOR en tecnología CMOS y LOCMOS

● Técnica LOCOS (Local Oxidation Silicon)

Mediante la aplicación de la técnica LOCOS se logra una perfecta separación entre las regiones de diferente dopado, lo que permite una reducción notable de la superficie del chip.



Sección de un chip, en el que se muestran dos transistores en montaje complementario en tecnologías C-MOS y LOCMOS. Con LOCMOS se consigue una mayor densidad de integración, menores capacidades parásitas y mayores velocidades de conmutación.



Terminales de ordenador

Las tecnologías de semiconductores continuarán dirigiendo en el futuro el desarrollo de terminales sofisticados de ordenador. Debido a que cada vez se alcanzan mayores niveles de integración, muchas de las sofisticaciones de los terminales de alto costo actuales podrán estar previstas en los terminales de bajo costo del futuro.

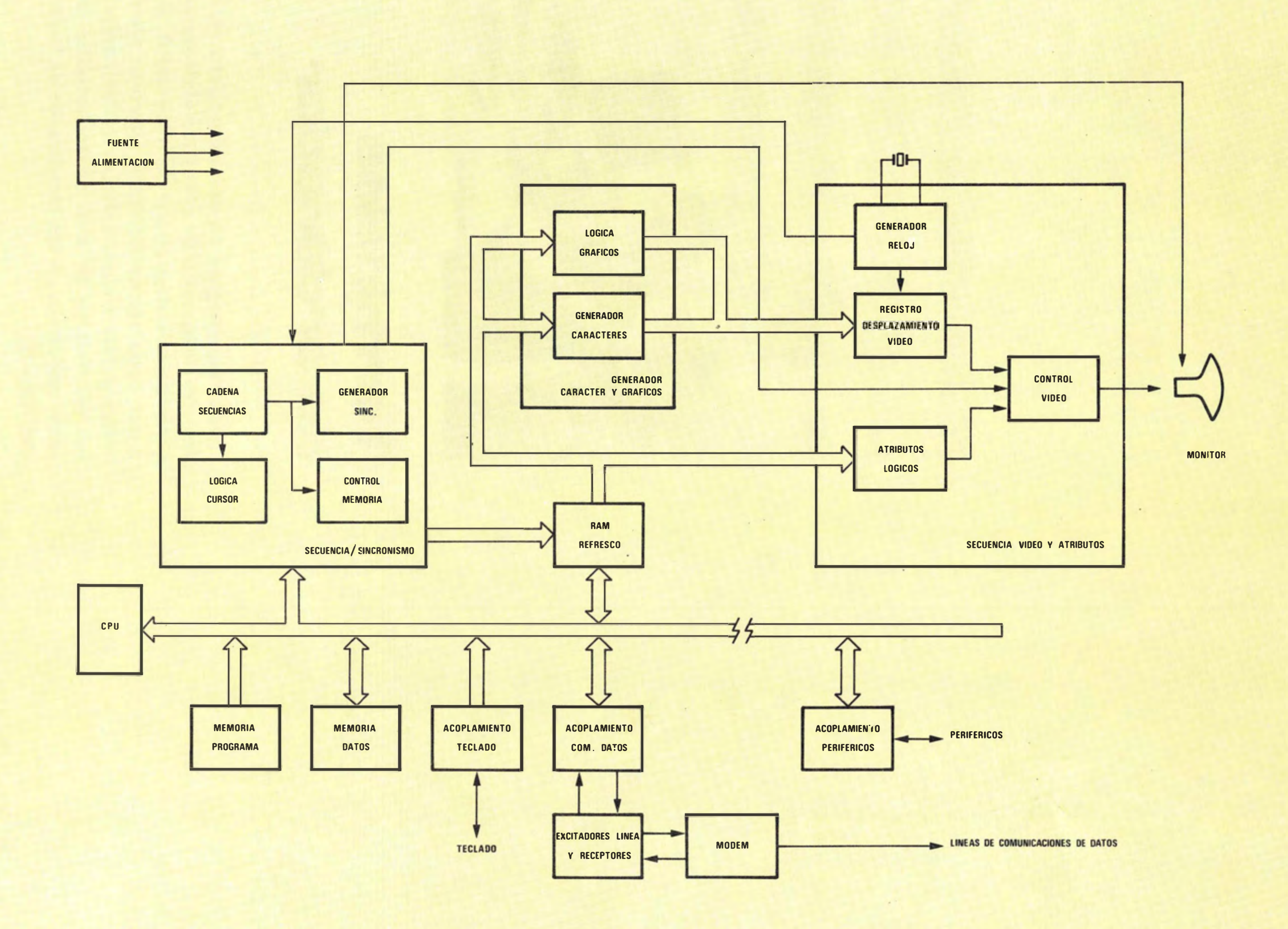


Diagrama de bloques generalizado de un terminal.

TENDENCIA TECNOLOGICA: ¿EVOLUCION O REVOLUCION?

Las dos tecnologías de semiconductor básicas, MOS y Bipolar, están siendo continuamente mejoradas y refinadas. Cualquier derivado de estas dos tecnologías, aplicada en los nuevos circuitos integrados, tendrá un impacto muy importante en el diseño de los futuros terminales de ordenador.

En este artículo se hace un breve repaso de los últimos desarrollos tecnológicos (evolutivos y revolucionarios) que tienen una considerable importancia para el diseño de terminales de ordenador.

Bipolar

En los últimos 10 años, la tecnología TTL ha evolucionado de forma que sus características de velocidad, potencia y densidad de integración se han visto ampliadas. Estos incrementos en la evolución de las características de los circuitos integrados ha hecho posible productos tales como el microprocesador 8X300 que es un circuito bipolar de 8 bits que puede realizar 4 millones de operaciones por segundo.

La figura 1 muestra el desarrollo de la lógica de gran escala de integración LSI (Large Scale Integration) que comenzó a aumentar rápidamente coincidiendo con una etapa de maduración de la tecnología Shottky de baja potencia (Low-Power Shottky). Esta tecnología produjo circuitos LSI con características TTL con buenos niveles de potencia y encapsulados de bajo coste.

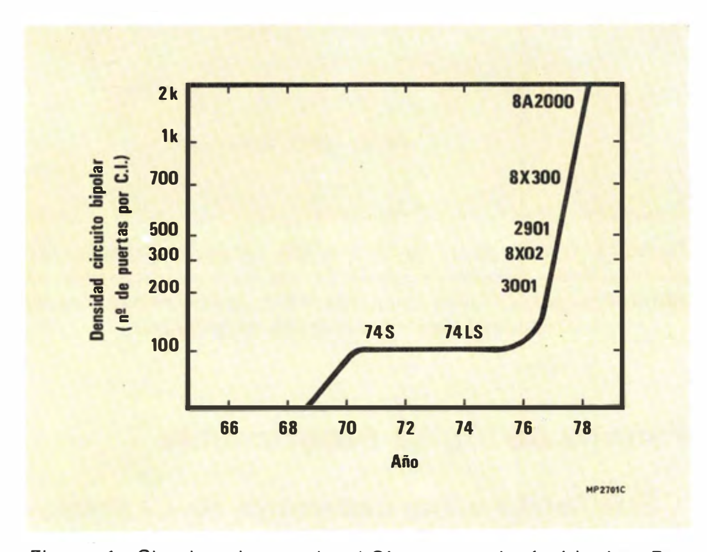


Figura 1. Circuitos integrados LSI en tecnología bipolar. Este gráfico muestra las densidades logradas por algunos circuitos integrados para terminales de ordenador.

Desarrollos revolucionarios en lógica de inyección integrada I^2L (Integrated Inyection Logic) y lógica Schottky integrada ISL (Integrated Schottky Logic) han permitido una mayor densidad de integración manteniendo las características TTL. En la figura 2 se puede ver la drástica reducción de tamaño lograda en los circuitos TTL.

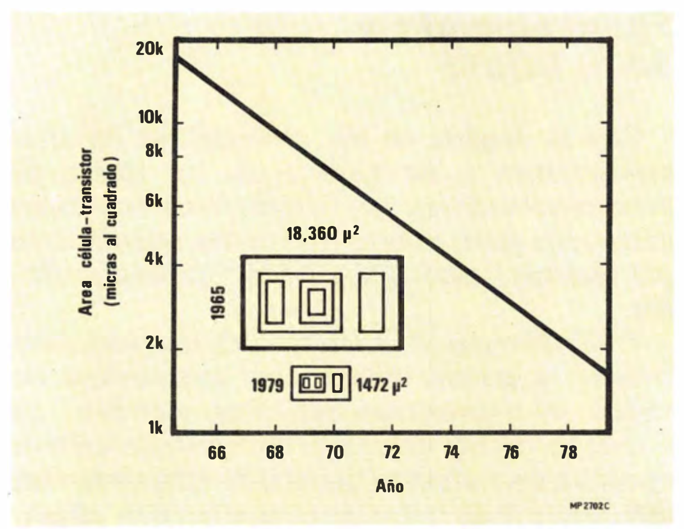


Figura 2. Progreso bipolar. El tamaño del transistor TTL básico ha sido drásticamente reducido en un corto período de tiempo. Para un terminal de ordenador esto significa oportunidades para diseñar equipos mucho mejores a menor costo.

Una ventaja de este diseño es que se pueden combinar funciones TTL, I^2L o ISL y analógicas en un único chip. Esto es particularmente útil para algunas aplicaciones del terminal tales como temporización de video y recuperación de datos en los casos que se almacenen en un medio magnético.

MOS

La tecnología MOS se ha convertido en la tecnología de más alta densidad de integración para aplicaciones en ordenadores. Ha evolucionado desde canales con un espaciado de 8 micras en 1969 hasta canales con espaciado de 4 micras en la actualidad. Dentro de esta década se espera que las dimensiones de los circuitos MOS disminuyan un 30 % cada año.

Una de las tecnologías que prometen más altas prestaciones es la DMOS que es un proceso MOS enriquecido de doble difusión, que ha sido desarrollado en los laboratorios de investigación de Signetics.

Así, funciones que antes requerían para su realización de 100 a 200 circuitos integrados ahora pueden ser implementados con una o dos docenas de circuitos LSI. El paso a tecnología

LSI siempre trae consigo una mejora de las características de diseño así como una posibilidad de operación a más baja potencia. Además, reduce y mejora la fiabilidad, y ayuda a disminuir los tiempos de desarrollo de un diseño y los costos de ensamblado.

ORDENADORES DE ALTAS PRESTACIONES Y BAJO COSTE

Con la llegada de los ordenadores de altas prestaciones y de bajo coste en forma de microprocesadores, los tradicionales terminales cableados están siendo sustituidos rápidamente por diseños basados en dichos microordenadores.

Para optimizar la flexibilidad de los productos finales se puede utilizar una arquitectura de varios microprocesadores. Por ejemplo, un microprocesador de aplicación general de 8 bits se utiliza para proceso general de datos mientras que uno o más microprocesadores son utilizados para teclados o protocolos de comunicaciones. A veces se utiliza un microprocesador simplemente como elemento de lógica programable.

Aunque dispositivos de 8 bits continuarán dominando los diseños de terminales, los recientes microordenadores de 16 bits ofrecen actualmente algunas opciones del tipo miniordenador muy atrayentes (por ejemplo, un aumento de la capacidad con una sustancial disminución del costo). Sea cual sea el microprocesador seleccionado la tendencia en terminales será hacia:

- un diseño universal de hardware que pueda adaptarse a las diferentes necesidades del usuario cambiando simplemente el «software» o «firmware».;
- programabilidad, para dar a los usuarios del terminal la flexibilidad de ejecutar rutinas especiales según sus necesidades;
- inteligencia y memoria locales que permitan la manipulación y verificación de datos en el propio terminal.

Debido a que los terminales basados en microordenador pueden ejecutar mayor número de funciones, habrá una gran tendencia a utilizar circuitos microperiféricos LSI, desde matrices de puertas lógicas normales y programables hasta acopladores de comunicación de datos de alto nivel. Estos productos permiten al diseñador de terminales añadir características propias.

MATRICES PARA CONVERSION RAPIDA DE DIAGRAMAS LOGICOS «HARDWARE»

Entre los modernos circuitos LSI se encuentran matrices programables (tanto por máscara como por el usuario) que permitirán disminuir tanto los tiempos de desarrollo como los costes de ensamblaje.

Matriz de puertas lógicas 8A2000 en tecnología I^2L

Es un circuito práctico para el diseño y producción de circuitos lógicos LSI que contengan de 600 a 1500 puertas, con ahorro de tiempo y dinero respecto al método convencional de producción de circuitos LSI. Típicamente, una matriz LSI del tipo 8A2000 será de un 20 a un 50 % más barata que los 50 a 75 circuitos SSI/MSI que reemplaza. El 8A2000 será muy pronto completado por una familia de matrices de puertas lógicas de alta velocidad cuyo empleo y comercialización es similar a la familia ISL (Integrated Schottky Logic).

Como se muestra en la figura 3, la tecnología ISL traerá consigo nuevas opciones en la característica velocidad/potencia.

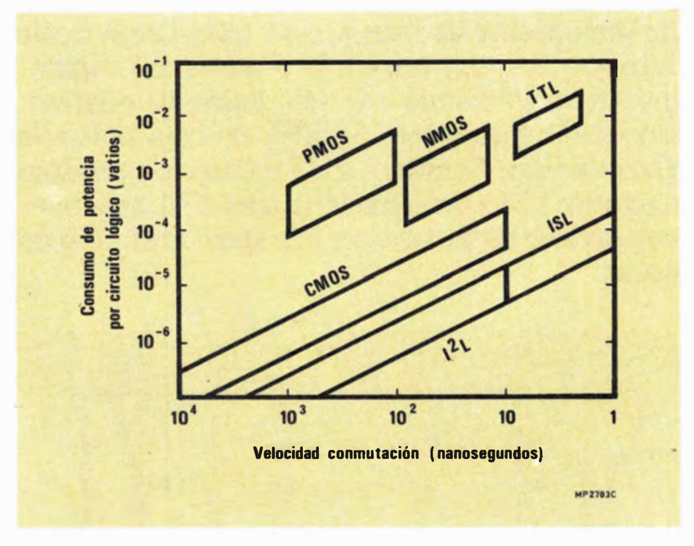


Figura 3. Comparación de la relación velocidad/consumo de potencia entre diversos circuitos LSI. Las nuevas tecnologías, tal como la lógica Schottky integrada (ISL), proporcionan nuevas prestaciones para los terminales de ordenador.

Familia de lógica programable

Esta familia utiliza cadenas de Ni-Cr programables por el usuario y se compone actualmente de cuatro tipos. Estos sistemas lógicos programables por el usuario (FPLA) contienen 48

puertas Y de 16 entradas y 48 puertas O de 8 entradas. Con este dispositivo se pueden programar todas las polaridades de entrada y salida. Los circuitos FPRP (Field Programmable ROM Patch) permiten la modificación de los datos almacenados en memorias ROM programadas previamente y los sistemas de puertas lógicas programables por el usuario FPGA (Field Programmable Gate Array) contienen 9 puertas con 16 entradas comunes. El nuevo dispositivo que se va a añadir a esta familia es un secuenciador lógico programable por el usuario FPLS (Field Programmable Logic Sequencer) con matrices LSI de puertas Y y puertas O, compuestas todas ellas por cadenas de Ni-Cr programables, más un registro de estado en el propio circuito integrado con un lazo de realimentación interno. El FPLS permite obtener con un único circuito integrado un diagrama completo de estado procedente del hardware. Se puede utilizar para control de secuencias, generador de ondas, formateado de datos etc.

Memorias ROM y RAM en tecnología MOS

En cuanto a memorias MOS de solo lectura (ROM) se dispone de una familia completa de productos intercambiables. Memorias ROM de 8 K, 16 K, 32 K y 64 K de canal N están ya disponibles, una memoria ROM de 128 K le seguirá muy pronto. Las memorias RAM estáticas de 4 K, tanto de 1 K × 4 como de 4 K × 1, así como las memorias RAM dinámicas de 4 K y 16 K son ya de uso corriente en la industria. Las densidades de integración de circuitos en tecnología MOS se están reduciendo drásticamente, lo que permitirá producir dispositivos MOS más complejos con unos mayores rendimientos.

PRODUCTOS LSI ESTANDAR

Circuitos LSI en tecnología bipolar

El microprocesador bipolar 8X300 permite trabajar a la velocidad de 4 millones de operaciones/segundo, sobre una portadora R-L que traduce 20 instrucciones/octeto.

El 8X300 ofrece un poderoso microcontrolador para terminales inteligentes. Puede ser el elemento clave de un lector/grabador de disco de doble densidad y cuádruple densidad o incluso en diseños de controladores de memorias de burbujas.

La capacidad del 8X300 para manipular datos, permite liberar a la CPU para que pueda manejar más operaciones. Además de su velocidad y versatilidad tiene un bit de control de nivel, facilidad de programación y una reducción en las partes de contaje. Esto significa que se pueden desarrollar mejores productos con un costo menor. El 8X300 es un dispositivo del que no se puede prescindir en un controlador de periféricos, en un modem o en un multiplexor o adaptador de canales.

Circuitos LSI en tecnología MOS

Los microprocesadores 2650, 8048A, 8048, 8021 y 8035L pueden utilizarse en el diseño de terminales de ordenador sofisticados.

Por otro lado, la familia de circuitos periféricos LSI del 2650 incluye el PCI 2651 (acoplador programable de comunicaciones) y MPCC 2652 (Controlador de comunicaciones multi-protocolo), los cuales permiten transferencias de datos a una super alta velocidad de transmisión. Esta familia se completa con un generador y verificador polinómico 2653 que asegura la integridad de los datos transmitidos y con el 2661 que es una versión mejorada del 2651.

2651

Este dispositivo combina en el mismo chip, funciones USART con un generador de transmisión, controles del modem y soporte BISYNC. Con el 2651 se puede serializar y deserializar datos a velocidades hasta 1 M baudio. Puede operar tanto en modo síncrono como asíncrono y es compatible con los protocolos DDCMP y BISYNC.

El 2651 puede programarse también para aceptar impulsos de reloj externo o generar impulsos de reloj transmisor (receptor interno). En el modo de reloj interno, se puede programar 16 diferentes velocidades de transmisión, desde 50 hasta 19.200 baudios.

2652

Es un controlador de multiproceso muy rápido, puede transferir datos a una velocidad de 2 M bits/segundo. Maneja protocolos de más alto nivel tales como el SDLC y HDLC, ya que el 2652 puede trabajar con barras de datos de 8 bits o 16 bits, se puede utilizar este dispositivo

tanto con micros como con minis. El 2652, junto con el 2651, puede satisfacer prácticamente todas las necesidades de acoplamiento.

Este circuito integrado síncrono resuelve rápidamente problemas de software, porque además de su capacidad de multi-protocolo posee un verificador cíclico redundante e inserta/suprime ceros.

Memoria bipolar

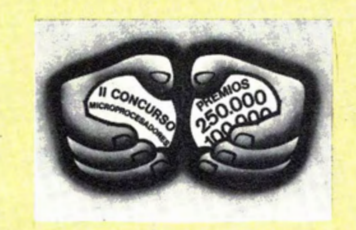
Los desarrollos sobre memorias bipolares hicieron nacer el primer FPLA de 50 μs, el primer FPGA de alta velocidad y la primera PROM de 8 K de bajo consumo.

Memorias RAM organizadas por palabras

Las memorias RAM 82S207, 208, 209 y 82S210 ofrecen 256 palabras de memoria en un único encapsulado. En muchos casos, uno o dos de estos dispositivos remplazarán, entre otras cosas por su rapidez, de cuatro a ocho circuitos integrados en cualquier diseño de terminales.

Las entradas/salidas de los circuitos 82S208 y 82S210 son comunes con líneas de inhibición de salida separadas. Esto permite simplificar las operaciones de lectura/escritura utilizando una barra común. Además, un registro temporal de entrada permite memorizar direcciones independientemente de cualquier otra señal de control.

BASES DEL 2º PREMIO MICROPROCESADORES COPRESA



1. Podrán concurrir a este concurso todos los autores que realicen un trabajo inédito con los microprocesadores que se mencionan en estas bases, quedando exentas todas las personas de nuestra firma. Es condición necesaria que dicho trabajo no haya sido presentado anteriormente en ningún congreso, simposio, etc., ni publicado en ninguna revista, semanario, etc. técnica nacional o extranjera.

2. Los trabajos consistirán en la realización de un trabajo original de aplicación de cualquier microprocesador Signetics, tomando como objetivo la resolución de un caso práctico que se dé o pueda darse en el mercado nacional.

   Debe estar documentado con:

   — Descripción detallada del caso planteado.
   — Esquemario del hardware.
   — Ordinograma y programa escrito en lenguaje ensamblador.

3. Los autores que participen en el PREMIO MICROPROCESADORES COPRESA deberán presentar sus originales escritos en castellano, en hojas de tomaño folio, holandés o DIN A4, mecanografiadas a una cara y a dos espacios. La extensión del trabajo deberá ser de un mínimo de 50 Págs.

4. El original se presentará con un título al cual seguirá un seudónimo. En un sobre cerrado aparte se incluirá el nombre y domicilio del autor. En el exterior del sobre se escribirá el título de la obra presentada seguido del seudónimo.

5. Si los participantes hacen constar la Entidad, Escuela, Colegio, Centro de Formación, Empresa, etc., del que han recibido colaboración, éste será galardonado con una mención honorífica en el caso de salir premiado.

6. Los originales deberán ser remitidos a:

   Compañía de Productos Electrónicos
   COPRESA, S.A.
   Depto. Técnico Profesional
   Premio Microprocesadores
   c/. Balmes, 22
   BARCELONA - 7

   hasta el día 10-9-81, fecha en que finalizará su admisión.

7. Los premios estarán dotados con las cantidades siguientes:

   1er. Premio 250.000 Ptas.
   2.º Premio 100.000 Ptas.

8. Los premios podrán ser declarados desiertos.

9. Durante el certamen - Sonimag 81, se realizará un acto de presentación pública con asistencia de la prensa técnica, de los trabajos de los concursantes finalistas, entregándose los premios a los ganadores.

10. El Jurado estará formado por miembros de la Compañía de Productos Electrónicos COPRESA, S.A. Su decisión será inapelable.

11. Los originales premiados podrán ser publicados por COPRESA, y el resto serán devueltos a sus autores en los días siguientes a la concesión de los premios.

12. Los autores se responsabilizan de la originalidad de sus trabajos y se comprometen a asumir la defensa de cualquier demanda interpuesta por dicha causa.

13. La concurrencia a estos premios supone la aceptación de estas bases.

RECTIFICADORES MUY RAPIDOS

Nuestra gama de diodos rectificadores de recuperación rápida ha sido ampliada aún más.

Dos nuevas series de diodos rectificadores de recuperación muy rápida y suave son: la serie BYV30 en cápsula DO-4 y la serie BYV92 en cápsula DO-5, con corrientes directas medias de 12 A y 35 A respectivamente. Sus principales características son una baja caída de tensión directa de menos que 1,05 V a corriente nominal, soportan una elevada tensión inversa de hasta 400 V y tienen tiempos de recuperación muy rápidos de menos que 100 ns. Están disponibles tipos de polaridad normal e inversa.

Otros nuevos tipos son los diodos rectificadores de recuperación muy rápida y suave, 1N3899/1N3903 y 1N3909/1N3913, con corrientes directas medias de 20 A y 30 A respectivamente. Diseñados para ser utilizados en inversores y fuentes de alimentación de alta frecuencia, soportan una elevada tensión inversa de hasta 400 V y tienen un rápido tiempo de recuperación de menos de 200 ns.

Estos diodos tienen encapsulados metálicos DO-5 y están disponibles en versiones de polaridad normal e inversa.

TRANSISTORES DARLINGTON DE POTENCIA

Los tipos BDT60/61 completan nuestra gama de transistores Darlington de potencia en encapsulado TO-220. La gama completa ahora es la siguiente:

Tipos PNP	Tipos NPN	disipación	Corriente de pico de colector
BDT60/A/B/C	BDT61/A/B/C	50 W	6 A
BD646/A/B/C	BD645/A/B/C	62,5 W	8 A
BDT62/A/B/C	BDT63/A/B/C	90 W	10 A
EDT64/A/B/C	BDT65/A/B/C	125 W	20 A

Los dispositivos con números de tipo básicos tienen valores nominales V_{CEO} máximos de 6 V. Otros valores nominales V_{CEO} son: versiones A, 8 V, versiones B, 100 V y versiones C, 120 V.

Todos los transistores de esta gama están realizados con soldadura eutéctica entre el chip y los terminales, pasivación de la superficie del chip, soldadura ultrasónica de las conexiones del chip y tienen radiador en la misma pieza. Todo esto hace que mejoren las características de funcionamiento y la fiabilidad.

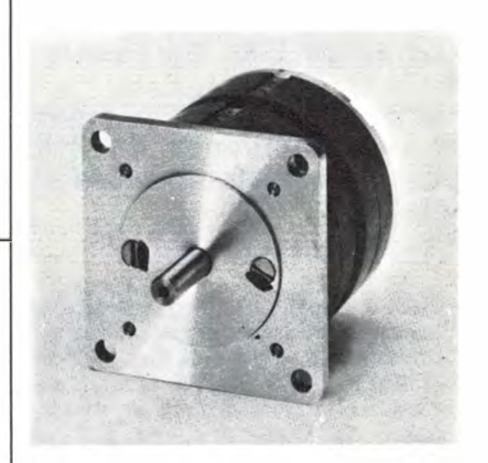
NUEVO MOTOR HIBRIDO PASO A PASO

Debido a la forma de estar bobinado el estator de un motor híbrido paso a paso convencional, sólo es posible ofrecer un número limitado de ángulos de paso.

Este nuevo motor paso a paso no tiene estas restricciones.

Tiene bobinas en anillo que permite elegir un número casi ilimitado de ángulos de paso, mejor funcionamiento estático, y una relación par-tamaño muy elevada. Su construcción incluye un imán en el estator y sólo un par de polos por fase, dando una conversión de energía más eficiente. Utilizando estas técnicas es posible construir un motor con prácticamente cualquier número de dientes (cada diente representa 4 pasos del rotor; por ejemplo, un rotor de 96 pasos tendría 24 dientes).

El primer producto basado en esta nueva tecnología es un motor con un ángulo de paso de 1,8°.



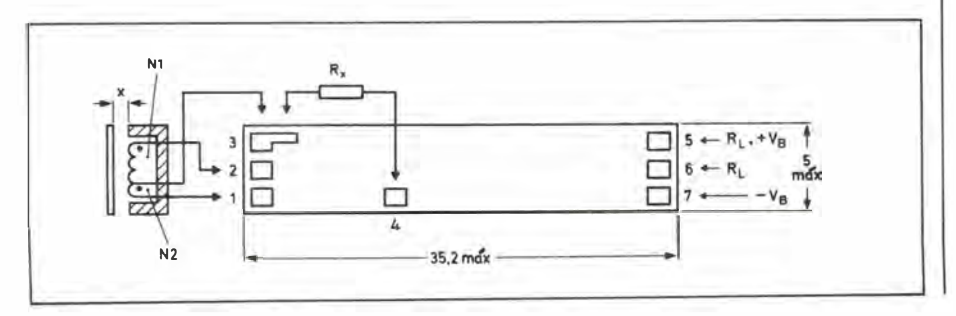
CIRCUITOS INTEGRADOS HIBRIDOS PARA CONMUTADORES INDUCTIVOS DE PROXIMIDAD

COPRESA anuncia unos nuevos circuitos integrados híbridos diseñados para conmutadores inductivos de proximidad. El OM286 es adecuado para tensión positiva y el OM287 para tensión negativa. El circuito consta de un oscilador, una etapa rectificadora, un conmutador de nivel y una etapa de salida; es adecuado, por ejemplo, para excitar la bobina de un relé electromagnético. El transistor de salida está protegido contra transitorios de la carga inductiva mediante un diodo regulador de tensión. El circuito está protegido contra un cambio de polaridad en la tensión de alimentación.

Es un circuito de película delgada depositado en un substrato cerámico. Puede estar encerrado en un tubo no magnético junto con la bobina del oscilador y con la resistencia (Rx).

Características

Margen de tensión continua de alimentación	V_B:	4,5 a 30 V
Corriente de salida con $V_B > 24$ V	$I_{0\ máx}$	250 μA
Distancia de conmutación (depende de Rx y de la bobina del oscilador)	x típ.	1 a 5 mm
Histéresis de la distancia de conmutación	ΔX	3 a 10 %
Frecuencia de conmutación	f	<5 kHz
Temperatura ambiente de funcionamiento	$T amb$	−40−85°C



RESISTENCIAS AJUSTABLES DE CERMET

Copresa lanza al mercado la nueva serie 8000 de resistencias ajustables de cermet. Por sus buenas características eléctricas y precios atractivos, son muy indicadas para todo tipo de aplicaciones industriales y profesionales.

- Coeficiente de temperatura +/−50 ppm/°C y +/−100 ppm/°C.
- Disipación de ½ vatio y 1 vatio.
- Valores desde 10 ohmios hasta 1 Megaohmios.
- Amplia gama de configuraciones mecánicas y diferentes tipos de terminales.
- Rango de temperaturas entre −55°C a +150°C.
- Excelente estabilidad.



ELECTRONICA Y AUTOMATICA INDUSTRIALES

Serie: Mundo Electrónico. Marcombo. Boixareu Editores. Gran Vía de las Corts Catalanas 594. Barcelona-7.
Un volumen de 656 páginas o dos volúmenes de 312 páginas el primero y 344 el segundo. 1979.
Formato: 21,5 × 28,5 cm.

Esta obra está totalmente dedicada a las aplicaciones de la electrónica en la industria. Por ello, sus autores han evitado tratar temas de electrónica general: el transistor, tiristor, triacs, álgebra de Boole, etc., dando por supuesto que los lectores poseen ya una buena base teórica.

Será de gran utilidad a los estudiantes de Electrónica Industrial para los que puede ser un libro texto, para la formación de técnicos-comerciales, de mantenimiento de industrias con máquinas o instrumentos electrónicos, etc.

Está presentada en uno y dos volúmenes simultáneamente, pensando que a los profesionales les será más cómodo tener recogidos los temas en un único libro, mientras que la versión de dos volúmenes permitirá a los estudiantes adquirir el primer tomo al principio de sus estudios y el segundo en cursos posteriores.



MICROPROCESADORES
Curso sobre aplicaciones en sistemas industriales

Organizado y dirigido por José M.ª Angulo Usategui. Paraninfo. Magallanes 25 Madrid-15.
Un volumen de 526 páginas, 1980.
Formato: 17 × 24 cm

En mayo de 1980 se celebró en la Universidad de Deusto en Bilbao el «I curso sobre aplicaciones de microprocesadores y electrónica de potencia en sistemas industriales» dirigido fundamentalmente, a los profesionales en la industria relacionados con sistemas de control donde se aplican actualmente estas tecnologías o se aplicarán a corto plazo, y a los estudiantes universitarios interesados por el mundo industrial.

En este libro se recoge de una forma ordenada y encuadernada toda la documentación entregada a los participantes a dicho curso.

Aunque no contiene todo el material audiovisual que se empleó en el curso, el libro está enfocado de forma que puede seguirse independientemente de la presencia personal a dicho curso.

El libro está dividido en tres partes. En la primera parte se dan los conceptos básicos sobre los microprocesadores, hardware y software. En la segunda parte se dan algunas aplicaciones reales con microprocesadores.

La tercera parte trata los siguientes temas: diagnóstico, control de proyectos y futuro de los sistemas con microprocesador.



PROCESADORES PROGRAMABLES. EL MICROPROCESADOR

Enrique Mandado Marcombo Boixareu. Editores. Gran Vía de les Corts Catalanes 594-Barcelona (7).
Un volumen de 358 páginas. 1980.
Formato: 17 × 24 cms.

El microprocesador, desde su creación en 1970, ha mostrado unas posibilidades que superan las previsiones realizadas inicialmente, extendiendo su campo de utilización desde las aplicaciones más sofisticadas hasta las que clásicamente se consideraban resueltas por su sencillez. Esto obliga a los diseñadores a evolucionar hacia las técnicas digitales.

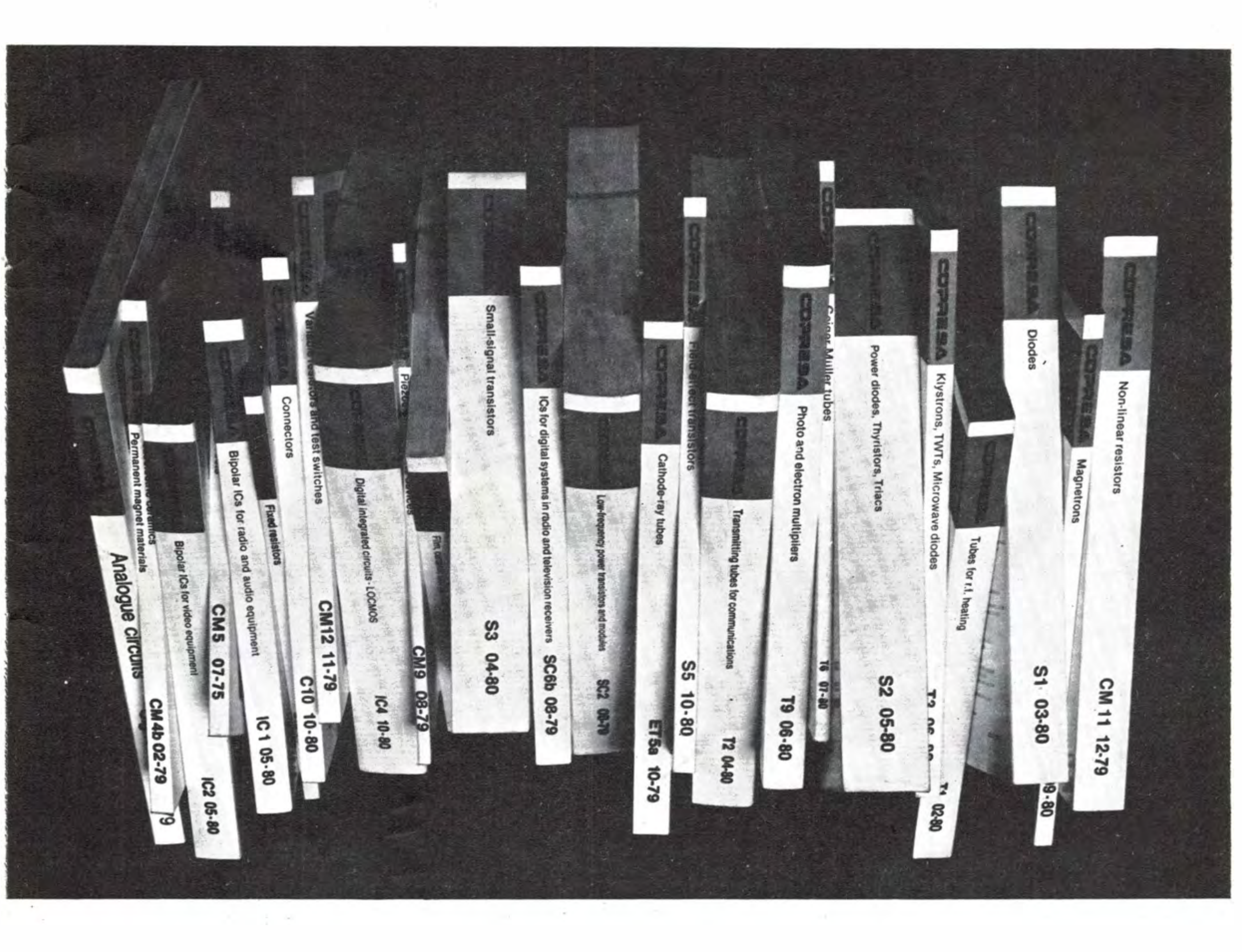
Este libro viene a cubrir una importante laguna en la bibliografía castellana sobre este tema, tanto en el aspecto docente como en el de consulta para el profesional.

El desarrollo de la obra es el siguiente.

En el capítulo 1 se realiza una introducción a los procesadores programables. En el capítulo 2 se estudian las instrucciones de los microprocesadores. En el capítulo 3 se estudian las estructuras internas y externas de los microprocesadores. El capítulo 4 se dedica al acoplamiento del microprocesador con los periféricos. En el capítulo 5 se estudian los conceptos básicos del desarrollo de procesadores programables con microprocesadores y se introducen los lenguajes simbólicos de alto nivel.

Finalmente, en el apéndice se describe un microprocesador didáctico DIDACMTI, que permite estudiar todos los conceptos básicos de los microprocesadores sin limitaciones.

HANDBOOKS



SC2	06-79	LOW-FREQUENCY POWER TRANSISTORS
Sc6b	09-79	ICs FOR DIGITAL SYSTEMS
S1	03-80	DIODES
S2	05-80	POWER DIODES, THYRISTORES, TRIACS
S3	04-80	SMALL-SIGNAL TRANSISTORS
S5	10-80	FIELD-EFFECT TRANSISTORS
SI-4	1979	SIGNETICS-ANALOGUE CIRCUITS
IC1	05-80	BIPOLAR ICs FOR RADIO AND AUDIO EQUIPMENT
IC2	05-80	BIPOLAR ICs FOR VIDEO EQUIPMENT
IC4	10-80	DIGITAL INTEGRATED CIRCUITS-LOCMOS
CM4b	02-79	PIEZOELECTRIC CERAMICS
CM5	07-75	FERRITE CORE MEMORY PRODUCTS
CM9	08-79	PIEZOELECTRIC QUARTS DEVICES
CM11	12-79	NDN-LINEAR RESISTORS
CM12	11-79	VARIABLE RESISTORS AND TEST SWITCHES
CM13	12-79	FIXED RESISTORS
C10	10-80	CONNECTORS
C14	04-80	ELECTROLYTIC AND SOLID CAPACITORS
C15	05-80	FILM, CERAMIC AND VARIABLE CAPACITORS
T1	02-80	TUBES FOR R.F. HEATING
T2	04-80	TRANSMITTING TUBES FOR COMMUNICATIONS
T3	06-80	KLYSTRONS, TWTS MICROWAVE DIODES
T4	09-80	MAGNETRONS
T6	07-80	GEIGER MULLER TUBES
T9	06-80	PHOTO AND ELECTRON MULTIPLIERS







Vol. 20 Núm. 3 Marzo 1981 125 ptas.

Director

D. José M.ª Llevat Grau

Editor

Cia. de Productos Electrónicos COPRESA, S.A.
Departamento de Publicaciones Técnicas
D. José Albiol Fernández

Coordinación

D. Enrique Riverola García
D. Rafael Rizo Aramburu

Redacción

D.ª M.ª Dolores Forns-Samsó

Consejo Asesor de Redacción

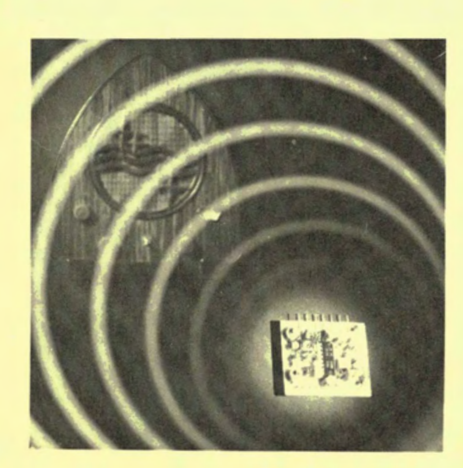
D. Pedro Barrera Vázquez
D. Jaime Borrull Subirana
D. Luis Marco Loras
D. Angel Suso San Miguel

Suscripciones

D.ª M.ª Angeles García Ferrer

Producción

GENERAL GRAFIC, S.A.
Caspe, 172
Barcelona-13
Depósito Legal: B-18387-61



Portada

Como muestra de los avances de la electrónica, en la fotografía se ve la realización de una radio completa de A.M. con un solo circuito integrado y sintonía por diodo de capacidad variable.

COPRESA

signetics





Vol. 20 Núm. 3 Marzo 1981

Indice

Revista Miniwatt

Publicada por:

COMPAÑÍA DE PRODUCTOS ELECTRONICOS «COPRESA», S.A.
Balmes, 22—Teléfono 301 63 12—Barcelona-7
Suscripción anual (11 números) . . . . Ptas. 1.100
Precio Ejemplar . . . . Ptas. 125
Cambio domicilio . . . . Ptas. 25

Editorial

Si algo parece claro en el horizonte industrial electrónico es la necesidad de caminar hacia él por un camino de reconversión y aplicación de estimulantes al desarrollo del interés del mercado. Los caminos de reconversión pasan por la aplicación de todos los resortes industriales que llevan a una reducción de costes: circuitos monopanel y mayor dosificación en el uso de técnicas modulares, automatización del proceso de montaje, mayor grado de integración, aplicación de límites estrictos de calidad. En el camino de aplicación de estimulantes se dibuja el entorno de adiciones al producto de consumo y aquí podemos reseñar lo que en un próximo futuro va a constituir el entorno de un receptor de TV: sonido estéreo y sonido dual, sintonía digital y control remoto, sintetizadores de voz, sistemas adicionales de información teletexto y videotex, equipos de video, juegos etc.

Seguimos en este número la línea de anteriores, dedicando una parte a estos temas como contribución a esos dos caminos por recorrer. Por un lado queremos resaltar aquí una vez más los beneficios en términos de reducción de costes con un tema de calidad y otro dedicado a una mayor integración de funciones de control de TV con los circuitos integrados TDA2576A y TDA2593. Otros temas incluidos aportan soluciones en ese segundo camino de nuevas necesidades en electrónica de consumo.

Filtros y conmutadores de audio controlados por tensión contínua

Este artículo describe la aplicación de dos nuevos circuitos integrados para conmutación estática de señales en preamplificadores de audio. Puesto que los circuitos integrados incorporan un amplificador operacional de ganancia unidad en cada paso de señal, también pueden servir para construir filtros activos que eliminen los ruidos de aguja, ronquidos y frecuencia infrasónica durante la reproducción de grabaciones.

El empleo de semiconductores, circuitos integrados y componentes pasivos pequeños y de alta calidad en placas de circuito impreso con una distribución muy compacta, ha contribuido notablemente a reducir el tamaño de los circuitos de audio y radio y a mejorar sus características y su fiabilidad. Sin embargo, la distribución del panel frontal y la fiabilidad de las unidades modernas de línea plana y con formato «mini», están todavía restringidas por la necesidad de usar componentes electro-mecánicos, como conmutadores y potenciómetros. Estos componentes miniatura de precisión son costosos de fabricar y de montar y están sujetos al desgaste por el uso y la contaminación. Además, para evitar la modulación cruzada, la inestabilidad debida a realimentación positiva, y la captación de señales parásitas, se tienen que situar con cuidado, adecuadamente apantallados, y conectarlos a los circuitos controlados por medio de costosos y gruesos cables blindados.

Para evitar estos problemas, se ha desarrollado una nueva gama de circuitos integrados controlados por tensión continua que pueden realizar la mayoría de las conmutaciones necesarias, filtrado y control de nivel en equipos de radio y audio. Aunque para controlar estos circuitos integrados en las unidades de control manual también se tienen que usar interruptores en el panel frontal, pero como sólo deben conmutar tensión contínua, éstos pueden ser interruptores sencillos accionados por teclas del estilo de las de calculadora de bolsillo. La ausencia de señales alternas en las líneas de control de los circuitos integrados elimina totalmente las restricciones mencionadas de posicionado de los controles y permite que estos circuitos puedan ser utilizados en sistemas controlados digitalmente, como el sistema de Sintonía de Radio (RTS) descrito en la revista Miniwatt, vol. 19, n.º 11, Noviembre 1980. En este caso, los circuitos están controlados por los datos del microordenador a través de decodificadores serie/paralelo tipo SAA1060.

La nueva gama de circuitos integrados está formada por:

- TDA1028: Conmutador de fuentes de señal;
- TDA1029: Conmutador de fuentes de señal;
- TCA730A y TDA1073: Circuitos de control de volumen y balance controlados por corriente continua;
- TCA740A y TDA1074A: Circuitos de control de tono controlados por corriente continua.

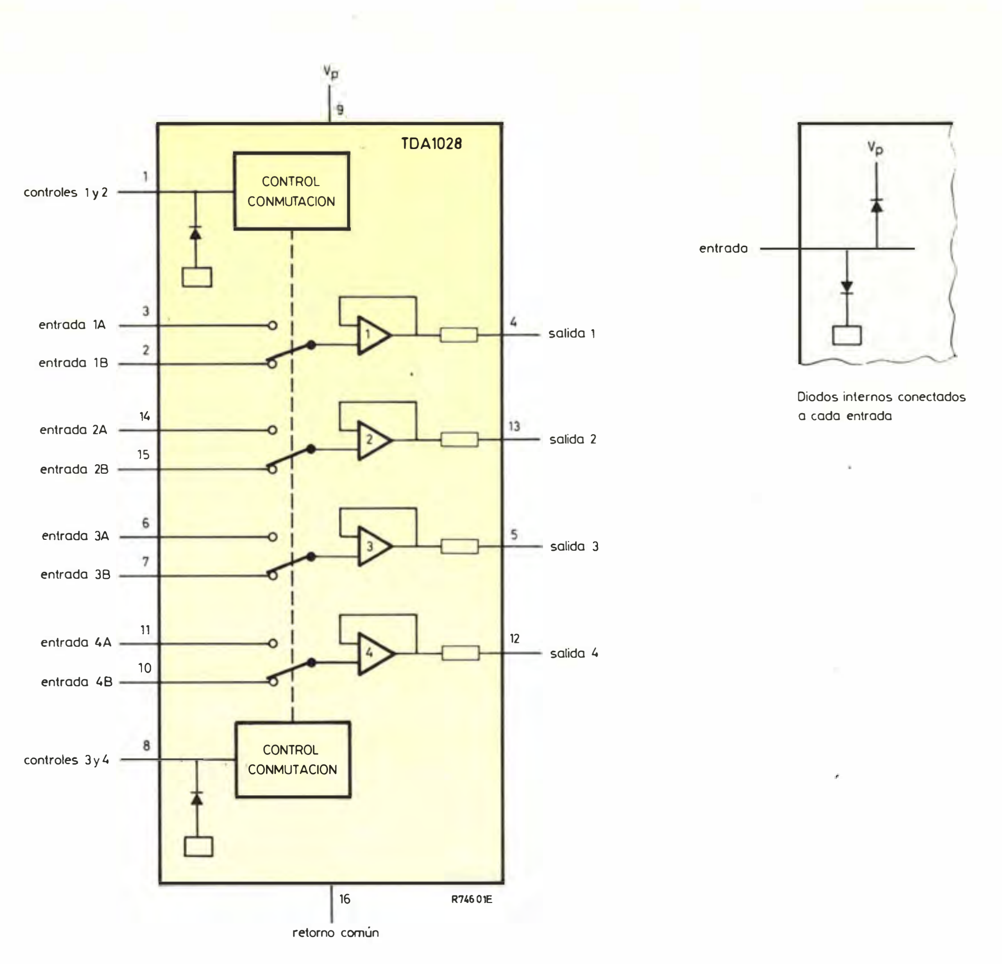


Figura 1. Diagrama de bloques del TDA1028.

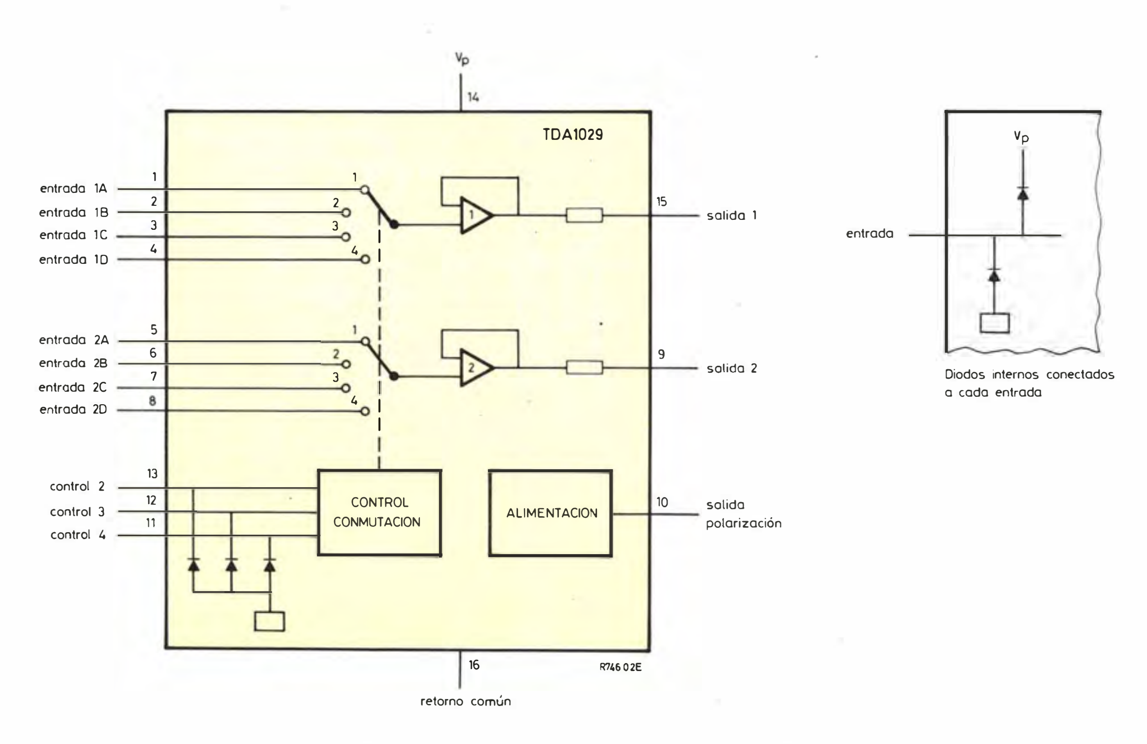


Figura 2. Diagrama de bloques del TDA1029.

Este artículo describe el TDA1028 y el TDA1029. Los otros circuitos se describirán en próximos artículos.

El TDA1028, que se muestra en la figura 1, contiene dos pares de conmutadores electrónicos de un circuito-dos posiciones.

El TDA1029, mostrado en la figura 2, contiene un par de conmutadores electrónicos de un circuito-cuatro posiciones.

Las funciones típicas de conmutación estéreo que se realizan con estos circuitos son:

— Selector de fuente de hasta cuatro entradas (TDA1029).
— Selector de fuente de hasta cinco entradas (1/2 TDA1028 y TDA1029).
— Selector de fuente capaz de conmutar hasta siete entradas (dos TDA1029).
— Interruptor de selección mono/estéreo (1/2 TDA1028).
— Interruptor de conexión/desconexión del silenciador (1/2 TDA1028).
— Selector de monitor con interruptor de conexión/desconexión (1/2 TDA1028).

Ya que el TDA1028 y el TDA1029 incorporan un amplificador operacional de ganancia unidad en cada uno de los pasos de salida de señal, también es posible introducir una realimentación selectiva en frecuencia entre la entrada y la salida y por lo tanto construir filtros activos de audiofrecuencia que realicen las siguientes funciones:

— Filtro de ronquido (rumble) con interruptor de conexión/desconexión (1/2 TDA1028).
— Filtro de crujido (scratch) con interruptor de conexión/desconexión (1/2 TDA1028).
— Control de presencia (contorno) con interruptor de conexión/desconexión (1/2 TDA1028).
— Un circuito de cuatro funciones que puede seleccionar: silenciador/filtro de ronquido/filtro subsónico/respuesta lineal (TDA1029).

Los circuitos integrados TDA1028 y TDA1029 están construidos en tecnología bipolar. Ya que también están disponibles muchos conmutadores analógicos en tecnología MOS, es interesante comparar las características de los conmutadores que usan una u otra tecnología. En la tabla 1 se hace esta comparación.

De la tabla 1 se deduce que los circuitos bipolares TDA1028 y TDA1029 poseen algunas ventajas que otros conmutadores integrados no tienen. Las principales ventajas son:

— Conmutación simple conectando un hilo a 0 V ó nivel lógico BAJO para cada posición de conmutación. Esto permite usar un control digital o trabajar con unos interruptores muy sencillos en el panel frontal.
— Baja distorsión armónica total que es independiente de la resistencia de la fuente o de la carga. Por lo tanto, el TDA1028 y el TDA1029 no necesitan ser excitados a través de seguidores de emisor.
— Baja modulación de cruce entre las entradas no seleccionadas y la seleccionada.
— Señal de entrada de hasta 6 V eficaces y una impedancia de entrada de hasta 470 kΩ.
— Los circuitos se pueden conectar también como filtros activos conmutados. Esto no se puede conseguir en otros conmutadores disponibles sin usar componentes activos adicionales.

TABLA 1. Características de conmutadores analógicos

	Bipolar	MOS
Atenuación de modulación de cruce* (R_S=47 kΩ, f=20 kHz)	60 dB	58 dB a 62 dB
Distorsión armónica total (R_S=4,7 kΩ, f=20 kHz, $V_i \leq 5$ $V_{eficaces}$)	0,03 % ($R_L \geq 4,7$ kΩ)	≃0,1 % ($R_L \geq 470$ kΩ)
Distorsión armónica total (R_S=47 kΩ, f=20 kHz, $V_i \leq 5$ $V_{eficaces}$)	0,03 % ($R_L \geq 4,7$ kΩ)	0,5 % a 1 % ($R_L \geq 470$ kΩ)
Distorsión armónica total cuando están excitados a través de un seguidor de emisor (R_S=47 kΩ, f=20 kHz, V_i=5 $V_{eficaces}$)	0,1 % ($R_L \geq 4,7$ kΩ)	0,1 % ($R_L \geq 470$ kΩ)
Tensión de ruido con excitación directa (R_S=47 kΩ, f=20 Hz a 20 kHz)	5 μV	6 μV a 7 μV
Tensión de ruido con seguidor de emisor (R_S=47 kΩ, f=20 Hz a 20 kHz)	12 μV	14 μV
Actuación del conmutador (cada posición)	1 patilla a 0 V ó nivel «bajo»	3 o 4 patillas en niveles «alto» y «bajo»

* entrada no seleccionada a entrada seleccionada

PRINCIPIOS DE FUNCIONAMIENTO

Aunque las funciones de conmutación realizadas por el TDA1028 y el TDA1029 son diferentes, el modo de funcionamiento es semejante. El polo de cada conmutador está conectado a la entrada no inversora de cada amplificador de modo que la ganancia de cada paso de señal sea exactamente igual a la unidad. Una resistencia interna de 400 Ω se conecta en serie con cada salida como protección contra cortocircuitos. En cada entrada de señal se conecta una red de protección formada por dos diodos y una resistencia limitadora de corriente. La característica de transferencia de cada conmutador es básicamente lineal para entradas de corriente contínua desde 3 V hasta (V_p-1) V. Con una alimentación de 20 V, esto permite señales de entrada de hasta 6 V eficaces. Ya que las señales de audio en las entradas serán normalmente simétricas respecto a 0 V, es necesario aplicar una tensión contínua de polarización a cada entrada. En la patilla 10 del TDA1029 se dispone de una tensión adecuada. Para asegurar la máxima excursión de la señal de entrada permisible, la tensión de polarización del TDA1029 permanece en el centro del margen de tensión de entrada permisible independientemente de la tensión de alimentación o de la temperatura. Las entradas no utilizadas se deben conectar a la tensión de polarización. Para minimizar los transitorios de conmutación que aparecen en las salidas, las pequeñas corrientes contínuas diferenciales (20 nA típ) en las entradas se han igualado de forma precisa y son independientes de la posición de conmutación.

Cada par de conmutadores funciona con un nivel de tensión en la entrada de control apropiada.

Con todas las entradas de control desconectadas (resistencia al retorno común de, por lo menos, 33 MΩ) o conectadas a un nivel lógico «alto» mayor que 3,3 V, los conmutadores estarán en las posiciones indicadas en las figuras 1 y 2. Con una entrada de control conectada a masa o a un nivel lógico «bajo» menor que 2, 1 V, los conmutadores seleccionarán la entrada apropiada. La máxima corriente de fugas de una entrada en estado «alto» es de 1 μA. La corriente máxima en una entrada de control en estado «bajo» es de 200 μA.

Un circuito interno en el TDA1029 asegura que, si se selecciona más de una fuente con las entradas de control, pasará a la salida únicamente la señal asociada con el número de patilla más bajo. En la tabla 2 se dan los datos típicos de las características de estos circuitos.

APLICACIONES

Las aplicaciones de los circuitos TDA1028 y TDA1029 son demasiado numerosas para describirlas en este artículo. Sin embargo, los siguientes ejemplos ilustran la flexibilidad de diseño y las altas prestaciones que se consiguen con ellos.

El TDA1029 como selector de fuente de cuatro entradas estéreo

Las figuras 3*a* y 3*b* muestran el TDA1029 conectado para seleccionar una entrada entre cuatro fuentes de señal estéreo. Los filtros RC conectados a cada una de las entradas de cinta y «pick-up» evitan que las señales espúreas de radiofrecuencia lleguen a las entradas del TDA1029, donde podrían ser demoduladas. Las entradas de grabación para las dos grabadoras de cinta se extraen de las salidas del TDA1029. La corriente de polarización para cada entrada del amplificador se obtiene a través de resistencias de 470 kΩ conectadas entre la tensión de polarización generada internamente ($\simeq$11 V) en la patilla 10, y cada patilla de entrada del TDA1029. La entrada de cápsula magnética al TDA1029 se lleva a través de un doble pre-amplificador de bajo ruido tipo NE542 conectado en un circuito que proporciona la ecualización RIAA para la reproducción de disco. En la figura 3*b* se da este circuito.

TABLA 2. Datos típicos de funcionamiento

Margen de tensión de alimentación	V_p	6 a 23 V
Temperatura ambiente de funcionamiento	T_{amb}	−30 a 80°C
Tensión de alimentación	V_p típ	20 V
Tensión de entrada señal (eficaz)	V_i típ	6 V
Ganancia de tensión	G típ	1
Distorsión ($V_i=4{,}5$ V eficaces)	d_{tot}	0,01 %
Modulación de cruce* ($f=1$ kHz, $R_S=47$ kΩ)	a típ	−80 dB
Relación señal/ruido ($V_i=500$ mV, $R_S=47$ kΩ)	S/R típ.	100 dB
Rechazo zumbido 100 Hz ($R_S=10$ kHz)	a_{100} típ.	− 80 dB
Consumo corriente (salidas sin carga)		
TDA1028	I_9 típ.	2,9 mA
TDA1029	I_{14} típ.	3,5 mA
Tensión polarización del TDA1029	V_{10} típ.	11 V

*entrada no seleccionada a entrada seleccionada

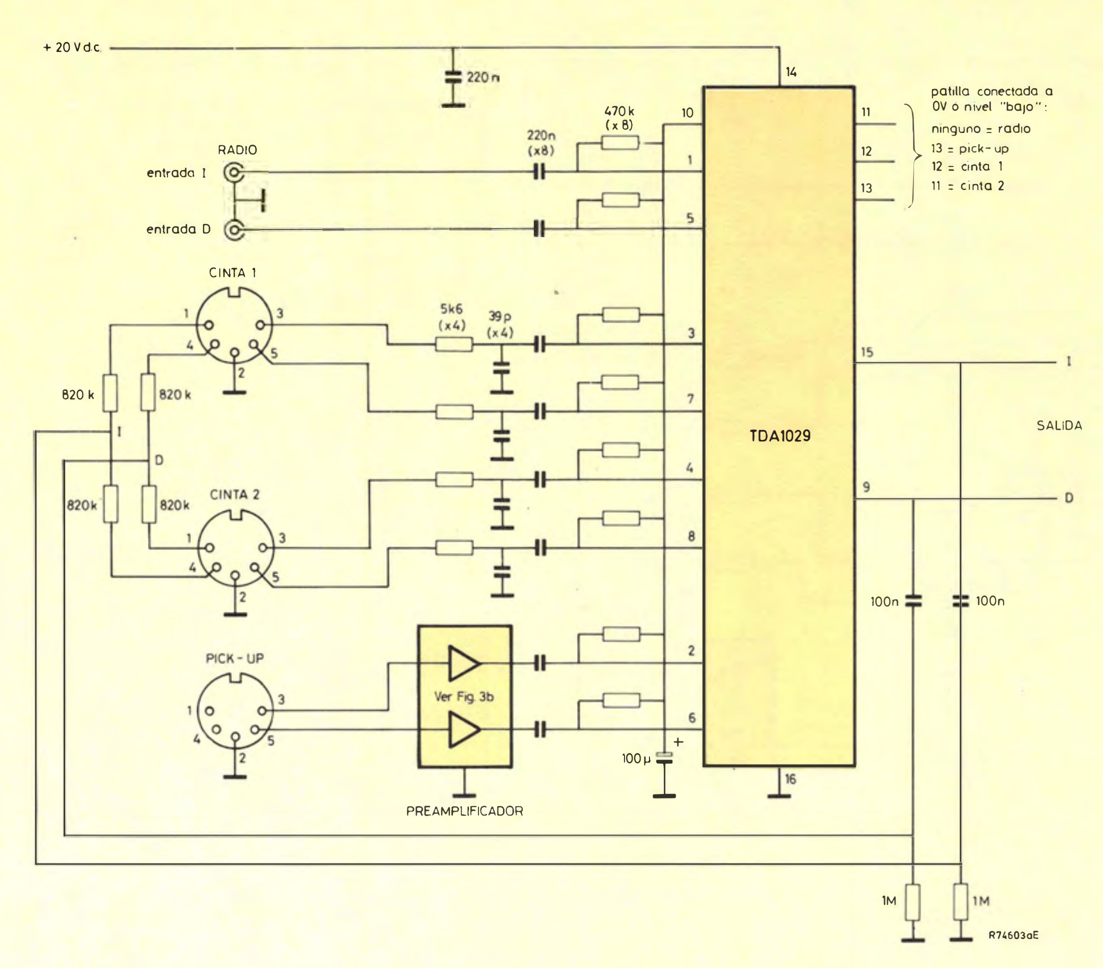


Figura 3 (a). Circuito TDA1029 conectado como selector de fuente estéreo de cuatro entradas.

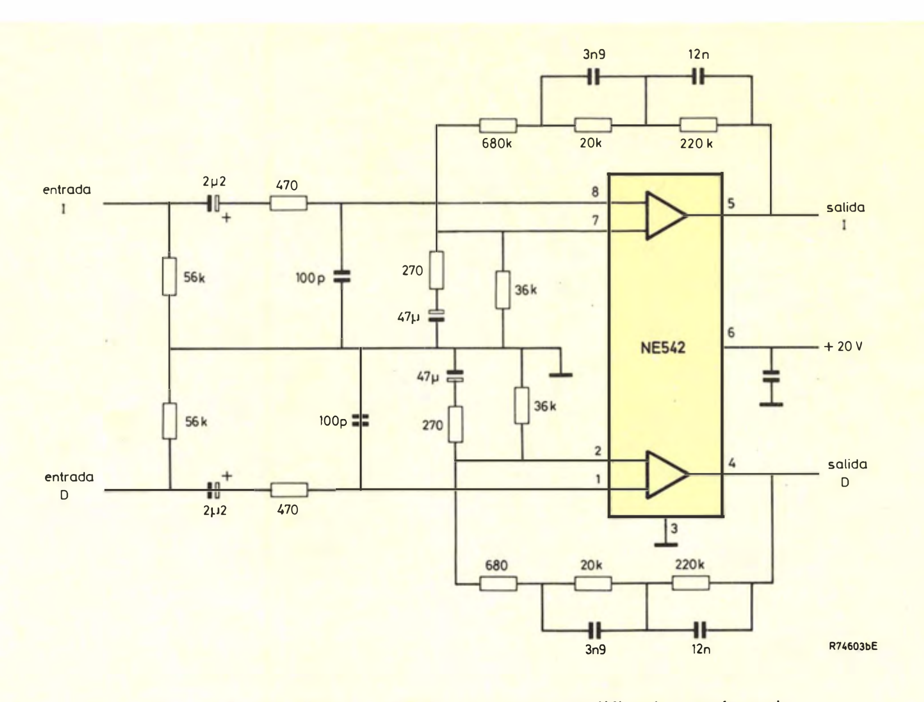


Figura 3 (b) Circuito NE542 como preamplificador estéreo de bajo ruido con ecualización RIAA para cápsulas magnéticas.

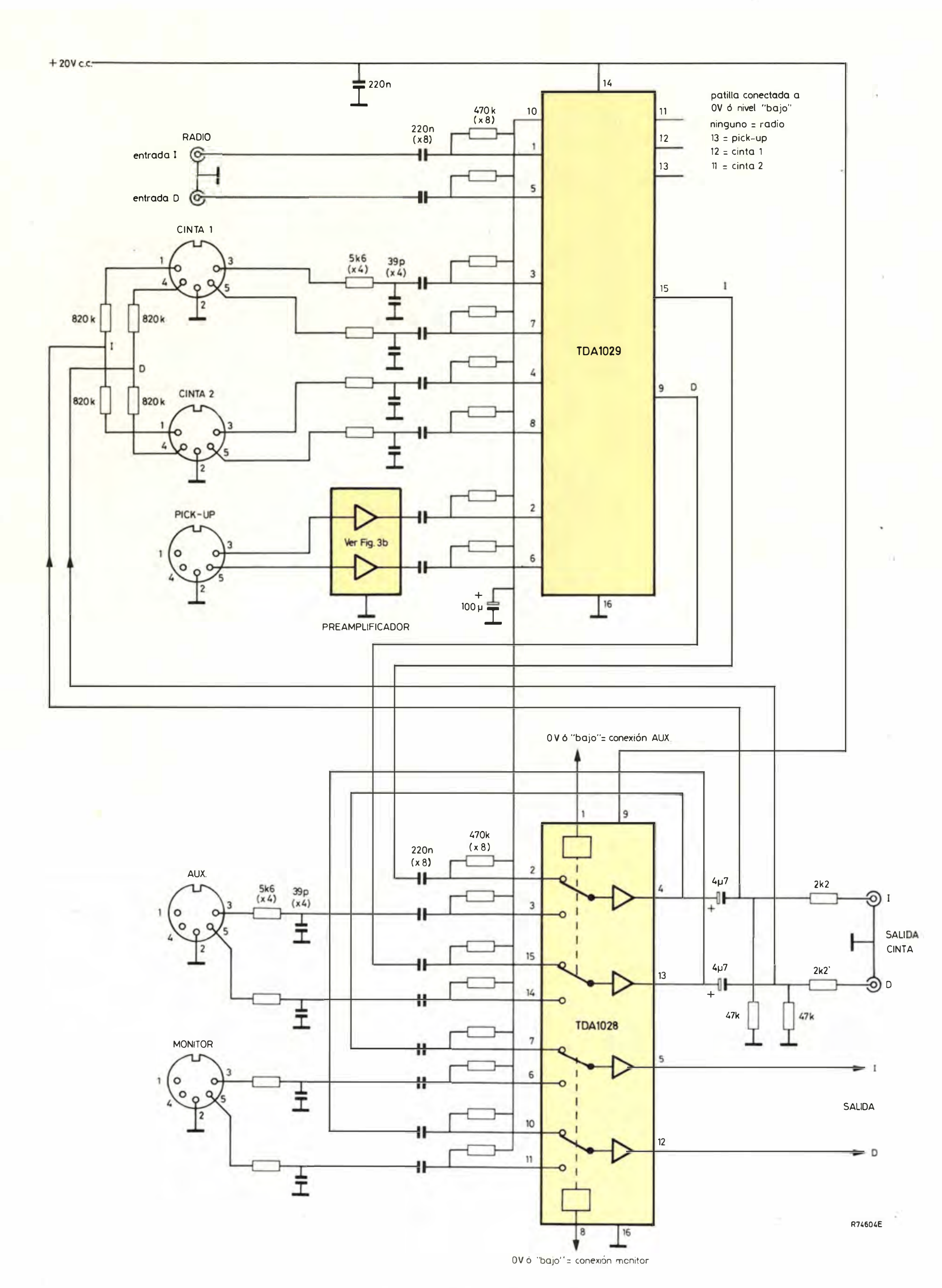


Figura 4. Circuitos TDA1029 y TDA1028 conectados como selector de fuente estéreo de cinco entradas con posibilidad de monitor.

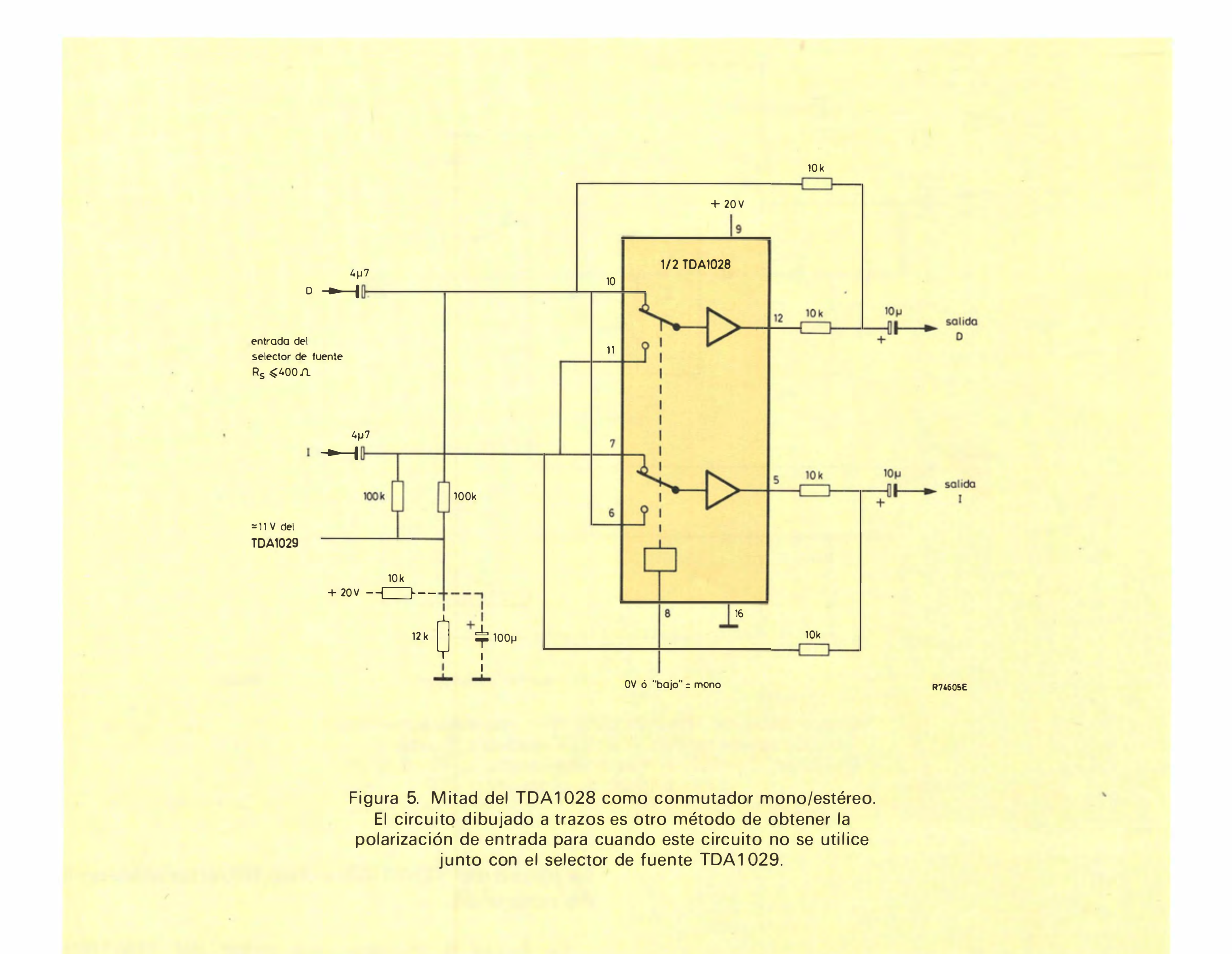


Figura 5. Mitad del TDA1028 como conmutador mono/estéreo. El circuito dibujado a trazos es otro método de obtener la polarización de entrada para cuando este circuito no se utilice junto con el selector de fuente TDA1029.

Las características de separación entre canales y atenuación de la modulación de cruce de este circuito dependen considerablemente de la distribución de componentes del circuito, del apantallamiento y de los tipos de conectores de entrada/salida que se usen.

El TDA1029 y el TDA1028 como selector de fuente de cinco entradas estéreo con posibilidad de monitor

En la figura 4 se muestra como se puede usar el TDA1028 para ampliar el circuito de la figura 3*a*, con objeto de incorporar una entrada auxiliar y una entrada para cabeza monitor de cinta. Esta última posibilidad permite comparar un programa de material grabado con la fuente, durante la grabación.

La posibilidad de monitor se puede usar únicamente con un grabador que tenga una cabeza monitor o bien cabezas separadas de grabación y reproducción.

La mitad del TDA1028 como conmutador MONO/ESTEREO

En la figura 5 se muestra una mitad del TDA1028 conectado como conmutador mono/estéreo. Si este circuito se emplea junto con el selector de fuente TDA1029, la polarización de entrada se puede obtener de la patilla 10 del TDA1029. En otro caso, se debe conectar una red divisora de tensión desde la alimentación de 20 V para obtener la polarización de 11 V.

Con una resistencia de fuente de 400 Ω (salida del TDA1029) y la tensión de ruido en un margen de frecuencia de 20 Hz a 20 kHz es de 4 μV eficaces. En las mismas condiciones, la separación entre canales es de 90 dB a 1 kHz, 82 dB a 10 kHz, 80 dB a 15 kHz y 77 dB a 20 kHz. La impedancia de salida del circuito es de 5 kΩ.

Figura 6. Mitad del TDA1028 como filtro pasa-altos (ronquidos) o filtro subsónico. Para el filtro de ronquidos, $C_1 = 68$ nF, $C_2 = 33$ nF, $C_3 = 150$ nF. Para el filtro subsónico, $C_1 = 0{,}33$ μF, $C_2 = 0{,}15$ μF, $C_3 = 0{,}68$ μF.

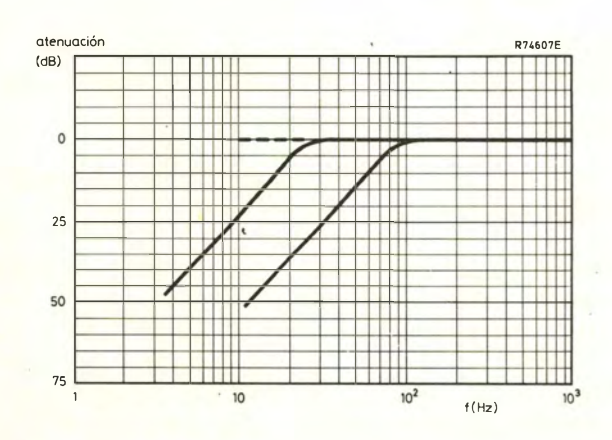


Figura 7. Curvas de respuesta de los filtros de la figura 6.

La mitad del TDA 1028 como filtro subsónico o de ronquido

La figura 6 muestra una mitad del TDA1028 conectado como un filtro activo pasa altos de tercer órden (18 dB/octava).

El circuito se puede construir eligiendo los valores de los componentes para conseguir una frecuencia de corte de 70 Hz con objeto de evitar la reproducción del ronquido del giradiscos. También se pueden elegir los valores de los componentes para conseguir una frecuencia de corte de 20 Hz con objeto de evitar grandes excursiones del cono del altavoz de bajas frecuencias, debido a una reproducción de señales subsónicas.

La curva de respuesta del filtro tiene una pendiente próxima a 18 dB/octava por debajo de 70 Hz, ó 20 Hz, como se ve en la figura 7. Cuando el filtro se alimenta de una fuente de señal de 400 Ω (salida del TDA1029), la tensión de ruido en un margen de frecuencia de 20 Hz a 20 kHz es de 5,3 μV eficaces. En las mismas condiciones, la separación de canales estéreo es de 100 dB a 1 kHz, 86 dB a 10 kHz, 83 dB a 15 kHz y 80 dB a 20 kHz.

Si el circuito se usa con un TDA1029, se puede omitir el divisor de tensión de polarización y dicha tensión se puede obtener de la patilla 10 del TDA1029.

Figura 8. Mitad del TDA1028 como filtro pasa-bajos (crujidos) estéreo.

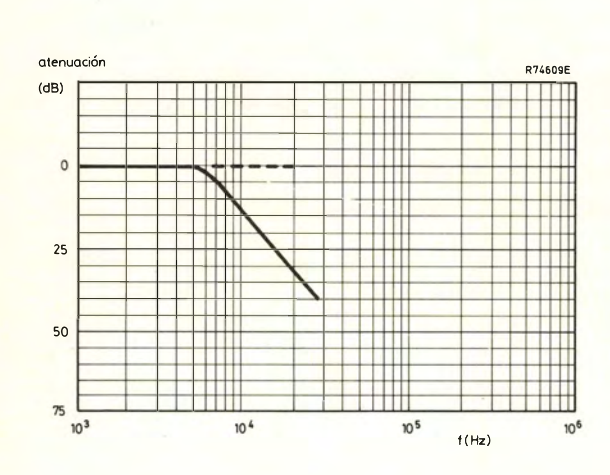


Figura 9. Curva de respuesta del filtro de crujidos.

Una mitad de TDA1028 como filtro de crujidos

La figura 8 muestra una mitad del TDA1028 conectado como filtro de crujidos, diseñado con los mismos principios que el circuito anterior. El filtro tiene una frecuencia de corte de 6,8 kHz para evitar la reproducción de ruido espúreo como el producido por el siseo de la cinta, o discos con crujidos. Si este circuito se acopla directamente a la salida del circuito de la figura 3*a*, figura 4 o figura 6, no es necesaria una polarización adicional a la entrada. Sin embargo si el circuito se usa solo, se debe obtener una tensión de polarización de unos 11 V a partir de una red divisora de tensión conectada desde la alimentación de 20 V, como se muestra en la figura 6. La resistencia total en los pasos de entrada se ha hecho que sea aproximadamente igual (120 kΩ) para ambas posiciones del conmutador. Esto se traduce en unas corrientes de polarización iguales y tensiones contínuas de entrada iguales de forma que se minimizan los transitorios de conmutación.

En la figura 9 se ve que la curva de respuesta del filtro tiene una pendiente de unos 14 dB/octava desde 7 kHz hasta el límite superior del margen de frecuencias audibles. Cuando el filtro se alimenta de una fuente de señal de 400 Ω (salida del TDA1029), la tensión de ruido en un margen de frecuencias desde 20 Hz a 20 kHz es de 12 μV eficaces. En las mismas condiciones, la separación de canales estéreo es de 97 dB a 1 kHz, 86 dB a 10 kHz, 80 dB a 15 kHz y 78 dB a 20 kHz.

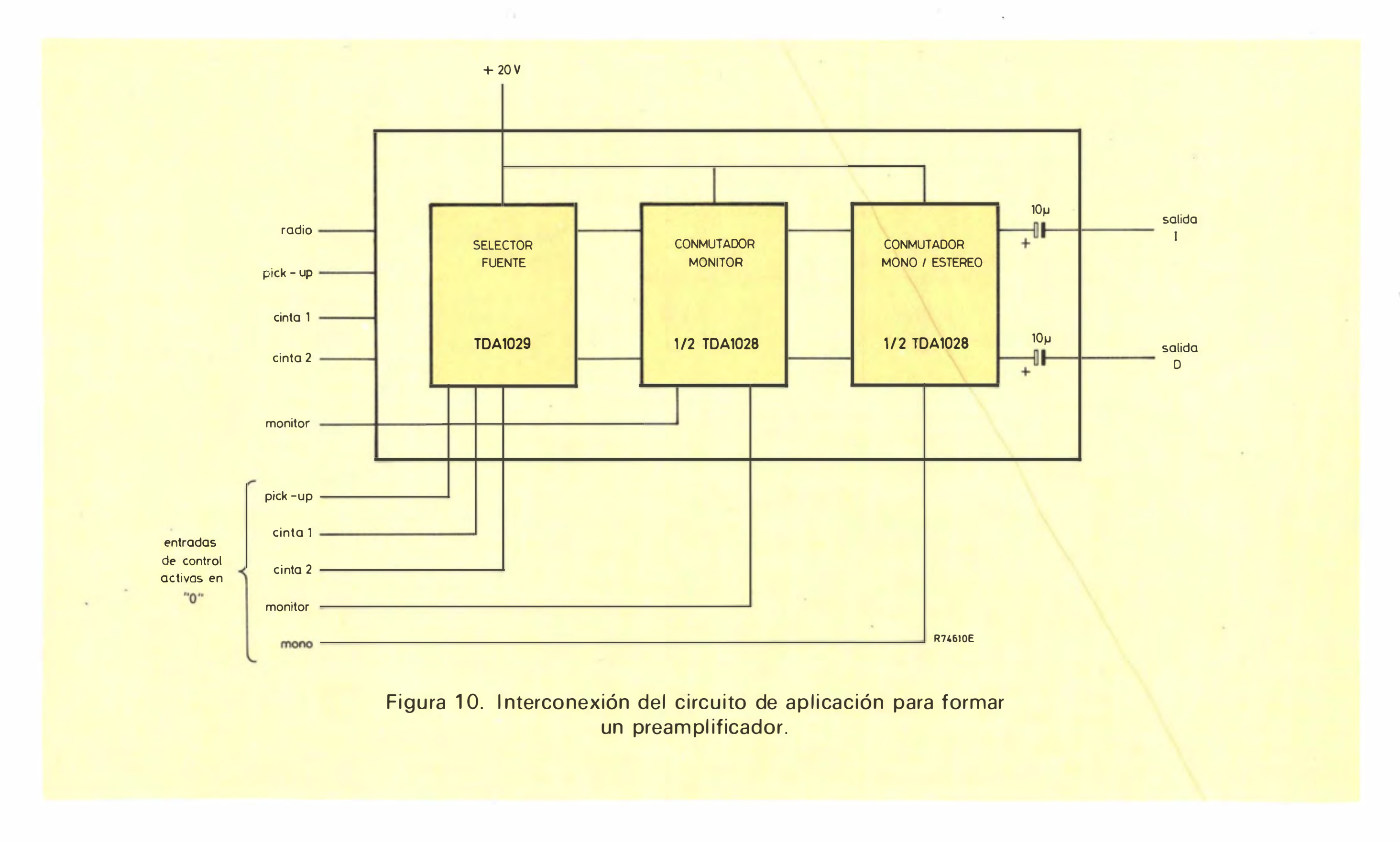


Figura 10. Interconexión del circuito de aplicación para formar un preamplificador.

Combinación de los circuitos de aplicación para formar un preamplificador de audio completo

Los circuitos selectores de fuente se pueden conectar còn uno o más de los circuitos de aplicación del TDA1028 para formar una gran variedad de preamplificadores de audio. En la figura 10 se da un esquema.

Es necesario montar placas de apantallamiento entre los circuitos de entrada del TDA1029 y entre las entradas de cinta de grabación/reproducción para mantener el alto nivel de separación de canales estéreo y la atenuación de modulación de cruce que se pueden conseguir con el TDA1028 y TDA1029.

La atenuación de modulación de cruce entre cualquier entrada no seleccionada y la seleccionada con unas resistencias de fuentes entre 4,7 kΩ y 47 kΩ en paralelo con 250 pF es por lo menos de 80 dB a 1 kHz y de 60 dB a 10 kHz.

La separación entre canales, cuando se usa una entrada de radio de 1 kHz a partir de una fuente con una resistencia de 4,7 kΩ en paralelo con 250 pF y una resistencia de carga de 4,7 kΩ, es de 86 dB. Si la resistencia de la fuente aumenta hasta 47 kΩ y la señal de entrada se inyecta en la entrada de monitor, la separación entre canales es de 65 dB a 1 kHz y 41 dB a 20 kHz. Con tensiones de entrada de 1 V eficaz a 5 V eficaces, la distorsión es menor de 0,02 % a 1 kHz y menor de 0,07 % a 20 kHz. La tensión de ruido sin compensación medida a la salida del circuito, es de 5,5, μV a 7 μV con una resistencia de generador entre 4,7 kΩ y 47 kΩ.

La calidad en los diodos perla de cristal

Dada la creciente complejidad de los equipos electrónicos y el aumento del coste de las reparaciones, la calidad elevada de los componentes se ha convertido hoy en día en una necesidad tanto práctica como económica. Los diodos perla de cristal se han diseñado para proporcionar esta alta calidad en los rectificadores con una corriente directa media comprendida entre 0,5 y 3,5 A. Este artículo describe brevemente el diseño y construcción de nuestros diodos perla de cristal y muestra como superan las limitaciones de calidad de los tipos con encapsulado de plástico. La calidad alcanzada se demuestra por medio de las estadísticas obtenidas a partir de las pruebas de rutina de los diodos perla de cristal durante los tres años de producción en una de nuestras fábricas que cumplen las normas CECC.

Nuestros diodos perla de cristal proporcionan la alta calidad que se exige hoy en día a los rectificadores con un márgen de corriente directa entre 0,5 A y 3,5 A. Su estructura herméticamente cerrada está prácticamente libre de los efectos de fatiga térmica; con la pasivación del cristal de la unión se consigue una excepcional estabilidad de las características. Por otro lado y gracias al encapsulado de cristal no existen problemas de combustibilidad.

Nuestra gama completa de diodos perla de cristal se produce en una de nuestras fábricas que satisfacen las normas CECC. La elevada calidad inicial se combina con una baja tasa de fallos prematuros y una fiabilidad excepcional del dispositivo. Bajo condiciones de funcionamiento normales, la tasa de fallos es del órden de 10×10^{-9}/h (10 FITS) para una temperatura de unión de 100°C.

CALIDAD DE ORIGEN

La calidad no puede asegurarse únicamente por medio de pruebas. Un producto debe tener una calidad de diseño adecuada, comprobada durante el desarrollo y conseguida en producción mediante el uso de materiales y componentes de alta calidad en un proceso riguroso. El control del proceso se alcanza mediante un estricto sistema de Control de Calidad que consigue los datos no solo a partir de la inspección de línea de fabricación y de las pruebas de laboratorio, sino también de las pruebas de campo, utilizando posteriormente estos datos para conseguir las desviaciones del proceso.

LIMITACIONES EN LA CALIDAD DE LOS DIODOS CON ENCAPSULADO DE PLASTICO

Los diodos perla de cristal se han diseñado para mejorar los inconvenientes que presentan los diodos con encapsulado de plástico. Estos presentan tres tipos importantes de fallos:

- Circuitos abiertos debidos a fatiga térmica (ciclo de potencia).
- Circuitos abiertos debidos a esfuerzos producidos durante su manejo y cableado dentro del circuito.
- Cortocircuitos debidos a recubrimientos defectuosos de la unión o a sobreesfuerzos.

La fatiga térmica es debida a los esfuerzos causados por la expansión diferencial de los distintos materiales que se encuentran en contacto, con o sin acción de un tercer material. La magnitud de la fatiga

térmica, y la velocidad a la que se produce, depende de los desajustes de la expansión térmica, del valor y variación de los cambios de temperatura, de la ductibilidad de los materiales, de la calidad de la unión, así como del margen entre la temperatura máxima de funcionamiento y el punto de fusión de la unión.

El manejo y cableado dentro de un circuito, someten al dispositivo a gran variedad de esfuerzos: los terminales se doblan, se estiran y se retuercen; el proceso de soldadura somete a los dispositivos a grandes y rápidos cambios de temperatura. La capacidad del diodo para soportar esfuerzos mecánicos depende del diseño mecánico y de los materiales y procedimientos empleados en su fabricación.

Se producen cortocircuitos cuando la unión ya no puede bloquear tensiones inversas. La capacidad de bloqueo depende de la pureza y del estado de la superficie del semiconductor, y de la calidad del recubrimiento de la unión. La estabilidad de las características de bloqueo depende también de la geometría del semiconductor y del grado de control del comportamiento en avalancha.

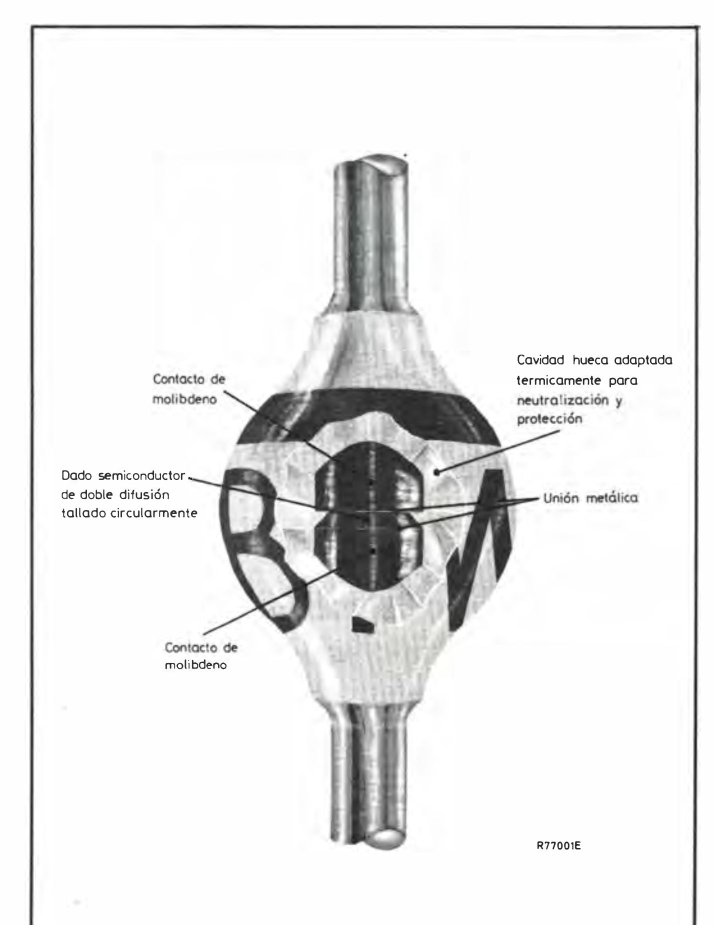


Figura 1. Vista en corte del encapsulado del diodo perla de cristal SOD-57 que muestra las características más importantes de su construcción

Construcción de los diodos perla de cristal

La construcción de los diodos perla de cristal está pensada para eliminar las principales causas de fallo de los diodos con encapsulado de plástico. En la figura 1 se muestra la disposición general de los diodos perla de cristal resaltando sus principales características orientadas a mejorar la calidad. Un dado semiconductor de doble difusión, tallado circularmente se une a dos contactos de molibdeno. Una perla de cristal hueca, cuyo coeficiente de temperatura está adaptado al de los contactos, neutraliza y protege la unión, dando al conjunto una buena solidez mecánica. Los terminales, soldados a los contactos para proporcionar una buena conductividad térmica, se recubren de cobre para ofrecer una adecuada resistencia a la corrosión y se estañan para facilitar la soldadura.

Ventajas de los diodos perla de cristal

Las principales características de la construcción de los diodos perla de cristal son:

- cierre hermético;
- tamaño pequeño;
- contactos metalúrgicos de alta temperatura (soldadura no flexible);
- los materiales que intervienen en su construcción poseen coeficientes de expansión bien adaptados.

Las características del dado semiconductor también se mejoran mediante:

- el tallado de los bordes;
- la neutralización de la unión del cristal;
- tomando medidas para controlar la avalancha.

Las características de los diodos perla de cristal son:

- alta estabilidad;
- ausencia de fallos debidos a fatiga térmica;
- ausencia de fallos en ciclos de temperatura;
- alta tolerancia a transitorios de tensión inversa;
- buena conducta frente a sobrecargas bruscas de corriente.

Además, debido al encapsulado de perla de cristal:

- satisfacen todas las especificaciones de inflamabilidad;
- poseen una alta densidad de encapsulado;
- son muy robustos mecánicamente.

A partir de unos resultados, que se darán posteriormente con más detalle, la tabla 1 compara las tasas de fallo constante a valores máximos absolutos de un diodo perla de cristal y un diodo equivalente de 1 A/1000 V con encapsulado de plástico. Como puede verse, el comportamiento y la estabilidad del diodo

TABLA 1. Comparación entre las tasas de fallo (con un nivel de seguridad del 60 %), durante el período de fallo constante en funcionamiento con Valores Máximos Absolutos, de los diodos con encapsulado de plástico y perla de cristal

Prueba	Encapsulado	Condiciones de las pruebas	Tasa de fallos (nivel de seguridad del 60 %)
Tensión inversa (c.c.)	Plástico	V_R=800 V; T_{amb}=100°C	45×10^{-6}/h
	Perla de cristal	V_R=800 V; T_{amb}=150°C	$12{,}9\times10^{-6}$/h
Carga RC	Plástico	V_{RWM}=800 V; $I_{F(AV)}$=0,55 A; T_{amb}=60°C	23×10^{-6}/h
	Perla de cristal	V_{RWM}=1000 V; $I_{F(AV)}$=0,7 A; T_{amb}=60°C	$9{,}8\times10^{-6}$/h
Fatiga térmica 90 s conectado, 90 s sin conectar	Plástico	I_F=1,5 A; T_{amb}=25°C; ΔT_j=100°C	$2{,}5\times10^{-6}$/ciclo
	Perla de cristal	I_F=1,8 A; T_{amb}=25°C; ΔT_j=140°C	$0{,}25\times10^{-6}$/ciclo

perla de cristal es superior, a pesar de las condiciones más severas de las pruebas.

Tipos de diodos perla de cristal

Los diodos perla de cristal se fabrican normalmente en dos tipos de encapsulado el SOD-57 para corrientes de hasta 2 A, y otro más grande el SOD-64 para corrientes de hasta 3,5 A. Estos dos tipos se muestran en la figura 2. La gama actual de diodos incluye rectificadores de avalancha controlada, diodos de avalancha rápida de recuperación lenta (diodos epi) y diodos para circuitos de deflexión empleados en TV. La tabla 2 resume las principales características de los diodos perla de cristal. Los tipos BYW54, BYW55, BYW56, 1N5060, 1N5061, 1N5062 satisfacen las normas CECC 50008-015.

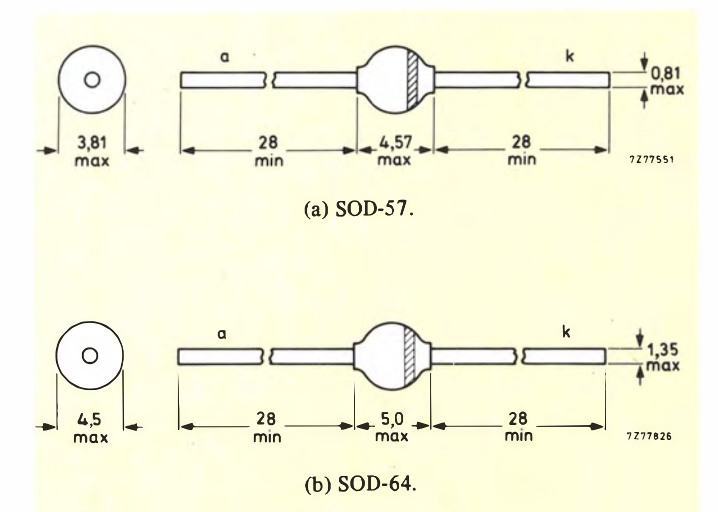


Figura 2. Encapsulados de los diodos perla de cristal. Dimensiones en mm.

TABLA 2. Resumen de las diferentes clases de nuestros diodos perla de cristal

Diodos de avalancha controlada

Tipo	encapsulado	Valores nominales					Características
		$I_{F(AV)}$ (A)	V_{RWM} (V)	I_{FRM} (A)	I^*_{FSM} (A)	P_{RSM} (kW)	$I_{Rmáx}$ (T_{amb}=25°C) (μA)
BYW54	SOD-57	2	600	12	50	1	1,0
BYW55			800				
BYW56			1000				
1N5060			400				
1N5061			600				
1N5062			800				

* Durante 10 ms a $T_{jmáx}$.

TABLA 2 (cont.)

Diodos de eficiencia paralela

Tipo	encapsulado	Valores nominales			Características
		I_{FWM} (A)	V_{RRM} (V)	I_{FRM} (A)	$t_{tot\ max}$ (μs)
BY448	SOD-57	4	1500	8	20
BY458			1200		
BY228	SOD-64	5	1500	10	20
BY438			1200		

Diodos de avalancha rápida de recuperación lenta

Tipo	encapsulado	Valores nominales					Características			
		$I_{F(AV)}$ (A)	V_{RWM} (V)	V_R (V)	I_{FRM} (A)	I^*_{FSM} (A)	t_{rr} (ns)	$V^{**}_{Fmáx}$ a (V)	I_F (A)	$I^{***}_{R\ máx}$ (μA)
BYV95A			200	200			250			
BYV95B			400	400			250			
BYV95C	SOD-57	1,5	600	600	10	35	250	1,6	3	150
BYV96D			800	800			300			
BYV96E			1000	1000			300			
BYW95A			200	200			250			
BYW95B			400	400			250			
BYW95C	SOD-64	3,0	600	600	15	70	250	1,5	5	150
BYW96D			800	800			300			
BYW96E			1000	1000			300			

*durante 10 ms a T_{jmax}; ** $T_j = 25°C$; *** $T_j = 165°C$.

Diodos de avalancha muy rápida de recuperación lenta

Tipo	encapsulado	Valores nominales					Características			
		$I_{F(AV)}$ (A)	V_{RRM} (V)	V_R (V)	I_{FRM} (A)	I^*_{FSM} (A)	t_{rr} (ns)	$V^{**}_{Fmáx}$ a (V)	I_F (A)	$I^{***}_{R\ máx}$ (μA)
BYV27-50			50	50						
BYV27-100	SOD-57	2	100	100	15	50	30	0,85	2,5	150
BYV27-150			150	150						
BYV27-200			200	200						
BYV28-50			50	50						
BYV28-100	SOD-64	3,5	100	100	25	80	30	1,1	5	150
BYV28-150			150	150						
BYV28-200			200	200						

*para impulso semisinusoidal de 10 ms a T_{jmax}. **a T_{jmax}; *** $T_j = 165°C$.

CONTROL DE CALIDAD EN LOS DIODOS PERLA DE CRISTAL

El control de calidad asegura que no lleguen a plena producción diseños y tecnologías inadecuadas. Los diodos potencialmente defectuosos se rechazan al comienzo de la producción donde sus costos son menores. Las desviaciones en las condiciones del proceso son detectadas y rectificadas antes de seguir adelante. Finalmente, el bajo nivel de rechazos y la alta fiabilidad del producto acabado aseguran bajos costes al fabricante del equipo.

La calidad en el desarrollo

La figura 3 muestra el camino que sigue un nuevo producto desde su concepción hasta su producción y muestra las principales etapas que cada nuevo diseño debe seguir antes de ser aceptado para su plena producción. Nuestro laboratorio de Calidad participa en todas y cada una de estas etapas.

El comportamiento y la fiabilidad de las muestras de cada nuevo diseño de los diodos perla de cristal se verifican de acuerdo con la especificación original y el diseño se prueba por medio de pruebas climáticas,

mecánicas y de duración. Los datos obtenidos se usan para que el diodo entre a formar parte del proceso de autorización que se realiza para investigar totalmente todos los aspectos de un nuevo producto antes que comience la producción.

Una vez se confirman los requisitos de comportamiento y calidad a través de muestras de la producción piloto, el nuevo diodo recibe la «conformidad para la entrega» y entra en un proceso de producción limitada. En esta etapa, y a través de rigurosas pruebas para determinar su calidad, se decide si el producto es suficientemente fiable y sus características idóneas para iniciar la producción plena. Sólo cuando se satisfacen estas exigencias de conformancia y fiabilidad se concede la «autorización para la producción» y el diodo entra entonces en la etapa de producción plena.

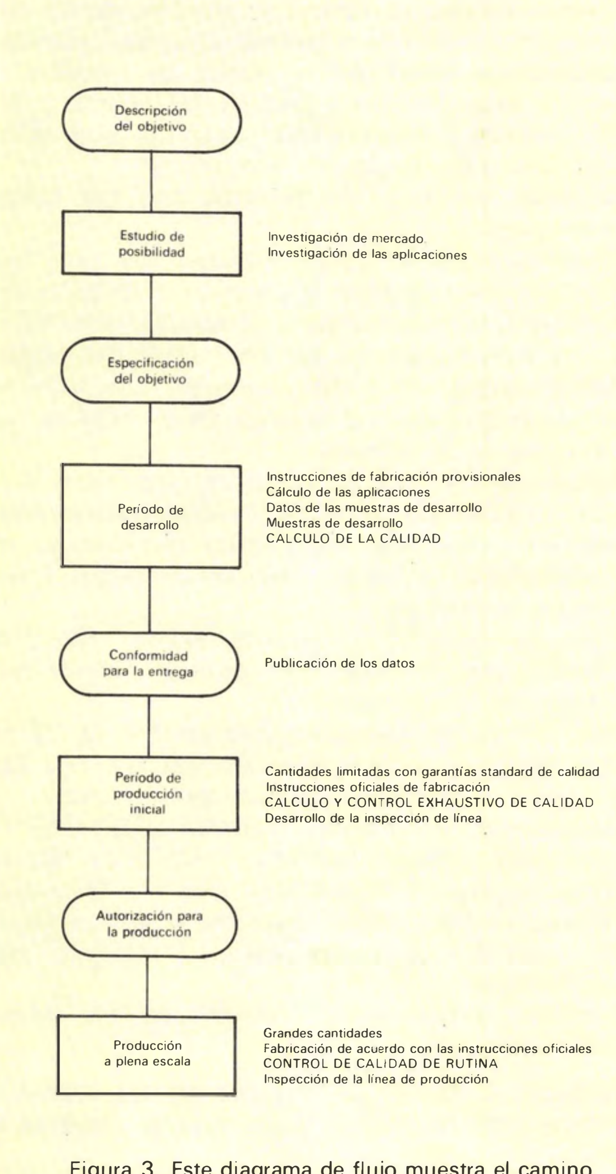


Figura 3. Este diagrama de flujo muestra el camino que sigue el desarrollo de un nuevo diseño de diodo perla de cristal desde su concepción hasta su producción. Obsérvese que el control de Calidad forma parte de todo el proceso.

La calidad en la producción

El diagrama de flujo de la figura 4 muestra como se combinan la inspección y el control de calidad en todas las etapas del proceso de fabricación. La inspección de línea forma parte del proceso de fabricación; la inspección de control y las pruebas de aceptación se realizan independientemente a través del laboratorio de calidad.

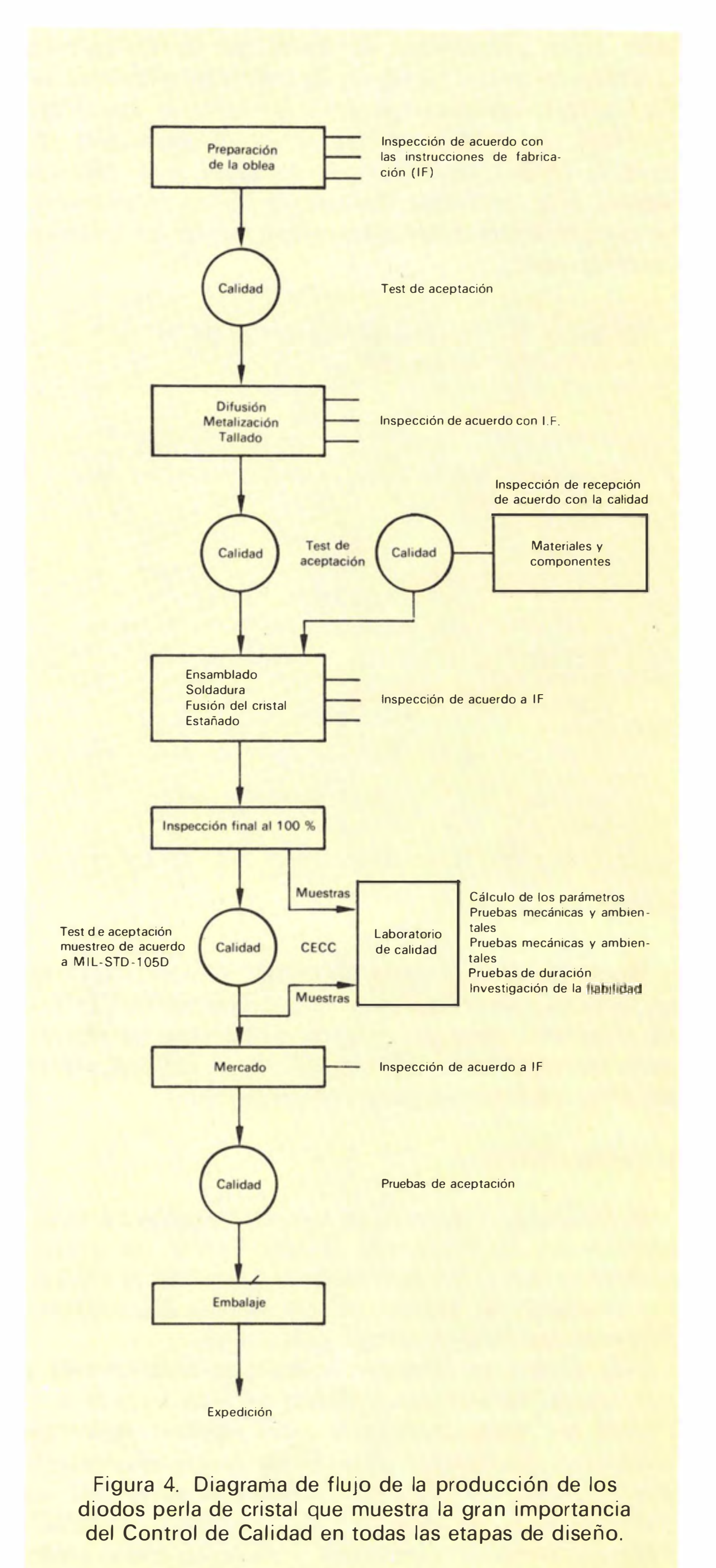


Figura 4. Diagrama de flujo de la producción de los diodos perla de cristal que muestra la gran importancia del Control de Calidad en todas las etapas de diseño.

La calidad en la inspección final

Siguiendo la inspección final del 100 %, el laboratorio de control de calidad toma muestras de todos los diodos perla de cristal que han sido sometidas a gran variedad de pruebas.

Conformancia

El laboratorio de calidad realiza pruebas de aceptación para determinar el nivel de conformancia (calidad de origen) a través de métodos estadísticos. Se realizan las pruebas para comprobar que cada muestra de diodos posee el nivel aceptable de calidad (AQL) necesario. En la tabla 3 se dan los valores AQL estándar. Del mismo modo, el laboratorio de calidad también controla la media del proceso (niveles ppm).

TABLA 3. Niveles aceptables de calidad (AQL) para diodos perla de cristal

Criterio de inspección	AQL		Nivel de inspección
	individual	combinado	
Mecánico/visual			
Dimensiones grandes	0,65 %	—	S2
Otras dimensiones	6,5 %	—	S2
Visual	0,65 %	2,5 %	II
Características eléctricas			
Grandes	0,4 %	0,65 %	II
Otros	2,5 %	—	S2
Ineficaces			
Mecánico	0,1 %	0,1 %	II
Eléctrico	0,1 %		

CECC

Nuestros diodos perla de cristal se manufacturan en fábricas que cumplen las especificaciones CECC y se pueden suministrar varios tipos que satisfacen estas mismas normas. El laboratorio de calidad realiza pruebas adicionales para comprobarlo.

Pruebas de rutina

El laboratorio de calidad realiza mediciones independientes de nuestros diodos perla de cristal acabados con el fin de mantener y mejorar la calidad del producto. Se examinan también las dispersiones de todas las características publicadas.

Los diodos se someten a pruebas ambientales y mecánicas. Se realizan pruebas de vida bajo condiciones de funcionamiento con valores máximos absolutos. Se realizan pruebas de rutina adicionales con muestras de todos los diodos que satisfacen las normas CECC, de acuerdo con las exigencias CECC. Posteriormente se conservan y archivan todos estos resultados.

METODOS DE PRUEBA Y RESULTADOS

Medición de los parámetros

La inspección de la línea de producción depende de la medida de ciertas propiedades críticas de los diodos perla de cristal. Para asegurar que estas medidas están de acuerdo con todas las características eléctricas publicadas, el laboratorio de calidad realiza pruebas adicionales; los gráficos de dispersión obtenidos a partir de estas pruebas se dan en el Apéndice.

Pruebas mecánicas y ambientales

Un aspecto importante de la fiabilidad de los diodos perla de cristal es su resistencia a esfuerzos mecánicos y a los cambios de temperatura experimentados durante su manejo y cableado dentro del circuito. Para controlar la calidad alcanzada durante la producción limitada, los diodos se someten a diferentes pruebas. Cada semana se somete a 20 diodos perla de cristal, elegidos al azar del proceso de producción, a las siguientes pruebas:

- Medidas eléctricas de acuerdo con los datos publicados.
- Medidas visuales para examinar los posibles defectos que presenten los diodos a simple vista.
- Calor debido a la soldadura: se aplica al terminal y a una distancia de 1,5 mm del cuerpo del diodo, 300°C durante 10 s. Esta prueba permite conocer la capacidad de los diodos para soportar la temperatura de soldadura.
- Fatiga del terminal: se aplica un peso de 5 N a cada terminal y se dobla cuatro veces: esta prueba examina la robustez de la unión del terminal al cuerpo del diodo, la hermeticidad del cristal, y los propios terminales.
- Ciclo de temperatura: 5 ciclos desde −65°C a 175°C; esta prueba permite conocer la integridad estructural del conjunto.
- Test del «tirón»: se aplica una tensión de 75 N durante 3 s. Con esto se comprueba la unión del contacto de molibdeno al dado semiconductor.
- Resistencia a la humedad: 6 ciclos de 16 h a 55°C cada uno con una humedad relativa del 90 al 95 %, seguido de 8 h a 25°C con una humedad relativa del 80 al 100 %; examina la hermeticidad del cristal después de las pruebas mecánicas y de temperatura.
- Medidas eléctricas de acuerdo con los datos publicados.

La tabla 4 da las condiciones de las medidas eléctricas y los límites de fallo menores, mayores y completos.

Además de las pruebas explicadas anteriormente, se realizan otras pruebas a intervalos regulares de tiempo.

- Soldadura antes y después del envejecimiento del dispositivo.

TABLA 4. Criterio de fallo para el diodo perla de cristal BYW56.

Medidas		Criterio de fallo		
Parámetro	Condiciones	parcial menor	parcial mayor	completo
V_F	I_F=5 A; T_{amb}25°C	>1,35 V	>1,5 V	>2,7
I_R	V_R=1000 V; T_{amb}=25°C	>0,5 μA	>1 μA	>5 μA
I_R	V_R=1000 V; T_{amb}=150°C	>75 μA <1100 V	>150 μA	>500 μA
$V_{(BR)R}$	I_R=100 μA; T_{amb}=25°C	>1600 V	—	—
Solo test del «tirón»				
V_F	I_F=1 A; T_{amb}=25°C.	ΔV_F>20 mV	—	—
Sólo test de duración				
I_R	Circuitos con carga *R* y carga RC	>75 μA	>150 μA	>500 μA

— Sacudida, vibración y aceleración.
— Torsión y tensión del terminal.
— Ciclos extremos de temperatura.

La tabla 5 muestra los resultados de las pruebas a las que fué sometido el diodo perla de cristal BYW56 durante el período comprendido entre 1977 y 1979.

TABLA 5. Resultados de pruebas mecánicas y ambientales

Diodos probados	Fallos		
	Parciales menores	Parciales mayores	Completos
1360	6 (0,44 %)	8 (0,59 %)	11 (0,81 %)

Pruebas de duración

De forma análoga a las pruebas mecánicas y ambientales, durante el período de producción inicial se seleccionan las pruebas de duración adecuadas para los diodos perla de cristal. Siempre que sea posible, nuestros diodos perla de cristal se prueban bajo unas condiciones máximas absolutas de funcionamiento, tal como indica la publicación n.º 134 del IEC. Las pruebas de rutina realizadas con el diodo BYW56 son:

— Carga RC (circuito práctico) a $T_{jmáx}$: $I_{F(AV)}$=0,7 A; I_{FRM}=10 A; V_{RWM}=1000 V; T_{amb}=60°C; método de montaje 3; 2½ h en funcionamiento, 2½ h sin funcionar.
— Corriente contínua directa a $T_{jmáx}$: I_F=1,8 A; T_{amb}=25°C funcionando continuamente; método de montaje 2.
— Tensión inversa a alta temperatura (continua) a $T_{jmáx}$: V_R=800 V; T_{amb}=150°C.
— Almacenamiento a alta temperatura: T_{amb}=175°C.
— Almacenamiento a baja temperatura: T_{amb}= =−65°C.
— Fatiga Térmica: I_F=1,8 A; T_{amb}=25°C, método de montaje 2; 90s en funcionamiento, 90s sin funcionar.

Además de estas pruebas, que se realizan rutinariamente, se ha explorado la integridad del diodo por medio de las siguientes pruebas:

— Carga *R* (circuito práctico) 1: $I_{F(AV)}$=1,1 A; V_{RWM}=800 V; T_{amb}=25°C; 2½ h en funcionamiento, ½ h sin funcionar; método de montaje 3.
— Carga *R* (circuito práctico) 2: igual que el anterior, pero V_{RWM}=1000 V.
— Fatiga térmica: I_F=1,35 A; T_{amb}=25°C; 90s en funcionamiento, 90s sin funcionar método de montaje 2.

Las pruebas de tensión inversa a alta temperatura y carga *RC* se realizan con muestras tomadas semanalmente.

Las pruebas de fatiga térmica se realizan con muestras tomadas cada seis semanas; se realizan también otros tipos de pruebas al menos dos veces al año. Se eligen 10 muestras en cada caso.

La nomenclatura empleada en las descripciones de las pruebas, se basa en la publicación n.º 148 del IEC; los detalles de los métodos de montaje se explican en el manual de datos.

Las condiciones de las medidas y los límites de fallo se dan en la tabla 4. La tabla 6 muestra los resultados de todas las pruebas a las que fue sometido el diodo BYW56 entre 1977 y 1979.

Tasas de fallo

Consideraciones básicas

La fiabilidad se define en la publicación n.º 271 del IEC como: «la capacidad de un producto para realizar una función determinada bajo ciertas condiciones establecidas durante un período de tiempo concreto». Su medida práctica es la tasa de fallo: «la relación entre el número total de fallos que presenta una muestra y el tiempo acumulado observado de esta muestra».

Se definen generalmente dos clases de tasas de

TABLA 6. Resultados de pruebas de vida de los diodos perla de cristal BYW56

Prueba	Número de diodos	Fallos 168 h			Fallos 100 h		
		meno-res	mayo-res	comple-tos	meno-res	mayo-res	comple-tos
Carga RC *	570	5	0	1	—	—	—
Circuito práctico	110	0	0	0	0	0	1
Corriente contínua directa	293	3	0	0	5	0	0
Alta temperatura	100	6	3	0	—	—	—
Tensión inversa	140	1	2	0	2	2	1
Alta temperatura almacenamiento	190	0	0	0	0	0	0
Baja temperatura almacenamiento	176	0	0	0	0	0	0
Fatiga térmica (I_F=1,8 A)	180	2	0	0	2	0	0
Carga R1	40	0	0	0	—	—	—
Circuito práctico	128	2	2	1	2	2	1
Carga R2	40	0	0	0	—	—	—
Circuito práctico	20	0	0	0	0	0	0
Fatiga térmica (I_F=1,35 A)	187	0	0	0	0	0	0

* Esta prueba es la más representativa a condiciones normales de funcionamiento.

TABLA 7. Análisis de los fallos prematuros de la tabla 6.

Prueba	Diodos proba-dos	Fallos prema-turos	% del total
Cargas R y RC	908	2	0,22
Corriente contínua directa	293	0	0
Tensión contínua inversa	240	0	0
Baja temperatura almacena-miento	176	0	0
Alta temperatura almacena-miento	190	0	0
Fatiga térmica	180	0	0

fallo: la tasa de fallo observada que se expresa como: el número de fallos dividido por el número total de horas de funcionamiento; y la tasa de fallos para un nivel dado de seguridad. Este último da la probabilidad de que, estando el dispositivo en su normal funcionamiento, no se sobrepase la tasa de fallos. El nivel de seguridad normal es del 60 %.

Resultados

El período de fallos prematuros de los diodos perla de cristal se fija en las primeras 168 horas de funcionamiento a los valores máximos absolutos. La tabla 7 da los fallos prematuros debidos a pruebas de duración del diodo BYW56. Sólo se dan los fallos completos.

TABLA 8. Tasa de fallos durante el período de fallo constante de la tabla 6

Prueba	Horas por dispositivo	Fallos comple-tos	Tasa de fallos ($\times 10^{-6}$ h) Obser-vados	Tasa de fallos ($\times 10^{-6}$ h) 60 % de seguridad
Cargas R y RC	367 200	1	2,7	5,5
Corriente contínua directa	293 000	0	—	3,1
Tensión contínua inversa	156 800	1	6,4	12,9
Baja temperatura almacenamiento	176 000	0	—	5,2
Alta temperatura almacenamiento	190 000	0	—	4,8
	Ciclos dispositivo		($\times 10^{-6}$/ciclo)	
Fatiga térmica	3 600 000	0	—	0,25

Las tasas de fallos de los diodos perla de cristal son prácticamente constantes después de 168 h de funcionamiento a los valores máximos absolutos. La tabla 8 da la tasa de fallos constantes de las pruebas de duración realizadas con el diodo BYW56; se dan los resultados correspondientes a la tasa de fallos observada y al nivel de seguridad del 60 %.

Las pruebas que el fabricante realiza para determinar la fiabilidad de los diodos perla de cristal están encaminadas a controlar y mantener la fiabilidad de la producción.

EXCELENTES RESULTADOS DE LOS DIODOS PERLA DE CRISTAL

Las condiciones de las pruebas se eligen de tal forma que sean lo más representativas posibles de las condiciones generales de funcionamiento y sirvan para predecir la fiabilidad durante el servicio. Sin embargo, esencialmente, la fiabilidad real obtenida dependerá de la aplicación.

Fiabilidad en el diseño

La gran fiabilidad que poseen nuestros diodos perla de cristal, sólo se puede conseguir en la práctica si los equipos en los cuales van a emplearse están bien diseñados y construidos. Los aspectos que requieren una especial atención son los siguientes.

Selección del componente

Es importante que el comportamiento y las especificaciones de calidad del dispositivo sean adecuadas a la aplicación. Los márgenes de funcionamiento deben ser tan amplios como sea posible; si éstos se sobrepasan, se reduce mucho la fiabilidad.

Condiciones ambientales

Los diodos deben colocarse y montarse adecuadamente. El margen de funcionamiento debe incluir tolerancias para transitorios de tensión e impulsos de corriente. Es muy importante una adecuada refrigeración y comprobar que las pistas del circuito impreso estén en buen estado. Los datos de conductividad térmica para los distintos métodos de montaje se suministran en las hojas características. Y por último, hay que tener también en cuenta las condiciones de trabajo del equipo: sacudidas, vibraciones, temperatura ambiente, y condiciones atmosféricas.

Diseño del circuito

Las condiciones de funcionamiento se deben determinar en función de todos los componentes, del circuito y de las tolerancias ambientales. También se debería considerar el efecto de un fallo de los restantes componentes del circuito.

Efecto del factor de carga

El aumento de los esfuerzos a los que está sometido el diodo hace que disminuya la fiabilidad. Los diferentes cambios físicos y químicos que contribuyen a los mecanismos de fallo se aceleran al subir la temperatura. Corrientes y tensiones excesivas también conducen al fallo del dispositivo.

Si los diodos se someten a esfuerzos inferiores a los normales:

- se puede incrementar considerablemente la vida del componente;
- se reduce la probabilidad de fallo de los dispositivos cercanos;
- se deja un margen de seguridad mayor dentro del cual los componentes pueden soportar esfuerzos extraordinarios (transitorios e impulsos) que podrían de otra forma dañar o destruir el circuito;
- se puede incrementar por largo tiempo la estabilidad de las características del componente.

La figura 5 da el factor de multiplicación de la tasa de fallos de los diodos perla de cristal en función de la temperatura de trabajo de la unión. Esta curva supone que la causa de fallo será irreversible, con una energía de activación de 1,4 eV a 2,0 eV. La construcción de los diodos perla de cristal se hace de tal forma que, incluso bajo esfuerzos muy elevados, no se han encontrado fallos debidos a fatiga térmica después de 200.000 ciclos con una variación de temperatura de 200°C.

Las suposiciones de la figura 5 y los resultados de la tabla 6 permiten la determinación del factor de carga para una temperatura de trabajo de la unión de 100°C para tasas de fallos de diodos perla de cristal bajo condiciones empleadas en las pruebas de duración. A 100°C, la tasa de fallos es del órden de 10×10^{-9}/h. (El período 10^{-9}/h se conoce en fiabilidad como tiempo standard. De este modo, una tasa de fallos de $10 \cdot 10^{-9}$/h se puede expresar también como 10 fallos en tiempo standard o 10 FITS.)

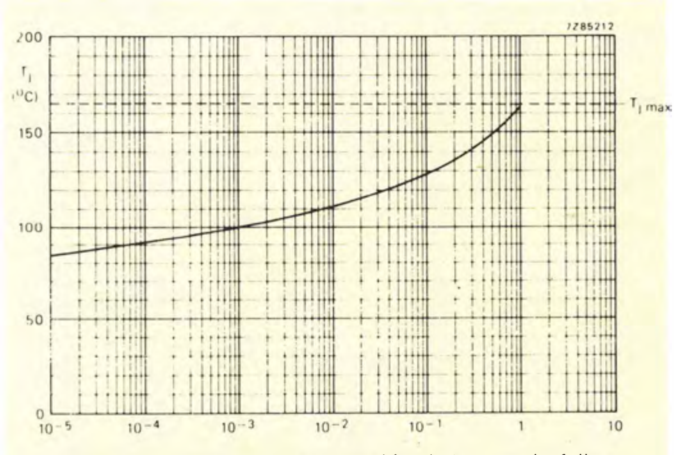
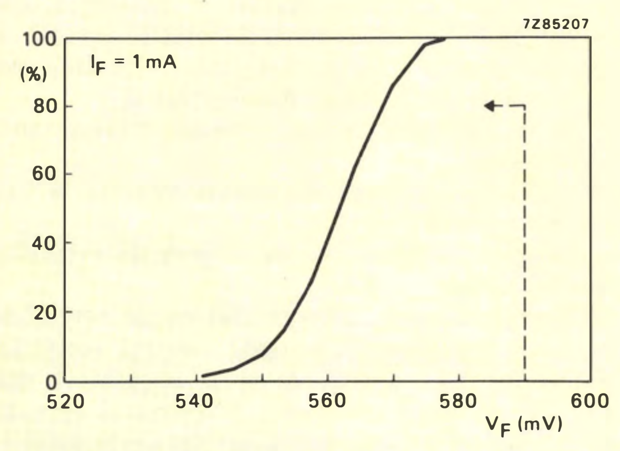


Figura 5. Factor de multiplicación de la tasa de fallos de los diodos perla de cristal en función de la temperatura de trabajo de la unión. Este factor se puede utilizar para estimar el incremento de la fiabilidad que se consigue con el factor de carga.

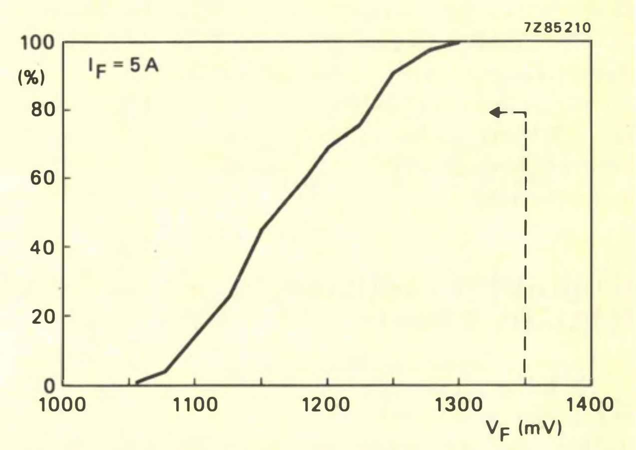
APENDICE

Dispersiones en los parámetros del diodo perla de cristal BYW56 durante el período 1978, 1979

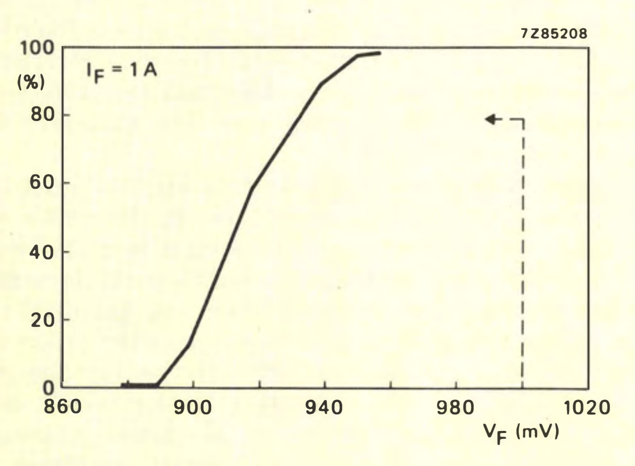
Muestra: 540 dispositivos



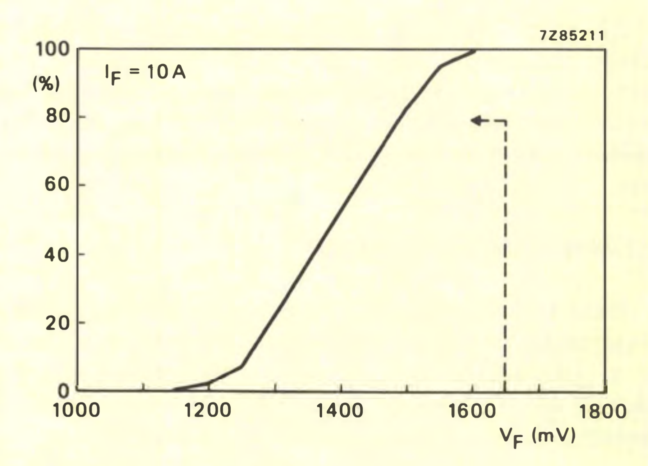
Tensión directa; $T_{amb} = 25°C$



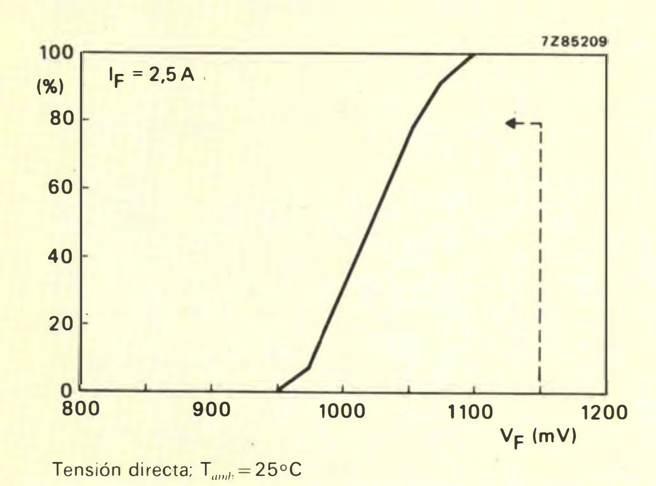
Tensión directa; $T_{amb} = 25°C$



Tensión directa; $T_{amb} = 25°C$



Tensión directa; $T_{amb} = 25°C$



Tensión directa; $T_{amb} = 25°C$

7Z85202

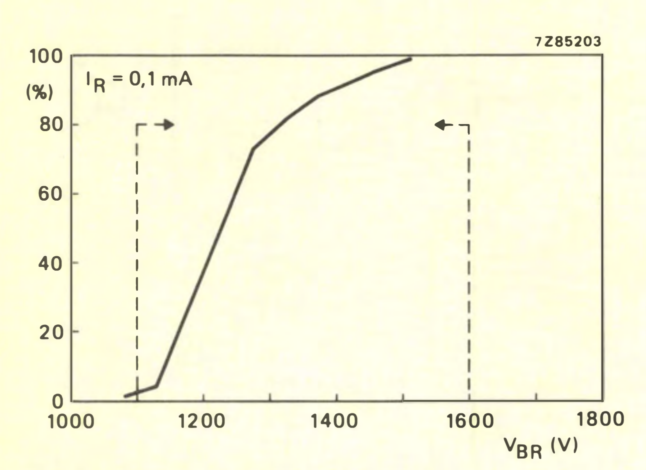
V_R = 1000 V

100 (%) 80 60 40 20 0

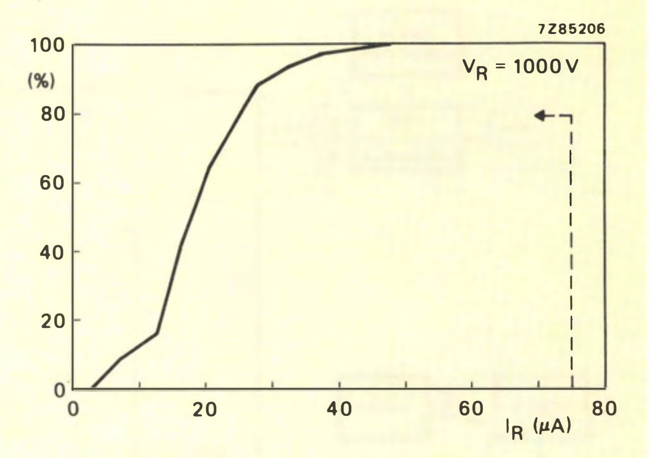
0 200 400 600 800

I_R (nA)

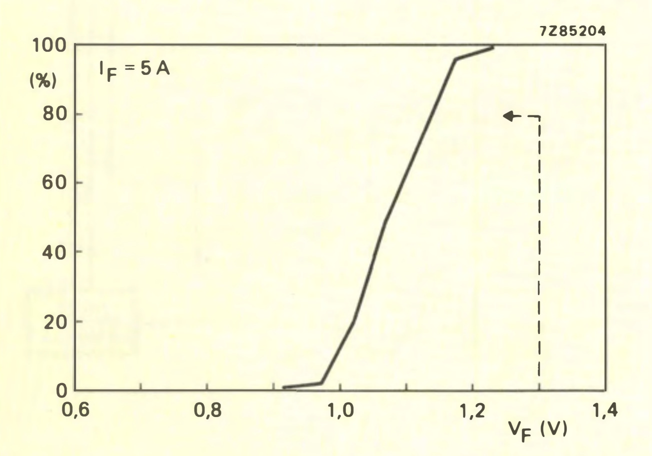
Corriente inversa de fugas; $T_{amb} = 25°C$



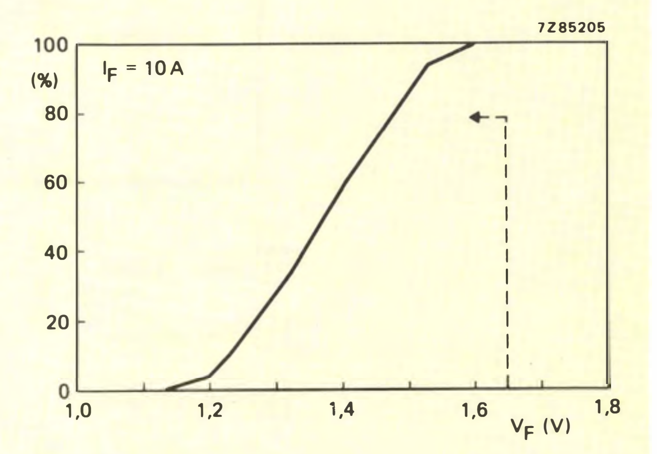
Tensión inversa de ruptura; $T_{amb} = 25°C$



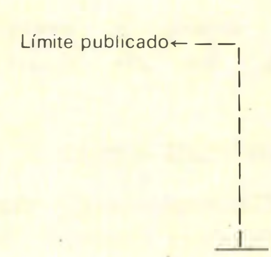
Corriente inversa de fugas; $T_{amb} = 150°C$



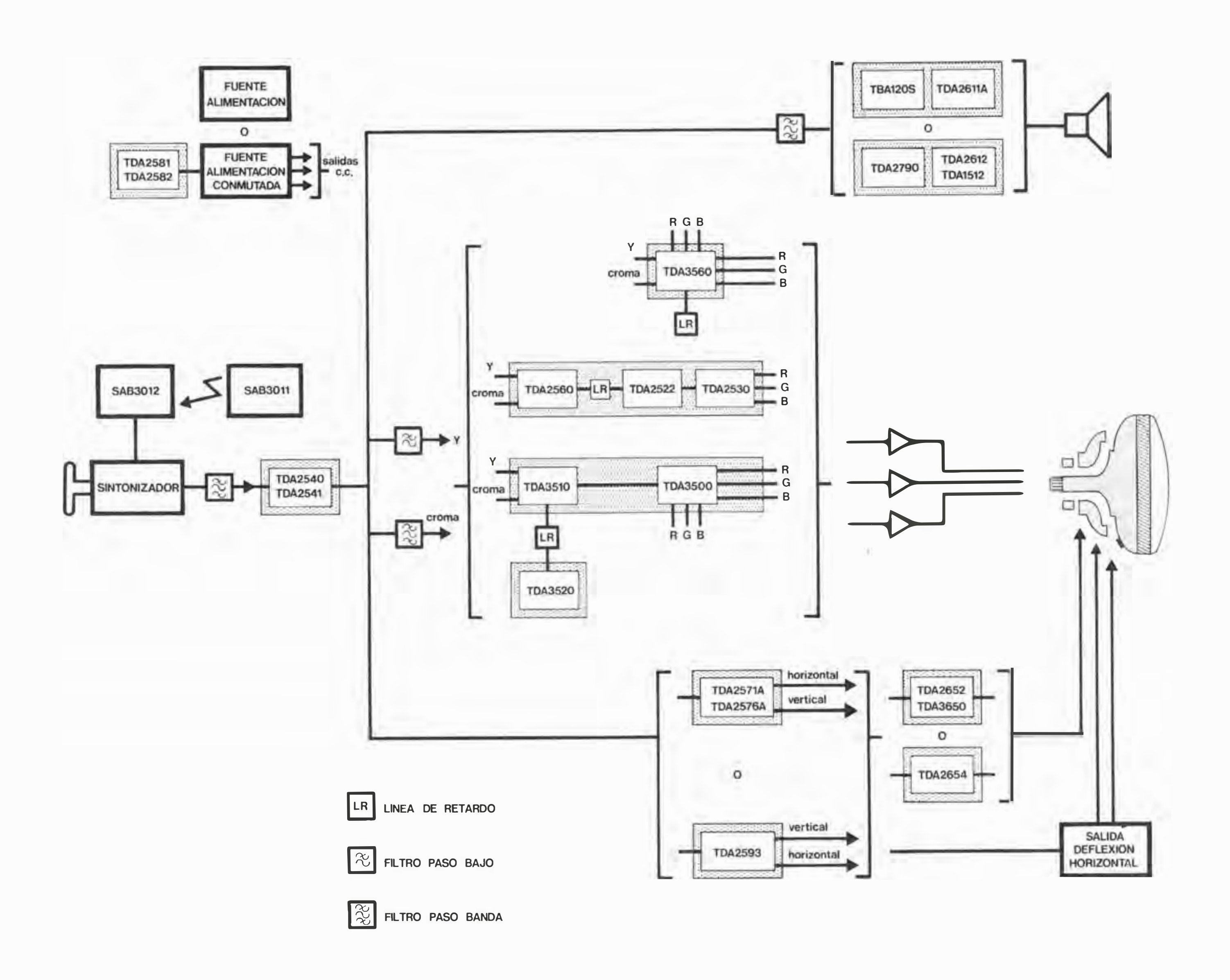
Tensión directa; $T_{amb} = 150°C$



Tensión directa; $T_{amb} = 150°C$



LA SOLUCION COPRESA...



...PARA T.V. EN COLOR

CON SUS NUEVOS CIRCUITOS INTEGRADOS:

TDA 3560 : Decodificador de un solo C.I.
TDA 3650 : Nuevo cuadro de amplio margen de alimentación.
TDA 2576A : Sincronismo vertical por el sistema "count-down".

COPRESA S.A. COMPAÑIA DE PRODUCTOS ELECTRONICOS

barcelona—7 balmes, 22 telf. 301 63 12 telex nº 54666 copre e / **madrid**—4 sagasta, 18 telf. 446 40 00

Procesadores de sincronismo: TDA2593 y TDA2576A

En este artículo se describen dos nuevos circuitos integrados procesadores de sincronismos para receptores de televisión en color.

CIRCUITO INTEGRADO TDA2593

Condiciones de diseño

El circuito integrado TDA2593 descrito en este artículo es un desarrollo posterior a la combinación horizontal TBA920.

Además de las características particulares del TBA920:

— dos comparadores de fase separados (impulso de sincronismo-oscilador-impulso de retroceso);
— baja dispersión en la relación de fase total (no se necesita corrección de fase);
— baja dispersión en la frecuencia del oscilador y buena inmunidad contra variaciones de temperatura y de tensión de alimentación;
— conmutación del discriminador de fase del oscilador para reproducción de grabadores de video;
— entradas y salidas de señal protegidas (cortocircuitos, interferencias);

el TDA2593 incorpora lo siguiente:

— más circuitería integrada;
— menos componentes externos;
— menor consumo de corriente;
— características mejoradas;
— disparo directo de los circuitos de desviación con tiristores y de los circuitos de excitación con desviación por transistores.

Etapas funcionales de la combinación horizontal TDA2593

El circuito TDA2593 contiene todas las etapas de pequeña señal necesarias para la sincronización de las desviaciones horizontal y vertical así como para la excitación de la desviación horizontal. Se producen además impulsos que se usan en otros circuitos del receptor de TV.

El circuito satisface particularmente las exigencias de los circuitos de desviación con semiconductores (transistor-tiristor), y para reproducción de grabadores de video.

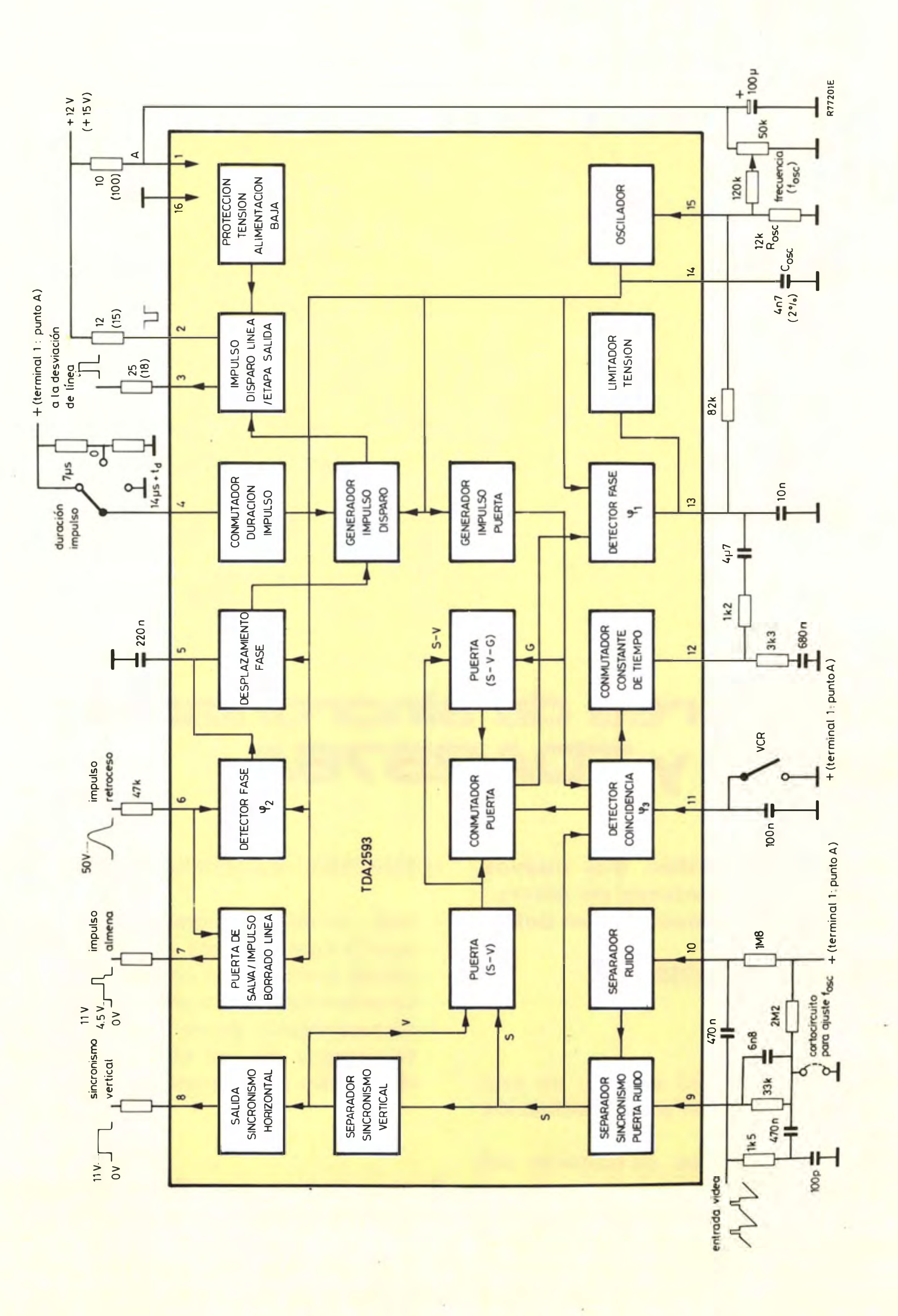


Figura 1. Esquema de bloques del TDA2593

En el diagrama de bloques de la figura 1 se muestran las etapas contenidas en el circuito.

a) Oscilador RC basado en el principio de conmutación por nivel umbral para generar una tensión triangular a frecuencia de líneas.
La frecuencia está controlada por inyección de corriente.

b) Comparación de fase entre los impulsos de sincronismo y la tensión del oscilador para obtener una corriente de control para la corrección de la frecuencia del oscilador y su ángulo de fase (sincronización por efecto volante). Para mejorar las características de enganche y mantenimiento en reproducción de grabadores de video, se conmuta el filtro del lazo enclavado en fase (P.L.L.). El máximo margen de enganche y mantenimiento está limitado por un circuito limitador especial.

c) Detector de coincidencia para conmutación automática del filtro PLL y del circuito puerta entre el separador de sincronismos y el discriminador de fase.
El detector de coincidencia mide el desplazamiento de fase entre el impulso de sincronismo y el impulso de puerta producido por el oscilador. Además, proporciona una tensión de conmutación que se integra mediante un condensador y se lleva al conmutador. Como resultado de esto, el margen de enganche y el de mantenimiento del oscilador en condiciones de ruido, se hacen iguales y los desplazamientos de fase se reducen al mínimo.

d) Conmutador para cambiar las características del filtro PLL y el circuito puerta.
Para la conmutación a reproducción de grabadores de video, el conmutador tiene dos niveles umbrales para una fácil adaptación a los diferentes diseños de equipos. La conexión se puede hacer manualmente a través de un interruptor externo a tierra o a $+V_B$.

e) Circuito puerta entre el filtro de los impulsos de sincronismo y el discriminador de fase del oscilador.
Este circuito tiene dos funciones.
1. Durante el impulso de sincronismo vertical, se bloquea el discriminador de fase del oscilador para suprimir errores en la tensión de control. Junto con el separador de los impulsos de sincronismo vertical, este circuito se puede ver como un acoplo capacitivo entre el separador de impulsos y el discriminador de fase, para diferenciar la señal.
   La duración de la corriente de control en el discriminador de fase se corresponde con el retardo en el separador de impulsos de sincronismo vertical.
2. Durante el barrido se bloquea el discriminador de fase del oscilador por medio de un impulso puerta obtenido del oscilador. El resultado es una mejora de la estabilidad de fase de la tensión del oscilador con respecto al impulso de sincronismo en el peor caso de las condiciones de recepción (reflexiones, interferencias) y con una sintonía imprecisa del receptor. Durante el enganche y reproducción de un grabador de video, se desconecta el impulso de puerta. Esto es necesario ya que de otra forma no se podrían controlar las desviaciones de fase de los impulsos de sincronismo que fueran mayores que la mitad de la longitud del impulso puerta.

f) Generador de impulso puerta.
Normalmente los impulsos de retroceso de líneas se usan como puerta del discriminador de fase, pero debido al desplazamiento asimétrico de fase entre el impulso de sincronismo y el impulso de retroceso de líneas, la posición de fase total no permanece constante para una señal de entrada que varíe su relación señal/ruido. Se puede evitar este inconveniente, derivando un impulso puerta directamente del oscilador, con una posición simétrica respecto del impulso de sincronismo con muy poca dispersión. Y como este impulso puerta se usa también en el detector de coincidencia, la sincronización del oscilador es completamente independiente del impulso de retroceso de líneas y por lo tanto del circuito de desviación horizontal.

g) Separador de sincronismos
En la entrada se usa un circuito puerta con acoplamiento capacitivo. La señal de entrada de video tiene sincronismos positivos (impulsos de sincronismo hacia arriba). Y la corriente está limitada internamente para mejorar las condiciones del circuito en condiciones adversas y de señal ruidosa.

h) Separador de ruido.
La entrada del separador de ruido usa el mismo tipo de circuito puerta que en la entrada del separador de sincronismos. El circuito es un detector de interferencias selectivo en amplitud con acoplo capacitivo a la señal de entrada. Cuando se producen impulsos interferentes (por ejemplo, chispas de encendido, interferencias de la conmutación de motores) se bloquean en el separador de sincronismos, la corriente de entrada y la señal de salida.

i) Separador de sincronismo vertical.
Este circuito tiene una función doble:
1. Acoplamiento capacitivo entre el separador de sincronismos y el discriminador de fase del oscilador.
2. Obtención de los impulsos de sincronismo vertical. La constante de tiempo de integra-

ción es un compromiso entre los requerimientos $e1$ y $e2$.

Se consigue una supresión adecuada del ruido en la sincronización vertical mediante la utilización de una puerta en los impulsos interferentes en el separador de sincronismos.

La circuitería está totalmente integrada y no necesita ningún componente externo.

k) Etapa de salida

La etapa de salida está diseñada para la excitación directa de los circuitos de desviación equipados con tiristores y, por medio de una etapa excitadora, los circuitos de desviación con transistor. Además, la tensión de alimentación para la etapa de salida se aplica por una patilla separada. Esto tiene las siguientes ventajas.

1. Un filtrado más sencillo de la tensión de alimentación.
2. Las resistencias limitadoras de corriente de la etapa de salida se pueden repartir entre dos sitios, la salida de impulsos y la tensión de alimentación. Por lo tanto, el circuito está protegido también contra cortocircuitos momentáneos en los terminales de salida.
3. Se pueden usar impulsos de las dos polaridades.
4. Son posibles mayores amplitudes del impulso de salida sin causar por ello una disipación mayor en el resto del circuito (ya que la tensión de trabajo mayor es sólo para la etapa de salida). Los tiempos de subida y caída de los impulsos de salida son de unos 150 ns, debido a lo cual se eliminan las interferencias debidas a la radiación. Un circuito de protección adicional desconecta el impulso de salida en cuanto la tensión de alimentación cae por debajo de unos 4 V.

l) Conmutación de impulsos de salida.

Como resultado de esta conmutación, el mismo circuito integrado se puede usar para la excitación de circuitos de desviación equipados con transistores ó tiristores sin necesidad de transformadores adicionales. Se pueden suprimir los impulsos de salida con una posición extra del conmutador. Aquí se pueden conectar fusibles electrónicos y un control remoto para la conexión y desconexión del receptor si las tensiones de alimentación para los otros circuitos se obtienen del circuito de desviación horizontal. Esto tiene la ventaja de que necesita mucha menos potencia de conmutación que el método de cortocircuitar a masa los impulsos de salida.

m) Desplazador de fase para el impulso de salida.

Para compensar el tiempo de retardo de conmutación del circuito de desviación y los cambios en la relación período de barrido/período de retroceso (debidos por ejemplo a los circuitos de modulación de geometría de imagen, carga de M.A.T., dispersiones) es necesario desplazar el impulso excitador en dirección opuesta al retardo de conmutación, para evitar un desplazamiento de fase entre la desviación y el contenido de imagen. El máximo tiempo de retardo de conmutación del circuito de desviación que se puede compensar es de un 24 % del período. Cuando se excitan tiristores se desplazan ambos flancos del impulso (no hay cambio en el ancho), mientras que cuando se excitan transistores únicamente se desplaza el flanco anterior del impulso. La tensión de salida del discriminador de fase 2 se usa como tensión de control para el desplazador de fase.

n) Discriminador de fase 2, para la fase entre el impulso de retroceso de líneas y el oscilador.

Debido a que la fase entre la señal de sincronismo y la señal del oscilador está controlada por medio del discrimindor de fase 1, con el discriminador de fase 2, queda fijada la relación de fase total entre el contenido de imagen y la desviación horizontal (impulso de sincronismo-impulso de retroceso de líneas). No se necesita ningún ajuste manual de la fase total (ni siquiera para diferentes tiempos de retardo de conmutación en el circuito de desviación). Mientras el discriminador de fase 2 mantenga constante el tiempo medio desde el comienzo al fin del impulso de retroceso con respecto al oscilador, la fase total es altamente independiente de la duración, forma y amplitud del impulso de retroceso de líneas. Cuando se eligió la fase total en el diseño del circuito integrado, se consideró un retardo de 500 ns entre la señal de entrada del separador de impulsos de sincronismos y la señal excitadora del tubo de imagen. En otros casos (con otros tiempos de retardo de luminancia, o con receptores de blanco y negro) se puede corregir la posición de fase total.

1. Diferenciando e integrando el impulso de retroceso de líneas.
2. Inyectando una corriente adicional en la salida del discriminador de fase 2.

Ya que el resto del circuito es independiente del impulso de retroceso de líneas y del circuito de control 2, se puede disponer aquí de un control de posición de imagen si el diseño del conjunto lo permite.

o) Impulso puerta para separación de la salva de color y borrado de retroceso.

Para la formación de la salva de color durante el pórtico posterior en el amplificador de luminancia, se necesitan unos impulsos de puerta que tengan una baja dispersión en su fase con respecto a la señal de video. Hasta hace muy poco, estos impulsos se obtenían a partir de los impulsos de retroceso de líneas (integrando, diferenciando, ó disparando un generador de impulsos —por ejemplo un circuito resonante—

con el flanco de subida del impulso de retroceso de líneas). Estos métodos tienen el inconveniente de que los impulsos de puerta obtenidos de esta forma tienen grandes dispersiones en su posición de fase y por lo tanto necesitan un ajuste. Los cambios dinámicos (debidos por ejemplo a los cambios en la forma, ancho ó amplitud del impulso de retroceso de líneas) no se pueden eliminar en este caso. En el TDA2593, se obtiene de la señal del oscilador un impulso puerta con una dispersión muy pequeña en anchura y posición de fase independiente de la desviación horizontal. El impulso de puerta de salva es simétrico alrededor de la salva de color en las señales de entrada del separador de impulsos de sincronismo (en cuanto a su posición de fase, esta señal corresponde a la señal de salida del demodulador de video).

Para la aplicación de la puerta a la señal de video en el pórtico posterior, se debe integrar ligeramente el impulso de puerta. Finalmente el impulso de puerta de salva se superpone a un impulso de retroceso recortado de pequeña amplitud. El comienzo y el fin de este impulso están determinados por el paso por cero del impulso de retroceso de líneas (esto corresponde a los puntos de conmutación de la corriente de desviación) en la entrada del discriminador de fase 2.

Alimentación

El circuito está diseñado para una alimentación normal de 12 V (no estabilizada). En este caso, el consumo de corriente es de 30 mA (sin incluir la carga externa de los impulsos de salida). Ya que el circuito es altamente independiente de la temperatura y la tensión de alimentación, si fuera necesario se podrían usar diferentes tensiones de alimentación. (Las amplitudes de las señales cambiarían proporcionalmente.)

Notas adicionales

a. Excepto las entradas de los separadores de impulsos de sincronismo y de impulsos parásitos, las demás etapas de entrada y salida están provistas de unos diodos de protección internos que, junto con una resistencia externa de limitación de corriente protegen el circuito contra picos en la carga debidos a descargas de alta tensión y cortocircuitos.

b. El C.I. permite una conmutación sencilla para otras frecuencias horizontales (por ejemplo de 625 a 819 líneas). Todos los tiempos cambian proporcionalmente (excepto el tiempo de integración en el separador de impulsos de sincronismo vertical) por ejemplo, los valores relativos de pendiente de ajuste, margen de enganche, posición total de fase permanecen sin cambio.

CIRCUITO PROCESADOR DE SINCRONISMO TDA 2576A

Introducción

El TDA2576A es un procesador de sincronismos con unas características superiores de sincronización. Los circuitos de cuenta atrás (en inglés «count down») del TDA2576A están adaptados para sistemas de 625 líneas.

Este procesador de sincronismos proporciona una sincronización estable a la vez para la desviación horizontal y vertical, incluso bajo unas condiciones extremadamente malas tales como señales débiles con fuertes interferencias y con reflexiones (por ejemplo en áreas montañosas o con variaciones rápidas de señal debidas a reflexiones en aeroplanos). En este artículo se explica como se han conseguido estas características.

Separador de sincronismo horizontal (véase la figura 2)

Primero se separan los impulsos de sincronismo horizontal de la señal compuesta de video mediante un tipo único de separador de sincronismos que tiene un método especial de polarización de recorte. Este separador de sincronismo detecta a la vez el tope del impulso de sincronismo y el nivel de negro, lo que asegura que el recorte se haga siempre entre el nivel del tope de sincronismo y el nivel de borrado. Esas rebanadas del impulso de sincronismo se usan para sincronizar un oscilador de 31.250 Hz en un lazo enclavado en fase por medio del detector φ_1. La estabilidad de sincronización se mejora todavía más con la incorporación de un inversor de ruidos y un circuito puerta interno. El impulso de puerta de este circuito está generado internamente por el oscilador, y un detector de fase secundario dentro del detector φ_1 asegura la simetría en torno al impulso de sincronismo horizontal. Durante el enganche, el detector de coincidencia desconecta este circuito puerta y conmuta el filtrado de efecto volante a una constante de tiempo más corta.

Después de dividir la frecuencia del oscilador por un factor 2 se obtiene una frecuencia f_H muy precisa que está libre de ruidos e interferencias. De este oscilador bien sincronizado también se obtiene un impulso de puerta de salva muy preciso (impulso almena) para el decodificador de color.

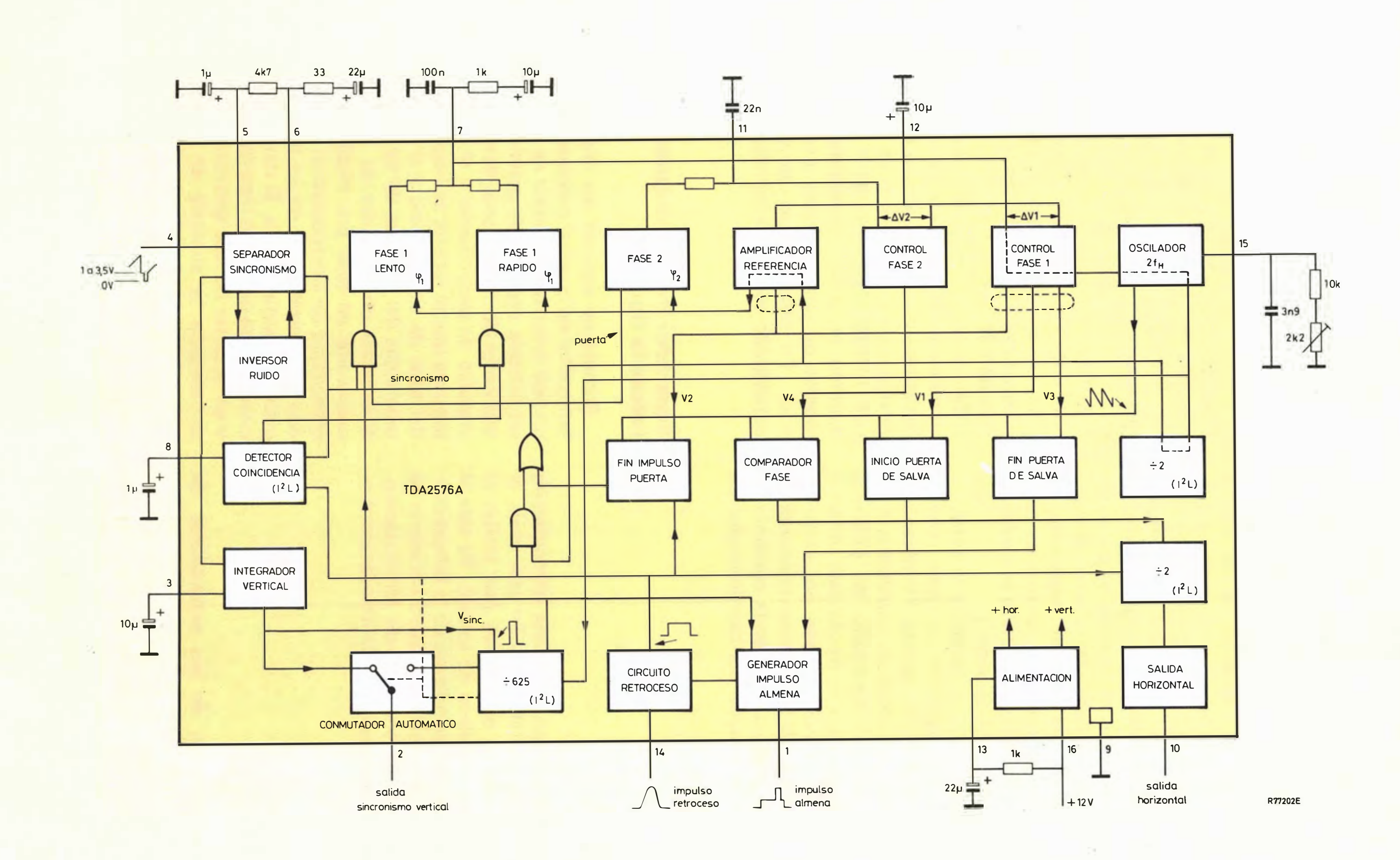


Figura 2. Esquema de bloques del TDA2576A

Separación del sincronismo vertical (ver fig. 2)

Después de haber conseguido una buena sincronización horizontal también es posible conseguir una buena sincronización vertical. Con este propósito se ha usado un separador de impulsos de sincronismo vertical mejorado junto con un circuito de cuenta atrás.

Separador del impulso de sincronismo vertical

El funcionamiento de este separador de impulsos de sincronismo vertical está influenciado por los impulsos de sincronismo vertical y también por la señal de video (contenido de video por cuadro). La magnitud de la señal de video optimiza el punto de trabajo del detector.

Además, la información de borrado durante el retroceso vertical se usa para mejorar el impulso de sincronismo vertical. El resultado es un buen sincronismo incluso cuando el impulso de sincronismo vertical está casi completamente suprimido debido a reflexiones negativas, en cuyo caso un separador tradicional perdería la sincronización vertical. Finalmente y para mejorarlo aún más, se ha incluido un circuito de cuenta atrás.

Circuito de cuenta atrás («count down»)

En casi todas las emisoras, la frecuencia de cuadro de 50 Hz se obtiene a partir de la frecuencia de líneas de 15.625 Hz por medio de un divisor de frecuencia (31.250/625). En este circuito integrado procesador de sincronismos se ha incluido un divisor similar.

En el arranque, la salida de sincronismo vertical se conecta al separador de sincronismo vertical y el oscilador del circuito integrado de desviación vertical está sincronizado por los impulsos de sincronismo directos. Si estos impulsos de sincronismo directo están en fase con el divisor de impulsos, entonces el detector de coincidencia de cuadro conmuta la salida al divisor (sincronismo vertical indirecto). En esta condición, los impulsos de sincronismo vertical directos no alcanzan el oscilador vertical y por lo tanto, las reflexiones e interferencias no pueden alterar la sincronización.

Mientras tanto, el detector de coincidencia de cuadro continua comprobando la fase entre el impulso de sincronismo directo y el impulso de sincronismo indirecto. Cuando estos dos impulsos están fuera de fase por alguna razón, se pone en marcha un contador. Si hay más de 7 impulsos consecutivos del divisor fuera de fase, la salida se conecta al separador de sincronismo vertical y la sincronización se realiza con los impulsos de sincronismo directos.

Esta es también la situación cuando se reciben señales no normalizadas, por ejemplo de un generador de servicio.

Sin embargo, cuando sólo unos impulsos están fuera de fase, debido por ejemplo a impulsos falsos de interferencias, o cuando se han perdido los impulsos de sincronismo directos debido a reflexiones, el sincronismo indirecto permanece inalterado asegurando por lo tanto una imagen estable. El contador se pone a cero cada vez que están en fase los impulsos de sincronismo directos y los indirectos.

Lazo de control φ_2 (oscilador-impulso de retroceso)

Una modificación en la configuración interna del circuito aumenta el retardo máximo del segundo lazo de control de fase hasta un valor típico de 18 μs. Este valor puede ser calculado a partir del período de tiempo del oscilador horizontal (32 μs) menos el tiempo de retroceso del oscilador, menos el tiempo de retroceso del impulso de control de la patilla 14.

Si se desea, se puede aumentar la ganancia del lazo en corriente alterna disminuyendo el valor del condensador de 100 nF conectado entre las patillas 11 y 12. Se puede colocar un valor de hasta 22 nF sin causar problemas de estabilidad.

OSCILADOR

La tensión de alimentación mínima para el oscilador horizontal y la etapa de salida es de unos 6 V. Esto mejora las condiciones de funcionamiento durante los procesos de arranque y desconexión.

Salida horizontal

En algunas aplicaciones, el impulso de salida horizontal se usa para disparar un circuito integrado de control en la parte de alimentación (TDA 2582 en el concepto SPP). En las primeras aplicaciones se pensó que lo más adecuado era un acoplo en corriente continua. Sin embargo, las experiencias prácticas han mostrado el riesgo de inestabilidad en el lazo de realimentación de tensión de la fuente de alimentación. Esto ocurre cuando el flanco negativo del impulso de salida (del TDA2576A) coincide con un transitorio del impulso de salida del circuito integrado de control.

Para evitar este riesgo de inestabilidad, se puede usar un impulso diferenciado de disparo.

Hay que hacer notar que la corriente de colector de la etapa de salida aumenta la disipación total del circuito, especialmente cuando se usa una resistencia baja en el colector.

Entrada del impulso de retroceso

El impulso de entrada de retroceso se usa internamente para comparación de fase en el lazo de control φ_2, para obtener el impulso puerta del detector de fase φ_1, y para generar el impulso almena de salida (en inglés «sandcastle»).

Detector de coincidencia

La tensión de salida depende de la tensión de entrada de video y de las condiciones (sincronizado o no) del oscilador. Cuando el valor típico de la salida está por debajo de 2,1 V, la corriente del detector de fase φ_1 es pequeña y cuando la tensión de salida V_8 está por encima de 2,1 V, la corriente del detector de fase es elevada. Se pueden presentar las siguientes condiciones de la tensión de salida del detector de coincidencia:

— Oscilador horizontal sincronizado $V_8 = 1,2$ V.
— Oscilador horizontal fuera de sincronismo $V_8 = 2,6$ V.
— Sólo ruido en la entrada de video $V_8 = 1,7$ V.

Lazo de control φ_1 (sincronismo-oscilador)

La corriente de salida del detector de fase depende de las condiciones del detector de coincidencia (patilla 8). La corriente de salida es elevada (±1,5mA) cuando el oscilador está fuera de sincronismo y el impulso puerta está desconectado. Esto da lugar a un gran margen de enganche (±900 Hz) y a una captura rápida. Esta condición es la que se necesita también en la reproducción de VCR. La corriente de salida es pequeña (±0,4 mA) cuando el oscilador está sincronizado, el detector de fase está entonces controlado por un impulso puerta de 8 μs típico. El margen de mantenimiento es de ±1.000 Hz. El estrecho impulso puerta garantiza una buena inmunidad frente al ruido.

Conclusiones

El procesador de sincronismos TDA2576A contiene todas las funciones necesarias para la sincronización horizontal y vertical y se puede usar en varios tipos de circuitos de desviación transistorizados. Genera a su vez un impulso almena para el manejo de la señal en el circuito decodificador de color.

En la figura 3 se da un circuito de aplicación.

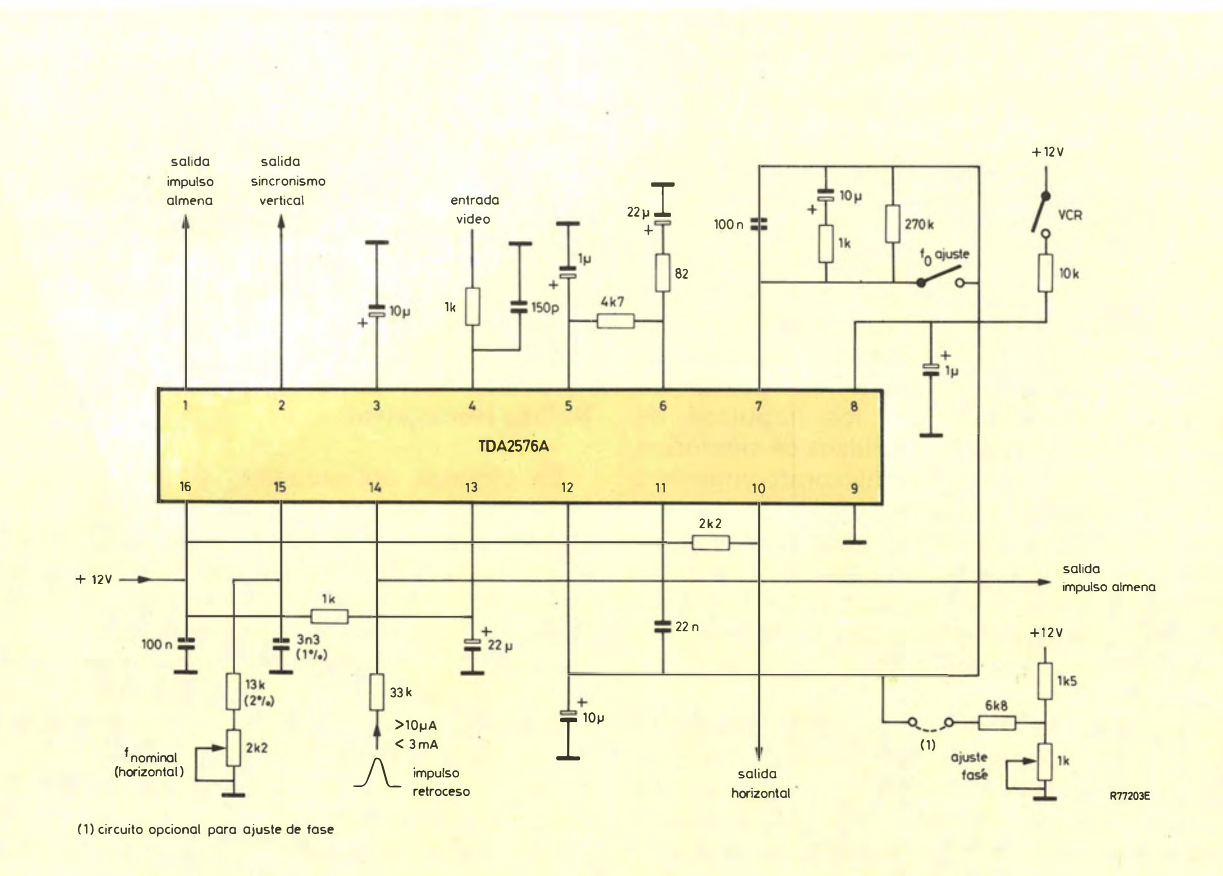


Figura 3. Esquema de un circuito de aplicación del TDA2576A

Radio integrada de A.M.: TDA1072

El TDA1072 es un circuito integrado monolítico receptor de A.M. muy adecuado para utilizarlo en la sección de A.M. de auto-radios, sintonizadores y radios domésticas de alta calidad.
En este artículo se dan las características del circuito integrado y algunos circuitos de aplicación.

El TDA1072 realiza todas las funciones activas entre la antena y el amplificador de potencia de audio en una radio de A.M. Su capacidad de manejar un gran margen dinámico de señales de entrada, y su baja distorsión, lo hacen muy adecuado para su empleo en la sección de A.M. de auto-radios, sintonizadores de alta fidelidad y radios domésticas de la más alta calidad. El circuito integrado incorpora un oscilador local con un bajo nivel de salida, que lo hace particularmente adecuado para emplearlo en radios con sintonía por diodos de capacidad variable. Se ha incluido también la posibilidad de excitar un indicador digital de frecuencia y salida para medidor de intensidad de señal. Se incluye además una conmutación a situación de espera (en inglés «stand-by»), y su elevada ganancia de frecuencia intermedia permite conseguir la selectividad de F.I. mediante un filtro cerámico o híbrido externo.

Las principales características del TDA1072 son:

— Gran capacidad de manejo de señal y baja distorsión. En la radio sintonizada por condensador variable de la figura 3, con una entrada de radiofrecuencia de 1 V eficaz modulada al 80 %, la distorsión total de audiofrecuencia es sólo del 1 %.

— Es adecuado particularmente para su empleo con sintonía por diodos de capacidad variable debido a la incorporación de un oscilador local que tiene una tensión de salida constante y controlada, con un nivel típico de 140 mV (máximo 200 mV).

— Se dispone de una salida separada del oscilador local para excitar un contador digital de frecuencia. Esta salida puede proporcionar hasta un máximo de 2 mA y tiene una resistencia de generador de 150 Ω.

— Puede manejar un amplio margen dinámico de señales de entrada con una alta relación señal/ruido (S/R).

— El circuito de C.A.G. (Control Automático de Ganancia) interno puede trabajar con una constante de tiempo pequeña proporcionada por un filtro RC de segundo orden, con los condensadores conectados a las patillas 7 y 8.

— En la patilla 9 se tiene una salida logarítmica de la intensidad de la señal para excitar un medidor de intensidad de señal. Con una entrada de radiofrecuencia de 500 mV, el nivel de salida típico en la patilla 9 es de 2,8 V. Se puede extraer de dicha patilla un máximo de corriente de 1,2 mA.

— Se puede hacer funcionar un conmutador interno de «stand-by» (espera) mediante niveles lógicos aplicados a la patilla 2. El estado activo se consigue con una tensión menor que 2 V (ON < 2 V) y el estado inactivo con una tensión mayor que 3,5 V (OFF > 3,5 V) ó bien en circuito abierto.

— El circuito integrado puede funcionar con tensiones de alimentación entre 7,5 V y 18 V.

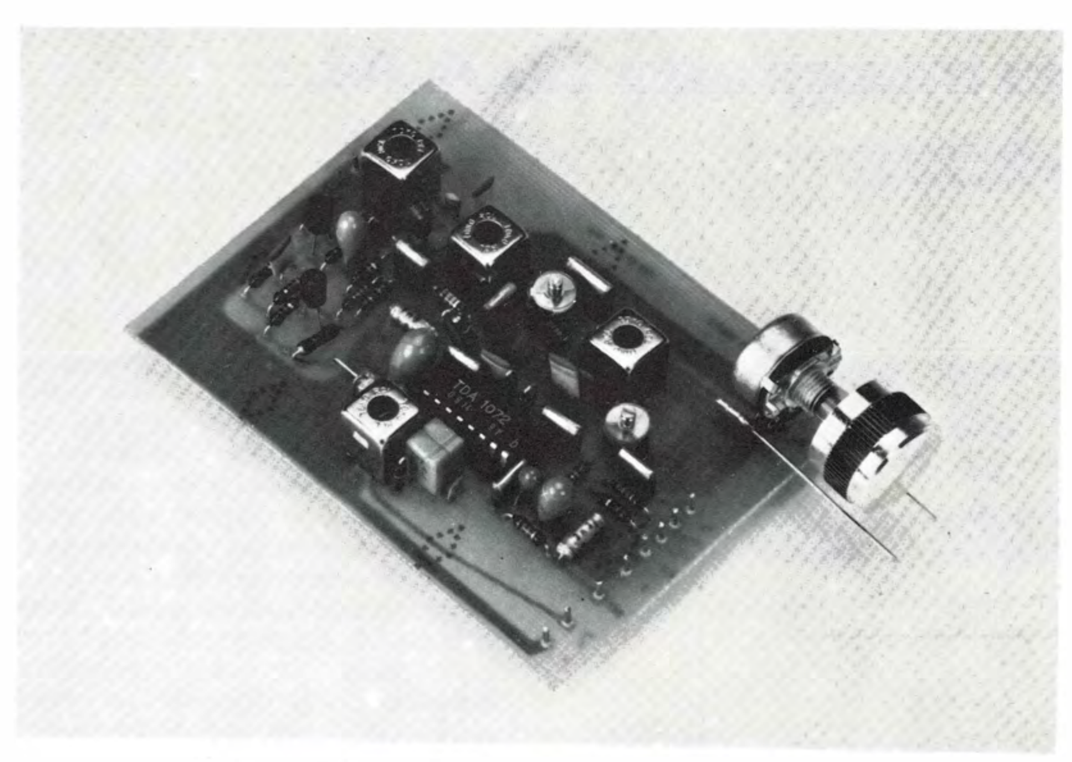
— Se necesitan muy pocos componentes periféricos.

CIRCUITOS CON EL TDA1072

Circuito periférico para las etapas de frecuencia intermedia y etapas de audio

En la figura 1 se muestra el circuito periférico para las secciones de frecuencia intermedia y de audio del TDA1072. Las condiciones de medida para obtener las especificaciones abreviadas de características de la tabla 1 fueron: $V_p = 15$ V, $T_{amb} = 25$°C, $f_o = 1$ MHz, $f_m = 400$ Hz, $m = 30$ %.

Para más detalles, consultar las hojas de características



Modelo de laboratorio de una radio A.M. con sintonía por diodo de capacidad variable (ver fig. 4)

TABLA 1. Características de las etapas de F.I. y de audio del TDA1072

Entrada máxima de R.F.		
$d_{tot}=3$ % $m=80$ % :	V_i típ	650 mV
$d_{tot}=3$ % $m=30$ % :	V_i típ	900 mV
$d_{tot}=10$ % $m=30$ % :	V_i típ	1,3 V
Ancho de banda *F.I.* (−3 dB) :	B_{FI} típ	4,6 kHz
Selectividad F.I. $f=\pm 9$ kHz	S(9)	50 dB
Salida B.F. para $V_i=2$ mV :	V_o típ	340 mV

Radios sintonizadas electromecánicamente

En la figura 2 se muestra un ejemplo de un autoradio de onda media sintonizado por permeabilidad utilizando el TDA1072. La figura 3 es un ejemplo de una radio doméstica (conectada a la red) de onda media sintonizada por condensador variable. Las condiciones de medida para obtener las características de la tabla 2 fueron las mismas que las especificadas para la tabla 1.

Las tres inductancias de la figura 2 tienen características idénticas. En la tabla 3 se da la frecuencia de resonancia y el factor (no amortiguado) del circuito en función de la inductancia, cuando se conecta un condensador de 150 pF en paralelo con una de ellas.

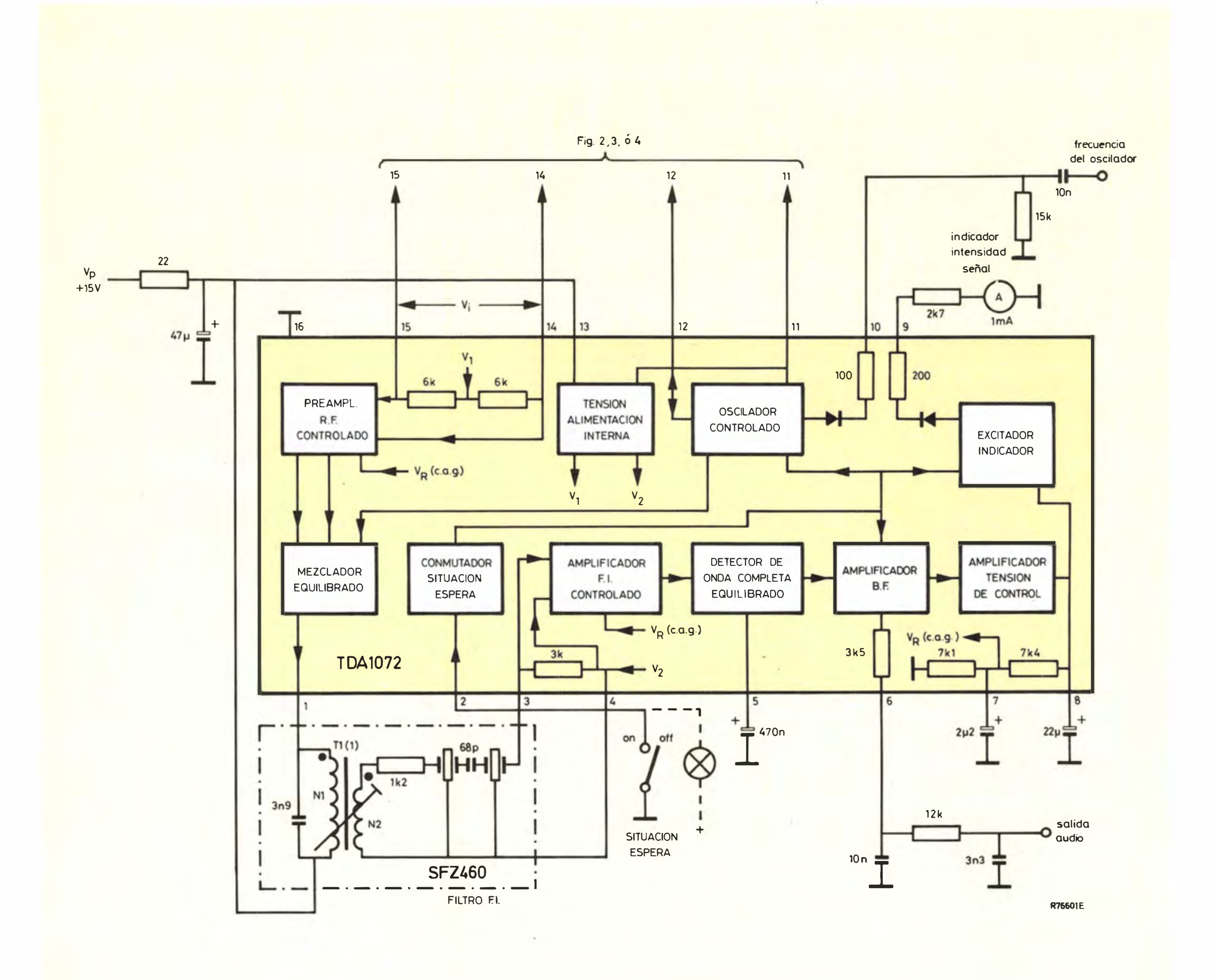


Figura 1. Circuito periférico para las secciones de FI y de audio del TDA1072

TABLA 2. Características de radios sintonizadas electromecánicamente que utilizan el TDA1072

		Sintonía por permeabilidad	Sintonía por condensador
Entrada RF para (S+R)/R=26 dB:	V_G	60 μV	90 μV
(S+R)/R para V_G=1 mV:	(S+R)/R	47 dB	45 dB
Distorsión B.F., m=80 %,			
V_G=100 μV a 750 mV:	d_{tot}	≤0,5 %	≤0,3 %
V_G=1 V:	d_{tot}	3 %	1 %
Rechazo FI:	α_{FI}	99 dB	63 dB
Rechazo imagen:	α_{im}	67 dB	45 dB
Anchos de banda R.F. (−3 dB),			
f_o=600 kHz:	B_{RF}	16 kHz	13 kHz
f_o=1 MHz:	B_{RF}	27 kHz	17 kHz
f_o=1,6 MHz:	B_{RF}	43 kHz	32 kHz

TABLA 3. Características de las inductancias de sintonía por variación de permeabilidad

inductancia	frecuencia resonante	Q_o
469 μH	600 kHz	70
264 μH	800 kHz	59
169 μH	1 MHz	58
117 μH	1,2 MHz	56
86 μH	1,4 MHz	56
66 μH	1,6 MHz	59

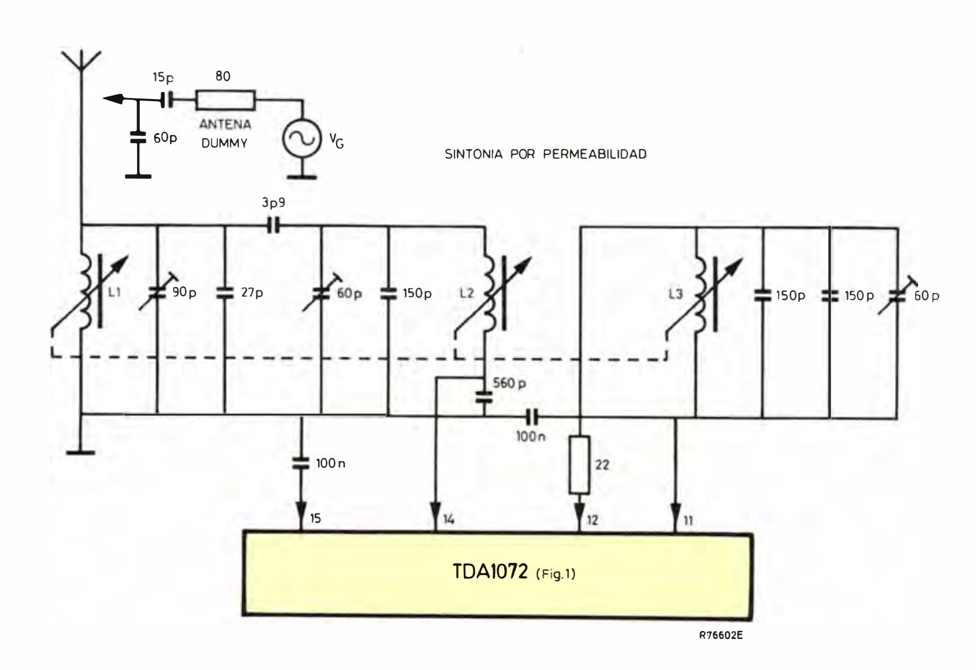


Figura 2. Circuitos de antena y oscilador local para un auto-radio de onda media sintonizado por variación de permeabilidad

Radios sintonizadas por tensión

En la figura 4 se muestra un ejemplo de radio doméstica (conectada a la red) de onda media sintonizada por diodos de capacidad variable. Se puede usar un circuito opcional de control de ganancia para mejorar la capacidad de manejo de gran señal del circuito, limitando el nivel de las señales en el ánodo del diodo de sintonía del circuito de antena. El par de diodos de capacidad variable BB212 se estudia más extensamente en el N.º 2, Vol. 2, de «Electronic Components and Applications», que también describe un auto-radio de O.M. y una radio doméstica toda banda, usando el TDA 1072 y sintonía por diodos.

En el circuito de la figura 4, sin control de ganancia, la distorsión de audio-frecuencia aumenta de 0,3 % a 2,5 % cuando la señal en la entrada de antena se aumenta de 75 mV a 300 mV. Cuando se usa el circuito de control de ganancia, la distorsión permanece por debajo del 0,4 % para señales de entrada en antena de hasta 1,3 V. En la tabla 4 se dan las características del circuito. Fueron medidas en las mismas condiciones que las especificadas para la tabla 1.

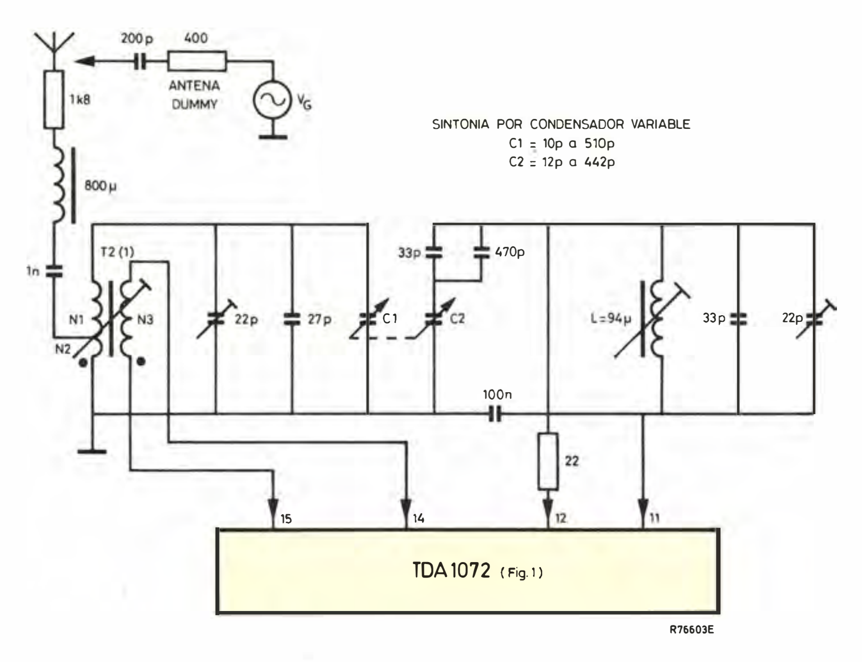


Figura 3. Circuitos de antena y oscilador local para una radio doméstica de onda media sintonizada por condensador variable

TABLA 4. Características de las radios sintonizadas por tensión utilizando el TDA1072

		Sin control ganancia	Con control ganancia
Entrada RF para (S+R)/R=26 dB:	V_G	8 mV	100 µV
(S+R)/R con V_G=1 mV:	(S+R)/R	23 dB	43 dB
Distorsión BF, m=80 %			
V_G=100 µV con 75 mV:	d_{tot}	<0,3 %	<0,3 %
V_G=500 mV:	d_{tot}	2,5 %	0,3 %
V_G=1,3 V:	d_{tot}	—	0,4 %
Rechazo FI:	α_{FI}	64 dB	64 dB
Rechazo imagen:	α_{im}	48 dB	48 dB
Ancho de banda RF (−3 dB), V_G= =1 mV			
Sin control de ganancia, V_G=1 V			
Con control de ganancia,			
f_o=600 kHz:	B_{RF}	11 kHz	13 kHz
f_o=1 MHz:	B_{RF}	14 kHz	23 kHz
f_o=1,6 MHz:	B_{RF}	25 kHz	42 kHz

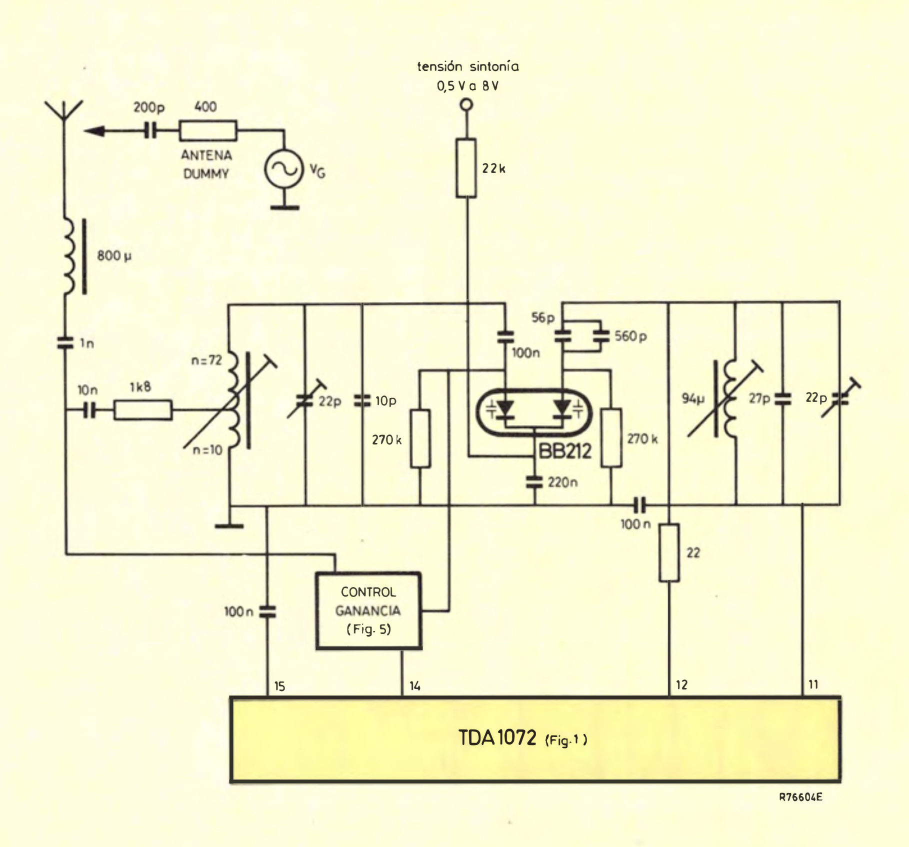


Figura 4. Circuitos de antena y oscilador local para una radio doméstica de onda media sintonizada por diodo de capacidad variable con circuito de control de ganancia opcional

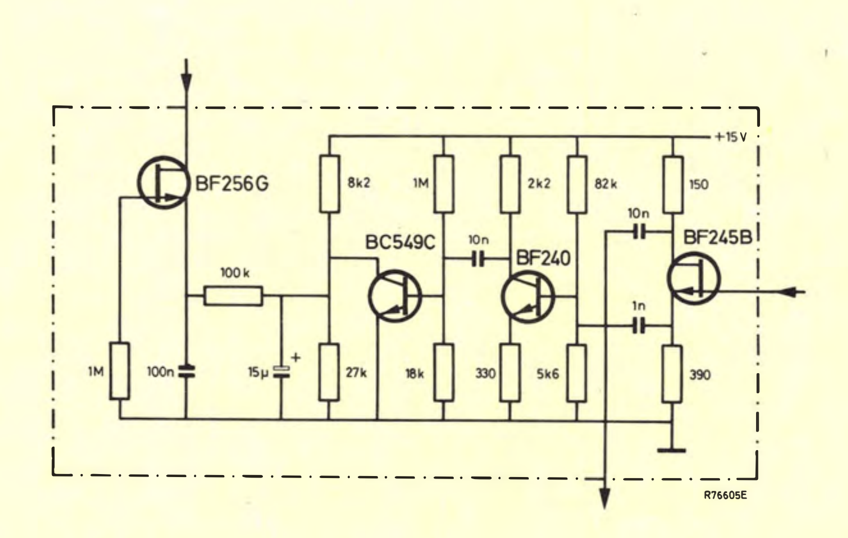


Figura 5. Circuito de control de ganancia opcional para la radio sintonizada por diodo de capacidad variable de la figura 4

Modulador de video para juegos de T.V.

El circuito modulador descrito en este artículo está diseñado para conseguir la modulación negativa de la portadora de radiofrecuencia a partir de una señal de entrada de video con impulsos de sincronismo hacia abajo.

La diferencia fundamental con los moduladores de audio es su ancho de banda de funcionamiento, que cubre el margen desde 20 Hz hasta 6 MHz, y que la modulación negativa se obtiene con ayuda de un circuito fijador.

DESCRIPCION DEL CIRCUITO

En la figura 1 se muestra el esquema completo del circuito.

Oscilador

La etapa que en la figura está dentro de la línea de trazos es el oscilador de la portadora de video, que debe estar apantallada para evitar radiaciones. Para facilitar el montaje se ha elegido como bobina osciladora, un microchoque de 680 nH.

El acoplamiento entre el oscilador y la etapa moduladora se hace a través de un condensador de 2,2 pF.

Modulador

A la entrada se aplica la señal compuesta de video, que presenta una impedancia de 75 Ω. Con el potenciómetro de 100 Ω se puede ajustar la tensión de entrada del modulador y por lo tanto la profundidad de modulación.

Circuito fijador de nivel

El circuito fijador de nivel está formado por el diodo 1N4148 y el condensador de 3,3 μF. El diodo conducirá durante los impulsos negativos haciendo que se cargue el condensador hasta recuperar el nivel de tensión continua en la base del transistor. Los

impulsos de sincronismo están superpuestos a este nivel de continua y quedan fijados a nivel constante.

El divisor de tensión formado por las resistencias de 12 kΩ y 1,8 kΩ polariza la base del transistor BC548, cuya tensión tiene una relación directa con la amplitud de radiofrecuencia de salida debido al acoplamiento en corriente continua entre el transistor BC558 y el transistor de salida BF199.

Por lo tanto, el circuito fijador asegura que los impulsos de sincronismo poseen siempre una amplitud pico a pico constante en la salida de radiofrecuencia, independientemente de la señal de video.

Modulación negativa

La conexión en serie de los transistores BF199 y BC558 se alimenta a partir del seguidor de emisor BC548 con la señal de modulación ya fijada. Una tensión alta de base en el BC558 dará lugar a una corriente baja en el circuito serie y por lo tanto a un bajo nivel de salida, y viceversa. Así, este circuito proporciona la modulación negativa a partir de la señal compuesta de video con sincronismos hacia abajo.

La interconexión de los emisores de los transistores BF199 y BC558 se realiza sin filtrado de radiofrecuencia; de esta forma, la resistencia diferencial del transistor BC558 actúa como realimentación en radiofrecuencia durante el proceso de modulación y mantiene lineal la característica de modulación.

Finalmente, para conseguir el ancho de banda necesario se dispone del circuito resonante conectado al colector del transistor de salida BF199, amortiguado con una resistencia de 470 Ω. El divisor capacitivo sirve para adaptar la impedancia de salida al valor normalizado de 75 Ω para la salida de radiofrecuencia.

Variando la polarización de la base del transistor BF199 se puede ajustar la amplitud de la señal de salida.

Ajuste

El único ajuste que se precisa es el de la profundidad de modulación, que se realiza con el potenciómetro de 100 Ω.

El circuito está dimensionado para que la frecuencia de la señal de salida sea de unos 55 MHz. (canal 3).

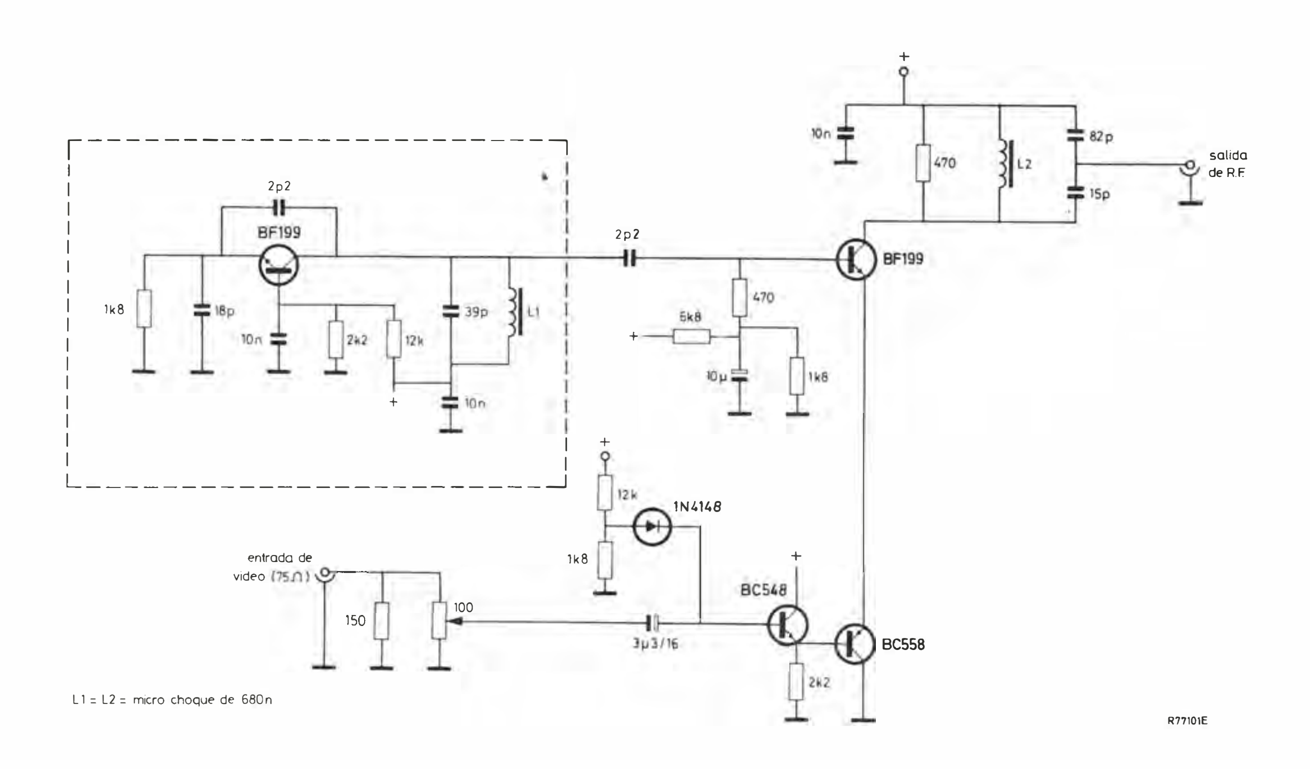


Figura 1. Esquema del modulador de video para juegos de T.V.

ACUERDO DE DESARROLLO A LARGO PLAZO DEL M68000 ANUNCIADO POR MOTOROLA, PHILIPS Y SIGNETICS EN EINDHOVEN (HOLANDA) Y EN GINEBRA (SUIZA) EL DIA 4 DE MARZO DE 1981

Dos de los fabricantes más importantes del mundo han firmado un pacto de cinco años para el desarrollo de los microprocesadores de 16 bits. El objetivo es una familia enriquecida de CI's, productos de software, y los instrumentos de desarrollo correspondientes concebidos en un entorno arquitectónicamente consistente.

El grupo de semiconductores de MOTOROLA INC. y un equipo de N.V. PHILIPS/SIGNETICS, anuncian conjuntamente el acuerdo mediante el cual PHILIPS/SIGNETICS serán fuentes alternativas de la familia de microprocesadores M68000 de MOTOROLA, en un intercambio tecnológico dirigido a crear la más potente línea de productos de 16 bits de la industria. Como primer resultado se espera una tasa de crecimiento acelerado y completamente sostenida de diseños por parte de los fabricantes de primeros equipos con el M68000.

PHILIPS/SIGNETICS producirán los productos de la familia M68000 compatibles pin a pin, así como desarrollarán nuevos productos que podrán ser fabricados por los dos partícipes. Al menos tres diseños de chips periféricos para comunicación de datos de SIGNETICS se añadirán a la línea M68000 antes de final de año.

Tanto MOTOROLA como PHILIPS/SIGNETICS producirán software, incluyendo sistemas operativos, lenguaje de programación y paquetes de programas de aplicación, así como equipos de desarrollo del sistema.

En el período 1982/83, los partícipes anticipan que añadirán 12 o más nuevos diseños M68000 al portafolio de la familia.

Describiendo el acuerdo como «un paso adelante muy importante», Don Juan José Pérez López, director de MOTOROLA, S.A. (Sucursal en España), dijo que el pacto «ampliará la aceptación mundial de la línea de productos M68000, como la familia de vanguardia de 16 bits, en la Industria». Juan José Pérez añadió que Motorola se siente satisfecha con los éxitos que el M68000 ha logrado desde su introducción hace poco más de un año y que el acuerdo MOTOROLA - PHILIPS/SIGNETICS acelerará los volúmenes de producción durante los próximos años.

Aún cuando el acuerdo cubre el desarrollo de circuitos, hardware-software e instrumentos de apoyo, «la fabricación, el marketing y las ventas se realizarán competitivamente», dijo Don Antonio Morral Tó, Director General de COPRESA. «Hemos escogido específicamente la familia M68000», dijo el Sr. Morral «porque cubre todo el espectro de las aplicaciones de 16 bits y puede ampliarse para cubrir las aplicaciones de 32 bits, manteniendo la compatibilidad de software».

SIGNETICS espera ofrecer muestras del M68000 de su línea de fabricación este verano, mientras que PHILIPS iniciará la fabricación en sus instalaciones de Hamburgo (Alemania Occidental) durante la segunda mitad de 1981. El programa impulsa a los partícipes al intercambio de productos desarrollados independientemente. La consistencia arquitectónica de la línea de productos se mantendrá a través de un esfuerzo coordinado que recoja las capacidades en sistemas independientes, software y CI's de los partícipes.

Como subsidiarios de U.S. PHILIPS CORPORATION, SIGNETICS forma equipo con N.V. PHILIPS de Holanda, para utilizar sus recursos en la ejecución de sistemas de diseño arquitectónico, desarrollo de software y experiencia de fabricación de circuitos integrados MOS. El plan M68000 sigue a un primer anuncio en 1981, en el que se decía que SIGNETICS había formado grupo con PHILIPS en una actividad MOS, de una envergadura de 250 M. dólares U.S.A. El Sr. Morral dijo que el nuevo contrato MOTOROLA confirma la intención PHILIPS/SIGNETICS de obtener una participación importante del mercado MOS entre los productos «state-of-the-art».

MOTOROLA INC., es uno de los fabricantes más importantes del mundo de los equipos electrónicos del automóvil, comunicaciones, electrónica militar y aeroespacial, así como semiconductores.

El grupo de semiconductores, con su casa central en Phoenix, Arizona, es uno de los mayores productores de componentes semiconductores. La División Europea de Semiconductores tiene instalaciones de fabricación en Tolouse, East Kilbride en Escocia (dedicadas a MOS, la tecnología del M68000) y Munich. El centro europeo de operaciones está situado en Ginebra.

SIGNETICS es un miembro de la familia de empresas PHILIPS que fabrica y vende en todo el mundo una amplia gama de productos electrónicos y eléctricos, para aplicaciones industriales y de consumo. SIGNETICS, que celebra actualmente su vigésimo aniversario, tiene su Casa Central en Sunnywale (California).

La División de Componentes Electrónicos y Materiales ELCOMA de PHILIPS, es el fabricante más grande de Europa de CI's.



Vol. 20 Núm. 4 Abril 1981 125 ptas.

Director

D. José M.ª Llevat Grau

Editor

Cía. de Productos Electrónicos COPRESA, S.A.
Departamento de Publicaciones Técnicas
D. José Albiol Fernández

Coordinación

D. Enrique Riverola García
D. Rafael Rizo Aramburu

Redacción

D.ª M.ª Dolores Forns-Samsó

Consejo Asesor de Redacción

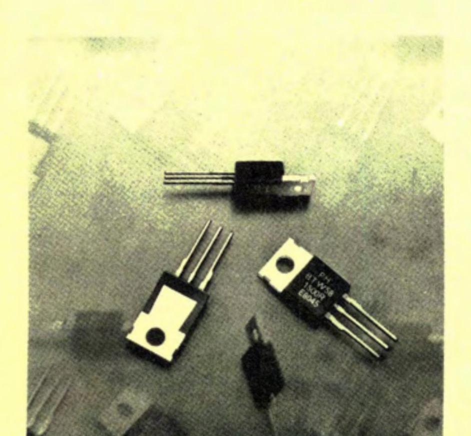
D. Antonio Griñó Berjón
D. José Salinas López
D. Ernesto Tassis Bosch

Suscripciones

D.ª M.ª Angeles García Ferrer

Producción

GENERAL GRAFIC, S.A.
Caspe, 172
Barcelona-13
Depósito Legal: B-18387-61



Portada:
La serie BTW58 de conmutadores rápidos bloqueables por puerta (GTO) es la primera de una nueva tecnología que combina la alta tensión de bloqueo de los tiristores y su facilidad de gobierno por puerta con la rápida conmutación de los transistores bipolares y darlington.



Vol. 20 Núm. 4 Abril 1981



Indice

Revista Miniwatt

Publicada por:

COMPAÑÍA DE PRODUCTOS ELECTRÓNICOS «COPRESA», S.A.
Balmes, 22 - Teléfono, 301 63 12 - Barcelona-7
Suscripción anual (11 números) . . . . Ptas. 1.100
Precio Ejemplar . . . . Ptas. 125
Cambio domicilio . . . . Ptas. 25

Editorial

Siguiendo la filosofía de las familias 8048, 8021, COPRESA anuncia la aparición de una nueva familia de microordenadores. El nombre genérico es 8400.

Como se verá, es el fruto de un esfuerzo de adaptar la capacidad de cada elemento a las necesidades reales de la aplicación. Como consecuencia se consigue un ahorro sustancial tanto en circuitería como en montaje que permite afrontar con éxito aplicaciones de las denominadas «gran público».

En esta familia de circuitos integrados de 28 patillas se ha incorporado un circuito de E/S serie, que permite además de una gran simplicidad en comunicaciones asíncronas, el poder afrontar con éxito el concepto de barra serie (Serial Bus). Para este tipo de barra anunciamos la aparición de periféricos específicos diseñados siguiendo este concepto.

Hay que destacar que de esta familia se prevee la aparición de sus elementos en versión CMOS en el año 1982.

La descripción de la familia de microordenadores 8400 se da en esta revista y anunciamos que también puede ser este microprocesador sujeto de trabajos para el Premio COPRESA.

El soporte de esta familia de microprocesadores siguiendo la línea de equipos universales de desarrollo lo constituyen las unidades PMDS y el PMH300 acompañados de la versión Piggy Back de este microordenador.

Como los lectores han podido leer en la prensa especializada, fruto de los acuerdos de colaboración PHILIPS, SIGNETICS y Motorola, Copresa ofrece al mercado el microprocesador de 16 bits tipo 68000 totalmente compatible con el Motorola del mismo tipo. Este acuerdo incluye también la disponibilidad en ambas firmas de una serie de periféricos actuales de Motorola y de Signetics para este microprocesador así como el diseño conjunto de unos circuitos y software.

Familia 8400 de microordenadores monochip de 8 bits

En muchas aplicaciones, la función de un microordenador es principalmente el control. La familia 8400 ha sido desarrollada a partir de los microordenadores 8048/8021, para proporcionar microordenadores con funciones específicas adicionales adecuadas para aplicaciones de control. En este artículo se da la filosofía de esta nueva familia microordenadores.

El uso de microordenadores, como los de la familia 8400, cuyas capacidades de memoria, número de líneas de E/S y funciones de hardware están dedicadas al control de sistemas, reduce el costo del sistema.

Las ventajas más importantes de usar microordenadores monochip son:

— bajos costos de cableado debido a los pocos componentes y conexiones necesarios;
— bajos costos de desarrollo;
— dedicación de menos tiempo para el desarrollo;
— alta fiabilidad puesto que son necesarias menos conexiones externas;
— menor tamaño y por tanto mayor facilidad para diseñar equipos compactos; y
— mayor rapidez de producción del equipo, lo que también representa una reducción en los costos.

Con la familia 8400 es posible la transmisión de datos en serie o en paralelo. Una característica especial es el acoplamiento de E/S. Elimina la pesada carga impuesta a un microordenador normal para realizar la transferencia de datos en serie, y facilita el diseño de sistemas de varios microordenadores, utilizando transmisión en serie.

DESCRIPCION

La familia 8400 se fabrica utilizando el proceso N-MOS 700 de Philips (el número 700 se refiere al espesor del óxido de la puerta en Angstroms (10^{-10} m)) para el cual las dimensiones mínimas se aproximan a la comúnmente utilizada de 3,5 μm. La arquitectura y disposición de patillas de la familia 8400 es similar a la del microordenador 8021 mientras que el repertorio de instrucciones está basado en el del 8048.

Esta familia está formada por una gama de microordenadores funcionalmente idénticos que ofrecen una variedad de capacidades de ROM y RAM para adaptarse a cada aplicación (tabla 1). Cada tipo tiene 23 líneas de E/S, un contador/temporizador de 8 bits, interrupción de nivel único, y oscilador y circuito de reloj en la propia pastilla.

La familia 8400 ha sido diseñada de forma que cada dispositivo sea un eficiente controlador así como un procesador aritmético. Tienen gran capacidad para el manejo de bits y posibilidad de operaciones aritméticas en código binario y en BCD.

Tabla 1. Familia 8400.

N.º tipo	ROM (octetos)	RAM octetos
8400 (versión «Piggy back»)	—	128
8405	0,5 K	32
8410	1 K	64
8420	2 K	64
8440	4 K	128

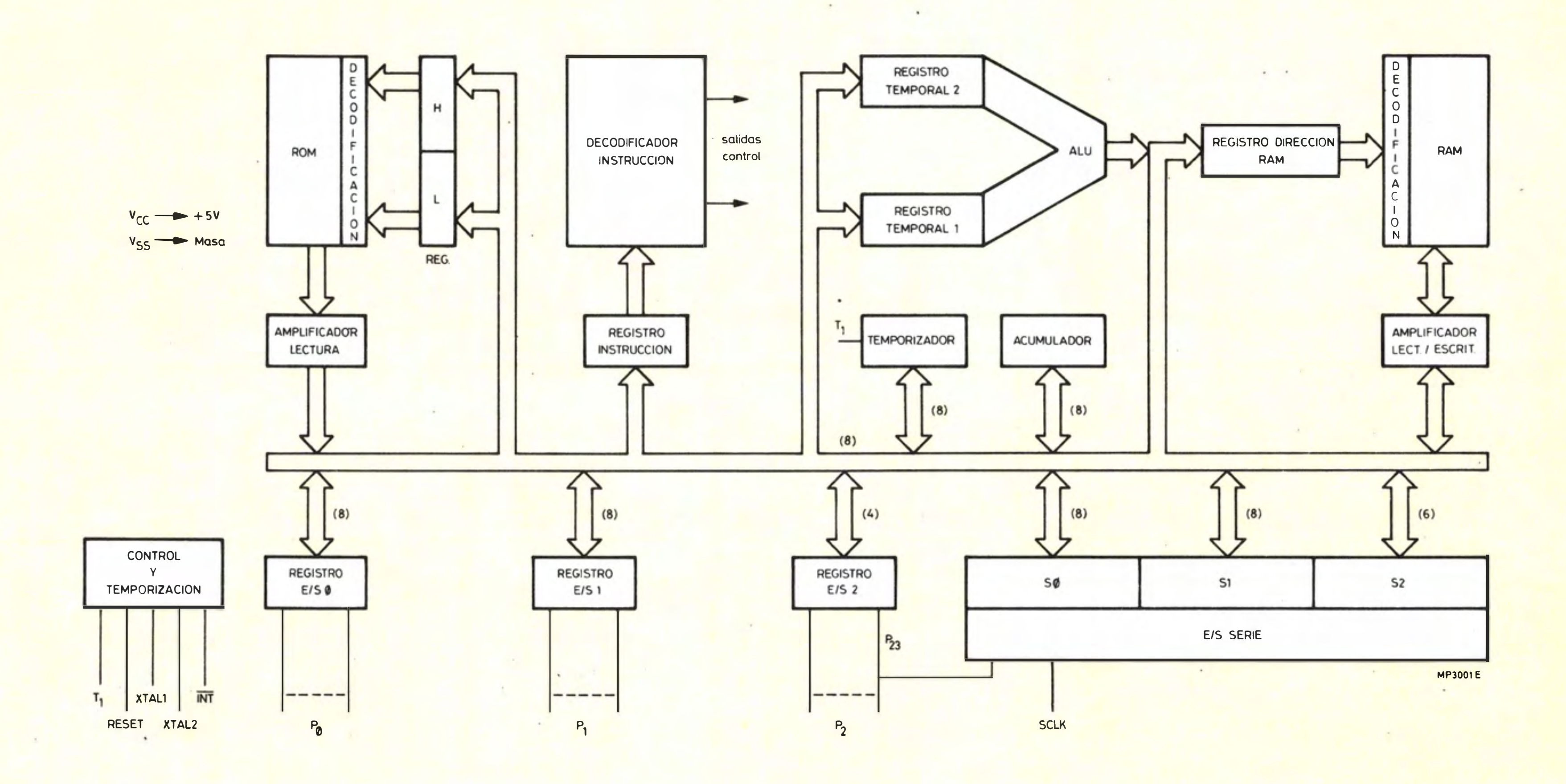


Figura 1. Diagrama de bloques de la familia 8400.

El sistema de Desarrollo de Microordenadores Philips (PMDS) puede manejar todas las operaciones que provengan de un diseño preliminar en orden a la corrección e integración final del software y hardware en una variedad de microprocesadores, incluyendo la familia 8400. Se dispone de un amplio diseño de soporte en forma de software para desarrollo de programas, y cualquier sistema que normalmente soporte al 8048 puede ser fácilmente adaptado para que soporte a la familia 8400. También se dispone de un circuito de ayuda de diseño de bajo coste (PM4300), para evaluación, prototipos y corrección de errores.

CARACTERISTICAS DE LA FAMILIA 8400

Las principales características de la familia 8400 son las siguientes:

- bajo costo;
- CPU de 8 bits, ROM, RAM y E/S en un único encapsulado de 28 patillas;
- E/S serie con capacidad de multitransmisión;
- 20 líneas de E/S cuasi-bidireccionales;
- una línea de entrada verificable;
- una línea de entrada de interrupción;
- alimentación única de 5 V$\pm$10 %;
- interrupción interna vectorizada;
- interrupción externa vectorizada;
- contador/temporizador programable de 8 bits;
- tiempo de ciclo de 6,77 μs (cristal de 4,43 MHz);
- reloj generado con resistencia, inductancia, cristal o fuente externa
- capacidad de detección de cruce por cero;
- capacidad de alta tensión (12 V) en todas las patillas del registro de E/S;
- capacidad de excitar alta corriente en cuatro patillas del registro de E/S;
- margen de temperatura de funcionamiento; 10°C a 70°C, ó −25°C a 85°C.

DIAGRAMA DE BLOQUES

La figura 1 muestra el diagrama de bloques de la familia 8400. El encapsulado es DIL de 28 patillas. La figura 2 muestra la designación de patillas y la tabla 2 la función de cada patilla.

MEMORIA DE PROGRAMA (ROM)

La memoria de programa de la familia 8400 se compone de 512/1024/2048/4096 palabras de 8 bits direccionadas por el contador de programa. La memoria es programable por máscara en fábrica. No hay posibilidad de expansión externa de ROM. El mapa de la memoria de programa se muestra en la figura 3. Hay cuatro posiciones en la memoria de programa que tienen especial importancia:

- posición 000.— al activar la línea de puesta a cero del procesador, se produce la lectura de la primera instrucción que se encuentra en la posición 000.
- posición 003.— al activar la entrada de interrupción del ordenador (siempre que las interrupciones externas se encuentren desinhibidas) se produce una instrucción de salto (CALL) a la posición 003.

Tabla 2. Designación y función de las patillas

mnemónico	n.º patilla	función
V_{SS}	14	Masa.
V_{CC}	28	Alimentación +5 V.
$\overline{INT}$	12	Entrada de interrupción externa (activa en bajo): verificación utilizando las instrucciones JTO, JNTO
P00-P07	4-11	Registro E/S cuasi-bidireccional de 8 bits (registro 0)
P10-P17	18-25	Registro E/S cuasi-bidireccional de 8 bits (registro 1).
P20-P23	26, 27, 1, 2	Registro E/S cuasi-bidireccional de 4 bits (registro 2); P23 es la entrada/salida de datos en serie en el modo E/S serie.
SCLK	3	Reloj bidireccional para E/S serie.
T1	13	Patilla de entrada verificable utilizando las instrucciones JT1, JNT1. Puede designarse como entrada del contador, utilizando la instrucción STRT CNT. También permite la detección de cruce por cero de las entradas de c.a. de frecuencia lenta.
RESET	17	Entrada, utilizada para inicializar al procesador (activa en alto).
XTAL1	15	Conexión al componente de temporización (normalmente un cristal) que determina la frecuencia del oscilador interno. También entrada para un reloj externo.
XTAL2	16	Conexión al otro terminal del componente de temporización.

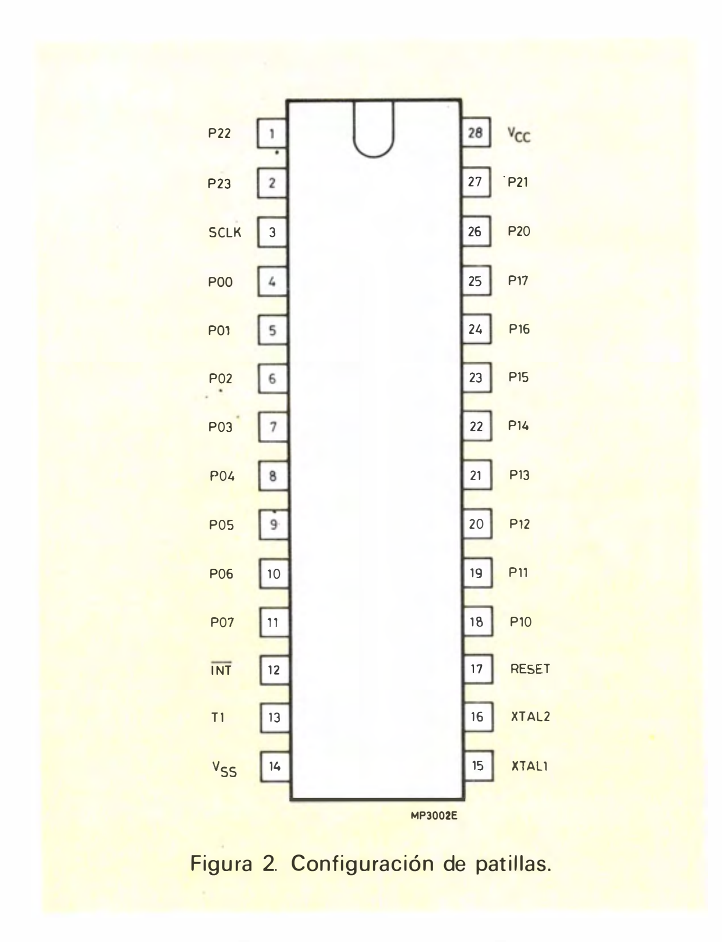


Figura 2. Configuración de patillas.

— posición 005.— una interrupción de E/S, si no está inhibida, produce un salto a la posición 005.

— posición 007.— una interrupción del temporizador/contador, que resulta de un rebasamiento de capacidad en el temporizador/contador, produce un salto (CALL) a la posición 007, siempre que la interrupción del temporizador/contador esté desinhibida.

Por lo tanto, la primera instrucción a ejecutar después de la inicialización se almacena en la posición 000, la primera palabra de una subrutina de servicio de interrupción exterior se almacena en la posición 003, la primera palabra de una subrutina de servicio de interrupción de E/S serie en la posición 005 y la primera palabra de una subrutina de servicio de interrupción del temporizador/contador en la posición 007.

La memoria de programa está organizada en páginas de 256 octetos cada una. Sólo la instrucción de salto incondicional puede saltar sobre páginas distintas. Las instrucciones CALL, RET y RETR pueden transferir el control desde o hacia una subrutina que se encuentra en cualquier página de un banco de memoria. Las palabras de la memoria se encuentran agrupadas en páginas de 2 K octetos, las cuales son seleccionadas por las instrucciones SEL MB. Estas instrucciones trabajan conjuntamente con las instrucciones CALL y JMP.

MEMORIA DE DATOS (RAM).

La memoria de datos incluida en la propia pastilla está organizada en grupos de 32/64/128 palabras de 8 bits. Todas las posiciones son direccionables indirectamente a través de uno de los dos registros punteros de la RAM que se encuentran en las direcciones 0 y 1 de la memoria. El mapa de la memoria de datos se muestra en la figura 4.

Las ocho primeras posiciones (0-7) de la memoria se designan como registros de trabajo y son direccionables directamente mediante varias instrucciones. Como estos registros son direccionados más fácilmente, normalmente se usan para almacenar resultados intermedios a los que es preciso acceder muy frecuentemente. La instrucción DJNZ permite un uso muy eficiente de los registros de trabajo como contadores de lazos de programa, permitiendo al programador decrementar y verificar el registro en una única instrucción.

Al ejecutar una instrucción de cambio de banco de registro de trabajo (SEL RB), las posiciones 24-31 de la RAM son designadas como registro de trabajo en lugar de las posiciones 0-7 y así son direccionables directamente. Este segundo banco de registros de trabajo se puede utilizar como extensión del primer banco o reservarse para utilizarlo durante una subrutina de interrupción, permitiendo «salvar» el contenido de los registros del banco 0 utilizados en el programa principal, gracias a una conmutación de banco. Sin embargo, si este segundo banco no se utiliza, las posiciones 24-31 correspondientes a dicho banco pueden direccionarse como RAM de aplicación general. Teniendo en cuenta que los dos registros punteros de la RAM, R0 y R1, son una parte del banco de registros de trabajo, la conmutación de banco crea dos registros punteros más (R0′ y R1′) que pueden utilizarse junto con R0 y R1 para acceder fácilmente a cuatro zonas de trabajo separadas de la RAM.

Las posiciones 8-23 tienen un doble papel, uno de los cuales es guardar la pila del contador de programa de 8 niveles, dos posiciones de RAM por nivel. La pila del contador de programa capacita al procesador a guardar las direcciones de retorno generadas por una interrupción o instrucción de llamada a subrutina, mediante el almacenamiento del contenido del contador de programa antes de atender a la subrutina. Un puntero de la pila de 3 bits determina cual de los ocho pares de posiciones de la pila del contador de programa será cargado con la siguiente dirección de retorno generada.

El puntero de pila, cuando está inicializado en la posición 000 por la puesta a cero (RESET), apunta a las posiciones 8 y 9 de la RAM. El primer salto a subrutina o interrupción hace que el contenido del contador de programa sea transferido a las posiciones 8 y 9. El puntero de la pila es entonces incrementado en uno y apunta a las posiciones 10 y 11 en previsión de una nueva llamada a subrutina.

El final de una subrutina, señalado por una

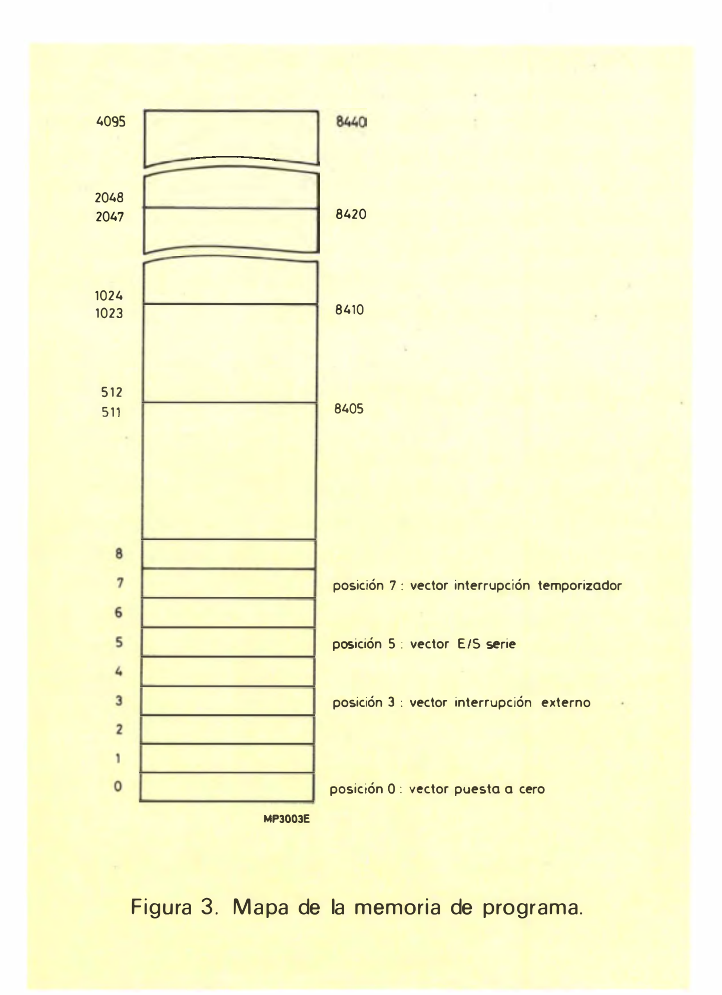


Figura 3. Mapa de la memoria de programa.

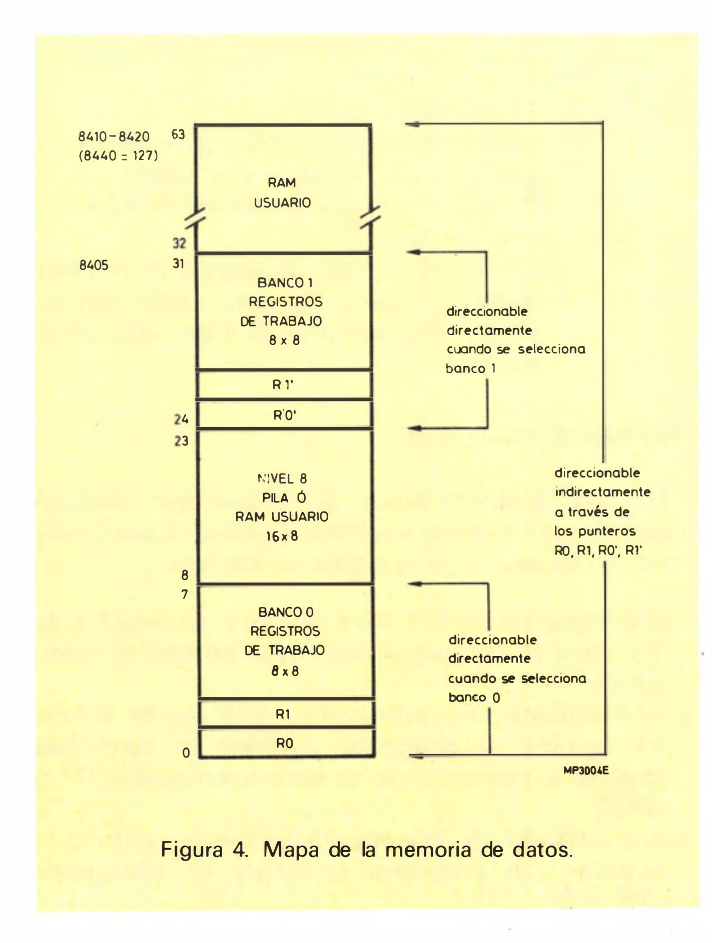


Figura 4. Mapa de la memoria de datos.

instrucción de retorno (RET o RETR), provoca un decremento en el puntero de pila y hace que el contenido del par de posiciones resultante sea transferido hacia el contador de programa.

Ya que el contador de programa más el biestable de conmutación de banco de memoria tienen una longitud mayor que 8 bits, se pueden utilizar dos octetos o registros para almacenar una dirección más acarreo, el acarreo auxiliar, la selección del banco de registro y la selección del banco de memoria. De esta forma, la pila del contador de programa de 16 octetos permite hasta 8 niveles de subrutina sin rebasar la capacidad de la pila. En caso de rebasamiento de capacidad, la primera dirección almacenada (posiciones 8 y 9) se perderá por la sobreimpresión de una nueva dirección, puesto que el puntero de pila al rebasar la capacidad pasa de 111 a 000. Así mismo, en caso de rebasamiento inverso pasa de 000 a 111.

Si una aplicación concreta no requiere los 8 niveles de subrutina, la posición de pila de contador de programa que no se utiliza puede ser utilizada como cualquier otra posición de RAM direccionabe directamente. Por ejemplo, si se utilizan tres niveles de subrutina, solo será necesario reservar las posiciones 8-13 de la pila del contador de programa y las posiciones 14-23 pueden ser utilizadas para almacenar datos.

OSCILADOR Y RELOJ

La familia de microprocesadores 8400 posee su propio circuito oscilador y excitador de reloj interno. La frecuencia está determinada por un solo cristal, inductancia, resistencia o una señal de reloj exterior. Todos los tiempos internos vienen determinados por los componentes externos y todas las salidas son función de la frecuencia del oscilador.

Los terminales XTAL1 y XTAL2 se utilizan para conectar el elemento de control elegido. Un ciclo de instrucción se compone de 10 estados y cada estado de tres períodos de oscilador. Por lo tanto, para obtener un ciclo de instrucción de 6,77 μs, debe utilizarse un cristal de 4,43 MHz.

El 8400 utiliza una memoria RAM dinámica y algunos otros circuitos también dinámicos. Debido a los tiempos que se requieren en los circuitos dinámicos, la frecuencia del oscilador debe ser igual o mayor que 600 kHz, de otra forma las operaciones podrían ejecutarse incorrectamente.

CONTADOR / TEMPORIZADOR

Se dispone de un contador interno que, bajo control de programa, cuenta sucesos externos (T_1, terminal 13), grupos de 32 ciclos de instrucción, o ciclos de instrucción directamente. El contador es incremental de 8 bits. Cuando se utiliza como temporizador, la entrada al contador es la salida de rebasamiento de capacidad del divisor ($\div$32) o la entrada de este divisor. La entrada del divisor es una

señal que genera cada ciclo de instrucción (30 períodos de reloj).

Cuando se utiliza como contador, cuenta los flancos de subida presentes en la entrada T1. La máxima frecuencia a la que puede contar es un tercio de la frecuencia del ciclo de instrucción (49,2 kHz para un cristal de 4,43 MHz).

Cuando se rebasa la capacidad del contador de 8 bits, el indicador («flag») del temporizador se pone a uno. El indicador puede verificarse utilizando la instrucción JTF («Jump if Timer Flag» = 1.– «Salto si el indicador de temporizador» = 1) que también pone a cero el indicador.

El contador también generará una interrupción hacia el procesador cuando se rebasa la capacidad y las interrupciones del temporizador se encuentran desinhibidas.

INTERRUPCION

Se puede iniciar una secuencia de interrupción externa mediante un flanco de bajada en la entrada $\overline{INT}$ (cuando están desinhibidas las interrupciones externas). Esta interrupción produce un salto a subrutina a la posición 003 en cuanto se ha completado la instrucción que se esté ejecutando en ese momento.

También se puede generar una interrupción mediante el circuito SIO, si está desinhibido. La interrupción SIO produce un salto a la posición 005 de la memoria de programa, en cuanto se ha completado la instrucción que se está ejecutando en ese momento.

Una interrupción interna generada por el rebasamiento de capacidad del temporizador/contador produce un salto a la posición 007, en cuanto se ha completado la instrucción que se está ejecutando.

Al producirse una secuencia de interrupción, el contenido del contador de programa y el estado de los biestables de acarreo, acarreo auxiliar, banco de registros y banco de memoria, son guardados automáticamente en la pila del contador de programa. El contenido del acumulador debe ser guardado por programa. El final de una subrutina de servicio de interrupción está marcado por la ejecución de un retorno de la instrucción de interrupción (RETR). Antes del retorno de una subrutina de interrupción, el contenido inicial del acumulador debe de ser restablecido por programa. El reconocimiento de interrupción puede ser llevado al exterior, por programa, hacia unos terminles del registro E/S existentes al efecto. Todas las subrutinas de interrupción deben localizarse en el banco de memoria 0.

El sistema de interrupción es de un solo nivel, debido a ésto cuando una interrupción es detectada, todas las demás peticiones de interrupción son almacenadas pero ignoradas hasta la ejecución de la instrucción RETR que se encarga de desinhibir la lógica de entrada de interrupciones. Si dos o tres de las interrupciones posibles son detectadas al mismo tiempo, la prioridad será: (1) externa, (2) SIO, (3) temporizador/contador. Si es necesario, se puede crear otra interrupción externa mediante la desinhibición de las interrupciones del temporizador/contador, cargando «FFH» en el contador (uno menos que el cómputo final) y desinhibiendo el «modo contador de sucesos». Un flanco de subida en la entrada T1 producirá un vector de interrupción en la posición 007 de la memoria de programa.

PALABRA DE ESTADO DE PROGRAMA

La palabra de estado de programa (PSW) es una posición de un octeto en la CPU que almacena información sobre el estado del microordenador y puede ser cargada hacia y desde el acumulador. Los dos bits más significativos son puestos a uno y a cero por la propia CPU. Los bits 7, 6 y 4 de la PSW son guardados durante una llamada a subrutina (tanto en una subrutina como en una interrupción) y restablecidos con una instrucción de «retorno de interrupción» (RETR).

Los bits de la PSW son los siguientes:

bits 0,1 y 2 — bits de puntero de pila (SP_0, SP_1 SP_2);

bit 3 — selecciona el divisor (PS):
0 = módulo 32
1 = módulo 1 (sin divisor);

bit 4 — Selecciona el banco de registro de trabajo (RBS);
0 = banco de registro 0
1 = banco de registro 1;

bit 5 — no se utiliza;

bit 6 — acarreo auxiliar (AC):
bit de acarreo intermedio generado para una instrucción suma y utilizado por la instrucción de ajuste de decimal (DA A);

bit 7 — acarreo (CY):
el indicador (flag) de acarreo indica que la operación anterior tuvo como resultado un rebasamiento de capacidad en el acumulador.

ENTRADA / SALIDA

La familia 8400 tiene 22 líneas que pueden utilizarse para entrada y salidas digitales. Estas líneas están organizadas de la siguiente manera:

— dos registros de E/S de 8 líneas y un registro de E/S de 4 líneas que sirven como entrada o como salida
— una entrada de verificación, que puede alterar secuencias de programa cuando es verificada mediante instrucciones de salto condicional JT1 y JNT1
— una entrada de interrupción externa, soportada también por programa mediante la instrucción JNI.

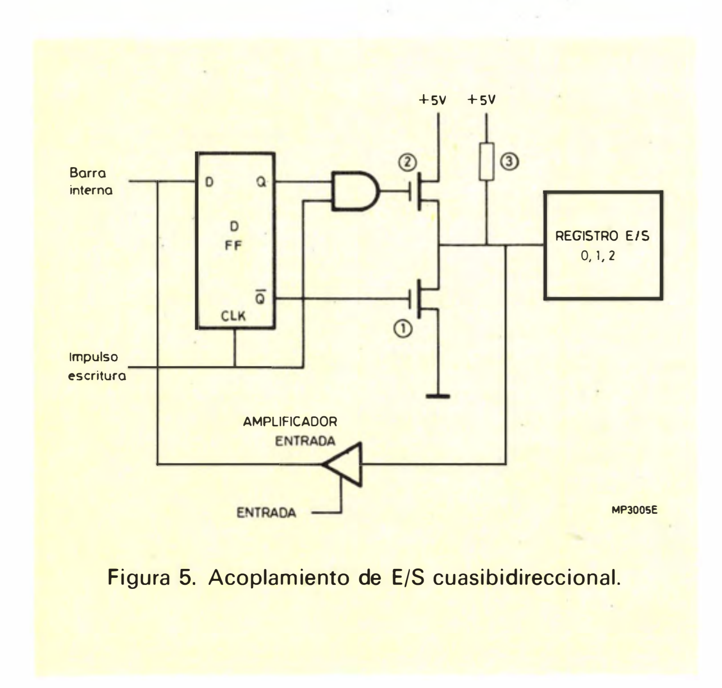


Figura 5. Acoplamiento de E/S cuasibidireccional.

En la figura 5 se muestra un esquema simplificado de un acoplamiento cuasibidireccional. Esta configuración permite salidas amplificadas y también permite utilizar una entrada externa. Cuando se escribe un cero o nivel bajo en estos registros de E/S, un nivel de baja impedancia típico (1) de 300 Ω supera el alto valor resistivo de la resistencia limitadora de 50 kΩ y proporciona suficiente corriente como para excitar dispositivos TTL.

Cuando se escribe un uno, una corriente elevada es suministrada momentáneamente a través de un dispositivo de impedancia relativamente baja (2) de aproximadamente 5 kΩ para permitir una transición rápida de 0 a 1.

Después de un período de tiempo menor que un ciclo de instrucción, el dispositivo de baja impedancia es anulado y la elevada resistencia limitadora de 50 kΩ (3) mantiene el nivel «1» indefinidamente.

No obstante, en esta situación, un dispositivo de entrada que sea capaz de vencer la pequeña corriente de mantenimiento suministrada por la resistencia limitadora, puede ser leído (alternativamente, los datos escritos pueden ser leídos). Así, escribiendo un «1» en cualquier patilla, ésta puede servir como terminal de salida con almacenamiento estático, o como terminal de entrada con resistencia limitadora. Esto permite máxima flexibilidad al usuario al poder seleccionar terminales de entrada o salida con almacenamiento estático, con un mínimo de componentes externos.

Todas las líneas de los registros de E/S y el terminal SCLK pueden soportar una elevada tensión de entrada de 12 V cuando se utiliza la versión sin resistencia limitadora descrita más adelante.

Dos líneas del registro de E/S 1 (P10 y P11) han sido designadas como líneas de conducción de alta corriente con capacidad para aceptar 7 mA.

Mediante máscara, cada uno de los 20 terminales de los registros de E/S pueden tener tres posibles configuraciones:

— salida «push-pull» con resistencia limitadora: (1), (2) y (3) de la figura 5
— salida de drenador abierto con resistencia limitadora: (1) y (3)
— salida de drenador abierto sin resistencia limitadora: (1)

Las entradas de los registros de E/S conectadas internamente no quedan afectadas por dichas opciones. Estas opciones son útiles para excitar circuitos análogicos y algunas clases de cargas. Si se utiliza la E/S serie con multitransmisor, la primera opción en el terminal P23 no es posible. Es necesario conectar una resistencia de emisor no menor de 3,9 kΩ.

Se puede utilizar el teminal T1 de multifunción como entrada de verificación por programa mediante las instrucciones JT1 y JNT1, como entrada al temporizador/contador y como detector de cruce por cero para detectar señales de movimiento lento. Mediante máscara, opcionalmente se puede disponer de una resistencia limitadora que es muy útil para entrada de conmutador de contacto o de un circuito TTL estándar. (Ver figura 6).

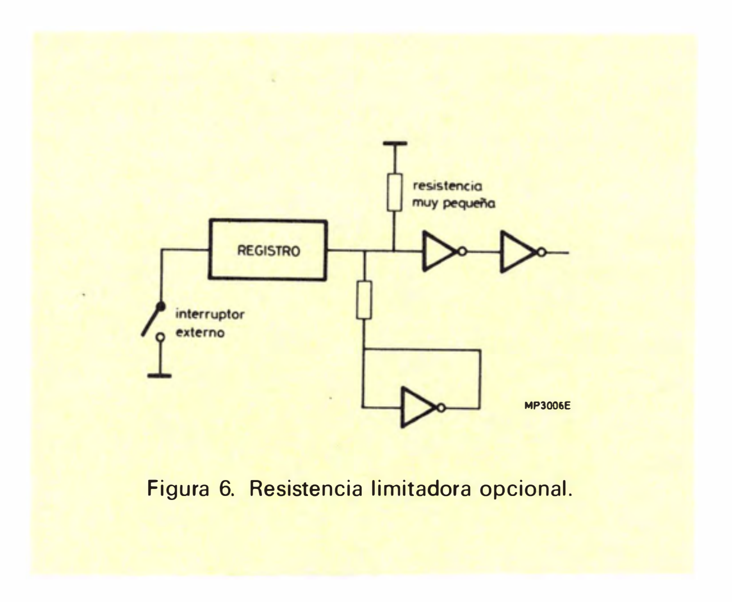


Figura 6. Resistencia limitadora opcional.

La ejecución de la instrucción STRT CNT pone el terminal T1 en el modo de entrada de impulsos, conectando T1 al contador y desinhibiendo el contador. Cualquier transición de cero a uno en T1 produce un incremento en el contador. La máxima velocidad a la que el contador puede ser incrementado es uno de cada tres ciclos de instrucción; esto equivale a 20,3 μs cuando se utiliza un cristal de 4,43 MHz. No existe frecuencia mínima.

Además de servir como entrada de verificación y como entrada del contador, la entrada T1 posee un circuito especial que detecta cuando una señal alterna cruza su nivel medio de corriente continua (cruce por cero). Cuando es excitado directamente, dicho terminal responde como una entrada digital

normal. Para utilizar el modo de detección de cruce por cero, hay que acoplar al terminal T1 una señal alterna de aproximadamente 1 a 3 V pico a pico y una frecuencia máxima de 1 kHz a través de un condensador externo de 1 μF, tal como se muestra en la figura 7.

El estado digital interno es cero hasta que el flanco de subida cruza el nivel medio de corriente continua, y entonces pasa a uno. Esta operación es realizada por un amplificador de alta ganancia autopolarizado que está incluido en la entrada T1. Este circuito polariza la entrada T1 exactamente en su punto de conmutación, de tal forma que cualquier pequeño cambio causará una transición digital. Esta transición digital tiene lugar dentro de los 5° del punto cero.

El valor digital de T1 se mantiene a uno hasta que el flanco de bajada de la entrada de señal alterna cae aproximadamente 100 mV por debajo del punto de conmutación del flanco de subida (100 mV por debajo del punto cero si la transición digital ocurre exactamente en el punto cero). La capacidad de detección del cruce por cero puede utilizarse junto con la interrupción del temporizador/contador, para interrumpir el proceso en el punto de tensión cero. Esto permite al usuario controlar la tensión de dispositivos dependientes de la fase, tales como triacs y SCR, y utilizar la familia de microordenadores 8400 en aplicaciones tales como medida de ángulos y velocidad de vectores.

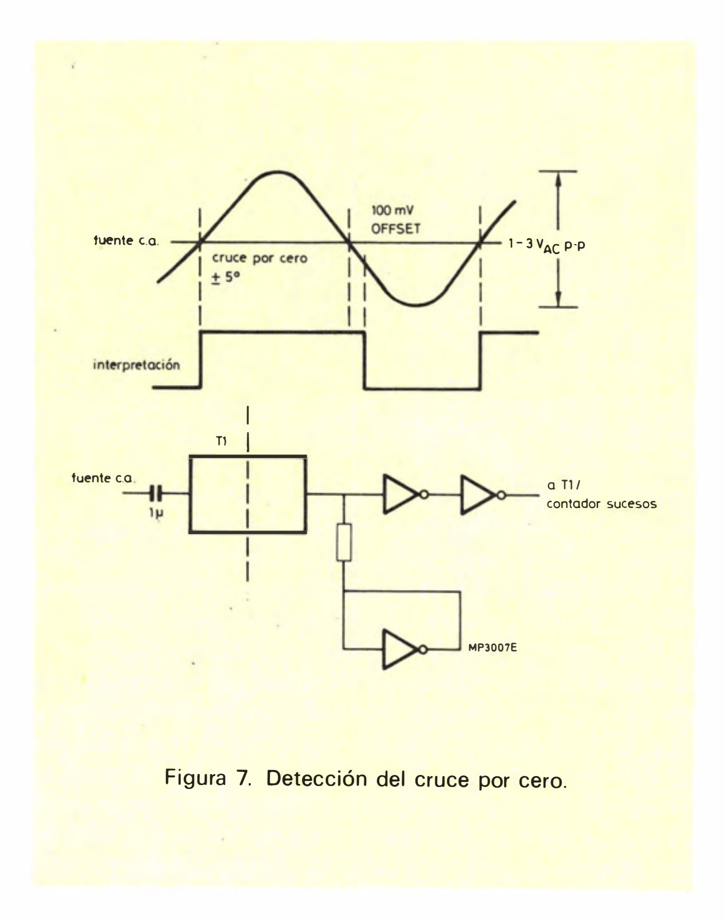


Figura 7. Detección del cruce por cero.

E/S serie

Se puede operar con la E/S serie sin influir en la compatibilidad del repertorio de instrucciones del 8400 con el de la familia 8048.

Las señales de control son:

— S_0 = registro de desplazamiento serie y almacenamiento estático de direcciones «Back-up»;
— S_1 = palabra de estado SIO;
— S_2 = generador de reloj programable.

Por programa se pueden definir otras señales de control. La información sobre el estado de la E/S serie viene dada en el registro de estado SIO.

Han sido designados dos terminales para la E/S serie; las conexiones con el circuito exterior son:

— datos – P23 (patilla 2)
— reloj – SCLK (patilla 3).

Estos terminales tienen normalmene la posibilidad de drenador abierto para desinhibir la conexión OR cableada de otros miembros de la barra serie. Mediante las opciones de los registros de E/S 1 ó 2, se pueden conseguir otras funciones para el P23, siempre que no se utilice E/S serie. El terminal de datos (P23) está conectado a la entrada y salida de un registro de desplazamiento de 8 bits.

Soportes de la E/S serie:

— circuitos periféricos tipo barra P/C;
— memorias de funcionaiento serie;
— estructuras de barra multitransmisora.

Cuando en un sistema multitransmisor, dos o más transmisores comienzan a transmitir al mismo tiempo, en la línea de datos se conformará un sistema de prioridades de tal forma que el transmisor que transmite el mensaje con el valor binario más bajo será aceptado por la barra. De esta forma, los datos no son falseados y el transmisor que ha perdido la prioridad tendrá que esperar hasta que la barra de datos se encuentre libre otra vez, o tendrá que responder cuando sea direccionado por otro transmisor.

Las condiciones de arranque y paro son detectados en el hardware.

El terminal SCLK es bidireccional y se utiliza para entregar los impulsos de reloj externos del circuito de E/S serie y para proporcionar los impulsos de reloj generados por un contador programable. La frecuencia del reloj de emisión puede ser programada por software mediante la escritura de los cinco bits menos significativos de un registro de reloj separado (S_2). Cuando se utiliza un cristal de 4,43 MHz, puede variarse la frecuencia de este reloj entre 100 kHz y 720 kHz. El bit 5 de S_2 se utiliza para activar el modo de 2 kHz del SIO. El bit 6 de S_2 se utiliza para transferir datos con reconocimiento. En el modo de 2 kHz, el reloj de emisión tiene una relación de ciclo de trabajo

de nivel bajo/nivel alto aproximadamente igual a 1:3.

Se puede generar una interrupción de programa principal mediante un rebasamiento de capacidad en un contador de bits interno que puede ser inicializado en la palabra de estado SIO (S_1).

En el modo de recepción hay dos opciones:

- reconocimiento de direcciones;
- no reconocimiento de direcciones.

En la primera opción, sólo se genera una interrupción después de la detección de la propia dirección o de una dirección general.

Esta dirección general, que entienden todos los periféricos, desinhibe la transmisión de un mensaje desde un emisor a todos los demás receptores. La única dirección propia puede ser cargada por programa en un registro de almacenamiento temporal de direcciones acoplado a S0, cuando la E/S serie está inhibida.

En la segunda opción, se genera siempre una interrupción después de la recepción de una palabra formada por un número variable de bits pero conteniendo siempre una palabra completa de ocho bits como mínimo. Por lo tanto, en este modo, el mínimo número de bits será ocho.

En el modo transmisor se genera siempre una interrupción después del manejo de un bit.

Cuando se utiliza el modo de reconocimiento de dirección, la primera palabra debe tener también ocho bits. Los primeros siete bits determinan una de las 127 direcciones, mientras que el bit menos significativo (LSB) determina si el periférico direccionado debe ser leído o escrito. La palabra de dirección formada por ocho ceros está reservada para la dirección general. En este caso, los periféricos sólo pueden ser escritos.

Mediante la inhibición de la E/S serie se restablece la operación normal de P23. La E/S serie es inhibida o desinhibida mediante la instrucción MOV S_1, A, la cual se encarga de escribir sobre la palabra de estado de E/S serie. La interrupción SIO puede ser desinhibida e inhibida por las instrucciones EN SI y DIS SI.

PUESTA A CERO

Un flanco de subida en la entrada de puesta a cero (RESET) produce las siguientes acciones:

- pone a cero el biestable del indicador del temporizador;
- pone a cero los biestables del banco de registro y del banco de memoria;
- pone a cero el contador de programa;
- pone a cero el puntero de pila (apuntando a la dirección 8 de la RAM);
- inhibe las interrupciones;
- para y pone a cero el temporizador/contador;
- la E/S serie se pone en el modo de entrada;
- todos los registros de E/S se ponen en estado de lógico «1» (modo de entrada);
- el divisor temporizador se pone en «modulo 32».

El circuito de puesta a cero puede consistir en un simple condensador conectado entre VCC y el terminal de puesta a cero (RESET). Para detectar pequeños cortes de la tensión de alimentación y efectuar a continuación una puesta a cero en previsión de continuar las operaciones con datos erróneos, debe conectarse un diodo entre el teminal de puesta a cero (RESET) y masa tal como se muestra en la figura 8. En este caso se producirá una puesta a cero en cuanto la tensión de alimentación caiga aproximadamente 1,5 V y se recupere rápidamente.

Si la puesta a cero se genera externamente, el terminal de puesta a cero debe mantenerse a nivel alto por lo menos 10 ms después de que la tensión de alimentación haya entrado dentro de las tolerancias permitidas. Cuando la tensión de alimentación ya está estabilizada, dos ciclos de instrucción inicializarán el microordenador. Si se quita el diodo y sólo se utiliza el condensador, las caídas de tensión no producirán ninguna puesta a cero.

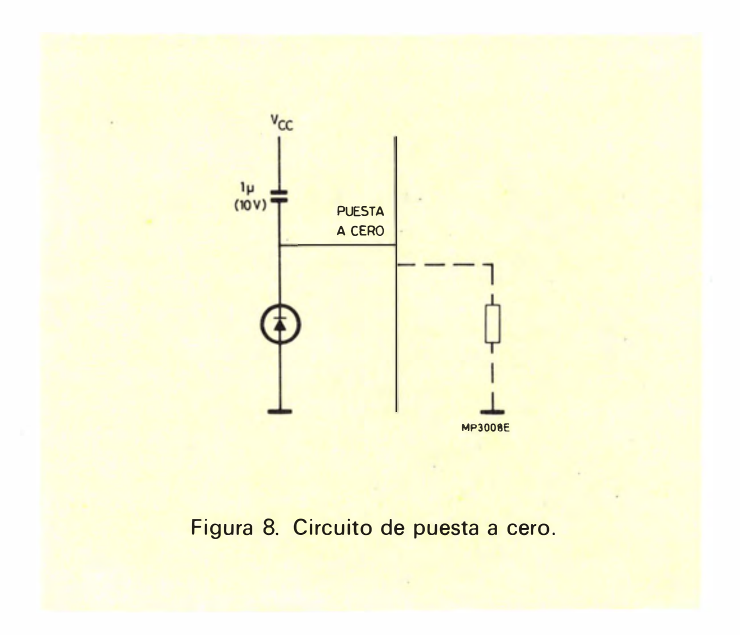


Figura 8. Circuito de puesta a cero.

SOPORTE DE DISEÑO

Se dispone de un amplio diseño de soporte para desarrollo de programas y simulación de circuitos.

El sistema de desarrollo para microordenadores PHILIPS (PMDS) ofrece un óptimo soporte para la familia 8400. Aparte de esto, existen otras herramientas de bajo coste para simulación e implementación de soporte para la familia 8400 en otros sistemas de desarrollo.

Todos los sistemas que normalmente soportan el 8048 pueden ser adaptados fácilmente para soportar la familia del 8400.

Sistema de Desarrollo de Microordenadores Philips tipo PM 4421

El sistema de Microordenadores de Philips tipo PM 4421 es un completo laboratorio de desarrollo, capaz de manejar todas las operaciones partiendo de diseños preliminares y finalizando en una corrección final e integración del programa y cableado. El sistema posee una arquitectura universal, realizada para presentes y futuras generaciones de microprocesadores, microordenadores y memorias PROM, incluyendo dispositivos de 16 bits. Se pueden realizar simulaciones en tiempo real simultáneas para cuatro microordenadores y cambiar de forma fácil y económica un microprocesador por otro. Se dispone de un ensamblador para el 8400.

Se pueden escribir programas en PASCAL para producir módulos objeto para microprocesadores; esto asegura la transferencia de programas entre microprocesadores.

Posee amplias facilidades de corrección de programas, incluyendo corrección simbólica, análisis de estados lógicos, dato y punto de ruptura multi-nivel y cualificadores.

Ha sido desarrollado un módulo adaptador para utilizar la familia 8400 con el PMDS. Este utilizará el 8400 dentro de un encapsulado de 56 terminales.

AYUDA AL DISEÑO DE BAJO COSTO

Está disponible un módulo de ayuda al diseño tipo PM4300 de bajo costo para desarrollo de prototipos y corrección de programas. Además de la familia 8400, puede manejar la mayoría de los microprocesadores. El PM4300 posee un visualizador alfanumérico de 14 segmentos y 16 caracteres que responde a las entradas del usuario, y ocho LED para indicar el estado del registro de E/S del usuario. El PM 4300 puede escribir y corregir programas, verificar funciones críticas de un microprocesador e implementar rutinas de interrupción.

El PM4300 va equipado con un cable para simulación en el propio circuito. Este cable puede ser enchufado en la base del microprocesador del sistema prototipo. Todas las órdenes del PM4300 pueden ser utilizadas para ejecución en tiempo real y avance paso a paso de programas y verificación e integración del «hardware» y «software».

En combinación con el PMDS, el PM4300 ofrece una muy efectiva capacidad de desarrollo. El programa puede escribirse en el PMDS y ejecutarse en el sistema de aplicación a través de la transmisión serie del PM4300.

OTROS SISTEMAS DE DESARROLLO

Asi mismo se pueden generar programas para la familia 8400 mediante otros equipos de desarrollo tales como Intellec MDS, Tecktronix y TWIN. Para macro ensambladores en estos sistemas, la interpretación de la familia 8400, que es específica en el sentido de que la familia 8400 no es ni un 8048 ni un 8021, puede ser implementada mediante la creación de un repertorio de macros para la información que será suministrada.

El PM 4300 puede utilizarse también con otros sistemas de desarrollo que posean un acoplamiento RS232/V24. En este caso también el programa puede ser escrito en el sistema de desarrollo y posteriormente ejecutado en el sistema de aplicación a través de la transmisión serie del PM 4300.

VERSIÓN «PIGGY-BACK» DEL 8400

Mención especial merece la versión 8400 de la familia que ha sido diseñada para prototipos, verificación y producciones de pequeño volumen.

Tiene 128 octetos de RAM. En la parte superior del encapsulado hay un pequeño circuito impreso con una base a la que se puede enchufar una EPROM («Piggy back»). La EPROM puede tener 4K ó 8 K octetos para evitar tener que corregir errores de página durante la fase de corrección. La versión 8400 se suministra en un encapsulado «piggy-back» de 28 patillas y tiene las mismas características estructurales, distribución de patillas y líneas E/S que los otros miembros de la familia 8400.

REPERTORIO DE INSTRUCCIONES

El repertorio de instrucciones del 8400 consta de más de 80 instrucciones de uno y dos octetos basado en el repertorio de instrucciones del 8048.

La eficacia del código de programa es alta debido a que:

- los registros de trabajo y variables del programa son almacenados en la RAM, requiriendo sólo un octeto para direccionarlos;
- la memoria de programa se encuentra dividida en páginas de 256 palabras cada una, lo cual significa que cualquier dirección de salto estará compuesta de un solo octeto.

Algunas de las instrucciones del 8048 que no se necesitan para la familia del 8400 han sido reemplazadas por instrucciones específicas del 8400 como por ejemplo, selección de banco memoria y E/S serie. Esto da lugar a un repertorio de instrucciones para el 8400 idéntico en un 90 % al repertorio del 8048.

SÍMBOLOS Y ABREVIATURAS UTILIZADAS

A — Acumulador
addr — Dirección de 12 bits de la memoria de programa
Bb — Indicador de bits (*b* = 0 – 7)
BS — Conmutador de banco
C — Acarreo
CLK — Reloj
CNT — Contador de sucesos
D — Mnemónico para un dígito de 4 bits (Nibble)
data — Número o expresión de 8 bits
I — Interrupción
MBFF — Biestable del banco de memoria
P — Mnemónico para operación «en página»
PC — Contador de programa
Pp — Indicador de registro de *E/S* (*p* = 0,1,2,)
PSW — Palabra de estado de programa
Rr — Indicador de registro (*r* = 0 – 7)
Sn — Registro de E/S serie
SP — Puntero de pila
T — Temporizador
TF — Indicador de temporizador
*T*1 — Entrada de verificación 1
\# — prefijo de dato inmediato
@ — prefjo de dirección indirecta
(X) — Contenido de X
((X)) — Contenido de la posición direccionada por X
← Es reemplazado por

REPERTORIO DE INSTRUCCIONES DE LA FAMILIA 8400

Mnemónico	Función	Descripción	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0	Ciclos	Octetos
ADD A, Rr	(A)←(A)+(Rr) para r=0–7	Suma el contenido de un registro al acumulador	0	1	1	0	1	r	r	r	1	1
ADD A,@ Rr	(A)←(A)+((Rr)) para r=0–1	Suma del contenido de un dato de memoria al acumulador	0	1	1	0	0	0	0	r	1	1
ADD A, # data	(A)←(A)+data	Suma de un dato inmediato al acumulador	0	0	0	0	0	0	1	1	2	2
			d_7	d_6	d_5	d_4	d_3	d_1	d_1	d_0		
ADDC A, Rr	(A)←(A)+(Rr)+(C) para r=0–7	Suma del acarreo y el contenido de un registro al acumulador	0	1	1	1	1	r	r	r	1	1
ADDC A,@ Rr	(A)←(A)+((Rr))+(C) para r=0–1	Suma del acarreo y el contenido de un dato de memoria al acumulador	0	1	1	1	0	0	0	r	1	1
ADDC A, # data	(A)←(A)+data+(C)	Suma del acarreo y un dato inmediato al acumulador	0	0	0	1	0	0	1	1	2	2
			d_7	d_6	d_5	d_4	d_3	d_2	d_1	d_0		
ANL A, Rr	(A)←(A) AND (Rr) para r=0–7	Y lógica del acumulador con una máscara de registro	0	1	0	1	1	r	r	r	1	1
ANL A, @Rr	(A)←(A) AND ((Rr)) para r =0–1	Y lógica del acumulador con una máscara de memoria	0	1	0	1	0	0	0	r	1	1
ANL A, # data	(A)←(A) AND data	Y lógica del acumulador con una máscara inmediata	0	1	0	1	0	0	1	1	2	2
			d_7	d_6	d_5	d_4	d_3	d_2	d_1	d_0		
ANL Pp, # data	(Pp)←(Pp) AND data para p=0–2	Y lógica del registro de E/S 0–2 con una máscara inmediata	1	0	0	1	1	0	p	p	2	2
			d_7	d_6	d_5	d_4	d_3	d_2	d_1	d_0		
ANL S_n, # data	(S_n)←(S_n) AND data para n=0–2	Y lógica del registro serie 0–2 con una máscara inmediata	1	0	0	1	1	1	n	n	2	2
			d_7	d_6	d_5	d_4	d_3	d_2	d_1	d_0		
CALL addr	((SP))←(PC), (PSW) (SP)←(SP)+1 (PC8–10)← (addr 8–10) (PC0–7)←addr 0–7 (PC11–12)← ←MBFF0–1	Llamada a subrutina	a_{10}	a_9	a_8	1	0	1	0	0	2	2
			a_7	a_6	a_5	a_4	a_3	a_2	a_1	a_0		
CLR A	A←0	Borrado del acumulador	0	0	1	0	0	1	1	1	1	1
CLR C	C←0	Borrado del bit de acarreo	1	0	0	1	0	1	1	1	1	1
CPL A	(A)←NOT(A)	Complemento del acumulador	0	0	1	1	0	1	1	1	1	1
CPL C	(C)←NOT(C)	Complemento del bit de acarreo	1	0	1	0	0	1	1	1	1	1
DA A		Ajuste decimal del acumulador	0	1	0	1	0	1	1	1	1	1
DEC A	(A)←(A)–1	Decremento del acumulador	0	0	0	0	0	1	1	1	1	1
DEC Rr	(Rr)←(Rr)–1 para r=0–7	Decremento de un registro	1	1	0	0	1	r	r	r	1	1
DEC@Rr	((Rr))←((Rr))–1 para r=0–1	Decremento del contenido de un dato de memoria	1	1	0	0	0	0	0	r	1	1

REPERTORIO DE INSTRUCCIONES DE LA FAMILIA 8400 (continuación)

Mnemónico	Función	Descripción	Código de instrucción $D_7\ D_6\ D_5\ D_4\ D_3\ D_2\ D_1\ D_0$	Ciclos	Octetos
DIS I		Inhibición de las insterrupciones exteriores	0 0 0 1 0 1 0 1	1	1
DIS SI		Inhibición de las interrupciones de la E/S serie	1 0 0 1 0 1 0 1	1	1
DIS TCNTI		Inhibiciión de las interrupciones del temporizador / contador	0 0 1 1 0 1 0 1	1	1
DJNZ Rr, addr	(Rr)←(Rr)−1 para r=0−7 If Rr not 0: (PC 0−7)←addr	Decremento y verificación de un registro	1 1 1 0 1 r r r $a_7\ a_6\ a_5\ a_4\ a_3\ a_2\ a_1\ a_0$	2	2
DJNZ@Rr, addr	((Rr)←((Rr))−1 para r=0−7. Rr not 0; (PC 0−7)←addr	Decremento y veriticación del contenido de un dato de memoria	1 1 1 0 0 0 0 r $a_7\ a_6\ a_5\ a_4\ a_3\ a_2\ a_1\ a_0$	2	2
EN I		Desinhibición de las interrupciones externas	0 0 0 0 0 1 0 1	1	1
EN SI		Desinhibición de las interrupciones de la E/S serie	1 0 0 0 0 1 0 1	1	1
EN TCNTI		Desinhibición de las interrupciones del temporizador/contador	0 0 1 0 0 1 0 1	1	1
INA, Pp	(A)←(Pp) para p=0−2	Entrada de un dato registro de E/S al acumulador	0 0 0 0 1 0 p p	2	1
INC A	(A)←(A)+1	Incremento del acumulador	0 0 0 1 0 1 1 1	1	1
INC Rr	(Rr)←(Rr)+1 para r=0−7	Incremento de un registro	0 0 0 1 1 r r r	1	1
INC@Rr	((Rr)←((Rr))+1 para r=0−1	Incremento de la posición de la memoria de datos	0 0 0 1 0 0 0 r	1	1
JBb addr	(PC 0−7)←addr if Bb=1; (PC)=(PC)+2 if Bb=0	Salto si el bit del acumulador indicado es uno	$b_2\ b_1\ b_0$ 1 0 0 1 0 $a_7\ a_6\ a_5\ a_4\ a_3\ a_2\ a_0$	2	2
JC addr	(PC 0−7)←addr if C=1; (PC)=(PC)+2 if C=0	Salto si el acarreo es uno	1 1 1 1 0 1 1 0 $a_7\ a_6\ a_5\ a_4\ a_3\ a_2\ a_1\ a_0$	2	2
JMP addr	(PC 8−10)←addr 8−10 (PC 0−7)←addr 0−7 (PC 11−12)←MBFF 0−1	Salto directo en un bloque de 2 K	$a_{10}\ a_9\ a_8$ 0 0 1 0 0 $a_7\ a_6\ a_5\ a_4\ a_3\ a_2\ a_1\ a_0$	2	2
JMPP@A	(PC 0−7)←((A))	Salto indirecto dentro de una página	1 0 1 1 0 0 1 1	1	1
JNC addr		Salto si el acarreo es cero	1 1 1 0 0 1 1 0 $a_7\ a_6\ a_5\ a_4\ a_3\ a_2\ a_1\ a_0$	2	2
JNI addr	(PC0−7)←addr if 1=0; (PC)=(PC)+2 if I=1	Salto si la entrada de interrupción está en bajo	1 0 0 0 0 1 1 0 $a_7\ a_6\ a_5\ a_4\ a_3\ a_2\ a_1\ a_0$	2	2
JNT1 addr	(PC 0−7)←addr if T1 =0; (PC)=(PC)+2 if TI =1	Salto si el verificador 1 está en bajo	0 1 0 0 0 1 1 0 $a_7\ a_6\ a_5\ a_4\ a_3\ a_2\ a_1\ a_0$	2	2
JNZ addr	(PC 0−7)←addr if A not 0; (PC)←(PC)+2 if A=0	Salto si el acumulador no es cero	1 0 0 1 0 1 1 0 $a_7\ a_6\ a_5\ a_4\ a_3\ a_2\ a_1\ a_0$	2	2
JTF addr	(PC 0−7)←addr if TF=1; (PC)←(PC)+2 if TF=0	Salto si el indicador del temporizador está a uno	0 0 0 1 0 1 1 0 $a_7\ a_6\ a_5\ a_4\ a_3\ a_2\ a_1\ a_0$	2	2
JT1 addr	(PC 0−7)←addr if T1 =1; (PC)←(PC)+2 if T1 =0	Salto si el verificador 1 está en alto	0 1 0 1 0 1 1 0 $a_7\ a_6\ a_5\ a_4\ a_3\ a_2\ a_1\ a_0$	2	2

REPERTORIO DE INSTRUCCIONES DE LA FAMILIA 8400 (continuación)

Mnemónico	Función	Descripción	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0	Ciclos	Octetos
JZ addr	(PC 0−7)←addr if A=0; (PC)←(PC)+2 if A not 0	Salto si el acumulador es cero	1 a_7	1 a_6	0 a_5	0 a_4	0 a_3	1 a_2	1 a_1	0 a_0	2	2
MOV A, # data	(A)←data	Transferencia de un dato inmediato al acumulador	0 d_7	0 d_6	1 d_5	0 d_4	0 d_3	0 d_2	1 d_1	1 d_0	2	2
MOV A, PSW	(A)←(PSW)	Transferencia del contenido de la PSW al acumulador	1	1	0	0	0	1	1	1	1	1
MOV A,Rr	(A)←(Rr) para r=0−7	Transferencia del contenido de un registro al acumulador	1	1	1	1	1	r	r	r	1	1
MOV A,@ Rr	(A)←((Rr)) para r=0−1	Transferencia del contenido de una posición de memoria al acumulador	1	1	1	1	0	0	0	r	1	1
MOV A,T	(A)←T	Transferencia del contenido del temporizador/contador al acumulador	0	1	0	0	0	0	1	0	1	1
MOV A, S_n	(A)←(S_n) para S_n=0−2	Transferencia del contenido del registro de E/S al acumulador	0	0	0	0	1	1	S_n	S_n	1	1
MOV PSW,A	(PSW)←(A)	Transferencia del contenido del acumulador a la PSW	1	1	0	1	0	1	1	1	1	1
MOV Rr,A	(Rr)←(A) para r=0−7	Transferencia del contenido del acumulador a un registro	1	0	1	0	1	r	r	r	1	1
MOV Rr # data	(Rr)←data para r=0−7	Transferencia de un dato inmediato a un registro	1 d_7	0 d_6	1 d_5	1 d_4	1 d_3	r_2 d_2	r_1 d_1	r_0 d_0	2	2
MOV @Rr, A	((Rr))←(A) para r=0−1	Transferencia del contenido del acumulador a la memoria de datos	1	0	1	0	0	0	0	r	1	1
MOV@ Rr, # data	((Rr))←data para r=0−1	Transferencia del dato inmediato a la memoria de datos	1 d_7	0 d_6	1 d_5	1 d_4	0 d_3	0 d_2	0 d_1	r d_0	2	2
MOV S_n,A	(Sn)←(A) para S_n=0−2	Transferencia del contenido del acumulador al registro de E/S serie	0	0	1	1	1	1	S_n	S_n	1	1
MOV T,A	(T)←(A)	Transferencia del contenido del acumulador al temporizador/contador	0	1	1	0	0	0	1	0	1	1
MOVP A,@A	(PC 0−7)←(A) (A)←((PC))	Transferencia de un dato de la página en ejecución al acumulador	1	0	1	0	0	0	1	1	2	1
NOP		Operación no especificada	0	0	0	0	0	0	0	0	1	1
ORL A, Rr	(A)←(A)OR(Rr) for r=0−7	O lógica del acumulador con una máscara de registro	0	1	0	0	1	r	r	r	1	1
ORL A,@Rr	(A)←(A)OR((Rr)) para r=0−1	O lógica del acumulador con una máscara de memoria	0	1	0	0	0	0	0	r	1	1
ORL A, # data	(A)←(A)OR data	O lógica del acumulador con una máscara inmediata	0 d_7	1 d_6	0 d_5	0 d_4	0 d_3	0 d_2	1 d_1	1 d_0	2	2
ORL Pp, # data	(Pp)←(Pp) OR data para p=0−2	O lógica del registro de E/S 0−2 con una máscara inmediata	1 d_7	0 d_6	0 d_5	0 d_4	1 d_3	0 d_2	p d_1	p d_0	2	2
ORL S_n, # data	(S_n)←(S_n) OR data para n=0−2	O lógica del registro serie 0−2 con una máscara inmediata	1 d_7	0 d_6	0 d_5	0 d_4	1 d_3	1 d_2	n d_1	n d_0	2	2
OUTL Pp, A	(P_p)←(A) para p=0−2	Salida de un dato del acumulador al registro de E/S 0,1 ó 2	0	0	1	1	1	0	p	p	2	1
RET	(SP)←(SP)−1 (PC)←((SP))	Retorno sin restitución de la PSW	1	0	0	0	0	0	1	1	2	1
RETR	(SP)←(SP)−1 (PC)←((SP)) (PSW 4−7)←((SP))	Retorno con restitución de la PSW	1	0	0	1	0	0	1	1	2	1
RL A	(An+1)←(An) (A0)←(A7);n=0−6	Rotación a la izquierda sin acarreo	1	1	1	0	0	1	1	1	1	1
RLC A	(An+1)←(An); n=0−6 (A0)←(C) (C)←(A7)	Rotación a la izquierda con acarreo	1	1	1	1	0	1	1	1	1	1
RRA	(An)←(An+1); n=0−6 (A7)←(A0)	Rotación a la derecha sin acarreo	0	1	1	1	0	1	1	1	1	1
RRC A	(An)←(An+1); n=0−6 (A7)←(C) (C)←(A0)	Rotación a la derecha con acarreo	0	1	1	0	0	1	1	1	1	1

REPERTORIO DE INSTRUCCIONES DE LA FAMILIA 8400 (continuación)

Mnemónico	Función	Descripción	Código de instrucción								Ciclos	Octetos
			D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0		
SEL MB0	(MBFF0)←0 (MBFF1)←0	Selección del banco de memoria 0	1	1	1	0	0	1	0	1	1	1
SEL MB1	(MBFF0)←1 (MBFF1)←0	Selección del banco de memoria 1	1	1	1	1	0	1	0	1	1	1
SEL MB2	(MBFF0)←0 (MBFF1)←1	Selección del banco de memoria 2	1	0	1	0	0	1	0	1	1	1
SEL MB3	(MBFF0)←1 (MBFF1)←1	Selección del banco de memoria 3	1	0	1	1	0	1	0	1	1	1
SEL RB0	(BS)←0	Selección del banco del registro 0	1	1	0	0	0	1	0	1	1	1
SEL RB1	(BS)←1	Selección del banco de registro 1	1	1	0	1	0	1	0	1	1	1
STOP TCNT		Paro del temporizador/contador	0	1	1	0	0	1	0	1	1	1
STRT CNT		Arranque del contador de sucesos	0	1	0	0	0	1	0	1	1	1
STRT T		Arranque del temporizador	0	1	0	1	0	1	0	1	1	1
SWAP A	(A4−7)← (A0−3)	Intercambio de los grupos de cuatro bits (NIBBLE) dentro del acumulador	0	1	0	0	0	1	1	1	1	1
XCH A, Rr	(A)←(Rr) para r=0−7	Intercambio de los contenidos del acumulador y de un registro	0	0	1	0	1	r	r	r	1	1
XCH A,@ Rr	(A)←((Rr)) para r=0−1	Intercambio de los contenidos del acumulador y de la memoria de datos	0	0	1	0	0	0	0	r	1	1
XCHD A,@ Rr	(A0−3)← ((Rr0−3)) para r=0−1	Intercambio del acumulador y 4 bits de un dato de la memoria	0	0	1	1	0	0	0	r	1	1
XRLA, Rr	(A)←(A) XOR (Rr) para r=0−7	0 exclusiva entre el acumulador y una máscara de registro	1	1	0	1	1	r	r	r	1	1
XRLA,@ Rr	(A)←(A)XOR ((Rr)) para r=0−1	0 exclusiva entre el acumulador y una máscara de memoria	1	1	0	1	0	0	0	r	1	1
XRL A # data	(A)←(A)XOR data	O exclusiva entre el acumulador y una máscara inmediata	1 d_7	1 d_6	0 d_5	1 d_4	0 d_3	0 d_2	1 d_1	1 d_0	2	2

MAPA DE INSTRUCCIONES DEL 8400

	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
0	NOP			ADD A,#data	JMP page 0	EN I	JNTF addr	DEC A	IN A,Pp 0	1	2		MOV A,Sn 0	1		
1	INC @Rr 0	1	JB0 addr	ADDC A,#data	CALL page 0	DIS I	JTF addr	INC A	INC Rr 0	1	2	3	4	5	6	7
2	XCH A,@Rr 0	1		MOV A,#data	JMP page 1	EN TCNTI	JNT0 addr	CLR A	XCH A,Rr 0	1	2	3	4	5	6	7
3	XCHD A,@Rr 0	1	JB1 addr		CALL page 1	DIS TCNTI	JT0 addr	CPL A	OUTL Pp,A 0	1	2		MOV Sn,A 0	1	2	
4	ORL A,@Rr 0	1	MOV A,T	ORL A,#data	JMP page 2	STRT CNT	JNT1 addr	SWAP A	ORL A,Rr 0	1	2	3	4	5	6	7
5	ANL A,@Rr 0	1	JB2 addr	ANL A,#data	CALL page 2	STRT T	JT1 addr	DA A	ANL A,Rr 0	1	2	3	4	5	6	7
6	ADD A,@Rr 0	1	MOV T,A		JMP page 3	STOP TCNT		RRC A	ADD A,Rr 0	1	2	3	4	5	6	7
7	ADDC A,@Rr 0	1	JB3 addr		CALL page 3			RR A	ADDC A,Rr 0	1	2	3	4	5	6	7
8				RET	JMP page 4	EN SI			ORL Pp,#data 0	1	2					
9			JB4 addr	RETR	CALL page 4	DIS SI	JNZ addr	CLR C	ANL Pp,#data 0	1	2		MOV Sn,#data 0	1	2	
A	MOV @Rr,A 0	1		MOVP A,@A	JMP page 5	SEL MB2		CPL C	MOV Rr,A 0	1	2	3	4	5	6	7
B	MOV @Rr,#data 0	1	JB5 addr	JMPP @A	CALL page 5	SEL MB3			MOV Rr,#data 0	1	2	3	4	5	6	7
C	DEC @Rr 0	1			JMP page 6	SEL RB0	JZ addr	MOV A,PSW	DEC Rr 0	1	2	3	4	5	6	7
D	XRL A,@Rr 0	1	JB6 addr	XRL A,#data	CALL page 6	SEL RB1		MOV PSW,A	XRL A,Rr 0	1	2	3	4	5	6	7
E	DJNZ @Rr,addr 0	1			JMP page 7	SEL MB0	JNC addr	RL A	DJNZ Rr, addr 0	1	2	3	4	5	6	7
F	MOV A,@Rr 0	1	JB7 addr		CALL page 7	SEL MB1	JC addr	RLC A	MOV A,Rr 0	1	2	3	4	5	6	7

RESISTORES DEPENDIENTES NEGATIVAMENTE DE LA TEMPERATURA

para toda clase de aplicaciones que requieren control y regulación de la temperatura

TIPOS	P_{max} (W)	MARGEN DE TEMPERATURA A POTENCIA CERO (°C)	VALOR $B_{25/85}$ ±5% (K)	R_{25} (Ω)	REFERENCIA
DISCOS	1	-25 a +125	2675 a 5450	2.2 a 1300	2322 610 1....
		25 a +100		270 a 2200	2322 611
	0.5	-25 a +125	2600 a 4700	3.3 a 330 k	2322 642 1....
	1 1.5	-25 a +125	3500 a 4300	150 a 4700	2322 643 2322 644
		-25 a +155	4650 3350	82 min. 15	2322 644 90004 2322 644 90005
MOLDEADO	0.25	-10 a +125	3750	R_{+25} = 12000 R_{+100} = 950	2322 640 90004
		-25 a +200	4300	R_{+100} = 16700 R_{+200} = 1120	2322 640 90005
		-55 a +85	4000	R_{-30} = 50000 R_{-10} = 15000	2322 640 90013
		-55 a +85	4000	R_{-10} = 15000 R_{-25} = 2700	2322 640 90015
PASTILLA CERAMICA	0.25	-25 a +125	3660 a 4150	2.7 k a 330 k	2322 640 1....
	0.25	-55 a +85	4000	R_{-30} = 50000 R_{-10} = 15000	2322 640 90012
				R_{-10} = 15000 R_{+25} = 2700	2322 640 90014
	0.5	-25 a +100	2600 a 4700	3.3 a 330 k	2322 642 2....
VARILLAS	0.6 1.5 2.3	-25 a +155	3300 a 4300 3250 a 4150 3200 a 4200	4.7 k a 470 k 4.7 k a 150 k 4.7 k a 150 k	2322 635 2322 636 2322 637
PERLAS		-25 a +200	2200 a 4400	680 a 680 k	2322 634 0.... 2322 634 1....
encapsulado en vidrio	0.1	-25 a +200	2200 a 4400	680 a 680 k	2322 627 1....
	0.1	-25 a +200 -55 a +300	2200 a 4400 3800 a 4200	680 a 680 k 100 k a 1 M	2322 627 2.... 2322 627 3....
	0.06	-25 a +200	2200 a 4400	680 a 680 k	2322 634 2....

COPRESA S.A. COMPAÑIA DE PRODUCTOS ELECTRONICOS

barcelona – 7 balmes, 22 telf. 301 63 12 telex nº 54666 copre e / **madrid** – 4 sagasta, 18 telf. 446 40 00

Circuito LSI para control de velocidad de motores de c.a.

Las desventajas de los sistemas de control de velocidad por modulación de anchura de impulsos (PWM) para motores de corriente alterna han sido eliminadas ahora con el desarrollo de un circuito LSI específicamente diseñado para la generación de señal. Se da una descripción detallada de las diversas posibilidades de entrada/salida y algunos consejos detallados al usuario.

Este artículo es el tercero de una serie que describe nuestro sistema de control de velocidad por modulación de anchura de impulsos. En la revista Miniwatt vol. 19 n.º 10, octubre 1980 se dió la introducción general al sistema.

En el pasado, se han fabricado diversos sistemas de control de velocidad para motores trifásicos de corriente alterna sinusoidal por modulación de anchura de impulsos (P.W.M.). Sin embargo, ningún sistema ha sido completamente satisfactorio. Los elevados costos, la complejidad de los circuitos, las variaciones de la salida con la temperatura, etc., han impedido que este potencialmente atractivo método de control de la velocidad de motores de corriente alterna sea ampliamente utilizado. Este artículo describe el circuito integrado L.S.I., tipo HEF4752V, especialmente diseñado para generar señales en tales sistemas y superar las desventajas anteriormente citadas. Este circuito integrado se fabrica utilizando la tecnología MOS complementaria con oxidación local y se monta en una cápsula normalizada de 28 patillas en dos filas (dual-in-line).

CONTROL DE MOTORES DE C.A. POR PWM

La figura 1 muestra el diagrama de bloques del sistema de control de velocidad por modulación de anchura de impulsos. En este sistema, las formas de onda de salida correspondientes a las tres fases: roja (R), amarilla (Y), y azul (B) de un inversor de seis elementos, consisten en trenes de impulsos modulados senoidalmente, en los que los dos flancos de cada impulso son modulados para dar una diferencia media de tensión que varía senoidalmente entre dos cualesquiera de las fases de salida. Esto está representado en la figura 2 para una onda portadora que tiene 15 impulsos dentro de cada ciclo de la salida del inversor.

La figura 2*a* muestra la portadora de 15 impulsos; las figuras 2*b*, 2*c* y 2*d* muestran las fases *R, Y,* y *B* con los dos frentes modulados.

En la figura 2*c* se muestra la tensión entre fases obtenida restando la fase *Y* de la *R*.

La figura 3 muestra con detalle la modulación de una onda portadora en ambos frentes. Cada frente de la portadora es modulada por un tiempo variable δ que es proporcional a sen α, siendo α el desplazamiento angular del frente no modulado. La modulación de una portadora de 15 impulsos exige un total de 30 valores de δ.

La modulación de las formas de onda de salida se consigue abriendo y cerrando los elementos conmutadores (transistor o tiristor) superior e inferior de cada fase del inversor. Al cerrar el elemento superior se obtiene una tensión de salida alta y al cerrar el inferior, una tensión de salida baja. La función básica del circuito integrado P.W.M. es proporcionar tres pares de ondas de salida excitadoras complementa-

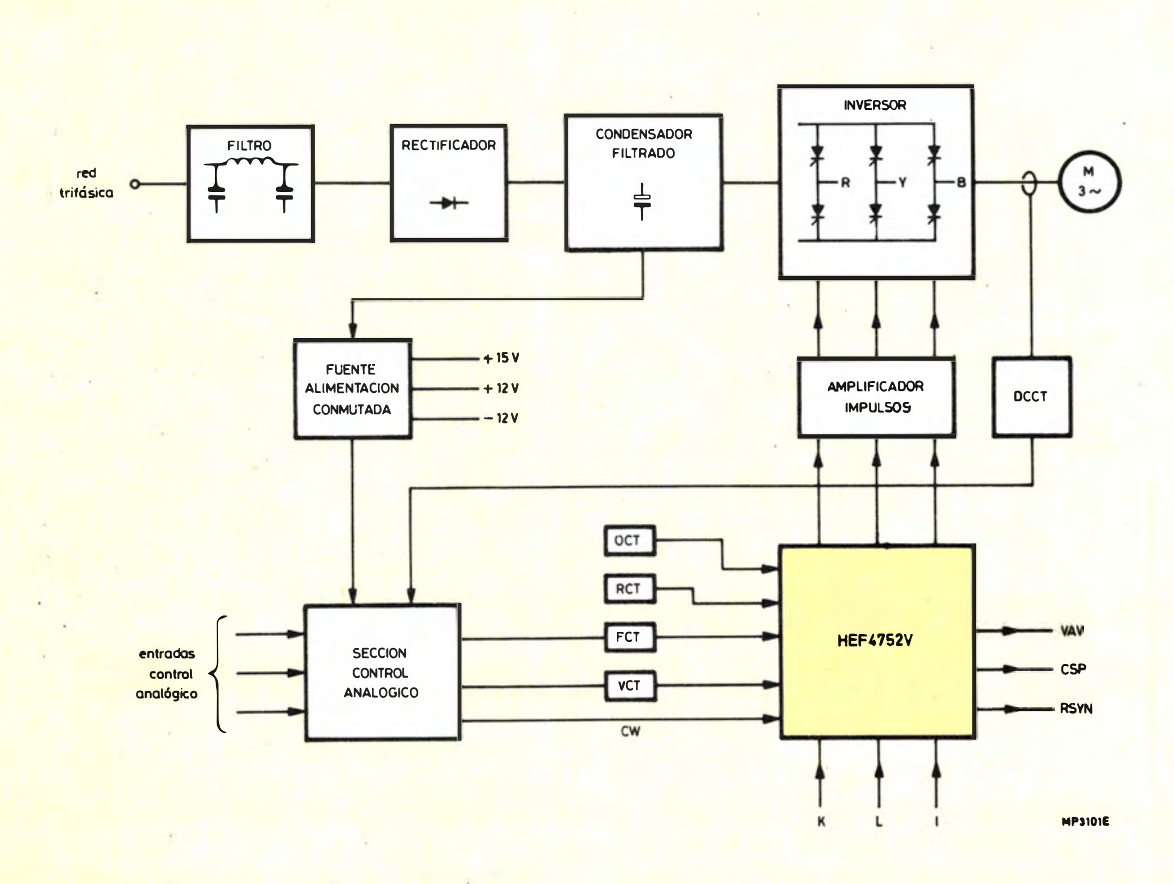


Figura 1: Sistema de control de motores por modulación de anchura de impulsos PWM utilizando el circuito integrado HEF4752V.

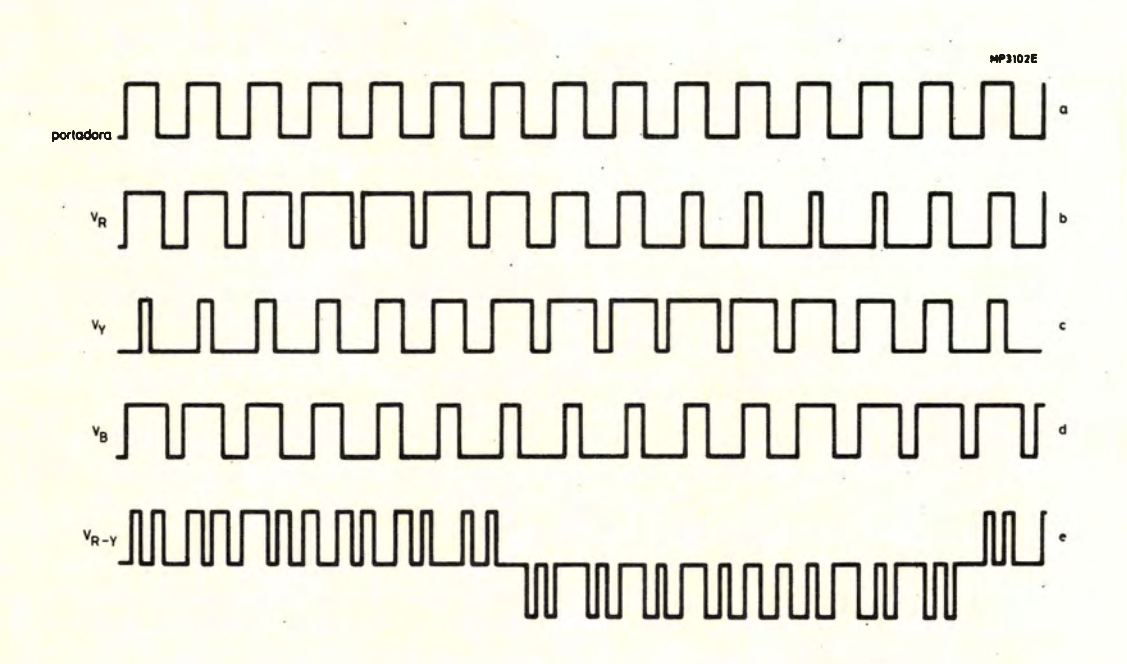


Figura 2. Formas de onda de PWM senoidales de 15 impulsos

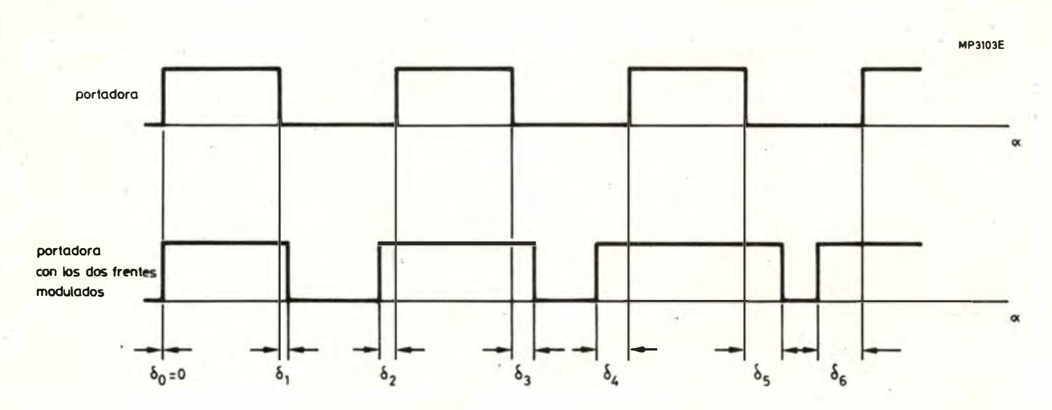


Figura 3. Detalle de la modulación de doble frente

rias que, al aplicarlas a un inversor de seis elementos, abra y cierre los elementos conmutadores en la secuencia apropiada para producir una salida trifásica simétrica. Las salidas excitadoras son aplicadas al inversor a través de amplificadores reforzadores con aislamiento si es necesario. El circuito integrado es completamente digital, de forma que la frecuencia de repetición de la señal PWM (frecuencia de conmutación) es siempre un múltiplo exacto de la frecuencia de salida del inversor. Esto da como resultado un excelente equilibrio de fase y tensión y consecuentemente bajas pérdidas en el motor.

Se utiliza una portadora de 15 impulsos solamente para el margen más elevado de la velocidad del motor. Para mejorar la distribución de los impulsos a velocidades inferiores del motor, la frecuencia de conmutación se obtiene de múltiplos más elevados de la frecuencia de salida del inversor.

Cuando se trabaja en estas regiones, se incluye una histéresis entre los puntos de conmutación para evitar la oscilación. En la tabla 1 se dan los valores típicos del múltiplo de la portadora y de la frecuencia de salida. Hay que hacer notar que esta tabla solamente se aplica a un determinado conjunto de condiciones de entrada. La selección de las condiciones de entrada se discute en este artículo más adelante.

Para los valores dados en la tabla 1, el circuito integrado proporciona el control completo de la frecuencia de conmutación del inversor para un margen de frecuencias comprendido entre 4,0 y 71,3 Hz. Para frecuencias superiores a 71,3 Hz, la frecuencia de conmutación aumentará más allá de 1070 Hz hasta que se alcance la sobre-modulación. La sobre-modulación implica la desaparición de los impulsos adyacentes, con la correspondiente reducción de la frecuencia de conmutación, hasta el extremo de obtener una forma de onda quasi-rectangular. El punto en el cual se produce sobre-modulación es determinado por dos de las entradas de reloj del circuito integrado, FCT y VCT. El límite superior práctico de la frecuencia de salida está determinado por las características del motor bajo control, el diseño del inversor y el funcionamiento del C.I. En el apartado dedicado a la discusión de la entrada de reloj VCT se incluyen también detallados consejos sobre la frecuencia de salida máxima recomendada.

TABLA 1. Variación del múltiplo de la portadora con la frecuencia de salida

Margen frecuencia salida Hz	Múltiplo portadora	Frecuencia conmutación Hz
0 a 4,0	168	0 a 675
4,0 a 6,4	168	675 a 1070
5,7 a 8,9	120	675 a 1070
8,1 a 12,8	84	675 a 1070
11,2 a 17,9	60	675 a 1070
16,3 a 25,5	42	675 a 1070
22,3 a 35,7	30	675 a 1070
32,5 a 51	21	675 a 1070
44,6 a 71,3	15	675 a 1070
71,3+	15	Ver texto

ORGANIZACION INTERNA DEL HEF4752V

La figura 4 muestra un diagrama de bloques de la organización interna del circuito integrado. El circuito contiene tres contadores, un decodificador, tres etapas de salida y un circuito de prueba. El circuito de prueba se utiliza durante la fabricación del C.I. y no se estudia en este artículo. A continuación se considera el circuito integrado en general, y seguidamente se hace una discusión detallada de sus diversas funciones de entrada/salida.

Las tres etapas de salida (figura 4) corresponden a las fases R, Y y B del inversor. Cada etapa de salida tiene cuatro salidas: dos salidas principales para controlar los elementos conmutadores superior e inferior de cada fase del inversor, y dos salidas auxiliares que se utilizan para disparar los tiristores de conmutación de un sistema inversor de 12 tiristores. Como se ha explicado anteriormente, la función esencial del circuito integrado es proporcionar las formas de onda de salida que abran y cierren los elementos de conmutación superior e inferior en la secuencia apropiada. Esto se consigue conmutando alternativamente las salidas principales arriba y abajo de cada etapa de salida. Para asegurar que las salidas principales no puedan estar conduciendo simultáneamente, se intercala entre el período de conducción de la salida superior y de la salida inferior un período de retraso. Este período de retraso es determinado por las entradas OCT y K, mientras que la conmutación entre las salidas principales es controlada por una señal de control generada internamente. Un cambio en el nivel de esta señal de control provoca la desconexión de la salida excitadora superior y después del período de retraso intercalado provoca la conducción de la salida excitadora inferior. Con un período de retraso intercalado fijo, las variaciones de la velocidad del motor son producidas por cambios en la señal de control, y la descripción de cómo se produce esta señal proporciona el conocimiento básico del funcionamiento del circuito integrado.

La señal de control se obtiene modulando la onda portadora con los valores apropiados de δ. La producción de la señal de control exige, por lo tanto, la determinación de la frecuencia portadora correcta, y las correspondientes modulaciones δ. La frecuencia portadora, que es igual al producto de la frecuencia de salida y el múltiplo de la portadora, es determinada por los contadores FCT y RCT. La frecuencia de salida se obtiene dividiendo la entrada de reloj FCT por 3360, mientras que el múltiplo correcto de la portadora se determina por un sistema de puertas mediante el que los impulsos del reloj RCT entran en el contador RCT, durante un tiempo de paso igual a un número fijo de impulsos del reloj FCT. Para una

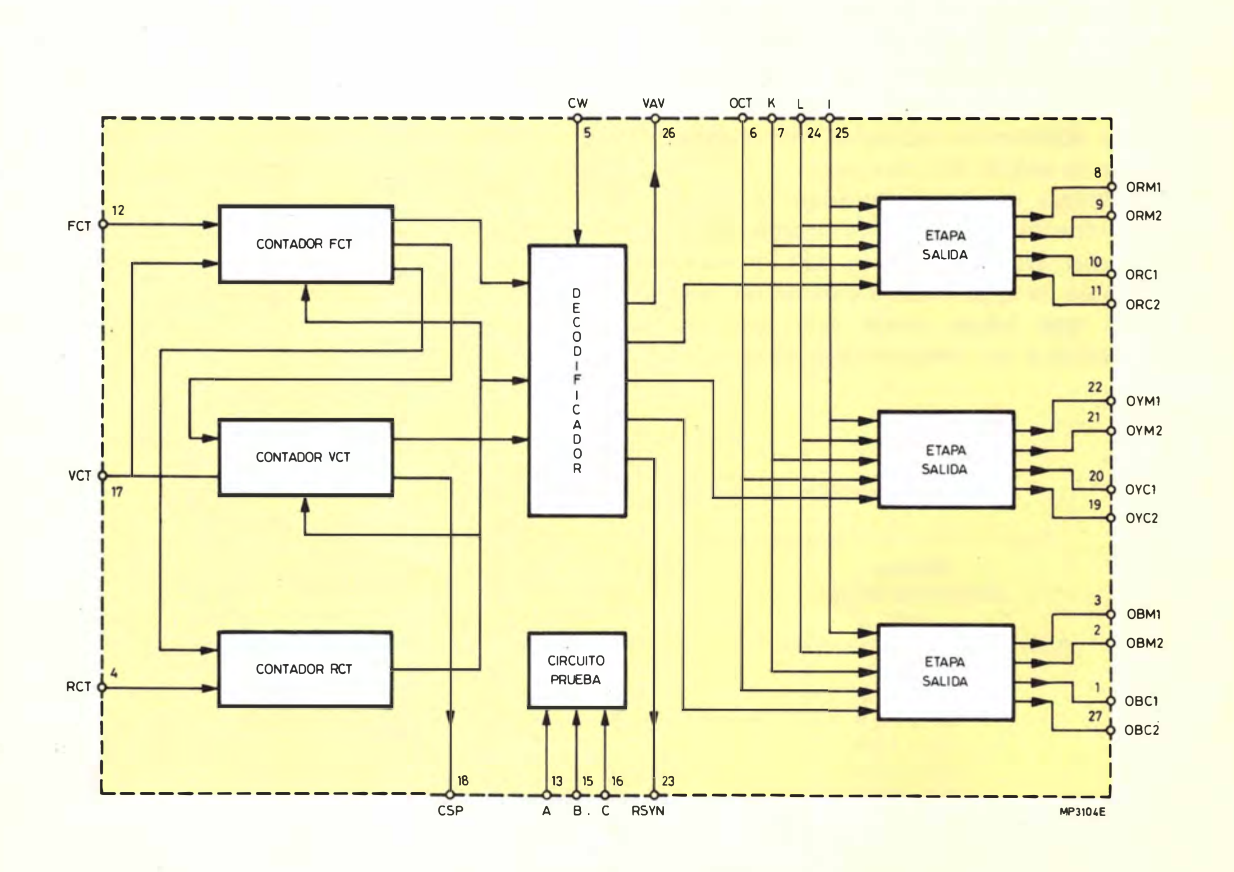


Figura 4. Diagrama de bloques de HEF4752V

frecuencia determinada del reloj RCT, el número de impulsos contados durante el tiempo de control descenderá al aumentar la frecuencia del reloj FCT, y esto se utiliza para obtener un valor más bajo del múltiplo de la portadora.

Para cada valor del múltiplo de la portadora, el decodificador mantiene el correspondiente conjunto de valores de δ. Cada valor de δ es almacenado como un número, y la anchura de la modulación correspondiente se determina por la velocidad a la cual este número es contado. La frecuencia de contaje utilizada es la entrada de reloj VCT, y la profundidad de modulación es por lo tanto inversamente proporcional a la frecuencia de la entrada de reloj VCT.

Finalmente, el decodificador conforma la señal de control a partir de la frecuencia portadora y las modulaciones δ. El decodificador produce un total de tres señales de control, una para cada etapa de salida, con una diferencia de fase de 120° entre ellas.

FUNCIONES DE ENTRADA/SALIDA DEL HEF4752V

La figura 5 muestra la disposición de las patillas del circuito integrado HEF4752V. Tiene 12 salidas excitadoras del inversor, tres salidas de control, cuatro entradas de reloj y siete entradas de datos.

Señales excitadoras del inversor

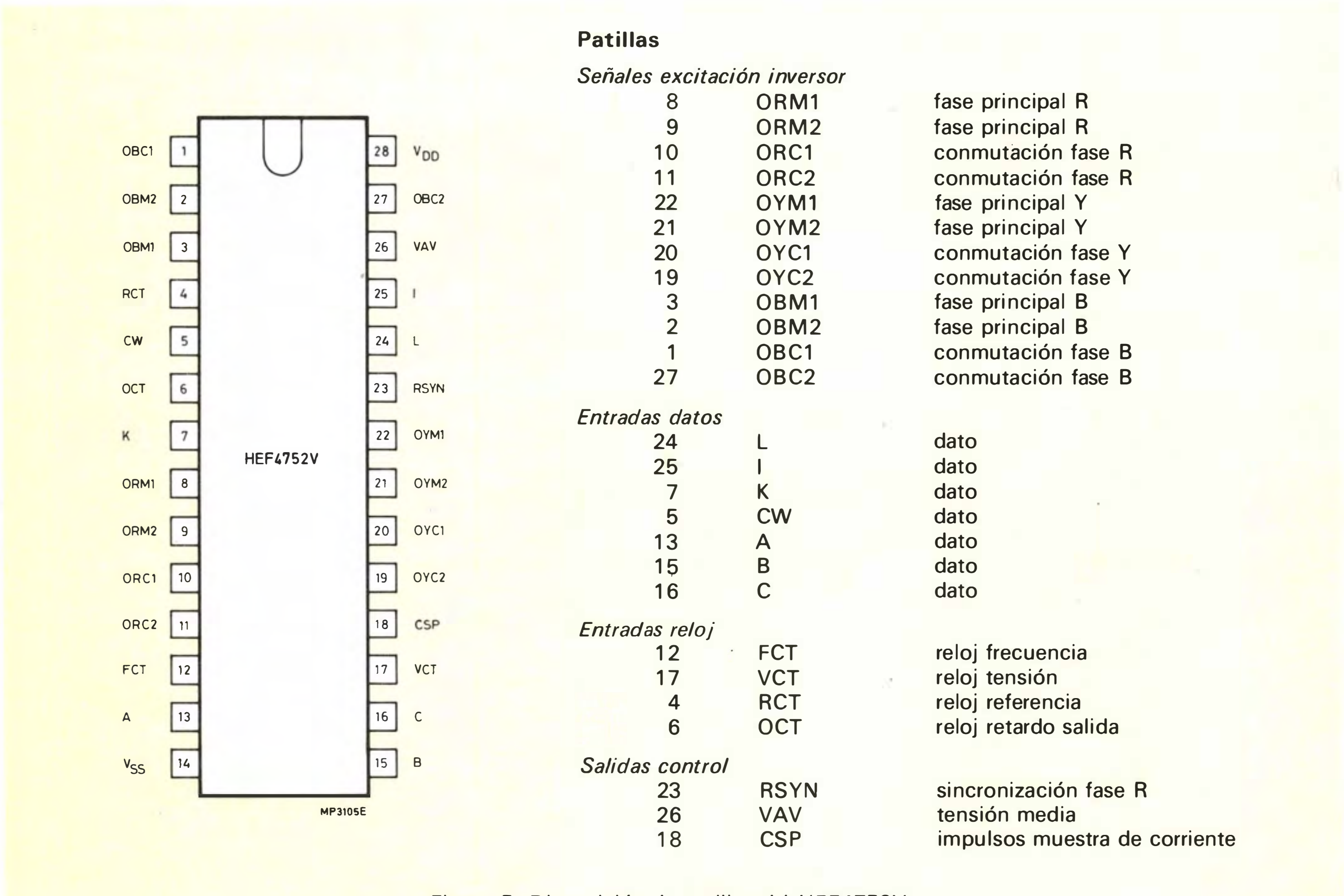
Hay seis salidas excitadoras principales que están dispuestas por pares complementarios. Las patillas están codificadas como sigue:

Primera letra	O (salida).
Segunda letra	R, Y, o B (indicación de la fase)
Tercera letra	M (principal).
Número	1 para la salida del elemento conmutador superior, ó 2 para el elemento conmutador inferior.

Por ejemplo, ORM2 es la forma de onda excitadora principal para el elemento interruptor inferior de la fase R.

Asociada a cada salida principal está la salida auxiliar utilizada para disparar el tiristor conmutador en los sistemas inversores con 12 tiristores. Estas salidas se identifican por una C como tercera letra del código de patillas, de forma que ORC2 es la salida del impulso de disparo para la conmutación asociada a la ORM2.

Pueden obtenerse dos formas de señales excitadoras del inversor, una para excitar inversores con transistores y la otra para inversores con tiristores. La forma de la señal entregada por el C.I. depende del nivel lógico aplicado a la entrada de datos I.



Patillas

Señales excitación inversor		
8	ORM1	fase principal R
9	ORM2	fase principal R
10	ORC1	conmutación fase R
11	ORC2	conmutación fase R
22	OYM1	fase principal Y
21	OYM2	fase principal Y
20	OYC1	conmutación fase Y
19	OYC2	conmutación fase Y
3	OBM1	fase principal B
2	OBM2	fase principal B
1	OBC1	conmutación fase B
27	OBC2	conmutación fase B
Entradas datos		
24	L	dato
25	I	dato
7	K	dato
5	CW	dato
13	A	dato
15	B	dato
16	C	dato
Entradas reloj		
12	FCT	reloj frecuencia
17	VCT	reloj tensión
4	RCT	reloj referencia
6	OCT	reloj retardo salida
Salidas control		
23	RSYN	sincronización fase R
26	VAV	tensión media
18	CSP	impulsos muestra de corriente

Figura 5. Disposición de patillas del HEF4752V

Entrada de datos

Entradas de datos I, K y L

Como se ha explicado anteriormente, la entrada I determina si las señales de excitación del inversor son para tiristores o transistores. Un nivel BAJO en la entrada I corresponde a transistores, y un nivel ALTO a tiristores. Cuando está dispuesto para transistores, los elementos conmutadores principales superior e inferior del inversor son conmutados alternativamente a un nivel ALTO, con un período de retraso intercalado (ambos conmutadores en nivel BAJO) durante el cambio de uno al otro. Durante el período de retraso, la salida de conmutación asociada a la salida principal que deja de conducir está en nivel ALTO. La entrada de datos K, en combinación con la entrada de reloj OCT, se utiliza para ajustar la duración del período de retraso intercalado. Los detalles de este ajuste se describen en el párrafo dedicado a la discusión de la entrada del reloj OCT.

La entrada L proporciona la posibilidad de arranque/paro. Con salida para transistores, L baja, todas las señales principales y de conmutación están inhibidas, y con L alta, continúa entregándose el conjunto de impulsos modulados. La acción de L inhibe solamente los circuitos de salida reales, de tal manera que mientras L está baja, los circuitos internos que generan los impulsos de salida continúan funcionando. La figura 6 muestra las formas de onda de salida típicas para transistores. Las figuras 6*a* a 6*d* muestran las salidas excitadoras del inversor funcionando normalmente y la figura 6*a* muestra la señal de control generada internamente que efectúa la transición entre las salidas principales superior e inferior. Las figuras 6*g* a 6*j* ilustran la influencia de los cambios de nivel de la entrada *L* (figura 6*f*) en las salidas excitadoras del inversor.

Con la entrada I alta para el control de tiristores, las salidas principales se transforman en trenes de impulsos con una relación trabajo-reposo de 1:3, y las salidas de conmutación se transforman en un único impulso que aparece durante la primera cuarta parte del período de retraso intercalado. Esto se utiliza para facilitar el empleo de transformadores de impulsos con el propósito de aislar. El período de retraso intercalado está dispuesto de la misma manera que en el caso de transistores, pero en este caso el nivel lógico en la entrada K y la frecuencia del reloj OCT controlan también la frecuencia de los trenes de impulsos de las salidas principales que a su vez afectan a la selección del transformador de impulsos.

El período de retraso se elige de forma que proporcione un tiempo suficiente para que funcione el circuito de conmutación del inversor de 12 tiristores, o proporcione la mínima anchura del impulso necesaria para un inversor autoconmutado de seis tiristores. En este caso, con L baja, los tres elementos conmutadores inferiores del inversor son disparados continuamente, estando inhibidos los elementos superiores. La figura 7 muestra las formas de onda típicas para tiristores.

Entrada de datos CW

La entrada de secuencia de fases CW se utiliza para controlar la dirección de giro del motor, variando la secuencia de fase. Esto se ilustra en la tabla 2. La secuencia de fases mostrada en la tabla 2 representa el orden en que las fases pasan por tensión cero en una dirección positiva.

Tabla 2. Entrada de secuencia de fases CW

Entrada CW	Secuencia de fases
BAJA	R, B, Y
ALTA	R, Y, B

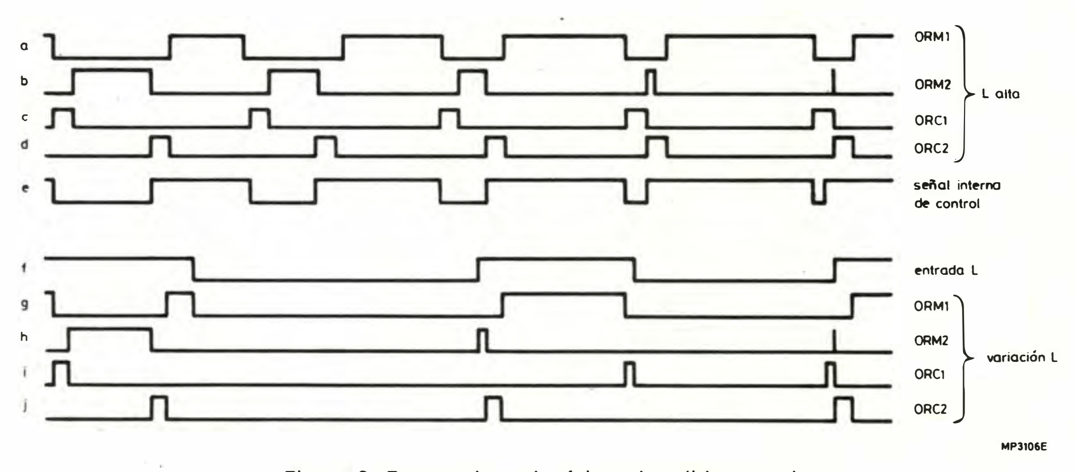


Figura 6. Formas de onda típicas de salida para el modo de transistores

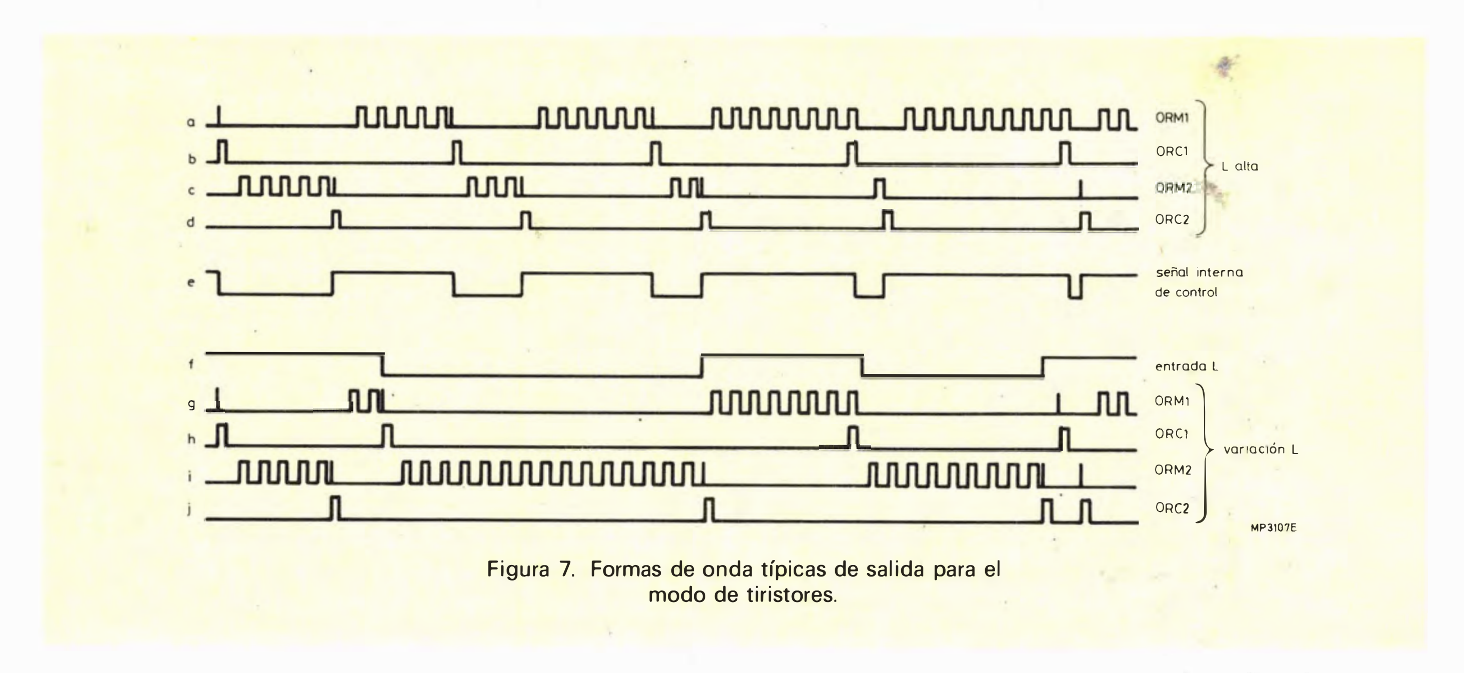


Figura 7. Formas de onda típicas de salida para el modo de tiristores.

Entrada de datos A, B y C

Las tres entradas A, B y C se utilizan durante las pruebas de fabricación. No se utilizan durante el funcionamiento normal y deben ser conectadas a V_{ss} (0 V). La entrada *A* alta inicializa el funcionamiento de todos los circuitos del C.I., y puede ser utilizada para puesta a cero. La utilización de la entrada *A* se considera con detalle más adelante en la discusión de las condiciones de puesta en funcionamiento.

Entradas de reloj

Hay cuatro entradas de reloj que se utilizan para controlar las formas de onda de salida. Los siguientes apartados dan una guía para elegir la frecuencia, o margen de frecuencias, para cada reloj.

Reloj de control de la frecuencia FCT

La entrada de reloj FCT controla la frecuencia de salida del inversor f_{out} y por lo tanto la velocidad del motor. La frecuencia f_{FCT} está relacionada con f_{out} según la siguiente ecuación:

$$f_{FCT} = 3360 \times f_{out}.$$

Es posible parar el reloj *FCT* durante el funcionamiento del sistema, lo que produce el efecto de conmutar las salidas a M_1 o a M_2, y esto ocurre independientemente del estado de la entrada I.

Reloj de control de la tensión VCT

Los motores de inducción se rigen por la expresión general:

$$V = N\frac{d\Phi}{dt},$$

de modo que para mantener en el motor un flujo constante, se debe mantener constante el producto tensión-tiempo. El C.I. satisface automáticamente este requisito haciendo que la tensión de salida sea directamente proporcional a la frecuencia de salida. El nivel de tensión media de salida del inversor, a una determinada frecuencia de salida, es controlado por la entrada del reloj VCT y las variaciones de la tensión de salida se consiguen variando la profundidad de modulación de la portadora. El aumento de f_{VCT} reduce la profundidad de modulación y por lo tanto la tensión de salida, mientras que la disminución de f_{VCT} tiene el efecto opuesto.

La tensión sinusoidal máxima de salida sin distorsión que se puede obtener en un determinado sistema, está determinada por la tensión contínua de enlace, V_{link}; el valor eficaz máximo de la componente fundamental es igual a $0{,}624 \times V_{link}$. Esta tensión aparece con una modulación del 100 % de la portadora; es decir, justo cuando empiezan a desaparecer algunos impulsos adyacentes. La frecuencia de salida a la que esto sucede en un sistema determinado depende del producto *Vt* del motor. Se puede determinar la frecuencia al 100 % de modulación $f_{out\,(m)}$ relacionando la tensión eficaz máxima de salida del inversor con las características del motor de la siguiente forma:

$$f_{out(m)} = f_N \times \frac{0{,}624\ V_{link}}{V_N},$$

donde f_N es la frecuencia y V_N la tensión eficaz para las que el motor ha sido construido.

Cuando $f_{out(m)}$ ha sido calculada, se puede determinar f_{VCT}, que tomará el valor que cumplimente correctamente el producto *Vt* a lo largo del margen de frecuencias a las que el motor va a controlarse. Este valor nominal de f_{VCT} se llama $f_{VCT(nom)}$, y está

relacionado con $f_{out(m)}$ por:

$$f_{VCT(nom)} = 6720 \times f_{out(m)}.$$

Con f_{VCT} fijada en $f_{VCT(nom)}$, la tensión de salida será una función lineal de la frecuencia de salida hasta $f_{out(m)}$. Cualquier variación necesaria de esta relación lineal se consigue variando f_{VCT}. Por ejemplo, para doblar la tensión de salida a bajas frecuencias, como una posible compensación de las pérdidas «IR», f_{VCT} se hace igual a 0,5 $f_{VCT(nom)}$.

La relación de frecuencias f_{FCT}/f_{VCT} es importante en el diseño del sistema. Con una modulación del 100 %, tendrá un valor determinado por:

$$\frac{f_{FCT}}{f_{VCT(nom)}} = \frac{3360 \times f_{out(m)}}{6720 \times f_{out(m)}}, = 0{,}5.$$

Por debajo de 0,5 la modulación es senoidal, mientras que por encima de 0,5 la forma de onda de la fase se aproxima a una onda rectangular que da una tensión entre fases cuasi-rectangular. Con un valor aproximadamente igual a 2,5 se obtiene una onda completamente rectangular. Por encima de 3 la forma de onda se vuelve inestable porque los circuitos de sincronismo internos no funcionan correctamente, por lo tanto el valor 3 es el límite recomendado.

Reloj de referencia RCT

El RCT es un reloj fijo que es utilizado para determinar la frecuencia máxima de conmutación del inversor. La frecuencia del reloj, f_{RCT} está relacionada con $f_{s(máx)}$ por la siguiente ecuación:

$$f_{RCT} = 280\ f_{s(máx)}$$

El valor mínimo absoluto de la frecuencia de conmutación del inversor $f_{s(mín)}$ es fijado por el CI a 0,6 $f_{s(máx)}$. Estas cifras se aplican siempre que f_{FCT} esté dentro del margen comprendido entre 0,043 f_{RCT} y 0,8 f_{RCT}, y que f_{FCT}/f_{VCT} sea inferior a 0,5.

Las figuras 8 y 9 muestran la variación de la frecuencia de conmutación del inversor en función de la frecuencia de salida con $f_{RCT} = 280$ kHz, y $f_{s(máx)} = 1$ kHz. Para obtener las cifras equivalentes para diferentes valores de $f_{s(máx)}$, hay que multiplicar ambas escalas de f_{RCT} por el valor deseado de $f_{s(máx)}$ en kHz. Por ejemplo, con $f_{s(máx)} = 2$ kHz, $f_{RCT} = 2 \times 280 = 560$ kHz y refiriéndose a la figura 9, el valor de f_s para $f_{out} = 50$ Hz (2×25) será de 1,5 kHz $(2 \times 0{,}75)$ con 30 impulsos por ciclo de salida. De acuerdo con las figuras 8 y 9, se puede ver que el margen de f_{out} que mantendrá f_s en la banda de 2 a 1,2 kHz será de 7,1 Hz $(2 \times 3{,}25)$ a 133 Hz $(2 \times 66{,}5)$ siempre que la relación f_{FCT}/f_{VCT} sea inferior a 0,5.

Reloj de retraso de la salida OCT

La entrada de reloj OCT, en combinación con la entrada de datos *K*, se utiliza para determinar el período de retraso intercalado que es necesario cuando se produce el cambio entre las salidas complementarias de cada fase. Para un inversor con tiristores, cuando los tiristores de salida son disparados por un tren de impulsos (relación trabajo-reposo 1:3), OCT y K tienen la función adicional de determinar la frecuencia del tren de impulsos.

En la tabla 3 se muestra el funcionamiento de OCT y K. Mientras sea posible, la entrada K deberá ser alta ya que esto mantiene al mínimo la inestabilidad producida por la falta de sincronismo entre FCT y OCT. En muchos casos, se puede conseguir una economía en el diseño utilizando el mismo reloj para RCT y OCT.

TABLA 3. Funcionamiento de la entrada de reloj OCT* y la entrada de datos K.

K	Período de retraso intercalado ms	Frecuencia impulso de disparo kHz	Anchura impulso de disparo ms
BAJA	$8/f_{OCT}$	$f_{OCT}/8$	$2/f_{OCT}$
ALTA	$16/f_{OCT}$	$f_{OCT}/16$	$4/f_{OCT}$

*f_{OCT} en kHz

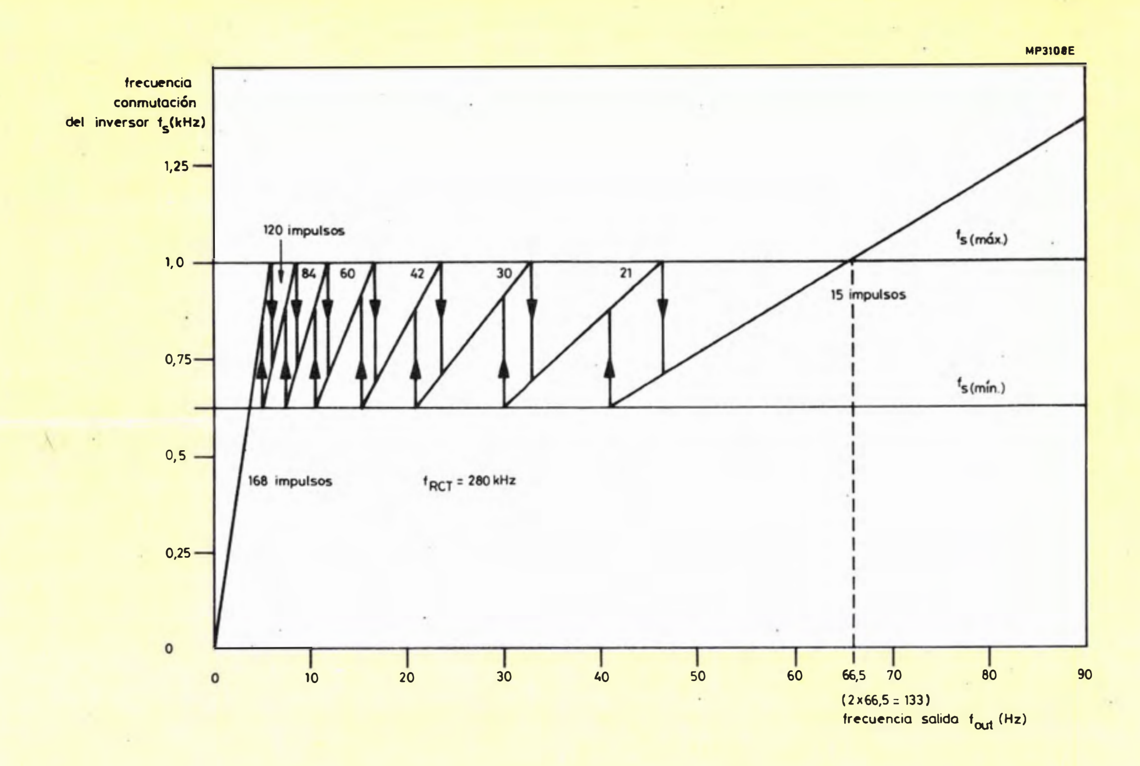


Figura 8. Frecuencia de conmutación del inversor en función de la frecuencia de salida (margen completo)

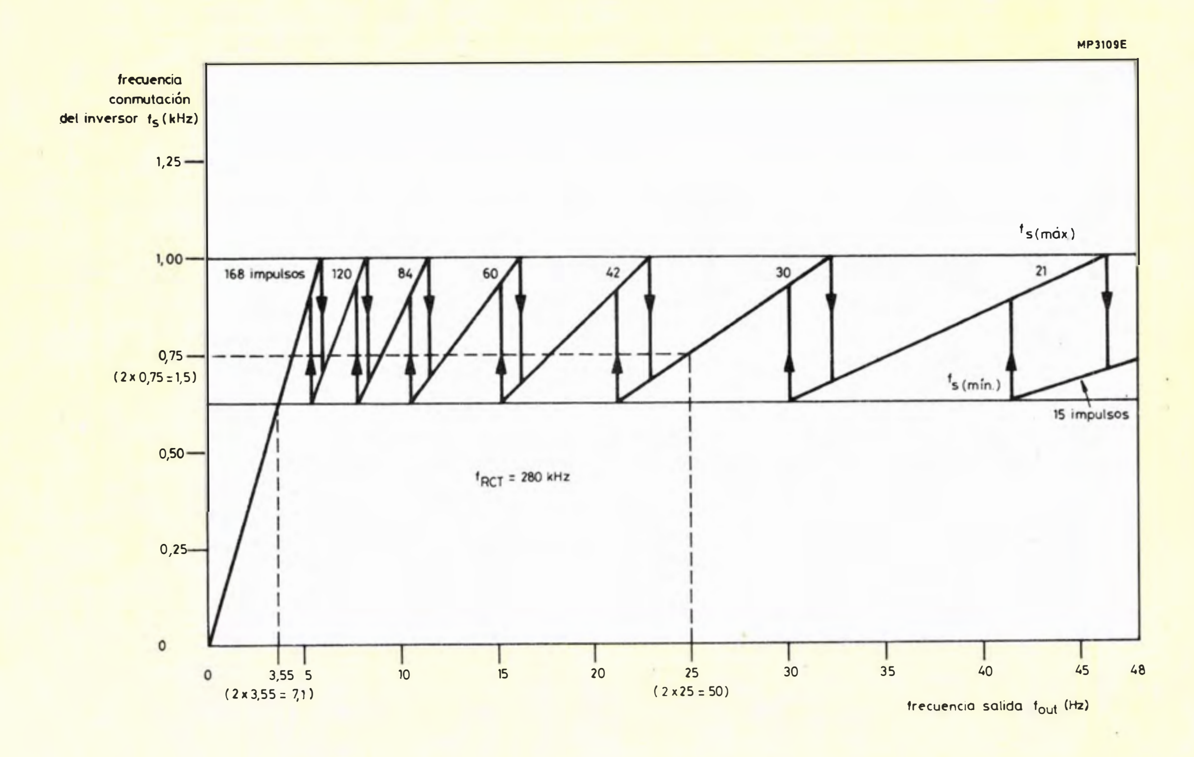


Figura 9. Frecuencia de conmutación del inversor en función de la frecuencia de salida (escala ampliada para las frecuencias bajas)

Salidas de control

Sincronismo para osciloscopio RSYN

Esta salida entrega un impulso de frecuencia igual a f_{out} y de anchura idéntica al impulso de reloj VCT. Está temporizada para que aparezca justo antes del cruce por cero en el paso a positivo de la tensión de la fase R. Proporciona por lo tanto una referencia estable para disparar un osciloscopio.

Simulación de la tensión de salida VAV

La señal VAV es una señal digital cuya forma de onda simula el valor medio esperado de la tensión entre fases en la salida del inversor; sin embargo, excluye el efecto del retraso intercalado fijado por las entradas K y OCT, y está presente independientemente del estado de la entrada L. La señal VAV tiene una frecuencia igual a la de conmutación del inversor f_{out} y una modulación igual a 6 f_{out}.

La señal VAV es útil para el control en bucle cerrado de f_{VCT} para conseguir cierta mejora en la linealidad entre tensión y frecuencia cuando la relación f_{FCT}/f_{VCT} es mayor que 0,5. La variación de VAV con la relación de frecuencias se muestra en la figura 10.

Salida de conmutación del inversor CSP

La salida CSP es un tren de impulsos con frecuencia doble de la frecuencia de conmutación del inversor. El frente de bajada de cada impulso coincide con el punto de modulación cero de las salidas principales. Cuando f_{FCT}/f_{VCT} es mayor que 0,5, CSP representa la frecuencia teórica del inversor; sin embargo, debido a la desaparición de impulsos debidos a la sobremodulación, la frecuencia real de conmutación será inferior. Igual que la salida VAV, CSP no es afectada por el estado de la entrada L.

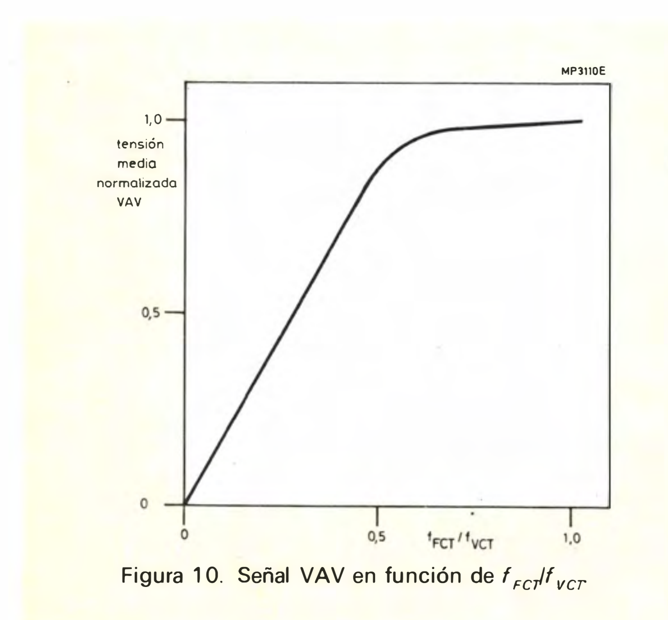


Figura 10. Señal VAV en función de f_{FCT}/f_{VCT}

ADVERTENCIAS DE APLICACION

El funcionamiento correcto del circuito integrado impone limitaciones en la relación de frecuencias f_{FCT}/f_{VCT}, y en el margen de f_{FCT}. Estas limitaciones han sido ya descritas en la discusión de las entradas de reloj VCT y RCT. A continuación se consideran tres condiciones adicionales para asegurar un funcionamiento satisfactorio.

Entrada marcha/paro L

Si la entrada *L* se utiliza con tiristores, se debe tener cuidado de asegurar que los frentes de conmutación sean limpios. Por ejemplo, si aparecen rebotes al conmutar al estado BAJO, esto puede provocar la aparición de una o más señales de salida M_1 en lugar de todas las señales de salida M_2. En la figura 11 se muestra un sencillo circuito para evitar este problema, junto con la forma de onda de salida correspondiente.

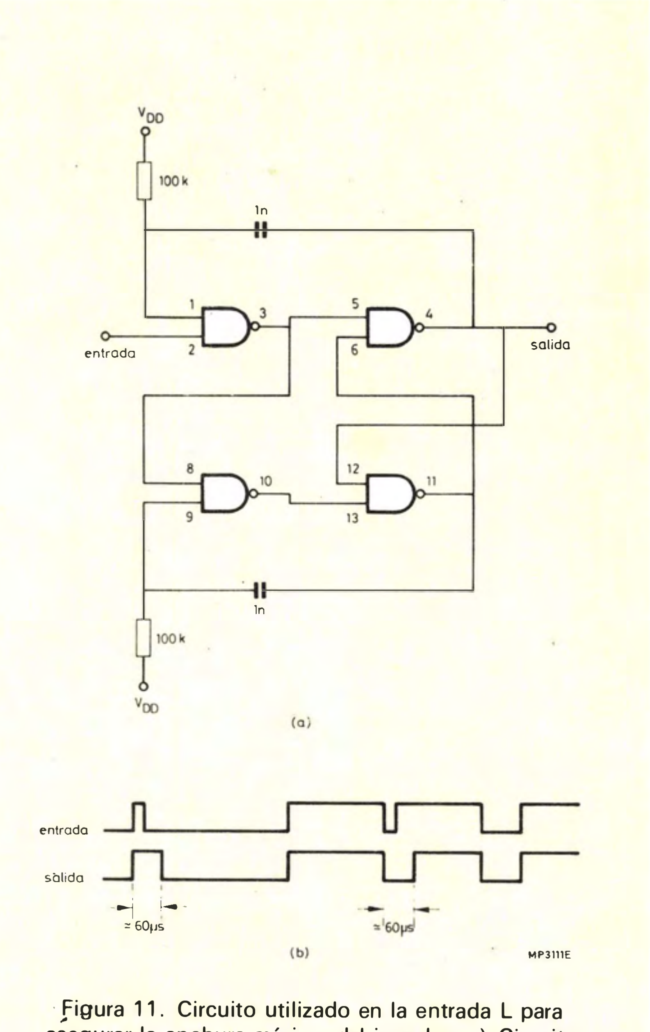


Figura 11. Circuito utilizado en la entrada L para asegurar la anchura mínima del impulso: *a*) Circuito con las patillas correspondientes al circuito integrado tipo HEF4093. *b*) Trenes de impulsos de entrada/salida.

Condiciones de puesta en marcha

Para un funcionamiento seguro es necesario un período inicial de puesta en marcha, durante el cual los circuitos de disparo de los tiristores o los circuitos de excitación de los transistores estén inhibidos, y se establezcan las condiciones de entrada y de reloj correctas. Durante la primera mitad del período de puesta en marcha, el circuito interno del C.I. debe ser puesto a cero. Esto se puede hacer, aplicando una señal alta a la entrada A o haciendo funcionar el reloj FCT durante por lo menos 3360 impulsos de FCT. Los estados iniciales necesarios en todas las entradas deben establecerse durante la segunda mitad de este período. Si la señal FCT tiene que comenzar desde cero durante el funcionamiento normal, es aconsejable que el reloj FCT funcione a 0,04 f_{RCT} durante la segunda mitad del período de puesta en marcha por lo menos 3360 impulsos, de lo contrario los circuitos de salida estarán ajustados a 15 impulsos por ciclo para los primeros ciclos, en lugar de 168, lo cual podría dañar el inversor.

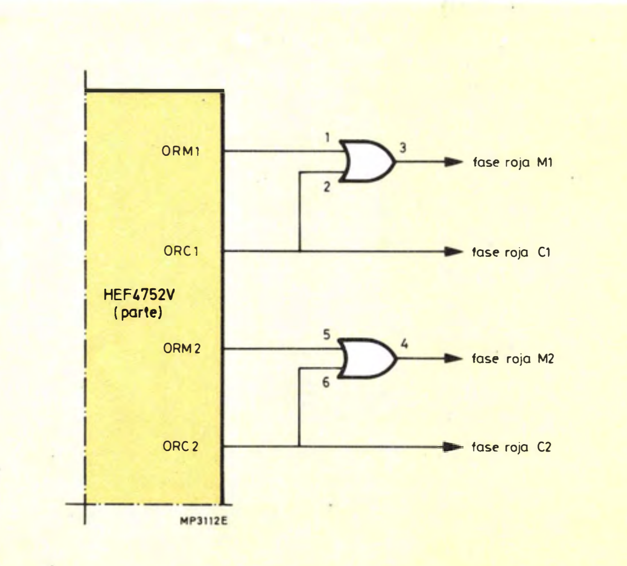


Figura 12. Circuito para producir un impulso de disparo de longitud completa en condiciones mínimas de anchura de impulso. Las patillas corresponden al circuito integrado HEF4071.

Anchura mínima de los impulsos

En las figuras 6 y 7 se puede ver que cuándo la señal de control (formas de onda 6*e* y 7*e*) produce un impulso de anchura igual o inferior al retraso intercalado, la salida principal apropiada se reduce a un impulso estrecho. La anchura de este impulso es igual a $1/f_{OCT}$ y es seguido siempre por un impulso de conmutación de anchura completa. Funcionando para transistores, este impulso estrecho tendrá normalmente poco o ningún efecto en el inversor. Sin embargo, funcionando para tiristores, para un disparo correcto del tiristor principal puede ser necesario la adición del impulso de conmutación al impulso principal a través de una función O. En la figura 12 se da un circuito para conseguir este resultado. ■

El próximo artículo de esta serie describirá la sección de control analógico

Generador / verificador polinómico PGC 2653

En este artículo se describe el circuito generador/verificador polinómico PGC (Polynomial Generator Checker) 2653 y se dan algunos ejemplos de aplicación.

El generador verificador polinómico 2653, PGC (en inglés Polynomial Generator Checker), es un generador polinómico para verificación/comparación de caracteres, que complementa a un receptor/transmisor (R/T o USART/USRT/UART) en el soporte del control de enlace de datos de caracter orientado.

Los datos en paralelo transferidos entre la unidad central de proceso (CPU) y un receptor/transmisor (R/T) son controlados por el PGC, el cual realiza la verificación/generación del carácter de verificación de bloque y de paridad, y la detección de un único carácter y de la secuencia de dos caracteres. Ya que el P.G.C. opera sobre caracteres en paralelo, el formato de transmisión de datos puede ser serie (síncrono o asíncrono) o paralelo.

Existen cuatro modos de acumular el carácter de verificación de bloque y cada modo puede seleccionar uno de tres polinomios para calcularlo. En los modos de control de caracteres normal y transparente, el PGC determina los caracteres que han de ser acumulados y los que han de ser exlcuidos de la acumulación. Puede detectar los caracteres de final de bloque y de inicio y final de texto transparente y generar a continuación una interrupción. La salida de interrupción es el resultado de una función OR de cuatro condiciones de estado conformadas por máscara.

En el modo de acumulación automática, todos los caracteres son acumulados, mientras que el modo de acumulación simple requiere una órden específica de acumulación para cada carácter a acumular.

El control de acumulación de carácter y las comparaciones entre caracteres son realizadas por una matriz de clase de carácter que coloca cada uno de los 128 caracteres en una de las cuatro clases de carácter. Las cuatro clases de carácter son: normal, SYN no incluido, carácter de final de bloque (BTC)/carácter de búsqueda (BC) y carácter de búsqueda secundaria (SSC).

Otras aplicaciones del PGC son:

— operación de recepción/transmisión (R/T) de líneas desconectadas donde el carácter de control de bloque (BCC) se genera sobre datos no enviados al receptor/transmisor;
— multiplexado del BCC, distribuyendo el PGC entre varios receptores/transmisores y leyendo/escribiendo la acumulación parcial del BCC carácter a carácter;
— generación/verificación de VRC sobre carácteres que aparecen en una barra de datos bidireccional,
— comparaciones o buśquedas automáticas de carácteres.

El funcionamiento del PGC es «half duplex» (un sentido o dos alternativos tanto en la recepción como en la transmisión). Se puede conseguir el funcionamiento «full duplex» (dos sentidos simultáneos) utilizando dos circuitos PGC. Este dispositivo es directamente compatible con el acoplador programable de comunicaciones (PCI) 2651 y con el acoplador de comunicaciones mejorado (EPCI) 2661. Cuando se usa en protocolos de control de carácter junto con el 2661, las necesidades de programación disminuyen gracias a que las comparaciones dei carácter de control, las comparaciones de la secuencia de carácteres y la detección/inserción automática de DLE, pueden ser realizadas por la combinación 2653-2661.

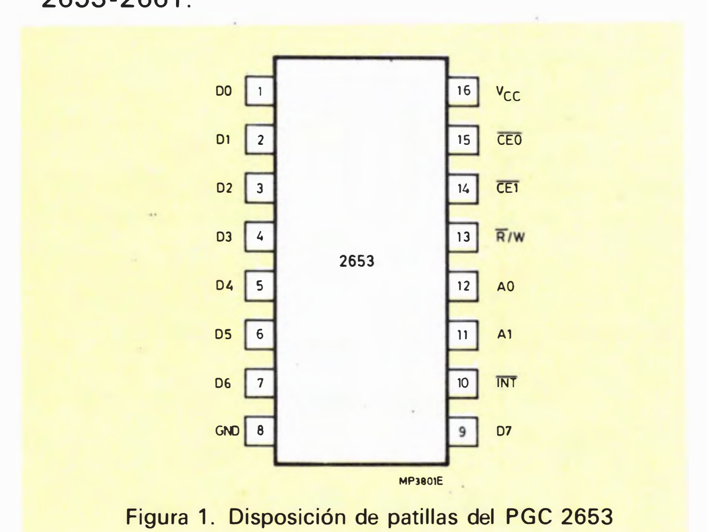


Figura 1. Disposición de patillas del PGC 2653

Se pueden acoplar al PGC otros receptores/transmisores de barra orientada con una circuitería externa mínima.

DESCRIPCION DEL CIRCUITO

Este circuito integrado LSI, realizado en tecnología NMOS es compatible con TTL, funciona con una tensión de alimentación de 5 V y tiene un encapsulado de 16 patillas en línea doble («dual in line»). (Véase la figura 1.)

En la figura 2 se muestra el diagrama de bloques del PGC.

El amplificador («buffer») de la barra de datos conecta la barra de datos interna a la barra de datos del sistema. La comunicación directa entre CPU y PGC es controlada por la señal de desinhibición 1 ($\overline{CE}_1$), la señal de lectura/escritura y las señales A_0 y A_1, seleccionando así mismo los diversos registros del PGC para poder acceder a los mismos.

Cuando se conecta $\overline{CE}_0$ a la señal de desinhibición de otro dispositivo, por ejemplo un EPCI 2661, los datos que pasan por la barra de datos entre la CPU y el otro dispositivo serán introducidos en el registro de carácter para su análisis y utilización por la matriz de clase de carácter, por el detector DLE y por la unidad generadora del VRC/BCC/CRC. La señal $\overline{CE}_0$ sólo es efectiva si A_0 y A_1 están a nivel bajo y $\overline{R}/W$ está en nivel alto o bajo dependiendo de que los

Figura 2. Diagrama de bloques del PGC 2653

datos a controlar sean escritos o leidos. Las señales A_1 y A_0 deben conectarse de forma que ambas estén en nivel bajo solamente cuando el dato recibido o transmitido por la CPU es leído de o enviado hacia el otro dispositivo, para evitar que pueda afectar a la información de control y del estado del dispositivo que está siendo controlado por el PGC.

La operación del PGC 2653 es controlada por un registro de modo y un registro de control.

El registro de modo controla:

— Si el PGC está en el modo de inicialización o en el de operación.
— El polinomio de verificación de errores.
— El modo de recepción o transmisión (datos controlados cuando $\bar{R}/W$ está en nivel bajo o alto respectivamente).
— El uso opcional del PGC como generador del bit de paridad (VRC) con $\overline{CE}_1$, siempre que no interfiera con las otras operaciones controladas por $\overline{CE}_0$.
— La verificación del VRC:
- sin verificar;
- paridad par;
- paridad impar.

— Los modos de acumulación:
- acumulación simple: necesita una orden de inicio de acumulación para cada carácter a controlar; $\overline{CE}_0$ no se usa;
- acumulación automática: todos los carácteres son controlados;
- protocolo de control de carácter normal;
- protocolo de control de carácter transparente; en este y en el anterior punto con exclusión selectiva de los carácteres provenientes de las verificaciones de error.

El registro de órden controla:

— «Ordenes del intervalo unidad»:
- inicio de acumulación;
- borrado de los registros BCC;
- puesta a cero: borra todos los registros del PGC, incluyendo la matriz de clase de carácter.

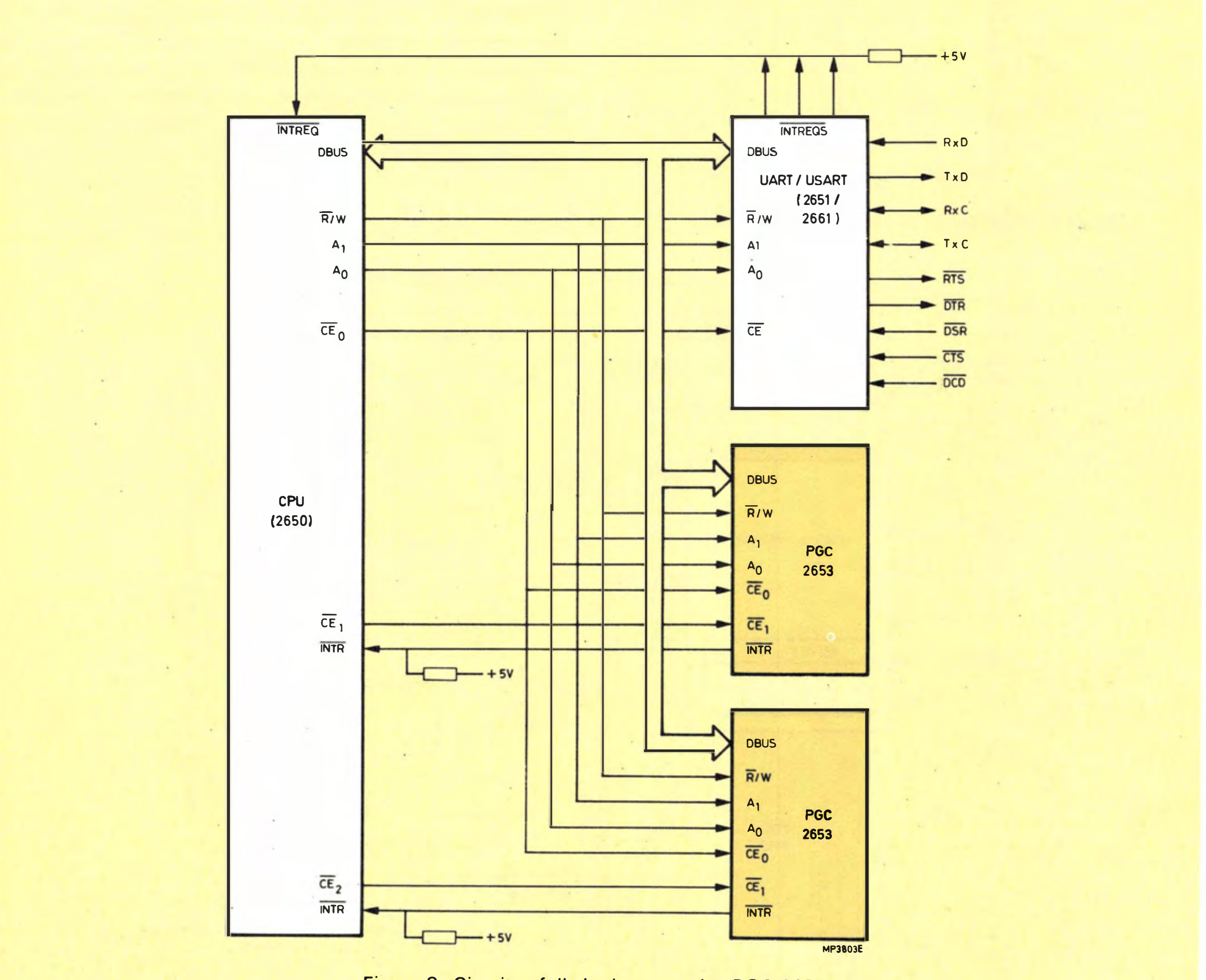


Figura 3. Circuito «full-duplex» con dos PGC 2653

— La programación de la matriz de clase de carácter. En la puesta a cero, todos los carácteres son puestos en clase normal y sólo los caracteres especiales son puestos en una de las otras tres clases.
— Los bits de interrupción por máscara. Hay cuatro fuentes de interrupción conectadas a la misma patilla. No obstante, todas las fuentes de interrupción pueden ser inhibidas o desinhibidas individualmente.

El registro de estado informa a la CPU de cuál ha sido la fuente de interrupción que puede ser:

— error BCC/CRC;
— error VRC;
— detección del BTC/SC (carácter de final de bloque o búsqueda de carácter);
— detección del SSC (carácter de segunda búsqueda que es precedida por el DLE).

Hay que hacer notar que para operación transparente no es necesario transferir los caracteres de control desde la clase de carácter de búsqueda hacia la clase de carácter de segunda búsqueda, ya que poniendo el PGC en modo transparente, todos los carácteres de clase SC deben ser precedidos por el DLE para su detección, mientras que en este caso, la detección del SSC está inhibida para simplificar el software necesario.

APLICACIONES

Las figuras 3, 4, 5, 6 y 7 muestran unos ejemplos de aplicación del PGC 2653.

En la figura 3 se utilizan dos PGC 2653 para permitir la operación «full duplex» (recibe y transmite al mismo tiempo) con un PCI 2651 o un EPCI/2661.

En la figura 4 se ha añadido un PGC 2653 a un controlador de comunicaciones multi-protocolo (MPCC) 2652. Obsérvese que A_0 y A_1 del PGC están conectados ahora a las líneas de dirección A_0 y A_2 ya que la transferencia de los datos transmitidos y recibidos entre la CPU y el MPCC tiene lugar solamente cuando A_0 y A_2 están en bajo.

La figura 5 muestra que el 2653 puede ser utilizado también para verificación de errores y para detección de carácter en aplicaciones de transmisión de datos en paralelo. En este ejemplo, A_0 y A_1 del PGC están conectados de modo que puedan ser controlados los datos transferidos a o desde el registro de entrada A del periférico programable PPI 2655.

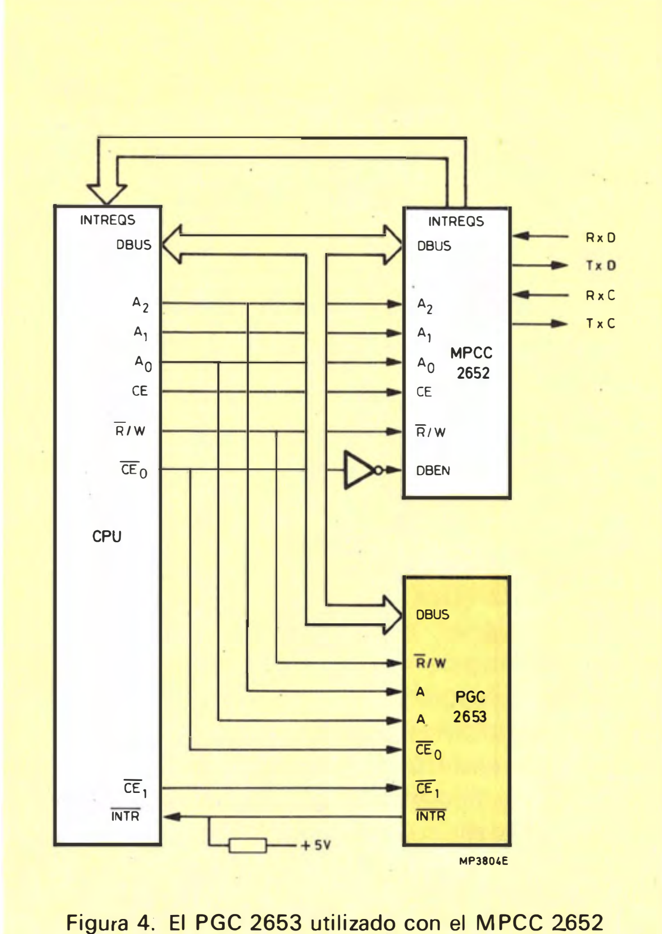


Figura 4. El PGC 2653 utilizado con el MPCC 2652

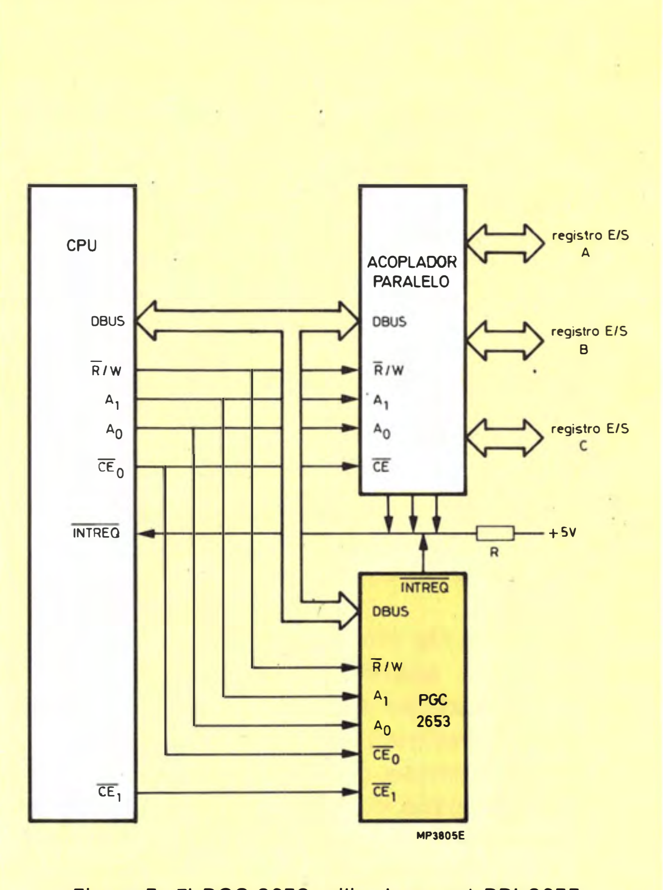


Figura 5. El PGC 2653 utilizado con el PPI 2655

La figura 6 muestra el uso del 2653 para verificación de errores o búsqueda de carácter en memoria. En este caso, A_0 y A_1 del PGC deben pasar a estado bajo a través de $\overline{CE}_0$, ya que debe ser posible el acceso a todas las posiciones de memoria. Cuando hay que buscar un determinado carácter en la memoria, este carácter es puesto en la clase de carácter de búsqueda, y la CPU leerá la memoria cíclicamente. La CPU ignora la lectura del dato, pero el PGC lo compara con la matriz de clases de carácter y la CPU interrumpe la lectura cuando se encuentra el carácter buscado.

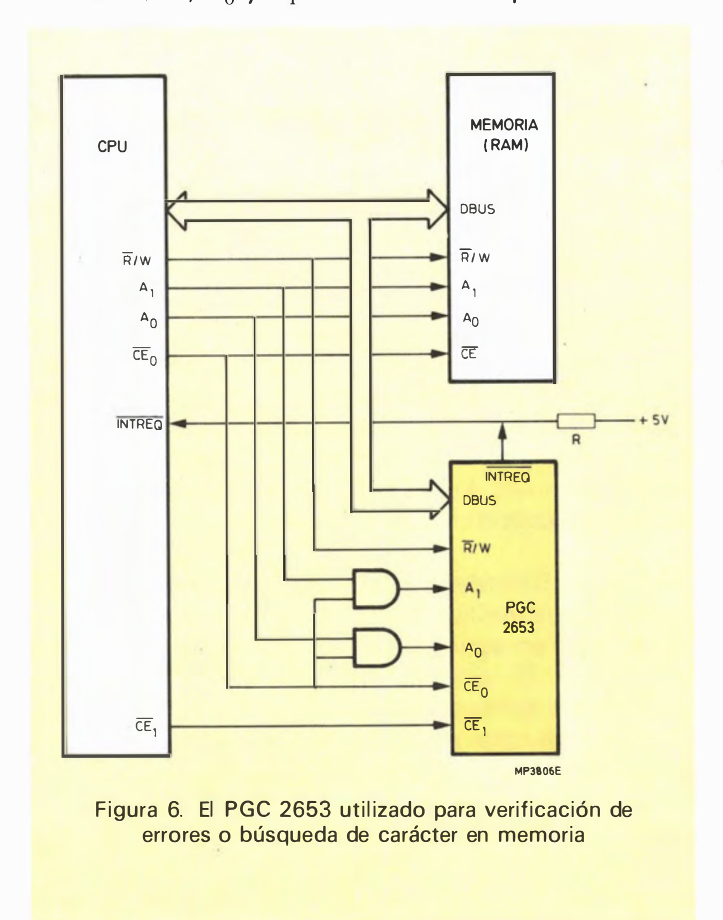


Figura 6. El PGC 2653 utilizado para verificación de errores o búsqueda de carácter en memoria

La figura 7 muestra como se puede elegir la señal $\overline{CE}_0$ del PGC a partir de las señales de desinhibición del chip para un sistema de varios dispositivos. El conmutador puede ser un selector de datos o un conmutador analógico. ■

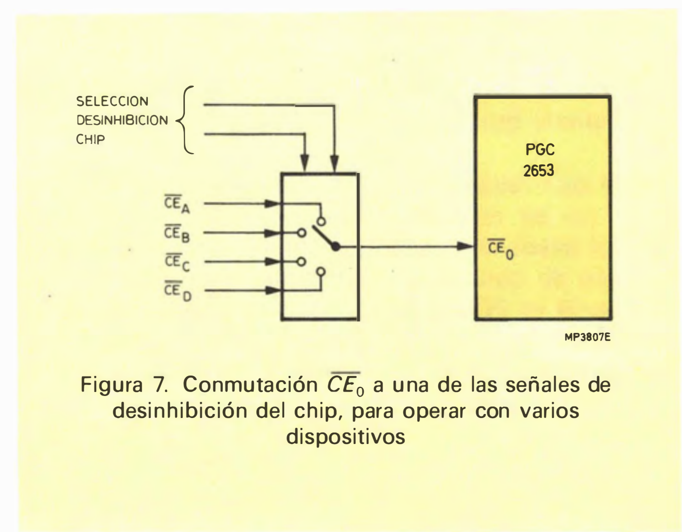


Figura 7. Conmutación $\overline{CE}_0$ a una de las señales de desinhibición del chip, para operar con varios dispositivos

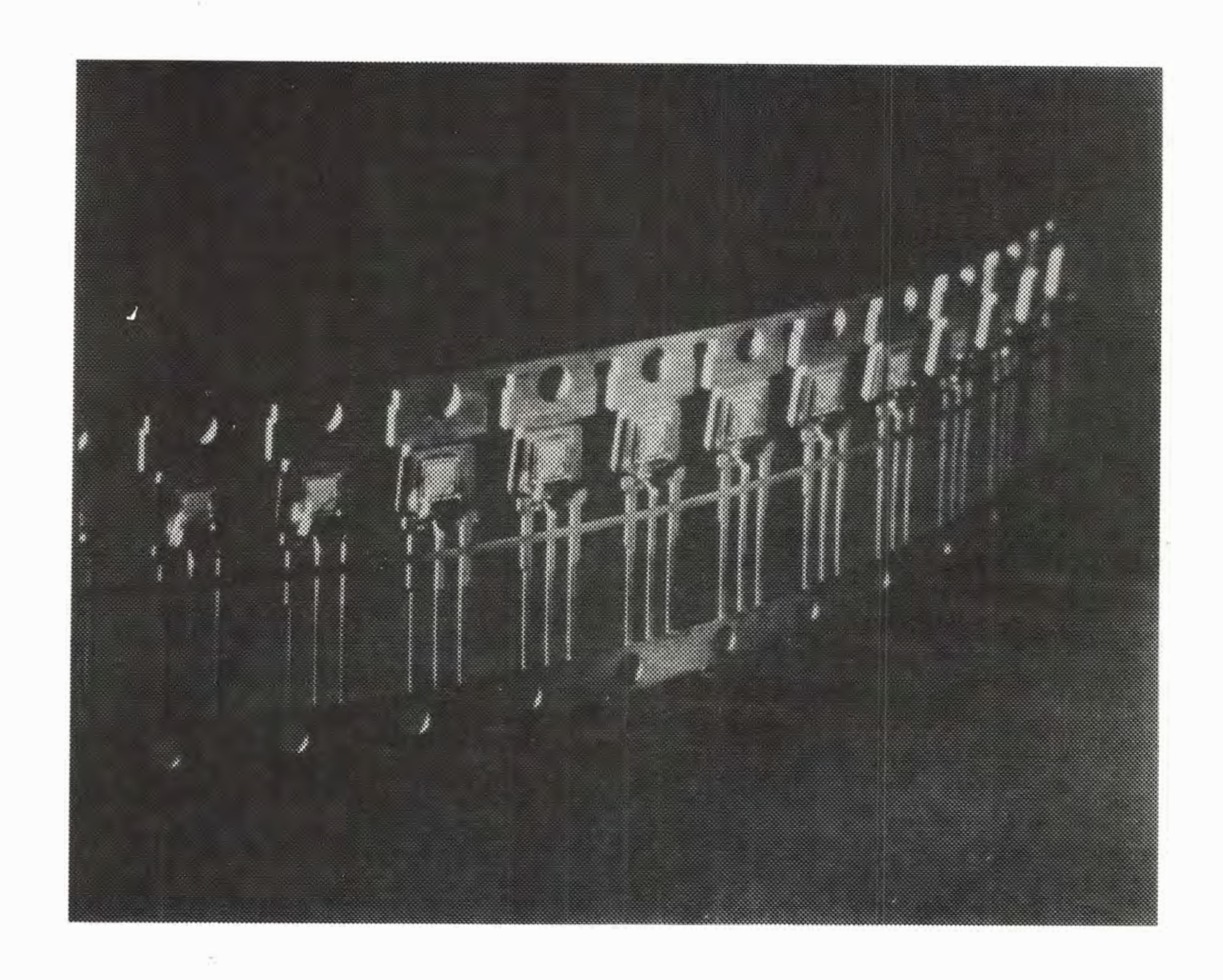
ciasnoticiasnoticiasnoticiasnoticiasnoticiasnoticiasnoticiasnoti

PHILIPS Y SIEMENS, SE COMPLEMENTAN EN LA GAMA DE SEMICONDUCTORES DE POTENCIA

N.V. Philips de Holanda y Siemens A.G. de Alemania han acordado actuar ambas como fuentes alternativas de producto en semiconductores de potencia: los productos incluídos en la gama Siemens de transistores de potencia SIPMOS y la gama Philips de tiristores bloqueables por puerta (tiristores GTO).

Las características de los transistores de potencia SIPMOS y los de los GTO se complementan en muchas aplicaciones, cubriendo con la gama GTO márgenes de tensión más elevados que los obtenidos con los transistores. Ambos productos tienen bajos requerimientos de excitación y rápida conmutación. Ambos pueden ser excitados directamente por circuitos TTL o microprocesadores y son eléctrica y térmicamente sumamente robustos; los dispositivos SIPMOS no tienen segunda ruptura y los GTO son capaces de soportar elevadas sobrecargas.

Ambas Compañías ofrecen actualmente más de 30 tipos distintos entre las dos líneas de productos cubriendo una amplia gama de aplicaciones.



Interruptor bloqueable por puerta GTO

Este artículo describe un nuevo tipo de dispositivo semiconductor para conmutación de potencia que puede sustituir con ventaja en muchos aspectos tanto a los tiristores como a los transistores.

¿QUÉ ES UN INTERRUPTOR BLOQUEABLE POR PUERTA?

El interruptor bloqueable por puerta (GTO) es lo más aproximado a un interruptor perfecto en

el campo de los semiconductores. Combina las ventajas de los tiristores y los transistores de alta tensión, es rápido, de tres terminales y de construcción similar a la de los tiristores convencionales o sea de cuatro capas pnpn. Como los tiristores normales y asimétricos (ASCR), el GTO puede ser disparado por excitación positiva de la puerta, y como los transistores puede ser bloqueado por excitación negativa de la puerta.

VENTAJAS DE GTO

El GTO ofrece las siguientes ventajas:

— Combina las inherentes capacidades de elevada tensión de bloqueo y elevada sobrecorriente del tiristor y su posibilidad de control por puerta con la posibilidad de conmutación, normalmente asociada con los transistores y Darlingtons bipolares.
— Corrientes de puerta bajas.
— Bloqueo fácil y seguro.
— Sobresaliente capacidad para soportar $\frac{dV}{dt}$ tanto estática como dinámicamente.
— Simplificación de los circuitos y diseños de bajo coste.

¿POR QUÉ NO HA APARECIDO ANTES?

Esta clase de dispositivo no es nuevo en el mundo de la electrónica. El GTO es conocido desde hace unos 10 años, como un transistor con memoria o como tal interruptor controlado por puerta. En el pasado se intentó introducir el GTO, pero con escaso éxito. Los recientes avances en la implantación de iones, el dopado con neutrones, la fotolitografía geométrica de línea fina y el control del proceso han hecho posible que el equilibrio de ganancias entre los «componentes» pnp y npn del GTO (necesario para asegurar que el dispositivo pueda ser bloqueado por la puerta) pueda conseguirse en producción con un buen rendimiento en lugar de sólo en el laboratorio.

Hace dos años, en los laboratorios de Stockport, Inglaterra, se iniciaron investigaciones basadas en unos nuevos conceptos, materiales y procesos que han dado como resultado que los GTO sean ahora producidos masivamente con propiedades adecuadas para una amplia gama de aplicaciones.

El primer GTO, designado BTW58, está empezando a ser producido. Puede conducir una corriente máxima de 5 A. Existen tres versiones en cuanto a tensión: 1000, 1300 y 1500 V de tensión de pico máxima repetitiva en estado de bloqueo.

¿COMO FUNCIONA?

El funcionamiento del GTO puede ser tratado en términos del modelo simplificado de dos transistores (figura 1).

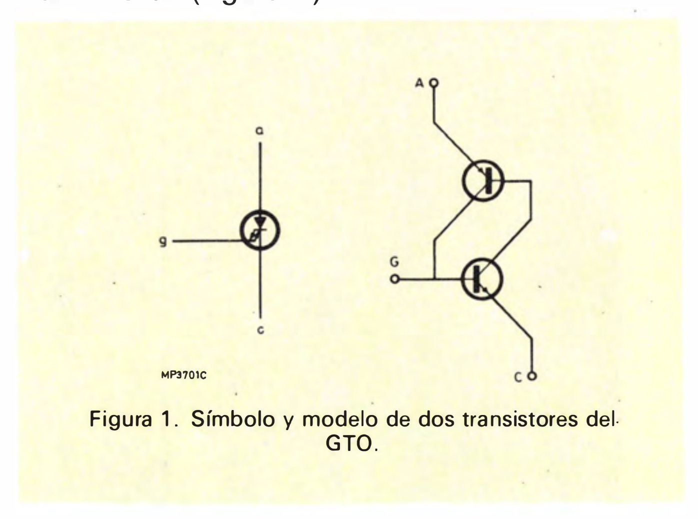


Figura 1. Símbolo y modelo de dos transistores del GTO.

Cuando se aplica una excitación positiva de puerta a la base del transistor npn, éste conduce. Como su colector es también la base del transistor pnp, ésta también es excitada. El transistor pnp conduce y su corriente de colector fluye a través de la base del transistor npn, estableciéndose más condiciones regenerativas.

Si la corriente principal es suficiente como para que la suma de las ganancias exceda la unidad, el dispositivo se cebará y permanecerá conduciendo.

El GTO, al contrario que el tiristor, está diseñado de modo que se puede utilizar excitación negativa de puerta para interrumpir la regeneración y bloquear el dispositivo.

ESTRUCTURA DEL GTO (figura 2)

En la práctica, se hace que la ganancia del transistor npn sea lo mayor posible mediante un cuidadoso control de los perfiles de la difusión y que la ganancia del transistor pnp sea lo menor posible haciendo su base ancha, controlando el tiempo de vida de los portadores y controlando la estructura del emisor. Es necesario también un equilibrio entre la caída directa de tensión en estado de conducción, las posibilidades de corte de la corriente y los niveles de excitación de cebado y descebado de la puerta. Este control solamente es posible con las más recientes técnicas de fabricación.

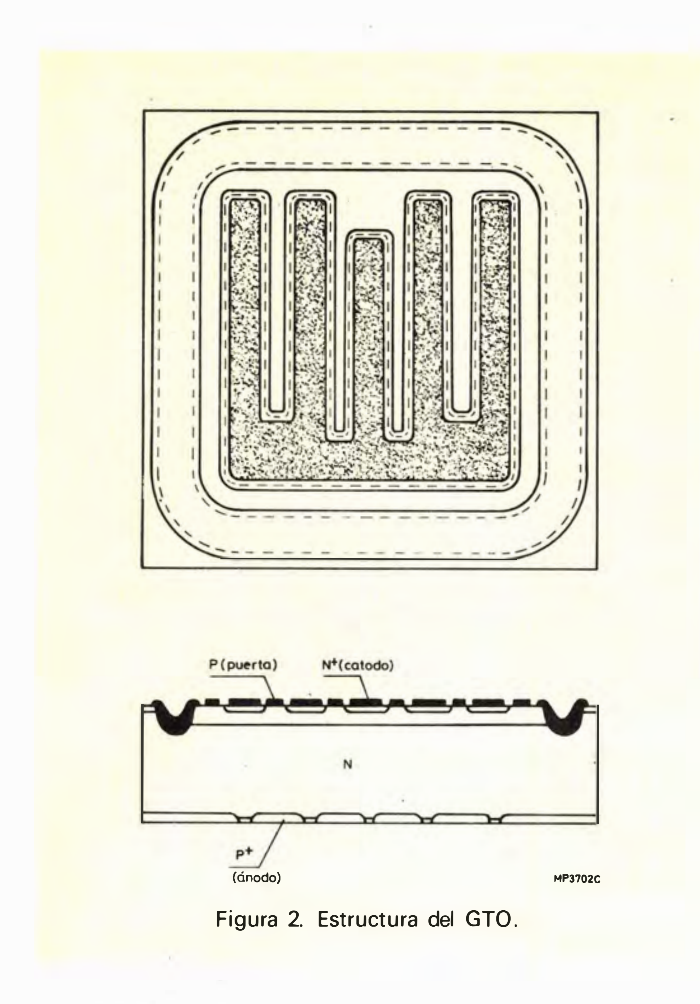


Figura 2. Estructura del GTO.

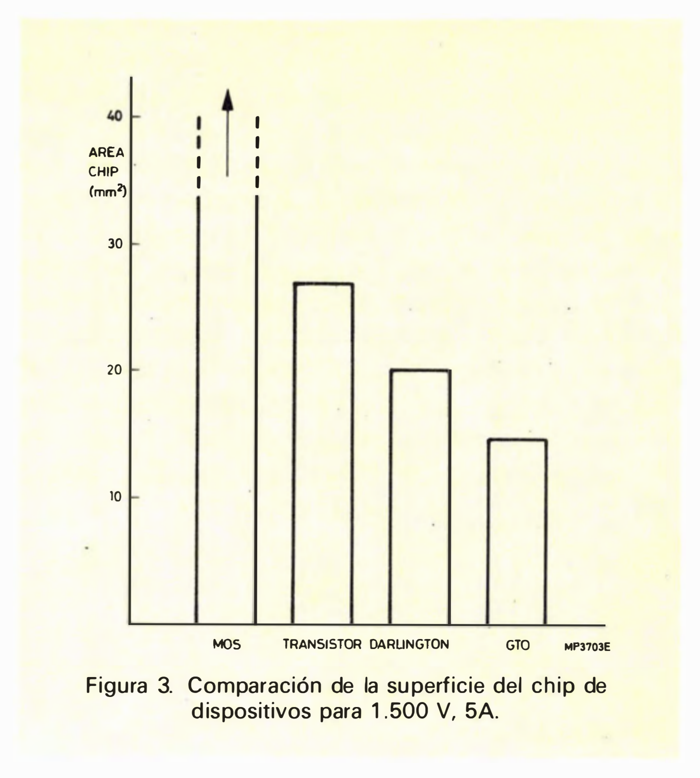


Figura 3. Comparación de la superficie del chip de dispositivos para 1.500 V, 5A.

LA ESTRUCTURA DE CUATRO CAPAS

La estructura de cuatro capas del GTO le proporciona varias ventajas sobre los transistores y Darlingtons, que son dispositivos de tres capas.

La ventaja más obvia es que la estructura de cuatro capas es inherentemente capaz de soportar en bloqueo una tensión elevada. Esta elevada tensión evita al usuario las preocupaciones acerca de los márgenes de tensión y transitorios, incluso en sistemas trifásicos. El nuevo BTW58 está disponible en versiones de 1500, 1300 y 1000 V.

Una segunda ventaja de los dispositivos de cuatro capas es que su ganancia interna proporciona una acción de memoria. Cuanto mayor sea la corriente, mayor es la saturación del GTO, al contrario del transistor que sale de saturación con corrientes más elevadas. Con el GTO se consigue una baja caída directa en conducción con elevadas corrientes, como en los tiristores y ASCR, por ser un dispositivo de doble inyección. Durante la conducción, los electrones y los huecos son inyectados por el cátodo y el ánodo respectivamente. Esto da como resultado una base modulada altamente conductora que es capaz de conducir elevada corriente en una pequeña superficie. Véase la comparación de la figura 3. El GTO tiene también una capacidad de sobrecarga de corriente más elevada que el transistor y puede ser protegido por un fusible.

BAJOS REQUISITOS DE EXCITACION

Los bajos requisitos de excitación representan una ventaja sobresaliente para el usuario. A diferencia de los transistores bipolares de alta tensión, con solamente un centenar de miliamperios de excitación de puerta, que pueden retirarse una vez cebado el GTO, el BTW58 puede conmutar 5 A.

Gracias al dopado con oro, el GTO tiene un tiempo de almacenamiento bajo en comparación con los transistores de alta tensión. Su rápido y limpio bloqueo con tiempos inferiores a 1 μs incluyendo el tiempo de almacenamiento, le distingue con gran ventaja de los dispositivos bipolares de alta tensión y de los tiristores. La pendiente de reaplicación de tensión de 1000 V/μs es muy superior a la de los interruptores bipolares actuales.

El BTW58 puede ser bloqueado en menos de 0,5 μs aplicando a su puerta una tensión negativa de por lo menos 5 V.

CIRCUITOS EXCITADORES

La figura 4 muestra el circuito excitador básico. Para conseguir el excelente comportamiento de conmutación del GTO (inferior a

0,5 μs tanto en el paso a condución como en el paso a bloqueo con el BTW58) es necesario excitar la puerta correctamente. Si la impedancia del circuito de bloqueo de la puerta es suficientemente baja, se consigue una ganancia igual a la unidad durante el bloqueo. Esto significa que toda la corriente de ánodo es entregada a la puerta y el cátodo es bloqueado antes de que la tensión en el ánodo empiece a subir. De esta forma, el paso a bloqueo es muy rápido, libre de cualquier efecto de segunda ruptura, y el dispositivo puede soportar un *dV/dt* reaplicado de hasta 10000 V/μs. En este caso, no es necesario el circuito de subida lenta de la figura y la disipación total es reducida.

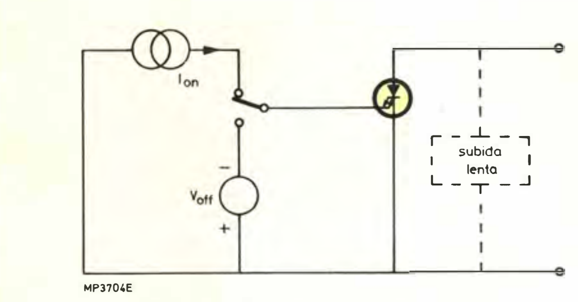


Figura 4. Circuito excitador básico.

En el circuito práctico de la figura 5, la corriente de excitación positiva de puerta se obtiene de una fuente de c.c. a través del transistor seguidor de emisor T_1, y de la combinación en paralelo del diodo zener D_2 y el condensador C_1, hacia la puerta del conmutador GTO. El terminal positivo se conecta a la puerta del GTO, y el negativo al cátodo.

Con este circuito se asegura una excelente excitación positiva de puerta de unos 150 mA con Vs = 15 V.

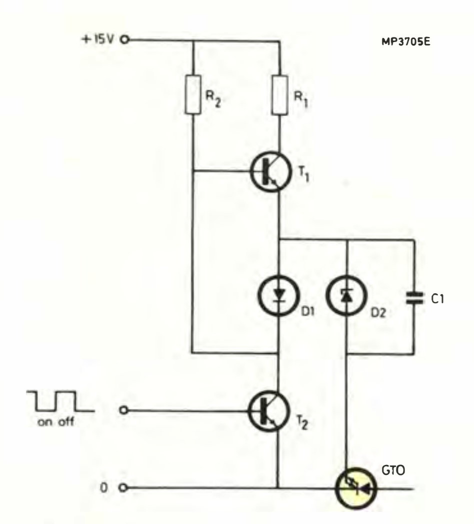


Figura 5. Sencillo circuito de excitación directa de puerta.

La corriente positiva de puerta puede fluir solamente si T_2 está bloqueado, es decir, si la señal aplicada a su base es cero voltios. En cuanto se aplica una tensión positiva a T_2, este transistor conducirá, fluirá una corriente negativa en la puerta del GTO y el condensador C_1 actuará como una fuente de tensión de 10 V. Esta corriente pasa a través del diodo D_1 y va a T_1 una tensión inversa de puerta y se corta. Mientras la base de T_2 se mantenga positiva, la tensión en la puerta del GTO será negativa.

APLICACIONES DEL GTO

Como se ha mencionado antes, la elevada tensión directa de bloqueo, la fácil excitación por puerta, y la capacidad de conmutación rápida hacen al GTO adecuado para una amplia gama de aplicaciones. Estos son algunos ejemplos.

Aplicaciones industriales:

Fuentes de alimentación	General
Ignición	Gas
	Automóvil
Inversores	Control de motores de c.a.
	Caldeo inductivo
	Limpieza ultrasónica

Aplicaciones domésticas:

Control de motores	Electrodomésticos de la línea blanca.
	Pequeños electrodomésticos.
Control de potencia	Cocinas de microondas
Inversores	Luz (lastre/ignición)

Televisión y audio:

Fuentes de alimentación	
Regulación de recuperación	Supresión de interferencias de R.F.
Desviación de línea	

RESULTADOS

La soldadura sin burbujas (espacios vacíos) proporciona al GTO un buen comportamiento térmico; su resistencia térmica entre la unión y la base de montaje es baja, 1,5 °C/W en encapsulado TO-220 AB. Este encapsulado ha sido elegido por su popularidad en los semiconductores de potencia debido a su facilidad de montaje. Gracias a la pasivación con vidrio, está asegurada la estabilidad de los parámetros del dispositivo. ■

BASES DEL 2º PREMIO MICROPROCESADORES COPRESA



1. Podrán concurrir a este concurso todos los autores que realicen un trabajo inédito con los microprocesadores que se mencionan en estas bases, quedando exentas todas las personas de nuestra firma. Es condición necesaria que dicho trabajo no haya sido presentado anteriormente en ningún congreso, simposio, etc., ni publicado en ninguna revista, semanario, etc. técnica nacional o extranjera.

2. Los trabajos consistirán en la realización de un trabajo original de aplicación de cualquier microprocesador Signetics, tomando como objetivo la resolución de un caso práctico que se dé o pueda darse en el mercado nacional.

   Debe estar documentado con:

   — Descripción detallada del caso planteado.
   — Esquemario del hardware.
   — Ordinograma y programa escrito en lenguaje ensamblador.

3. Los autores que participen en el PREMIO MICROPROCESADORES COPRESA deberán presentar sus originales escritos en castellano, en hojas de tomaño folio, holandés o DIN A4, mecanografiadas a una cara y a dos espacios. La extensión del trabajo deberá ser de un mínimo de 50 Págs.

4. El original se presentará con un título al cual seguirá un seudónimo. En un sobre cerrado aparte se incluirá el nombre y domicilio del autor. En el exterior del sobre se escribirá el título de la obra presentada seguido del seudónimo.

5. Si los participantes hacen constar la Entidad, Escuela, Colegio, Centro de Formación, Empresa, etc., del que han recibido colaboración, éste será galardonado con una mención honorífica en el caso de salir premiado.

6. Los originales deberán ser remitidos a:

   Compañía de Productos Electrónicos
   COPRESA, S.A.
   Depto. Técnico Profesional
   Premio Microprocesadores
   c/. Balmes, 22
   BARCELONA - 7

   hasta el día 10-9-81, fecha en que finalizará su admisión.

7. Los premios estarán dotados con las cantidades siguientes:

   1er. Premio 250.000 Ptas.
   2.º Premio 100.000 Ptas.

8. Los premios podrán ser declarados desiertos.

9. Durante el certamen - Sonimag 81, se realizará un acto de presentación pública con asistencia de la prensa técnica, de los trabajos de los concursantes finalistas, entregándose los premios a los ganadores.

10. El Jurado estará formado por miembros de la Compañía de Productos Electrónicos COPRESA, S.A. Su decisión será inapelable.

11. Los originales premiados podrán ser publicados por COPRESA, y el resto serán devueltos a sus autores en los días siguientes a la concesión de los premios.

12. Los autores se responsabilizan de la originalidad de sus trabajos y se comprometen a asumir la defensa de cualquier demanda interpuesta por dicha causa.

13. La concurrencia a estos premios supone la aceptación de estas bases.

TIRISTORES Y TRIACS DE GRAN FLEXIBILIDAD

COPRESA presenta dos nuevos dispositivos de gran fiabilidad para aplicaciones de control de potencia: la serie BT136 de triacs y la serie BT152 de tiristores. Estos componentes presentan un buen comportamiento térmico ya que están fabricados con la más moderna tecnología. Nuestra técnica de soldadura optimiza las características térmicas y proporciona una resistencia térmica inferior que la que se puede conseguir con técnicas de soldadura convencionales.

La serie BT136 de triacs está diseñada para aplicaciones que soportan elevados transitorios bidireccionales junto con un elevado número de ciclos térmicos, tales como control de potencia de calentadores industriales y domésticos, sistemas de control de motores y conmutación y control del nivel de iluminación. El BT136 tiene una corriente eficaz en estado de conducción de 4 A máximo para sus dos versiones de 500 V y 600 V.

Los tiristores BT152 son particularmente adecuados para situaciones donde el dispositivo ha de estar sometido a una fuerte fatiga por repetidas conmutaciones y ciclos térmicos. Sus aplicaciones son en control de temperatura, control de motores, reguladores en fuentes de alimentación, conmutación de relés y bobinas y circuitos de protección en fuentes de alimentación. La corriente eficaz máxima en estado de conducción es de 20 A para sus tres versiones: de 400 V, 600 V y 800 V.

Estos dispositivos tienen un encapsulado TO-220AB y con ellos se amplia aún más nuestra gama de componentes para control de potencia.

CONTROL DE CARACTERES PARA TRANSMISION DE DATOS

COPRESA presenta el nuevo generador/verificador polinómico 2653 para verificación de errores en sistemas de transmisión de datos de carácter orientado que permite reducir tanto el «hardware» como el «software». El 2653 será especialmente útil con protocolos para enlace de datos tales como BISYNC, ANSI, 3.28, ISO 1745, BASIC de Burroughs y DDCMP. En algunos casos, un 2653 puede reemplazar media placa de «hardware» y reducir mucho el «software» aumentando a la vez la velocidad de transmisión de datos.

En una transferencia de datos entre una CPU y un receptor/emisor, el 2653 se encarga de controlar los caracteres de la misma, proporcionando el carácter de verificación de bloques BCC (Block, Check Caracter) y el de generación/verificación de paridad (VRC), así como la detección de un carácter único o la secuencia de dos caracteres. El dispositivo puede manejar caracteres de 6,7 u 8 bits. Para el control de la acumulación y comparación de caracteres, se dispone de una memoria RAM de «clase de caracter» de 128 bits que almacena una de las cuatro clases de carácter para todos los caracteres en código ASCII, EBCDIC, o de 6 bits.

Tiene las siguientes características: cuatro condiciones de interrupción por máscara (error BCCC, error VRC, detección de carácter y detección de caracter DLE), puesta a cero interna automática, velocidad de acumulación de carácter de 4 M bits/s, caracteres DLE fijados y caracteres SYN programables. No necesitan sistemas de reloj y sus entradas salidas son compatibles con TTL. El 2653 es un circuito integrado de gran escala de integración (LSI) en tecnología NMOS con 16 patillas y un encapsulado DIP.

NUEVA FAMILIA DE MICROORDENADORES MONOCHIP 8400

La familia 8400 se compone de 5 tipos de microordenadores monochip que estarán disponibles a lo largo del presente año. La principal característica de esta gama es que las entradas/-salidas están dispuestas en el propio chip. Estas E/S tienen posibilidad de multitransmisión, lo que permite la comunicación entre el microordenador y circuitos periféricos u otros microordenadores. Esto faculta la posibilidad de ejercer una distribución de la funcionalidad sobre el control de un sistema, con la ventaja de necesitar menos conexiones y costes más bajos tanto en producción como en servicio.

El primer microordenador de la gama es el 8400. Este dispositivo se presenta en versión «piggy-back», es decir, con el chip de memoria adosado en la parte superior de su propio encapsulado, ya que este tipo no dispone de memoria ROM interna. En cambio, tiene 128 octetos de memoria RAM. En cuanto a la capacidad de la Memoria de Programa que se puede adosar al 8400, puede ser una EPROM de 4 K u 8 K octetos. Este microordenador ha sido diseñado para la realización de prototipos, verificaciones y bajo volumen de producción. Aparte de lo referente a la Memoria de Programa, tiene las mismas características en cuanto al número de terminales y líneas de E/S que los demás microordenadores de la gama.

Con respecto al resto de microordenadores que configuran la familia 8400, se dispone de los siguientes tipos con memoria ROM interna:

Tipo	Capacidad ROM	Capacidad RAM
8405	0,5 K octetos	32 octetos
8410	1 K octetos	64 octetos
8420	2 K octetos	64 octetos
8440	4 K octetos	128 octetos

Estos microordenadores disponen de una CPU de 8 bits, memoria ROM, memoria RAM, un temporizador/contador y 22 líneas de E/S en un circuito integrado de 28 terminales. Con instrucciones de uno o dos octetos se desarrolla un juego de instrucciones que en un 90 % es idéntico al 8048. El tiempo de ciclo es de 6,77 μs y se puede obtener de un cristal de cuarzo de 4,43 MHz.

El Sistema de Desarrollo soporte de esta gama puede ser el PMDS (Philips Microcomputer Development System), que puede manejar un elevado número de operaciones, partiendo de un diseño previo, hasta las últimas correcciones (debugging) e integración de hardware y software, con técnicas que incluyen tiempo real, simulación "in-circuit", trazado y análisis de estado. Asimismo, también hay disponible un Sistema de bajo costo.

Esta familia de microordenadores es presentada por COPRESA.

NUEVAS MEMORIAS RAM ECL RAPIDAS

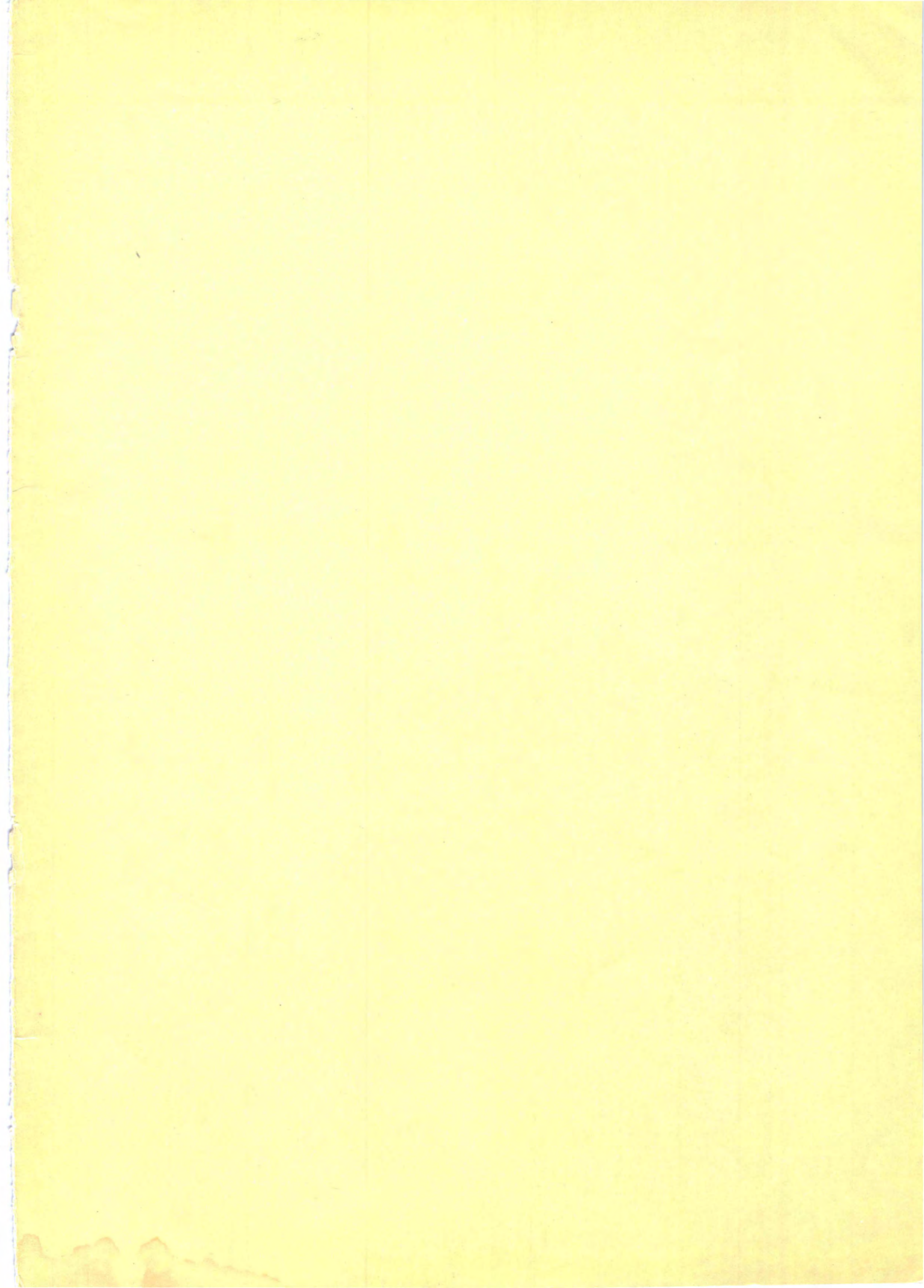
Recientemente se han añadido dos nuevos tipos de memorias RAM ECL a la gama de 10 K y 100 K de Philips. El diseño de los tipos GXB10415/HXA100415 y GXB10422/HXA100422, viene a completar las familias existentes de productos ECL, tales como lógica, memorias y matrices de puertas.

Las memorias GXB10415/HXA100415 tienen una organización de 1 K×1 bit. El tiempo de acceso máximo es de 18 ns. Las versiones «A» también están disponibles, con un tiempo de acceso máximo de sólo 13 ns. El tiempo de acceso «chip select» es de 5 ns como máximo. Estos circuitos integrados tienen un encapsulado DIL de 16 terminales.

Las memorias GXB10422/HXA100422 tienen una organización de 256×4 bits, que puede reconvertirse en una organización de 512×2 ó 1024×1 bits mediante una entrada de selección de bloque. Las características de c.a. de estos dispositivos son las mismas que para los tipos GXB10415/HXA100415, excepto en la amplitud del impulso de escritura que es de solo 8 ns. Los tipos GXB10422/HXA100422 tienen un encapsulado DIL de 24 terminales.

La anchura del integrado es de 10,16 mm.

Estos productos son presentados por COPRESA.





Vol. 20 Núm. 5 Mayo 1981 125 ptas.

Director

D. José M.ª Llevat Grau

Editor

Cía. de Productos Electrónicos COPRESA, S.A.
Departamento de Publicaciones Técnicas
D. José Albiol Fernández

Coordinación

D. Enrique Riverola García
D. Rafael Rizo Aramburu

Redacción

D.ª M.ª Dolores Forns-Samsó

Consejo Asesor de Redacción

D. Pedro Barrera Vázquez
D. Jaime Borrull Subirana
D. Luis Marco Loras
D. Angel Suso San Miguel

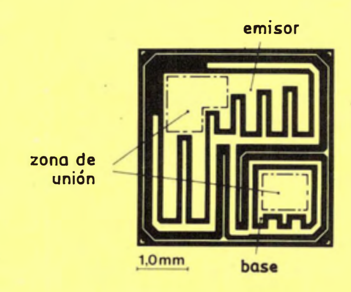
Suscripciones

D.ª M.ª Angeles García Ferrer

Producción

GENERAL GRAFIC, S.A.
Caspe, 172
Barcelona-13
Depósito Legal: B-18387-61
ISSN: 0210-2641





Portada

Imagen producida por ordenador de la distribución de temperatura en el cristal de un transistor Darlington BDT64;
Tmb = 27 °C; I_C = 2A, V_{CE} = 20 V

Azul	=	70 – 75 °C
Verde oscuro	=	80 – 85 °C
Verde claro	=	90 – 95 °C
Naranja	=	100 – 105 °C
Rojo	=	110 – 115 °C

Todos los márgenes intermedios de temperatura se muestran en beig.







Vol. 20 Núm. 5 Mayo 1981

Indice

Revista Miniwatt

Publicada por:

COMPAÑÍA DE PRODUCTOS ELECTRONICOS «COPRESA», S.A.
Balmes, 22—Teléfono 301 63 12—Barcelona-7
Suscripción anual (11 números) . . . . Ptas. 1.100
Precio Ejemplar. . . . . Ptas. 125
Cambio domicilio . . . . Ptas. 25

Editorial

El Progreso y los Avances Tecnológicos alcanzan verdaderamente su razón en el momento en que sirven a un conjunto de necesidades del hombre y revierten de alguna forma en él.

Números atrás, en estas páginas resaltamos la importancia de la introducción de nuestro sistema de televisión 30AX con sus características de simplicidad de manejo en la industria, menor número de operaciones, mejora de características, simplificación de los chasis y menor consumo de energía. Este sistema se encuentra ya introducido plenamente hoy en nuestra fábrica de tubos de color de Barcelona con los tipos A56-540X y A66-540X y anunciamos ahora la producción local dentro de este año del tubo A51-580 20"-90° con tecnología de alto potencial de foco Hi-Bi, con lo que dos de los últimos y más importantes avances tecnológicos en tubos se habrán introducido plenamente en Miniwatt Barcelona en el curso de este año.

Estos nuevos sistemas entre otras cosas han aportado al concepto de receptor de TV exigencias de menor consumo de energía, en definitiva simplificación y respuesta a la economía del chasis. Otros sistemas como las fuentes de alimentación para TV Sistema Compacto de Potencia, con generación de MAT en la propia fuente y transformadores tipo DST que hemos divulgado en estas páginas complementan esa aportación que exige cada vez más la economía del chasis, optimizando rendimientos y por tanto consumos energéticos, espacio etc.

Siguiendo en esta línea, incorporamos ahora a nuestra familia de circuitos integrados una nueva serie de CIs para cuadro en TV con encapsulados verticales SIL 13 y SIL 9 tipos TDA3650, TDA2653A, TDA3651, TDA3652 y TDA2654 que complementan al conocido TDA2652. En definitiva componentes y tecnologías orientadas a dar respuesta a los nuevos conceptos de TV.

Incluimos en este número el trabajo que resultó elegido en 1.er lugar para el Premio Copresa 1980 "Sistemas de Aplicación en Televisión" y que tomando como base precisamente una fuente del tipo Sistema Compacto de Potencia, desarrolla una optimización del sistema enfocada a una reducción de consumo de energía. Es una prometedora aportación nacida de las nuevas generaciones de la Universidad.

PREMIO COPRESA 1980
SISTEMAS DE APLICACION EN TV

Estudio de soluciones prácticas para la obtención del rendimiento óptimo en el conjunto alimentación-salida de líneas-generador de M.A.T. en un receptor de televisión en color

Joan Duarri, Carlos Martín, y Rafael Rico.

Primer premio en el Concurso, premios COPRESA 1980 correspondiente al tema «Sistemas de aplicación en TV»

Este trabajo trata de hacer una contribución, eminentemente práctica, para la consecución del rendimiento óptimo en una fuente de alimentación para TV, que es capaz de generar la tensión de MAT, así como de gobernar directamente la etapa de salida de líneas.

En un primer análisis se vió que los elementos de la fuente que disipan más potencia son, por este órden, el transformador de salida AT2076/70 y el transistor de conmutación BU208A.

Lo más lógico es tratar de disminuir las pérdidas en este último. Esto se puede lograr modificando el circuito de excitación de base a fin de minimizar las pérdidas de conmutación.

En primer lugar se hace una pequeña justificación teórica del circuito adoptado, para más adelante encontrar unos valores prácticos

ANÁLISIS DE PÉRDIDAS

En un primer estudio de la potencia perdida en los circuitos propios de la fuente, tenemos la siguiente relación:

Circuito	% de potencia disipada
Transformador de salida AT2076/70	36,45
Transistor de salida BU208A	26,04
Circuito del driver BC639	10,42
Resistencia limitadora de corriente	6,25
Puente rectificador de red	5,21
Choque de alimentación AT4043/52	4,16
Diodos rectificadores en el secundario	4,16
Diodos conmutadores	3,12
Circuito de control TDA2582	2,60
Condensador de retroceso	1,56

Podemos apreciar que los elementos con más pérdidas son el transformador de salida AT2076/70 y el transistor de conmutación BU208A. De estos elementos sólo podemos actuar sobre el transistor.

La reducción de la potencia disipada en el transistor tiene como consecuencia la disminución de la temperatura de funcionamiento. Esto es importante, ya que parte de la potencia disipada por el transistor de conmutación es función de la temperatura, principalmente la potencia perdida en el paso al corte y la pérdida debida a las fugas, así como la disipada en saturación ya que V_{CEsat} varía con T.

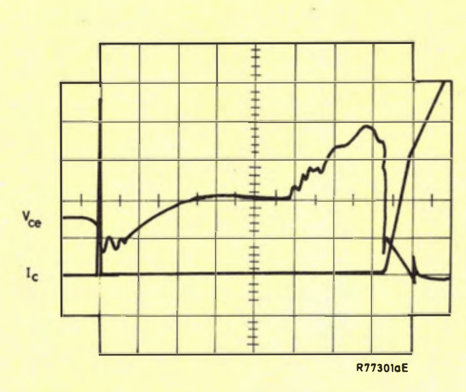
La pendiente de crecimiento de la tensión V_{CE} en el paso al estado de corte está determinada principalmente por la carga que se ofrece al transistor. Como el tiempo empleado en el paso al corte depende de la temperatura, la tensión que se alcanza entre colector y emisor en dicho paso a corte puede ser elevada y crece al aumentar la temperatura (ya que aumenta el tiempo de paso al corte). Esto puede dar lugar a un incremento esporádico de corriente, por lo que se deben evitar temperaturas en la unión. Reduciendo la temperatura de funcionamiento mejora la estabilidad de la unión colector-base y por lo tanto la fiabilidad del transistor.

REDUCCIÓN DE LA POTENCIA DISIPADA EN EL TRANSISTOR DE SALIDA

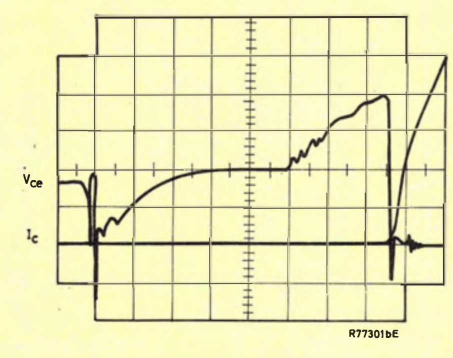
Como se sabe, la mayor parte de la potencia que se disipa en un transistor de conmutación procede de los transistorios de paso a corte (descebado) y a saturación (cebado), en los demás instantes se tienen condiciones de baja potencia debido a que la corriente de colector es baja (corte) o a que la tensión colector-emisor es baja (saturación). Por lo tanto, conviene reducir al máximo la potencia perdida en estos transitorios.

En la figura 1 podemos ver estos transitorios; como se puede apreciar una gran parte de la potencia se genera en el paso a corte, en el que vemos que el producto $V_{CE}xI_c$ es bastante grande ya que ambas curvas se solapan en un intervalo de aproximadamente 4 μs. En la figura 2 podemos ver una ampliación de esta zona, donde se aprecia con más claridad el solapamiento.

El transistorio de cebado se muestra en la figura 3, en la cual se observa un pico de corriente bastante alto en el paso de V_{CE} de 300 V a V_{CEsat}, esto produce también una importante pérdida de potencia.

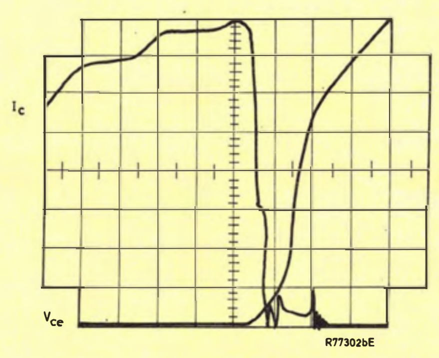


(*a*) Sin modificación en el circuito de base.



(*b*) Con la modificación del circuito de base.

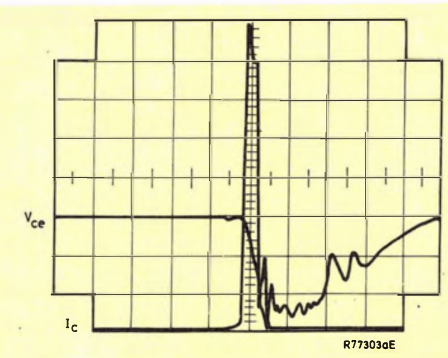
Figura 1. Corriente de colector y tensión colector-emisor del BU208.
Corriente: 0,5 A/div
Tensión: 200 V/div
Tiempo: 4 μs/div



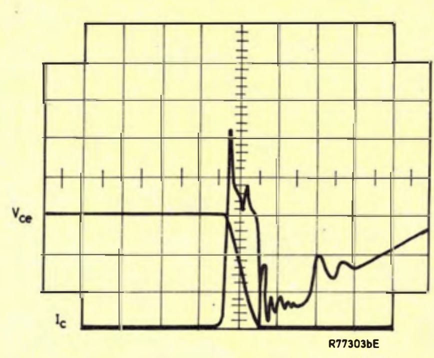
a) Sin modificación en el circuito de base.

b) Con la modificación del circuito de base.

Figura 2. El paso de conducción a corte ampliado.
Corriente: 0,25 A/div
Tensión: 100 V/div
Tiempo: 1,28 μs/div



a) Sin modificación en el circuito de base.



b) Con la modificación del circuito de base

Figura 3. Paso de corte a conducción.
Corriente: 0,25 A/div
Tensión: 100 V/div
Tiempo: 1,28 μs/div.

Reducción de la potencia en el paso a saturación (cebado)

La existencia de una región de alta resistividad (N^-) en la estructura de este tipo de transistores hace que en los transitorios de cebado existan dos partes, una en la que el cambio de V_{CE} es rápido, paso de portadores por la base y otra de variación más lenta, portadores atravesando la región (N^-). Esto puede representarse gráficamente como muestra la figura 4. En el paso de *a* a *b*, la pendiente es menor debido a la alta resistividad y longitud de la región N^-.

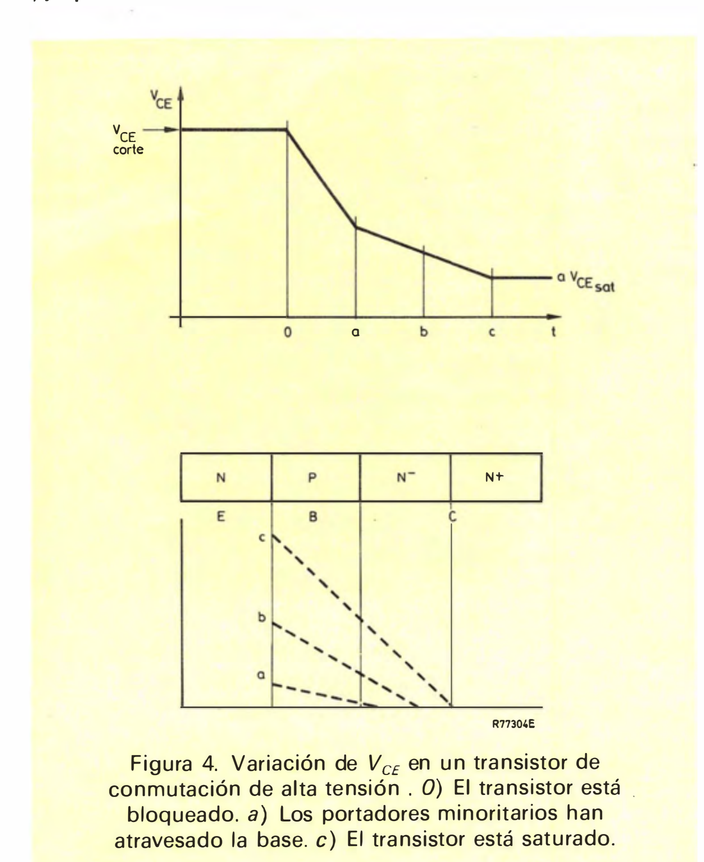


Figura 4. Variación de V_{CE} en un transistor de conmutación de alta tensión . *0*) El transistor está bloqueado. *a*) Los portadores minoritarios han atravesado la base. *c*) El transistor está saturado.

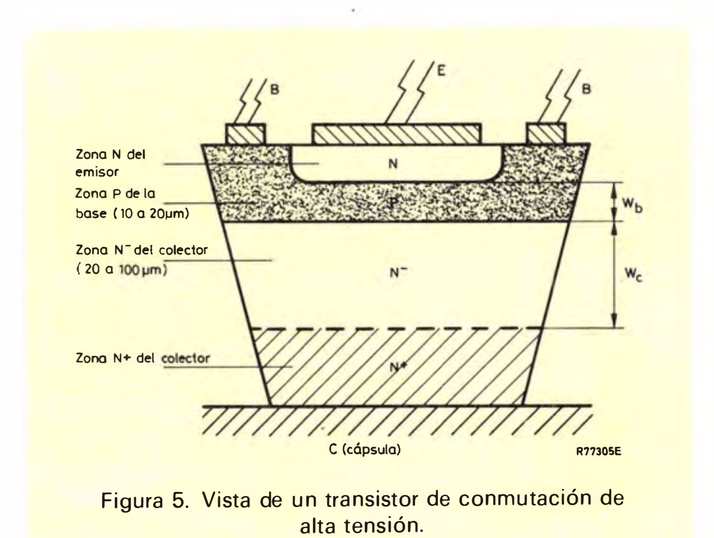


Figura 5. Vista de un transistor de conmutación de alta tensión.

Cuando la región N^- tiene un gran número de portadores en exceso, la V_{CB} es muy baja con lo que el transistor se puede considerar saturado. El tiempo necesario para alcanzar esta situación en la inyección de emisor tiene una relación directa con el tiempo de cebado del transistor. La velocidad de aumento de la inyección de emisor depende de la amplitud de pico y del tiempo de subida del impulso de la corriente de base. El mejor tiempo en el cebado se obtiene a partir de un impulso de corriente de base de bastante amplitud, tiempo de subida corto y preferiblemente con sobreimpulso.

Este efecto se puede conseguir mediante el uso del bien conocido condensador de rapidez.

Supongamos el circuito de la figura 6.

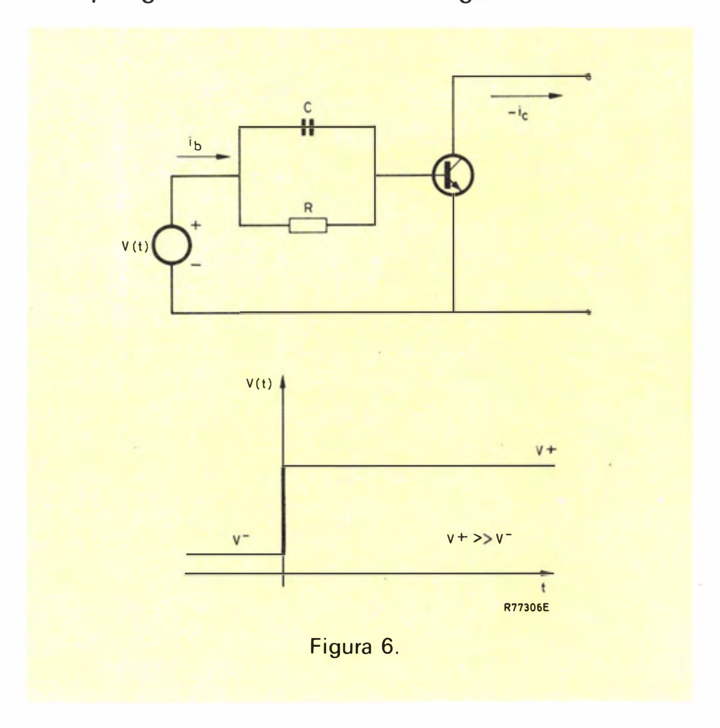


Figura 6.

En este circuito, la corriente de base será:

$$i_b(t) = i_R(t) + i_C(t) = \frac{V(t)}{R} + C\frac{dV(t)}{dt}$$

como la función $V(t)$ es un escalón, la corriente de base $i_b(t)$ será una composición de dos señales, un escalón debido a la resistencia R más un impulso debido al condensador (fig. 7).

$$i_b(t) = \frac{V^+}{R}u(t) + CV^+\delta(t)$$

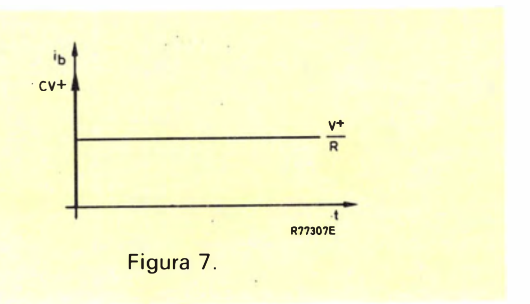


Figura 7.

Veamos como son las variaciones de carga en la base en función del tiempo. Para un transistor NPN podemos escribir:

$$i_b = \frac{dq_F}{dt} + \frac{q_F}{\tau_{BF}} \qquad (1)$$

donde q_F es la carga excedentaria en la base y τ_{BF} es la vida media eficaz en la región de base con inyección directa; q_F y τ_{BF} tienen las siguientes expresiones:

$$q_F = q \cdot A \cdot \left(\frac{1}{2} P_b'(0) W\right);$$

$$\tau_{BF} = \frac{1}{\frac{1}{\tau_b} + \frac{2D_e n_{eo}}{W W_e P_{bo}}}$$

donde:

q = carga del electrón.
A = área de la unión.
W = anchura de la región de base.
$P_b'(0)$ = concentración excedentaria en el borde del emisor.
τ_b = vida media de los portadores excedentarios en la base.
D_e = coeficiente de difusión de portadores minoritarios (e^-) en la base.
n_{eo} = concentración de equilibrio de portadores minoritarios en el emisor.
P_{bo} = concentración de equilibrio de portadores minoritarios en la base.
W_e = anchura de la región de emisor.

Haciendo uso de la linealidad y del teorema de superposición podemos resolver la ecuación (1).

Para la primera componente de i_b (el escalón) se tendrá una carga en la base de:

$$q_{F1}(t) = \frac{V^+}{R} \tau_{BF} \left(1 - e^{-t/\tau_{BF}}\right)$$

Para la segunda componente (el impulso) tendremos:

$$q_{F2}(t) = CV^+ e^{-t/\tau_{BF}} = RC \frac{dq_{F1}}{dt}$$

Por lo tanto la carga total en la base es:

$$q_F = q_{F1} + q_{F2} = \frac{V^+}{R} \tau_{BF} \left(1 - e^{-t/\tau_{BF}} + \frac{RC}{\tau_{BF}} e^{-t/\tau_{BF}}\right) \quad (2)$$

Estas curvas se muestran en la figura 8.

Como se puede apreciar en la ecuación (2), q_F depende de RC y por lo tanto también dependerá I_c ya que $I_c = q_F/\tau_F$, donde τ_F es el parámetro de regulación de carga con inyección directa.

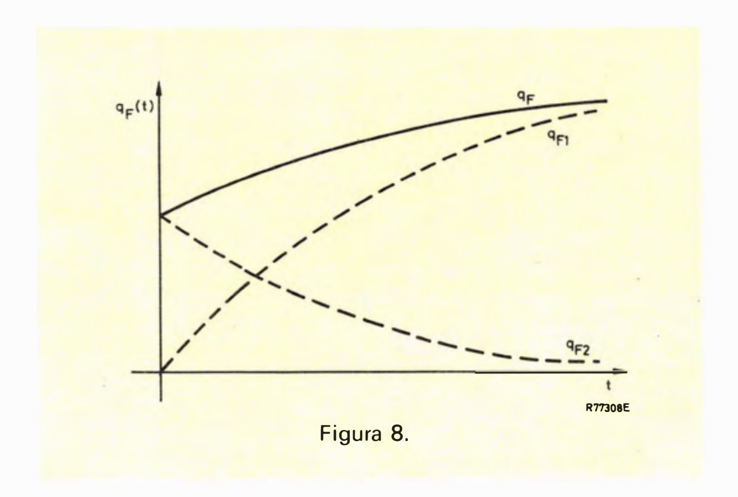


Figura 8.

Si $\tau_{BF} = RC$, la carga de base subirá inmediatamente al valor final sin ningún transistorio y como consecuencia tampoco se tendrá ningún transitorio en la corriente del colector. Esto se puede interpretar de la siguiente manera. El impulso asociado a C introduce en la base la carga justa para llevar la intensidad del colector a su valor final, mientras que el escalón debido a R la mantiene en este valor. Si $RC > \tau_{BF}$, la corriente de colector sufre un sobreimpulso debido al exceso de carga introducido por C, la componente estacionaria de i_b es insuficiente para mantener la recombinación de todas las cargas introducidas inicialmente por C y por lo tanto I_C desciende. Si $RC < \tau_{BF}$, la componente estacionaria (escalón) de i_b puede mantener las cargas introducidas por el condensador inicialmente e incluso crear nuevas cargas hasta que la corriente de base se equilibre por recombinación. Esto se puede ver en la figura 9. Hemos visto una forma de obtener un rápido cebado del transistor.

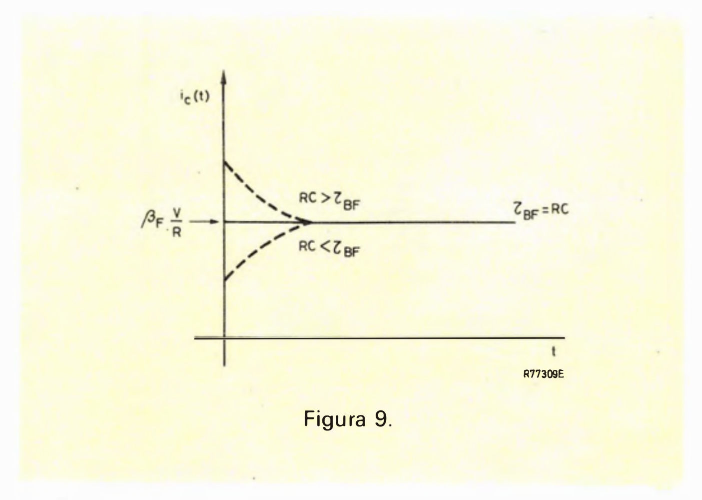


Figura 9.

En el supuesto de que la pendiente de las curvas V_{CE} e I_C sea tal que se solapen mucho, se puede añadir una red en el colector como protección del transistor y cuya misión sería la de suavizar la pendiente de subida de la I_C, la red es la que se da en la figura 10. Los componentes R y D proporcionan un camino por donde se cierra la corriente que pasa por L en los momentos en los cuales el transistor pasa a corte. Esta red hace que se disipe bastante potencia

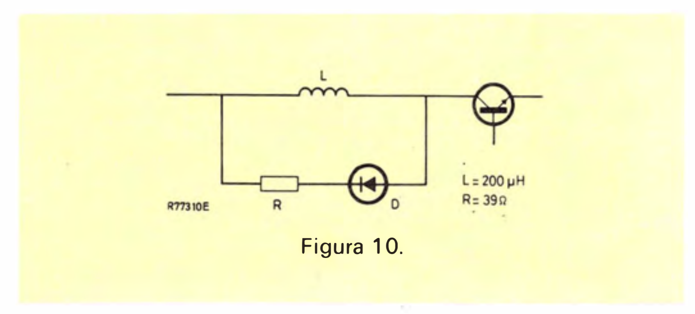


Figura 10.

en $R\left(\frac{LI^2_{pico}}{2T}\right)$ y como se trata de obtener un buen rendimiento y el transistor no trabaja forzado, el ahorro de disipación en el transistor es menor que la potencia dispada en R.

Reducción de pérdidas en corte

Dado que:

$$i_c(t) = -\frac{Q_B(t)}{\tau_c}$$

siendo

$$\tau_c = W^2/2D_B$$

La corriente de colector no será cero mientras no lo sea la carga almancenada en la base $Q_B(t)$.

Partiendo de la situación de saturación con una distribución de portadores como (A) (ver figura 11) hacemos una conmutación en la polarización de base de V^+ a V^-.

La nueva distribución de portadores tendrá la evolución que se indica en las líneas a trazos de la figura 11.

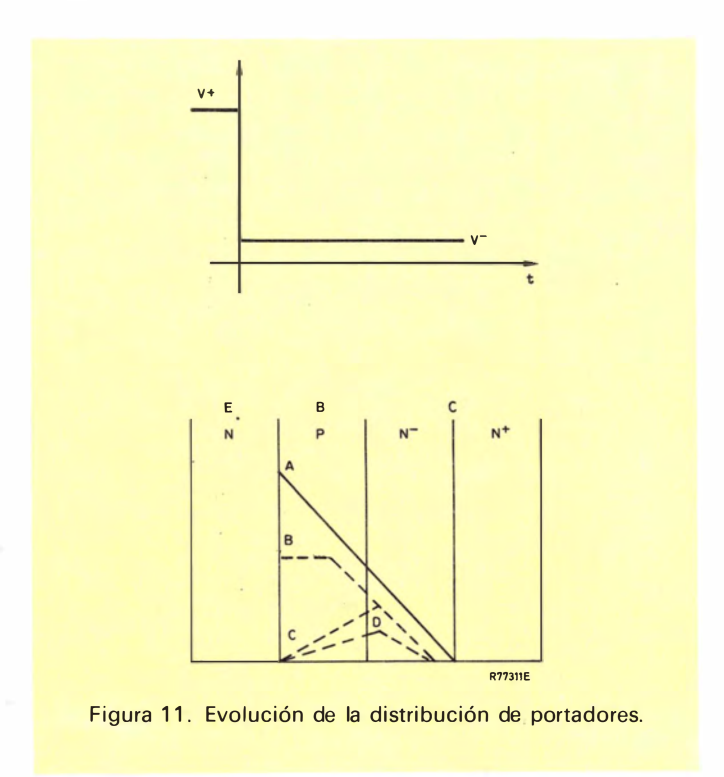


Figura 11. Evolución de la distribución de portadores.

La curva B indica que en ese instante la corriente de emisor ha llegado a cero (pendiente cero). La unión base emisor está bloqueada (polarización inversa) y el transistor se comporta como un diodo (B-C) en el proceso de recuperación inversa. Este proceso es lento debido a la alta resistividad de la región de colector N^- y por tanto tendremos una disminución lenta de la corriente de colector.

La disipación de potencia aumenta conforme aumenta el tiempo de transición entre saturación y corte. Esto plantea problemas de embalamiento térmico, ya que a mayor temperatura la carga de recuperación inversa aumenta, y por lo tanto, el tiempo y la potencia generada en la transición, dando lugar a un nuevo aumento de temperatura y cerrando así el círculo vicioso.

Esto se puede corregir haciendo que la corriente de base disminuya gradualmente de forma que la evolución de la concentración de minoritarios sea como la de la figura 12.

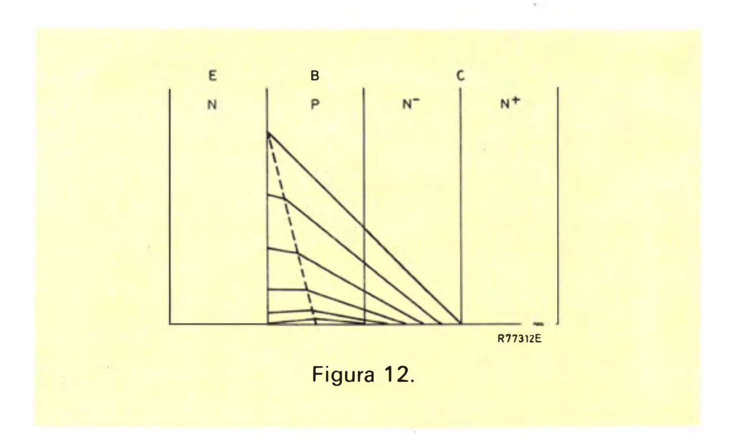


Figura 12.

Los portadores en exceso que existen en la región de colector se eliminan gradualmente a partir del primer momento.

El circuito de base del transistor se comporta como una capacidad de gran valor (capacidad de difusión) cuando está en saturación. Como puede apreciarse en la figura 13, el transistor sigue saturado mientras los portadores minoritarios se recombinan debido a la energía de la bobina.

Puesto que C es alta, la frecuencia natural de oscilación del circuito será baja y el tiempo de descarga grande.

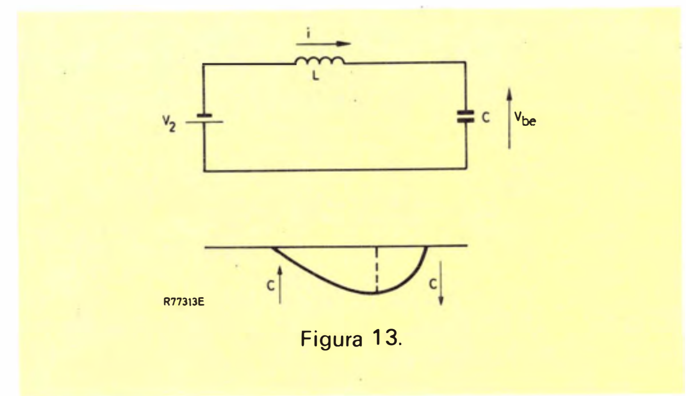


Figura 13.

Llega un instante en que la capacidad pasa a ser la capacidad inversa de transición, de valor más pequeño, con lo que el período disminuirá. La forma de onda será la que se muestra en la figura 14.

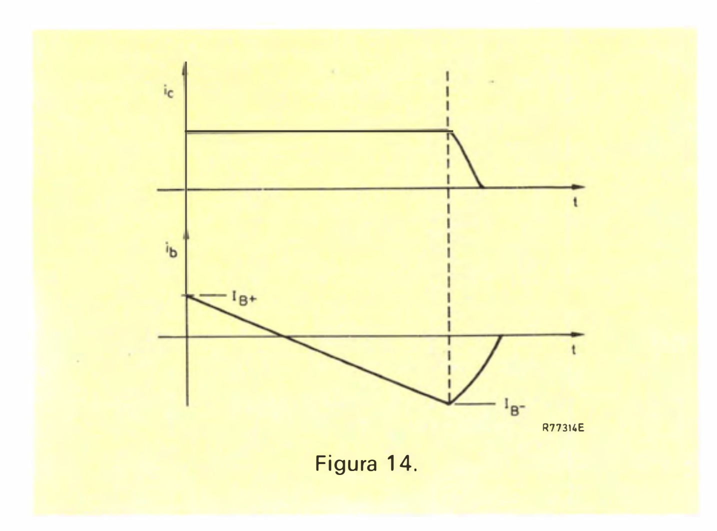


Figura 14.

La pendiente con la que disminuye la corriente de base se puede encontrar a partir de la relación que liga la corriente y la tensión en una bobina, $V = L\frac{di}{dt}$, la pendiente será entonces:

$$m = \frac{-V_2 - V_{BE\ ON}}{L_B}$$

El tiempo necesario para que la carga almacenada de minoritarios llegue a cero es el llamado tiempo de almacenamiento y lo podemos deducir de una forma aproximada a partir de la curva de la corriente de base:

$$t_s = \frac{L_B(i_{B^+} - i_{B^-})}{-V_2 - V_{BE\,on}}$$

Para valores de V_2 pequeños, t_s se puede obtener con valores de L_B pequeños, pero esto presenta un inconveniente, la energía almacenada en L_B es pequeña y no puede mantener en ruptura la unión base-emisor hasta que la corriente de colector haya caído completamente a cero.

Podemos solucionar esto mediante la red RC en el descebado (figura 15). En conducción, el condensador tendrá en bornas una tensión $i_B \times R = V_C$, ésta es

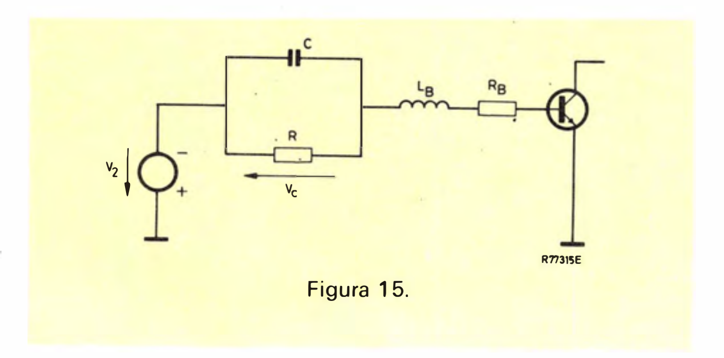


Figura 15.

tal que se suma a V_2 en el descebado y usando la misma aproximación de antes tenemos:

$$t_s = \frac{L_B(i_{B^+} - i_{B^-})}{-(V_2 + V_C) - V_{BE\,on}}$$

El mismo t_s precisa un mayor valor de L_B, con lo que se puede almacenar más energía en la bobina.

Resumen

Hemos visto hasta ahora una configuración que reduce las pérdidas de conmutación en el transistor de salida. Ahora debemos encontrar los valores concretos de los componentes del circuito base.

Para el transistor BU208A, el tiempo de almacenamiento es del orden de 6 a 10 μs, por lo que la inductancia requerida debe estar comprendida entre los 10 y los 30 μH a los que se debe restar la inductancia de fugas del secundario del transformador excitador. Los valores de R y C podrían ser calculados en primera aproximación a partir de las características internas del transistor; como esto no es posible, nos limitamos a hacer pruebas con resistencias entre 0 y 20 Ω; condensadores de 0,5 a 10 μF e inductancias de 1 a 20 μH, teniendo en cuenta que RC es menor que el período de conmutación.

En las figuras 16 a 20 se recogen algunos oscilogramas de los resultados obtenidos con diversas combinaciones de elementos. De las combinaciones posibles encontramos que las óptimas en cuanto a rendimiento son:

$R = 15\ \Omega$
$L = 6$ a $7\ \mu$H
$C = 2{,}5\ \mu$F

El esquema del circuito definitivo se muestra en las figuras 21 y 22. En las figuras 23, 24, 25, y 26 se da el circuito impreso así como la distribución de los componentes en la placa.

En la tabla 1 se facilita el listado de componentes.

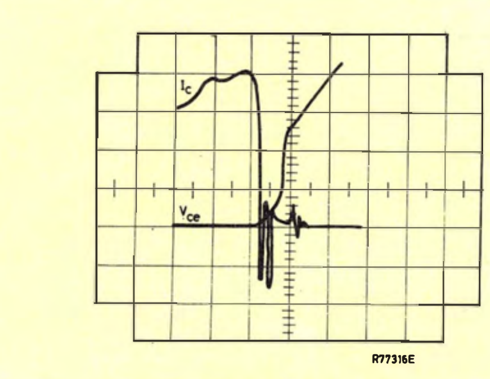


Figura 16. Paso de conducción a corte con una resistencia en la base de 4,7 Ω, (2 μs/div; 0,5 A/div; 200 V/div).

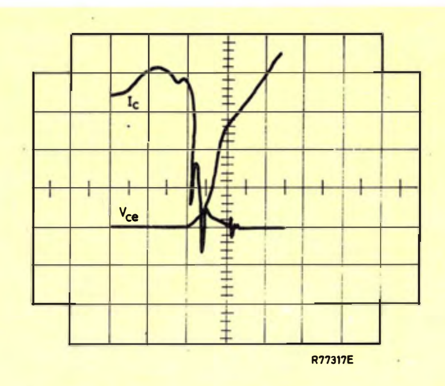


Figura 17. Paso de conducción a corte con una resistencia en la base de 1,2 Ω (2 μs/div; 0,5 A/div; 200 V/div).

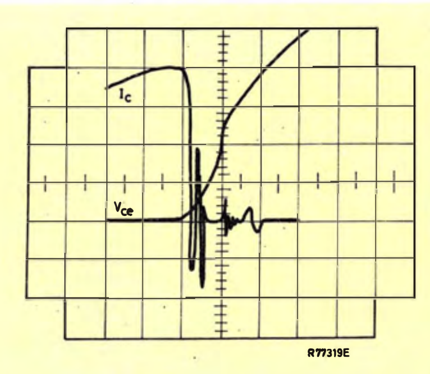


Figura 19. Paso de conducción a corte con una inductancia de 15 μH y una resistencia de 4,7 Ω en el circuito de base. (2 μs/div; 0,5 A/div; 200 V/div)

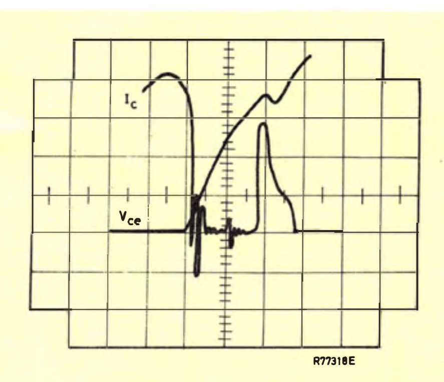


Figura 18. Paso de conducción a corte con una inductancia en la base de 15 μH (2 μs/div; 0,5 A/div; 200 V/div).

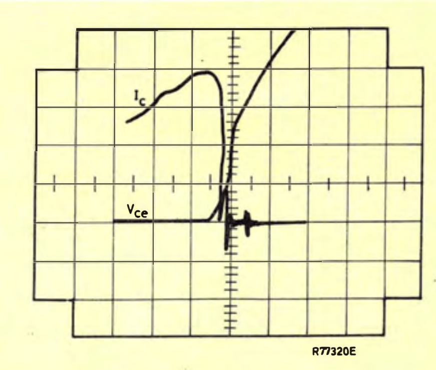
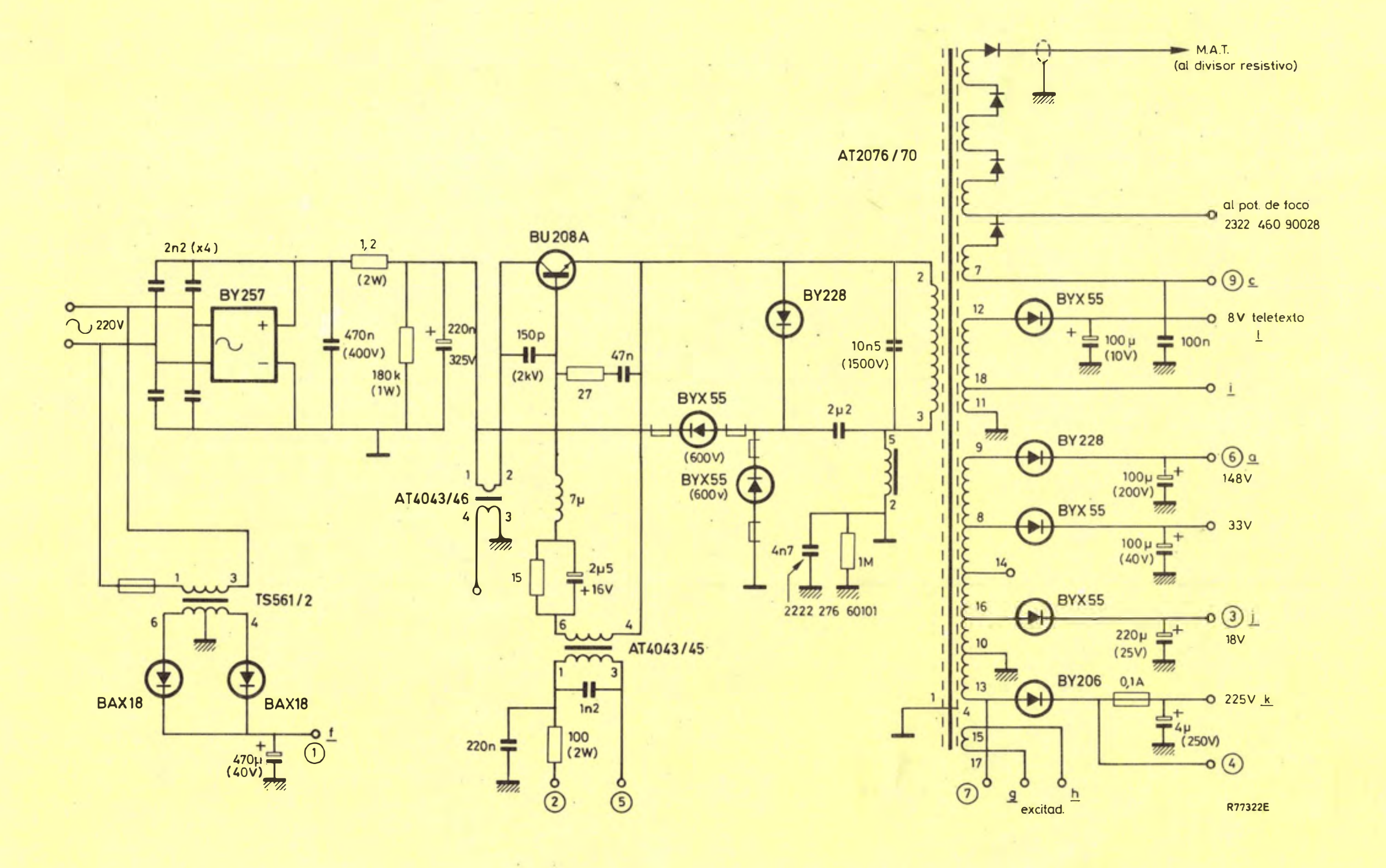


Figura 20. Paso de conducción a corte con una resistencia en la base de 16 Ω (2 μs/div; 0,5 A/div; 200 V/div).

Figura 21.



M.A.T.
(al divisor resistivo)
AT2076/70
al pot. de foco
2322 460 90028
2n2 (x4)
1,2
(2W)
BU208A
BY257
220V
470n
(400V)
180k
(1W)
220n
325V
150p
(2kV)
47n
27
BY228
10n5
(1500V)
BYX55
(600V)
2µ2
BYX55
(600v)
4n7
1M
2222 276 60101
AT4043/46
7µ
15
2µ5
+16V
AT4043/45
1n2
100
(2W)
220n
TS561/2
BAX18
BAX18
470µ
(40V)
BYX 55
100µ
(10V)
100n
8V teletexto
BY228
100µ
(200V)
148V
BYX 55
100µ
(40V)
33V
BYX55
220µ
(25V)
18V
BY206
0,1A
225V
4µ
(250V)
excitad.
R77322E

Figura 22.

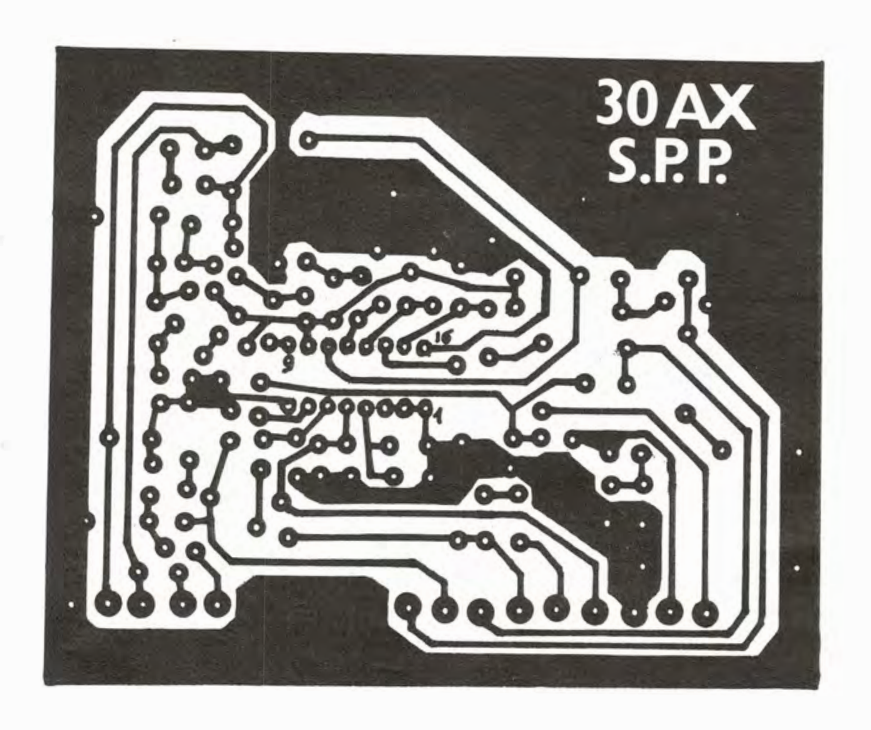


Figura 23.

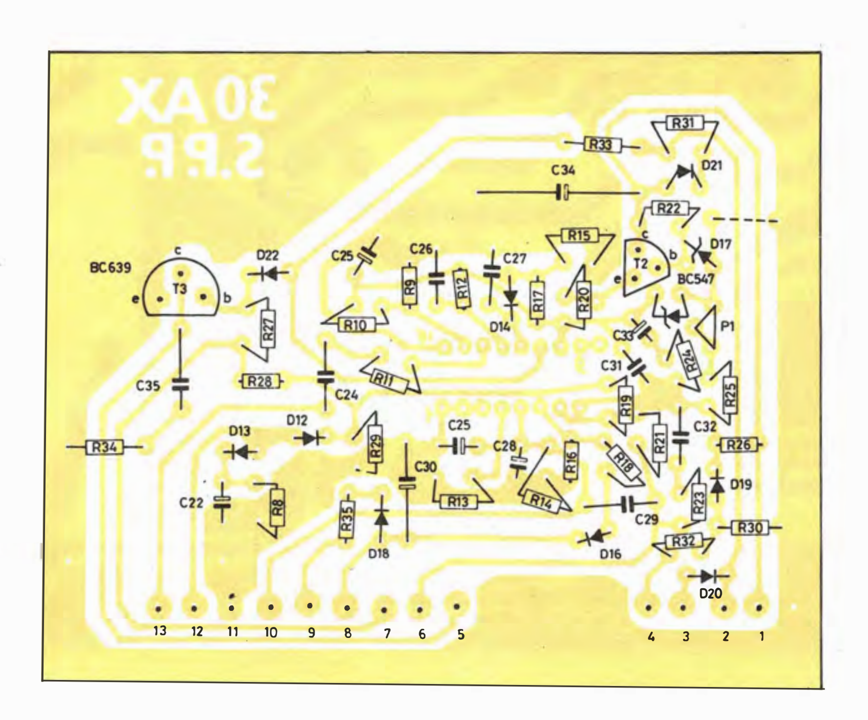


Figura 24.

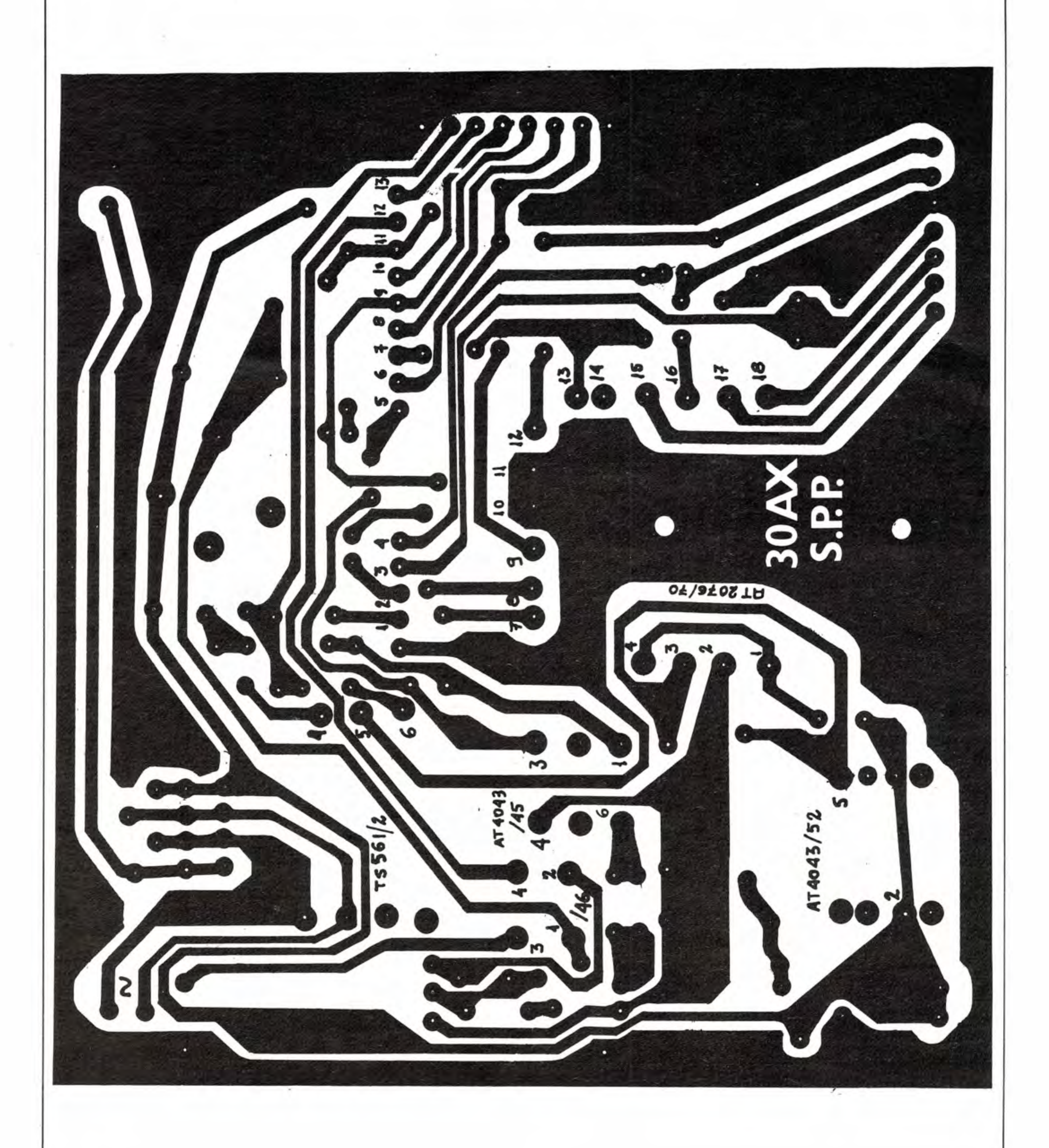
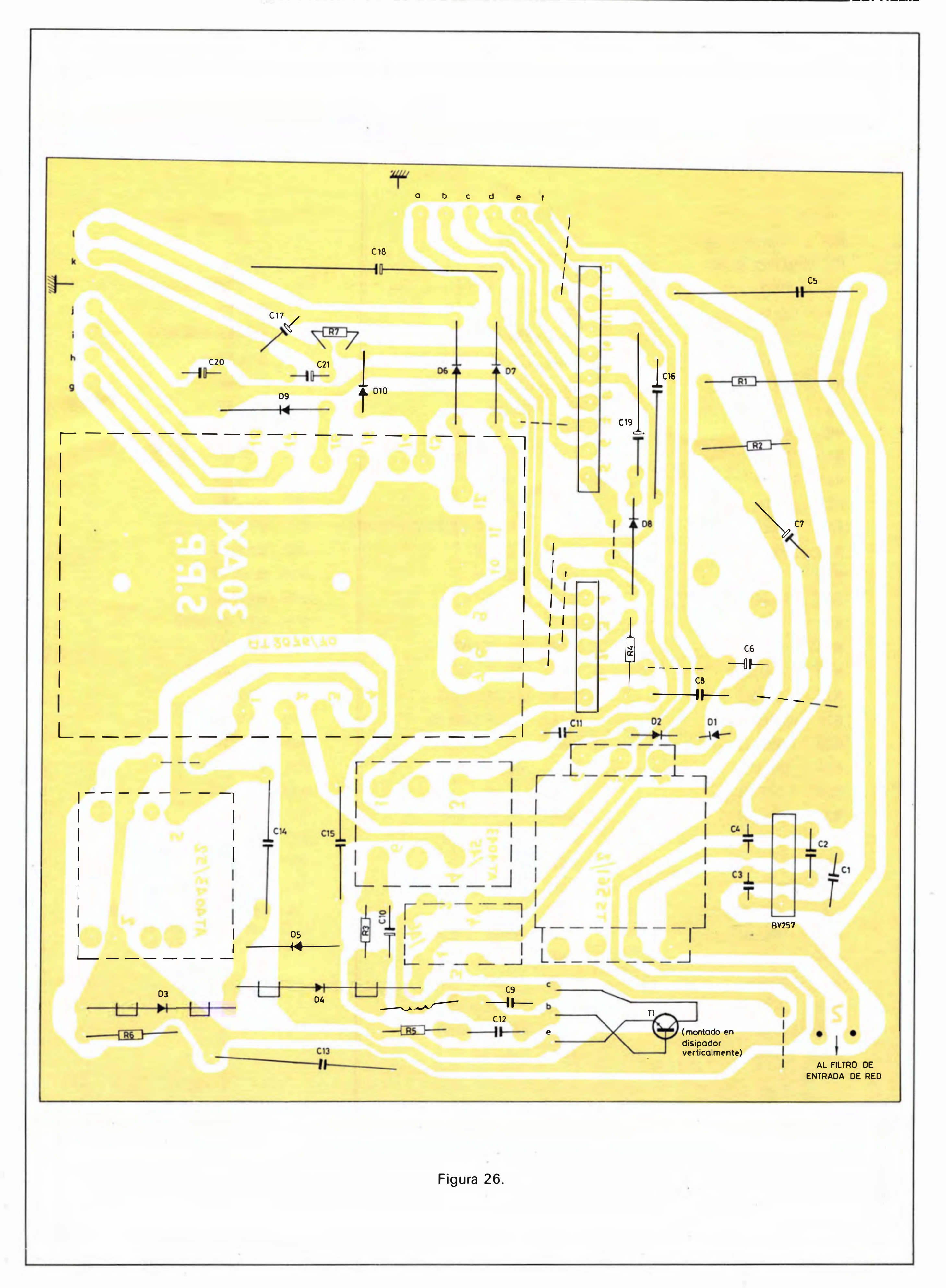


Figura 25.



a b c d e f
C18
C5
C17
R7
C20
C21
D6
D7
C16
R1
D9
D10
C19
R2
D8
C7
R4
C6
C8
C11
D2
D1
C14
C15
C4
C2
C3
C1
BY257
R3
C10
D5
D3
D4
C9
T1
R6
R5
C12
C13
(montado en disipador verticalmente)
AL FILTRO DE ENTRADA DE RED

Figura 26.

Tabla 1

R1	1,2 Ω (4 W)	C1	2,2 nF	B1	1 kΩ
R2	180 kΩ (1 W)	C2	2,2 nF	L1	7 μH
R3	15 Ω	C3	2,2 nF	D1	BAX 18
R4	100 Ω (2 W)	C4	2,2 nF	D2	BAX 18
R5	27 Ω	C5	470 nF (400 V)	D3	BYX 55-600 V
R6	1 MΩ	C6	470 μF (40 V)	D4	BYX 55-600 V
R7	10 Ω	C7	220 μF (325 V)	D5	BY 228
R8	15 kΩ	C8	220 nF	D6	BYX 55
R9	47 kΩ	C9	150 pF (2 kV)	D7	BY 228
R10	56 kΩ	C10	2,5 μF (16 V)	D8	BYX 55
R11	5,6 kΩ	C11	1,2 nF	D9	BYX 55
R12	41 kΩ	C12	47 nF	D10	BY 206
R13	2,2 MΩ	C13	4,7 nF (2222 27660101)	D11	BY 257
R14	220 kΩ	C14	2,2 μF	D12	BAW 62
R15	2,2 kΩ	C15	10,5 nF	D13	BAW 62
R16	10 kΩ	C16	100 nF	D14	BAW 62
R17	3,3 kΩ	C17	100 μF (10 V)	D15	BZX 79 C6V2
R18	2,2 kΩ	C18	100 μF (200 V)	D16	BAW 62
R19	5,6 kΩ	C19	100 μF (40 V)	D17	BZX 79 C12
R20	5,6 kΩ	C20	220 μF (25 V)	D18	BAV 20
R21	150 kΩ	C21	4 μF (250 V)	D19	BAW 62
R22	2,2 kΩ	C22	4,7 μF (16 V)	D20	BAV 10
R23	39 kΩ	C23	68 μF (10 V)	D21	BAV 10
R24	2,2 kΩ	C24	1 nF	D22	BAW 62
R25	5,6 kΩ	C25	33 μF (16 V)	T1	BU 208 A
R26	2,2 MΩ	C26	2,7 nF 1 %	T2	BC 547
R27	27 kΩ	C27	470 pF	T3	BC 639
R28	150 kΩ	C28	3,3 μF (25 V)	CI	TDA 2582
R29	3,3 kΩ	C29	68 nF		
R30	6,2 kΩ	C30	68 μF (6,3 V)		
R31	10 kΩ	C31	22 nF		
R32	220 kΩ	C32	1 nF		
R33	1 kΩ	C33	1 μF (63 V)		
R34	330 Ω	C34	470 μF (40 V)*		
R35	47 kΩ	C35	4,7 nF		

* Si está en la placa de control es C34, si no C6, pero sólo en una de las dos placas.

CONCLUSIÓN

A título de conclusión, veamos las ventajas e inconvenientes de las modificaciones adoptadas.

Inconvenientes

El principal inconveniente de la incorporación de esta red en el circuito de base es la variación que sufre el tiempo durante el cual el transistor está conduciendo (para un ciclo de trabajo fijo del circuito de control).

Como hemos visto anteriormente, la red RC hace que el transistor se cebe y descebe muy rápidamente, así que para una excitación con ciclo de trabajo fijo tendremos al transistor menos tiempo conduciendo, esto da lugar a que se almacene menos energía en el choque de alimentación y por lo tanto la tensión de salida sea menor. El efecto contrario lo tiene la bobina en la base que retrasa el paso al corte a la vez que disminuye las pérdidas, siendo la pendiente de bajada de la I_C más pronunciada cuando se produce el corte. Retrasando el corte del transistor se logra que esté más tiempo conduciendo con lo cual se transfiere más energía a la salida y consecuentemente aumenta la tensión.

Para una tensión de entrada de 325 V_{DC} en el condensador de filtro C_7 y un ciclo de trabajo fijo $\delta = 0{,}33$ en el circuito de control tenemos los siguientes casos:

1. Circuito original.
2. Con bobina de 7 μH en la base.
3. Con resistencia de 15 Ω en la base.
4. Con red RC (15 Ω, 2,5 μF) en la base.
5. Con red LR (7 μH, 15 Ω) en la base.
6. Con red RLC (15 Ω, 7 μH, 2,5 μF) en la base.

Caso	δ'	Tensión de salida (V)
1	0,4567	150
2	0,4912	159
3	0,4456	144
4	0,3859	125
5	0,4456	144
6	0,4035	130

$$\delta' = \frac{\text{tiempo de conducción del transistor}}{\text{período}}$$

Una vez vistas las variaciones en el tiempo en el que el transistor está conduciendo, tendremos en cuenta que el circuito de control debe variar el ciclo de trabajo para mantener la tensión de salida a 148 V. Podemos hacer una tabla con el ciclo de trabajo del circuito de control (δ) (que no corresponde con el tiempo de conducción de transistor) para cada situación.

Caso	δ (pat. 11 del TDA 2582)	Tensión de salida (V)
1	0,351	148
2	0,298	148
3	0,368	148
4	0,420	148
5	0,351	148
6	0,404	148

Como consecuencia de esto, vemos que el circuito de control debe aumentar su ciclo de trabajo para las condiciones nominales de funcionamiento, esto tiene como consecuencia una pequeña reducción del margen de red previsto.

Márgenes de red en función de distintos valores de L y R con una C fija

L (μH)	R (Ω)	C (μF)	Márgenes
7	15	2,5	179-mayor de 270 (1)
15	15	2,5	176-mayor de 270
7	10	2,5	173-mayor de 270
7	2,2	2,5	160-mayor de 275

(1) es el circuito una vez modificado.

Ventajas

La principal ventaja es naturalmente, la reducción de potencia que trae como consecuencia la disminución de la temperatura del transistor de conmutación BU208A aumentando la vida del mismo.

Veamos ahora en que proporción se reduce la potencia disipada en la fuente de alimentación. Dada la naturaleza de la tensión colector-emisor y la corriente de colector del transistor BU208A, las cuales no siguen una ley matemática común, el cálculo de la potencia disipada en el transistor es difícil de hacerse mediante una integral

$$\left[\frac{1}{T}\int_0^T V(t)I(t)dt = \frac{1}{T}\int_0^T P(t)dt\right]$$

Lo que si se puede hacer es evaluar esa integral mediante el cálculo con una aproximación lineal por tramos; mediante la observación en el osciloscopio y con un sencillo programa se realizó el producto tensión por corriente y se calculó el área. El programa ha sido hecho en una calculadora HP-25 y los resultados están en la tabla 2.

Tabla 2

Sin modificación (paso de conducción a corte)

Tiempo (μs)	Tensión (V)	Corriente (A)	Potencia Instantánea (W)	Suma parcial acumulada $\sum_0^t P(t)\,\Delta t$
0	0	1,98	0	0
0,64	0	1,78	0	0
1,28	20	1,53	30,60	9,78
1,6	30	0,38	11,40	16,51
1,92	50	0,43	21,50	21,78
2,24	80	0,30	24	29,06
2,56	130	0,36	46,80	40,38
2,88	170	0,32	54,40	56,58
3,2	230	0,28	64,40	75,58
3,52	300	0,20	60	95,49
3,84	450	0,15	67,50	115,89
4,16	600	0,10	60	136,29
4,48	640	0,03	19,20	148,96
5,12	720	0	0	155,10

Modificación (paso de conducción a corte)

Tiempo (μs)	Tensión (V)	Corriente (A)	Potencia Instántanea (W)	Suma parcial acumulada $\sum_0^t P(t)\,\Delta t$
0	0	2	0	0
0,32	3	1,8	5,40	0,86
0,64	10	0,75	7,5	2,93
0,96	40	0,7	28	8,61
1,28	90	0,12	10,80	14,82
2,56	520	0,04	20,80	35,04
2,88	560	0,03	16,80	41,06
3,2	0	—	0	43,74

Sin modificación (paso de corte a conducción)

Tiempo (μs)	Tensión (V)	Corriente (A)	Potencia Instántanea (W)	Suma potencial acumulada $\sum_0^t P(t)\,\Delta t$
0	300	0	0	0
0,34	150	0,6	90	15,30
0,64	20	1,5	30	33,30
0,96	0	0	0	38,10
1,28	0	0,55	0	38,10

Con modificación (paso de corte a conducción)

Tiempo (μs)	Tensión (V)	Corriente (A)	Potencia Instantánea (W)	Suma parcial acumulada $\sum_0^t P(t)\,\Delta t$
0	300	0	0	0
0,32	250	0,5	125	20
0,64	50	0,3	15	42,40
0,96	10	0,1	1	44,96
1,28	0	—	0	45,12

De la tabla 2 deducimos lo siguiente:

Sin modificación

(1/56) × 155,10 = 2,77 W		Paso de conducción a corte
(1/56) × 38,00 = 0,678 W		Paso de corte a conducción
(1/56) × 13,25 = 0,26 W		Durante la conducción aproximando por dos rectas con $V_{CEsat} = 1$ V.
Total	3,708 W	

Con modificación

(1/56) × 43,74 = 0,78 W		Paso de conducción a corte.
(1/56) × 45,12 = 0,81 W		Paso de corte a conducción.
(1/56) × 13,25 = 0,26 W		Durante conducción.
Total:	1,845 W	

Según este método se produce una disminución de potencia en el transistor de $P_d = 1{,}863$ W. Se puede observar que en el paso de conducción a corte se produce una disminución de 1,99 W, mientras que en el paso de corte a conducción se produce un ligero aumento, a pesar de ello, ese resultado es el compromiso óptimo. Las figuras 27 y 28 muestran lo anterior, donde el origen de tiempos es a partir del comienzo de cada una de las transiciones.

Otro método que se ha utilizado para medir la potencia disipada en la fuente es medir las tensiones V_a y V_b de la figura 29.

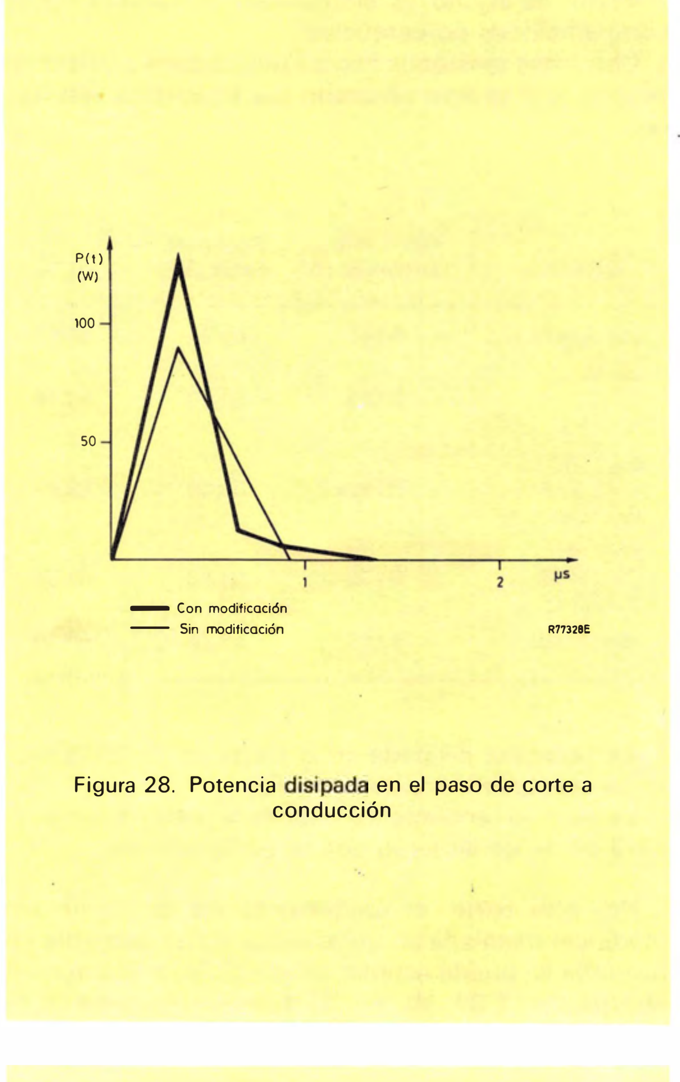


Figura 28. Potencia disipada en el paso de corte a conducción

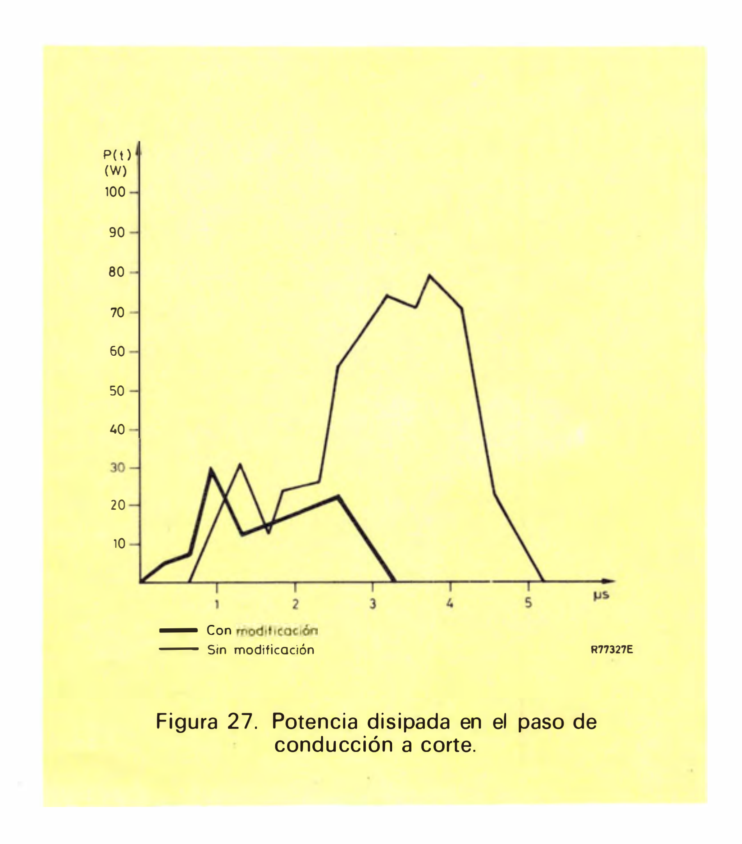


Figura 27. Potencia disipada en el paso de conducción a corte.

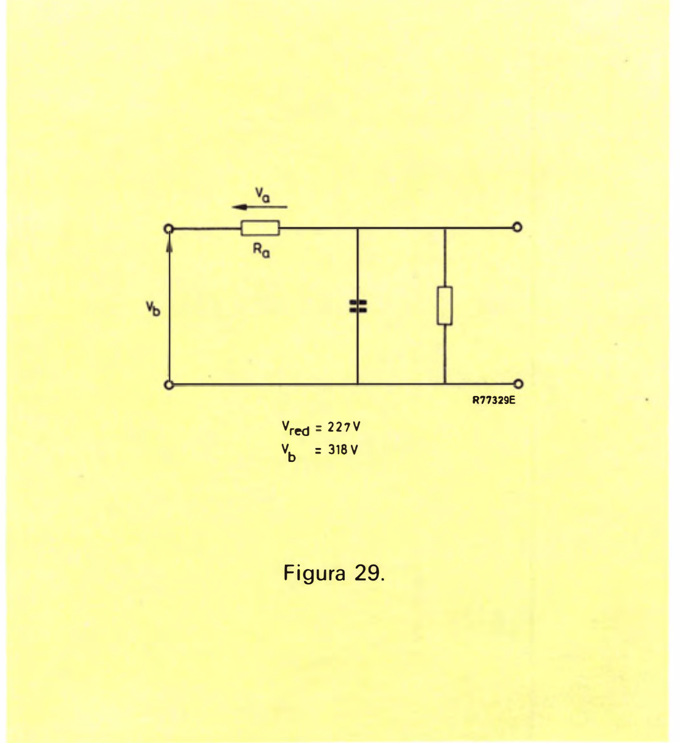


Figura 29.

Aunque las medidas efectuadas difieren ligeramente de la realidad por el hecho de que la corriente a través de R_a no es sinusoidal, se pueden hacer comparaciones porcentuales.

Con estas tensiones hemos realizado el cálculo de potencias y se han obtenido los siguientes resultados:

Circuito	Corriente entrante (A)	Potencia total (W)	η(%)
Sin modificar	0,191	60,74	65,85
L=15 μH C=2,5 μF R=15 Ω	0,183	58,19	68,74
L=7 μH C=2,5 μF R=10 Ω	0,1825	58,04	68,92
L=7 μH C=2,5 μF R=2,2 Ω	0,185	58,83	67,99
Modificado	0,181	57,56	69,49

1. La potencia disipada en la carga es de 40 W.
2. La corriente entrante es V_a/R_a.

Es decir, el rendimiento total de la fuente mejora en un 3,64 %, de acuerdo con la tabla anterior.

Por otra parte, el rendimiento de la fuente sin modificar instalada en un televisor y con corriente de haz nula se puede estimar en un 73 %, o sea que un ahorro de 1,87 W en la fuente mejorará este rendimiento en un 2 % aproximadamente. ■

BIBLIOGRAFIA

1. Paul E. Gray, Cambell L. Searle. «Principios de electrónica» ED. Reverté, S.A. Barcelona 1973.
2. J. Millman, C. Halkias «Electrónica integrada» ED. Hispano Europea. Barcelona 1976.
3. G. Fontaine «Los transistores en régimen de impulsos». ED. Paraninfo Madrid, 1973.
4. Revista Miniwatt vol. 14 n.º 3 1975.
   Revista Miniwatt vol. 17 n.º 5 1978.
   Revista Miniwatt vol. 17 n.º 7 1978.
   Revista Miniwatt vol. 18 n.º 5 1979.
5. Phillips Tecnical Information 003-1975. Revista Miniwatt vol. 15 n.º 5.

AUTORES

Joan Duarri: Estudiante de 5.º curso en la Escuela Técnica Superior de Ingenieros de Telecomunicación de Barcelona. Ha trabajado en la empresa PREMO en el desarrollo de convertidores de c.c./c.c.

Carlos Martín: Ingeniero Superior de Telecomunicación por la E.T.S.I.T. de Barcelona. Actualmente se encuentra trabajando en la empresa SHUGAR (Alemania) enviado por TELESINCRO para el estudio de fuentes de alimentación conmutadas.

Rafael Rico: Estudiante de 5.º curso en la Escuela Técnica Superior de Ingenieros de Telecomunicación de Barcelona. Ha trabajado en la empresa PREMO en el desarrollo de convertidores de c.c./c.c.

Este trabajo se ha realizado en el laboratorio de televisión de la E.T.S.I. de Telecomunicación de Barcelona.

Sintonía controlada por tensión en receptores de radio A.M.

La necesidad de reducir el espacio ocupado por los circuitos de radio, especialmente en auto-radios, y hacerlos compatibles con el control digital, ha forzado al desarrollo de un diodo de sintonía de capacidad variable para sintonizar ondas largas, medias y cortas. La pareja de diodos de capacidad variable BB212 satisface este requerimiento. El artículo muestra como el cumplimiento de algunos requisitos específicos y la observancia de cierto número de reglas de diseño conduce a la construcción de receptores de radio de altas prestaciones para el hogar y para el automóvil, con sintonía por diodo.

La tendencia en radios y sintonizadores es hacia los toda-banda, con funcionamiento totalmente electrónico, en los cuales tanto la sintonía como la selección/memorización de emisoras están controladas por tensión.

Hay también una creciente demanda por la sintonía digital y el control remoto. Sin embargo, el espacio disponible es cada vez más pequeño para los circuitos de radio, especialmente en los auto-radios con reproductor de cassette y en las radios domésticas con el nuevo formato «mini». Por estas razones, se ha hecho esencial el uso de sintonía por diodos de capacidad variable (Varicap) no sólo para F.M., sino también para estaciones de A.M., en las bandas de onda larga, media y corta. Los diodos para las frecuencias de A.M. deben cumplir las siguientes exigencias en cuanto a sus características:

— La parte que se usa normalmente de la característica tensión de sintonía/capacidad del diodo debe ser exponencial para minimizar la distorsión no lineal de las señales aplicadas al circuito sintonizado. Además, se debe usar alguna limitación de señal para evitar que las señales de antena de nivel alto desplacen la frecuencia sintonizada y causen, por lo tanto, la recepción de señales espúreas y una mayor distorsión.

— Para auto-radios, la tensión de sintonía necesaria debe ser siempre menor de 10 V. Ya que el nivel permisible de la señal de antena disminuye con una tensión de sintonía baja, se agrava el problema anterior.

— La capacidad máxima y la relación de capacidad máx./mín. debe sintonizar la banda de frecuencia necesaria.

— Las características tensión de sintonía/capacidad de los diodos en los circuitos sintonizados de antena y del oscilador deben estar apareadas de forma precisa para conseguir en un buen arrastre.

— La capacidad del diodo debe tener un coeficiente

de temperatura de bajo valor y fácilmente compensable.

— El diodo debe tener una baja corriente de fugas que sea muy independiente de la temperatura y de la tensión de sintonía.

— El diodo debe tener una baja resistencia serie para evitar el amortiguamiento de los circuitos sintonizados.

— Ya que el diodo debe ser barato, tiene que ser un tipo producido en grandes cantidades.

Incluso con un diodo de capacidad variable con estas altas prestaciones, se deben tomar las siguientes precauciones cuando se diseñen receptores de radio sintonizados por tensión:

— Se debe estabilizar la tensión de sintonía contra las variaciones de temperatura y tensión de alimentación. Esto es especialmente crítico en las aplicaciones de auto-radio. Las exigencias típicas de estabilidad son de $\pm 0{,}1$ % para una estabilidad de sintonía de 1 kHz en onda media.

— Los circuitos externos deben causar una capacidad parásita mínima en paralelo con el diodo.

— La señal del oscilador local debe tener un nivel bajo y constante.

— La tensión de sintonía debe estar desacoplada adecuadamente a la frecuencia de la señal.

— La resistencia en serie con la tensión de sintonía se debe elegir correctamente de acuerdo con la caída de tensión aceptable y el Q deseado.

El proceso epitaxial, recientemente desarrollado, de crecimiento controlado de perfiles ha permitido la fabricación del par de diodos de capacidad variable para A.M. tipo BB212, para cumplir las exigencias de las radios de A.M. sintonizadas por tensión. Estos dos diodos estrechamente apareados en una cápsula TO-92 necesitan una tensión de sintonía entre 0,5 V y 8 V. Cada uno de ellos tiene una capacidad máxima de 500 pF a 0,5 V y una relación de capacidad máxima/mínima de, por lo menos, 23. Ya que la característica tensión de sintonía/capacidad de los diodos, es virtualmente exponencial, éstos tienen una distorsión no lineal muy pequeña.

DISTORSIÓN NO LINEAL

Ya que la capacidad de un diodo Varicap es una función de la tensión aplicada, aparecen los siguientes problemas de manejo de señal cuando este componente se usa en un circuito sintonizado de radio.

— Debido a que la relación entre la tensión aplicada y la capacidad del diodo es no-lineal, los efectos espúreos de la no linealidad pueden causar distorsión en la modulación de la señal aplicada. Esta distorsión aumenta al aumentar el nivel de señal y el margen de capacidad, y disminuye con una tensión de sintonía mayor. No se puede eliminar esta distorsión añadiendo selectividad después en el circuito.

— Si el nivel de señal no es pequeño en comparación con la tensión de sintonía, puede ocurrir una desintonización, y ésta aumenta la distorsión no lineal. La máxima distorsión ocurre cuando el circuito se desintoniza hasta los puntos de 3 dB de su característica paso banda original. La desintonización aumenta a su vez el efecto de modulación cruzada.

Los efectos anteriores de no-linealidad se pueden minimizar usando un diodo con la característica tensión/capacidad correcta y asegurando que la amplitud de la señal no sobrepase un nivel determinado.

Característica tensión/capacidad

En la figura 1 se muestran unas cuantas características capacidad/tensión para diodos de capacidad variable, trazadas en una escala log/lineal. Se puede calcular que el factor de no-linealidad (Ψ) de las señales aplicadas a los diodos con estas características es el que se da en la tabla 1. Las cifras de la tabla 1 se calcularon para una relación de capacidad máx./mín. de 25 y una tensión de sintonía máxima de 8 V.

La tabla 1 muestra que una característica como la de la figura 1 (e) es la más apropiada ya que, en este caso, el factor de no-linealidad es cero. Sin embargo, esto es válido únicamente para un componente de prueba que no esté conectado en un circuito sintonizado práctico.

Cuando el diodo de capacidad variable se conecta en un circuito sintonizado práctico, existe una inevitable capacidad parásita en paralelo (C_P), la cual modifica la capacidad del diodo (C_D) y por lo tanto cambia la forma de la característica tensión/capacidad.

Tabla 1. Factores de no linealidad para las características V/C de la figura 1.

Característica fig. 1	factor no linealidad $\lvert \Psi \rvert_{máx.}$
a	1,5
b	$6{,}75 \times 10^{-3}$
c	317
d	0,75
e	0

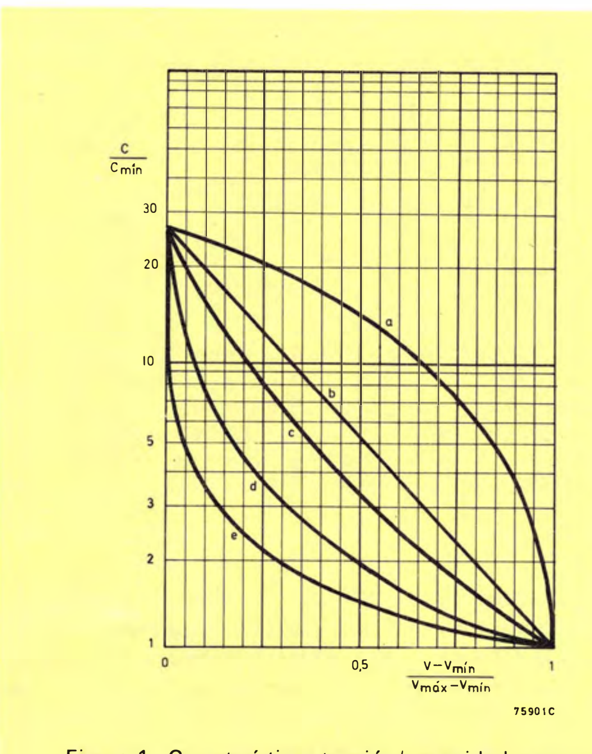


Figura 1. Características tensión/capacidad para un diodo de capacidad variable, dibujadas en una escala log/lineal. La curva (*a*) sigue una ley lineal, la curva (*b*) es exponencial, las curvas (*c*) a (*e*) siguen una ley de acuerdo con la expresión $c=A/V+B^n$, donde $n=3{,}1$ y 0,5 respectivamente.

La figura 2 muestra las características tensión/capacidad ideales cuando se tienen en cuenta algunos valores de capacidad parásita. Esta ilustración muestra que, con una capacidad parásita entre $C_{D_{mín}}$ y $2C_{D_{mín}}$, la que menos distorsión no-lineal causa es una característica tensión/capacidad aproximadamente exponencial. Ya que para el BB212, $C_{D_{mín}} < 22$ pF, esto supone una capacidad parásita entre 20 pF y 40 pF, que son unos valores reales para un circuito práctico. En la figura 3 se da la característica tensión/capacidad típica para el BB212. Ya que esta curva se aproxima mucho a una línea recta en una escala log/lineal, está muy próxima a la forma exponencial ideal, de lo cual resulta un factor de no linealidad lo más pequeño posible.

Debido a que la relación de capacidad necesaria para sintonizar el oscilador local de una radio es diferente de la que se necesita para sintonizar los circuitos de antena, es necesario añadir una capacidad de ajuste que aumenta la capacidad parásita efectiva (C_P). Por lo tanto, la característica exponencial tensión/capacidad no es ideal para sintonizar el oscilador local. Sin embargo, en este caso una señal de oscilador de bajo nivel haría mínimas a la vez la distorsión no lineal y la radiación.

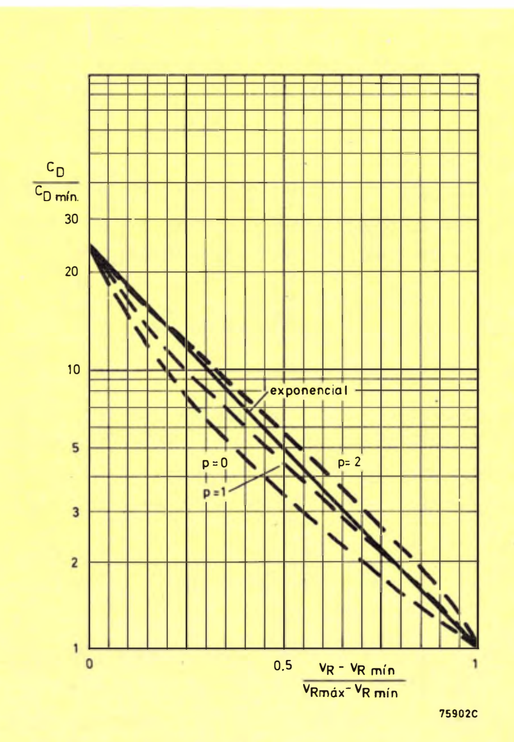


Figura 2. Características tensión/capacidad para mínima no linealidad cuando la capacidad parásita (C_p) se conecta en paralelo con el diodo; $p=C_p/C_{Dmin}$. La curva $p=0$ corresponde a la curva (*c*) de la figura 1, la curva exponencial corresponde a la línea (*b*) de la figura 1.

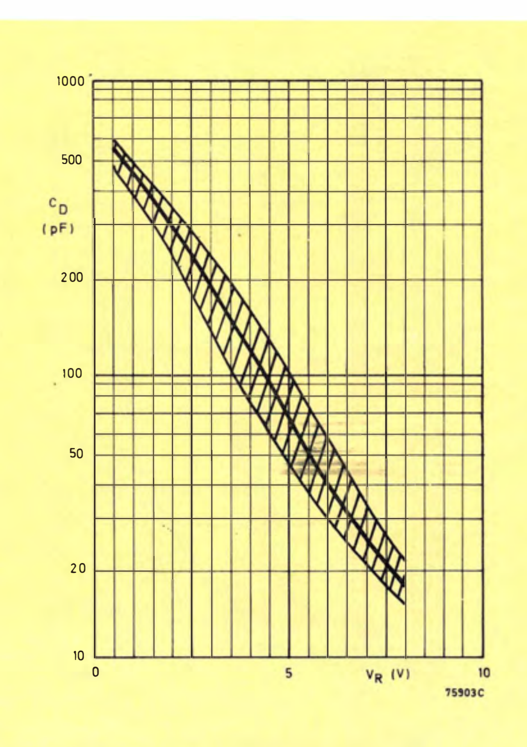


Figura 3. Característica típica tensión/capacidad para el par de diodos de capacidad variable BB212. La zona rayada indica la dispersión de la característica para el 98 % de todos los componentes enviados de fábrica.

Efecto de la amplitud de la señal sobre la no-linealidad

Como se mencionó anteriormente, la distorsión no lineal causada por el diodo de capacidad variable aumenta con la amplitud de la señal que se le aplique. Para determinar el alcance de esta distorsión, se sintonizó un circuito que llevaba un BB212 a una señal modulada al 80 % con un tono de 400 Hz. Después de la demodulación, se midió la distorsión de baja frecuencia en función del nivel de señal, con unas tensiones de sintonía de 0,5 V, 1 V, y 8 V. En la figura 4 se pueden ver los resultados de estas medidas. Este diagrama muestra que la distorsión se puede mantener por debajo de 1,5 % si el nivel de señal se limita a 200 mV eficaces para la frecuencia más baja sintonizada. Para la mayor frecuencia (mayor tensión de sintonía, menor capacidad), el nivel de señal puede subir hasta 450 mV eficaces sin que aumente la distorsión.

Las curvas de la figura 4 son válidas únicamente si el circuito está correctamente sintonizado. En la práctica, ocurren ciertos inevitables errores de arrastre y causan una ligera pérdida de sintonía a ciertas frecuencias aumentando por lo tanto la distorsión. En la figura 5 se vé la variación de la distorsión causada por este tipo de error.

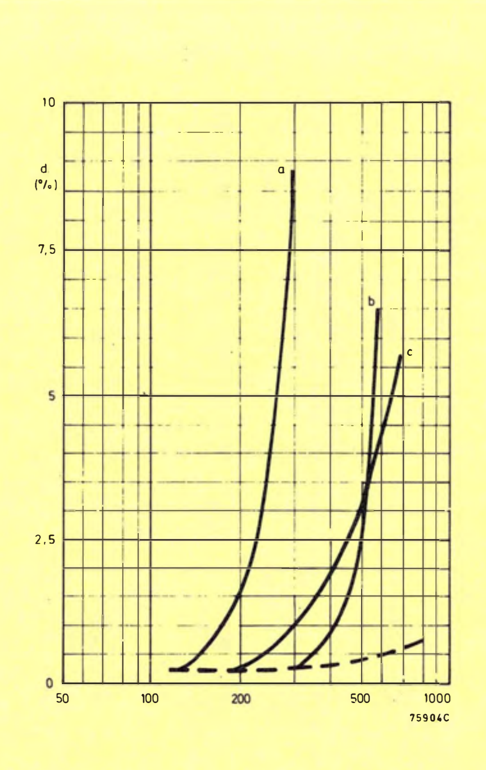


Figura 4. Distorsión en función del nivel de señal con la tensión de sintonía como parámetro. La curva (*a*) es para una tensión de sintonía de 0,5 V (f=504 kHz). La curva (*b*) es para una tensión de sintonía de 8 V (f= 1627 kHz). La curva (*c*) es para una tensión de sintonía de 1 V (f= 562 kHz). La curva a trazos se aplica para un condensador variable convencional.

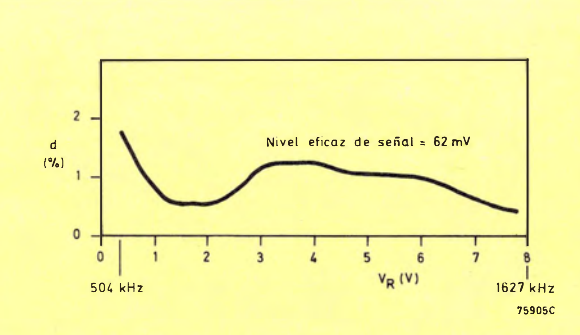


Figura 5. Variación de la distorsión no lineal causada por errores en la etapa de antena de un receptor. La tensión de la señal en extremos del diodo se mantuvo en 62 mV eficaces variando la señal de entrada. El circuito fue correctamente alineado en tres frecuencias dentro del margen de 504 kHz y 1627 kHz.

Los ejemplos de aplicación del final de este artículo muestran como se pueden usar circuitos de limitación de señal para limitar la tensión de señal en extremos del diodo de sintonía del circuito de antena a unos 100 mV eficaces y asegurar una distorsión menor del 2 % para señales en antena de hasta 1 V eficaz.

CAPACIDAD MAXIMA Y RELACIÓN DE CAPACIDAD

La frecuencia de resonancia de un circuito sintonizado LC es:

$$f_0 = \frac{1}{2\pi\sqrt{LC}}$$

Suponiendo un valor fijo para la inductancia, la relación de capacidad necesaria para sintonizar el circuito en un margen de frecuencias entre f_1 y f_2 es:

$$\frac{C_{Dmáx.}}{C_{Dmín.}} = \left(\frac{f_2}{f_1}\right)^2$$

Esta expresión es válida únicamente para un circuito ideal sin capacidades parásitas. Si tenemos en cuenta una capacidad parásita con un valor fijo C_p, la expresión anterior se convierte en:

$$\frac{C_{Dmáx.} + C_p}{C_{Dmín.} + C_p} = \left(\frac{f_2}{f_1}\right)^2$$

De esta ecuación se pueden obtener las expresiones de la relación de capacidad $C_{Dmáx.}/C_{Dmín.}$, con una C_p dada para cualquier margen de frecuencias. En el circuito del oscilador local, se han de tener en cuenta los efectos del condensador de «padding» y ésto complica los cálculos. Las curvas de la figura 6 se han trazado para una relación $f_2/f_1 \simeq 3$ que representa el margen típico de frecuencias de la banda de onda media (510 kHz a 1620 kHz). Suponiendo una capacidad parásita típica de 25 pF y una $C_{Dmáxima}$ de

500 pF, el diagrama muestra que la relación de capacidad necesaria es 20. El BB212 sobrepasa estas exigencias con una capacidad máxima de, por lo menos, 500 pF y una relación de capacidad de, por lo menos, 23.

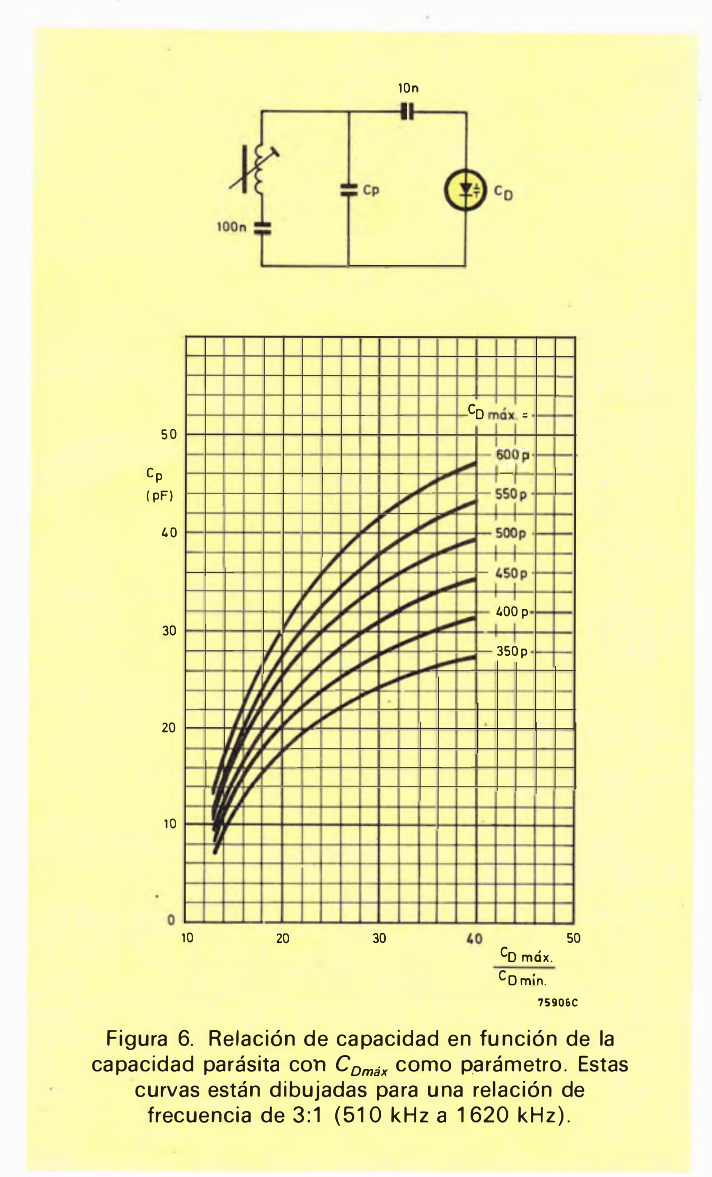


Figura 6. Relación de capacidad en función de la capacidad parásita con $C_{Dmáx}$ como parámetro. Estas curvas están dibujadas para una relación de frecuencia de 3:1 (510 kHz a 1620 kHz).

La relación de frecuencia supuesta de 3:1 es más que suficiente también para sintonizar onda larga, ya que en este caso el margen de frecuencias necesario es menor del que se necesita para la onda media. Debido a que la onda corta se divide normalmente en unas cuantas bandas para facilitar la sintonía de las estaciones próximas, cada banda puede tener una relación de frecuencias máxima/mínima igual o menor que 3:1 (por ejemplo, 6 MHz a 18 MHz ≃ 49 metros a 16 metros).

CONSIDERACIONES SOBRE LA ESTABILIDAD DE LA SINTONIA Y LA TENSION DE SINTONIA

Para una relación de capacidad dada de un diodo, la distorsión no lineal de la señal que se le aplica disminuye el aumentar la tensión de sintonía. Por ejemplo, es bastante sencillo conseguir una distorsión no lineal baja si el margen de la tensión de sintonía es tan alto como 20 V ó 30 V. Aunque este margen tan alto de la tensión de sintonía sería aceptable para algunas radios que funcionan con tensión de red, no se podría obtener de la batería en aplicaciones móviles como es el caso de los auto radios. Sería por lo tanto necesario obtenerla a partir de un convertidor de c.c./c.c. que aumentaría el coste, el tamaño y la generación de interferencias. Todas esas desventajas se eliminan si la tensión máxima de sintonía es menor de 10 V. Como ya se ha explicado anteriormente, si el diodo tiene la característica tensión/capacidad con una forma exponencial ideal y está presente una cantidad óptima de capacidad parásita, la distorsión no lineal se reduce dentro de unos límites aceptables incluso si la tensión máxima de sintonía no sobrepasa los 8 V. La tensión mínima de sintonía está relacionada directamente con la capacidad máxima obtenible, y por lo tanto debe ser tan baja como sea posible en interés de un margen de frecuencia amplio para el sistema de sintonía.

El BB212 es muy adecuado tanto para aplicaciones móviles (12 V) como para el hogar (alimentación de red) ya que tiene una característica tensión/capacidad casi exponencial, una tensión máxima de sintonía de 8 V y una capacidad de, por lo menos, 500 pF con una tensión de sintonía de 0,5 V (véase la figura 3).

Para asegurar la estabilidad de la sintonía en todas las condiciones de funcionamiento, la tensión de sintonía debe estar compensada para variaciones de temperatura y de la tensión de alimentación. Por ejemplo, cuando se usa el BB212, la deriva de sintonía en onda media en una radio sin C.A.F. (Control Automático de Frecuencia) quedará limitada a 1 kHz si la deriva de la tensión de sintonía no sobrepasa el 0,1 %. En una radio con C.A.F., la deriva de la tensión de sintonía puede llegar a ser de 0,3 % para la misma deriva de sintonía. Aunque este orden de estabilidad de tensión se puede conseguir fácilmente con diodos reguladores de tensión compensados en temperatura o con estabilizadores de tensión integrados, hay que recordar que la estabilidad total de la sintonía de la radio también depende de los coeficientes de temperatura del diodo de capacidad variable, del potenciómetro de sintonía y de las bobinas y condensadores usados en los circuitos sintonizados. La característica exponencial tensión/capacidad del BB212 tiene como resultado un coeficiente de temperatura de la capacidad, bajo, muy constante, y por lo tanto fácilmente compensable. Con un margen de temperaturas entre 25 °C y 60 °C, los coeficientes de temperatura típicos son de 0,05 %/°C para una tensión de sintonía de 8 V y de 0,054 %/°C para una tensión de sintonía de 0,5 V.

DESACOPLO DE LA TENSIÓN DE SINTONÍA Y LOS EFECTOS DE LA CORRIENTE DE FUGAS

La bobina que se conecta en paralelo con el diodo de capacidad variable no debe cortocircuitar la fuente de la tensión de sintonía. Por lo tanto, se tiene que incluir en el circuito una capacidad en serie C_s, como se ve en la figura 7(*a*). En el circuito de antena, el valor de la capacidad serie debe ser mucho mayor que la capacidad máxima del diodo.

La tensión de sintonía se aplica al diodo a través de una resistencia en serie R_V para evitar que el circuito sintonizado quede cortocircuitado por la fuente de la tensión de sintonía. El valor de R_V en la figura 7(*a*) tiene que ser bastante alto porque tiene un considerable efecto amortiguador sobre el circuito sintonizado. Sin embargo, debe tener un valor lo suficientemente bajo para evitar una caída apreciable de la tensión de sintonía debida al paso de la corriente de fugas del diodo. Si se conoce la máxima variación de tensión, se puede calcular el valor máximo de R_V a partir de:

$$R_{V máx.} = \frac{\Delta V_R}{\Delta I_R(T)}$$

Cuando se usa el circuito de la figura 7(*b*) ó 7(*c*) y $C_S \gg C_D$, el valor de R_V puede ser menor que el necesario para la figura 7(*a*) porque el efecto de amortiguación en el circuito sintonizado es despreciable.

La corriente típica de fugas especificada para el BB212 es de 0,3 nA con una $V_R = 10$ V y $T_j = 60$°C; la máxima es de 200 nA. Por lo tanto, el cambio de la corriente de fugas es, en el peor caso, de 200 nA, en un margen de temperatura entre 25°C y 60°C. El error de sintonía debido a los efectos de la corriente de fugas es más significativo en el circuito oscilador que en el circuito de antena. Esto es debido a que la frecuencia del oscilador determina la F.I. y su característica paso banda es más estrecha.

EFECTO DE LA RESISTENCIA SERIE DEL DIODO SOBRE LA AMORTIGUACIÓN DEL CIRCUITO

El circuito equivalente simplificado de un diodo de capacidad variable consiste en una capacidad (C_D) y una resistencia (r_D) conectadas en serie. La resistencia serie comprende dos partes; una, que no es dependiente de la tensión, consiste en la resistencia de la unión metal-óxido, la resistencia del substrato y la resistencia de pérdidas del dieléctrico. La otra parte, la resistencia transversal, varía con la tensión aplicada para frecuencias por encima de unos pocos Megaherzios pero permanece constante para frecuencias más bajas.

El factor de calidad del diodo de capacidad variable es:

$$Q_D = \frac{X_{CD}}{r_D} = \frac{1}{\omega_0 C_D r_D} \qquad (1)$$

En un circuito sintonizado donde

$$C_p \ll C_D$$
$$C_s \gg C_D$$

y Q_0 es el factor de calidad sin tener en cuenta la resistencia serie del diodo,

$$Q = \frac{1}{1/Q_0 + 1/Q_D} \qquad (2)$$

Sustituyendo en esta ecuación el valor de Q_D obtenido en (1) y resolviendo la ecuación para hallar r_D se tiene:

$$r_D = \frac{Q_0 - Q}{Q Q_0 \omega_0 C_D} \qquad (3)$$

En un circuito sintonizado típico de radio donde el ancho de banda necesario es de 10 kHz, el factor de calidad necesario para la frecuencia más baja de

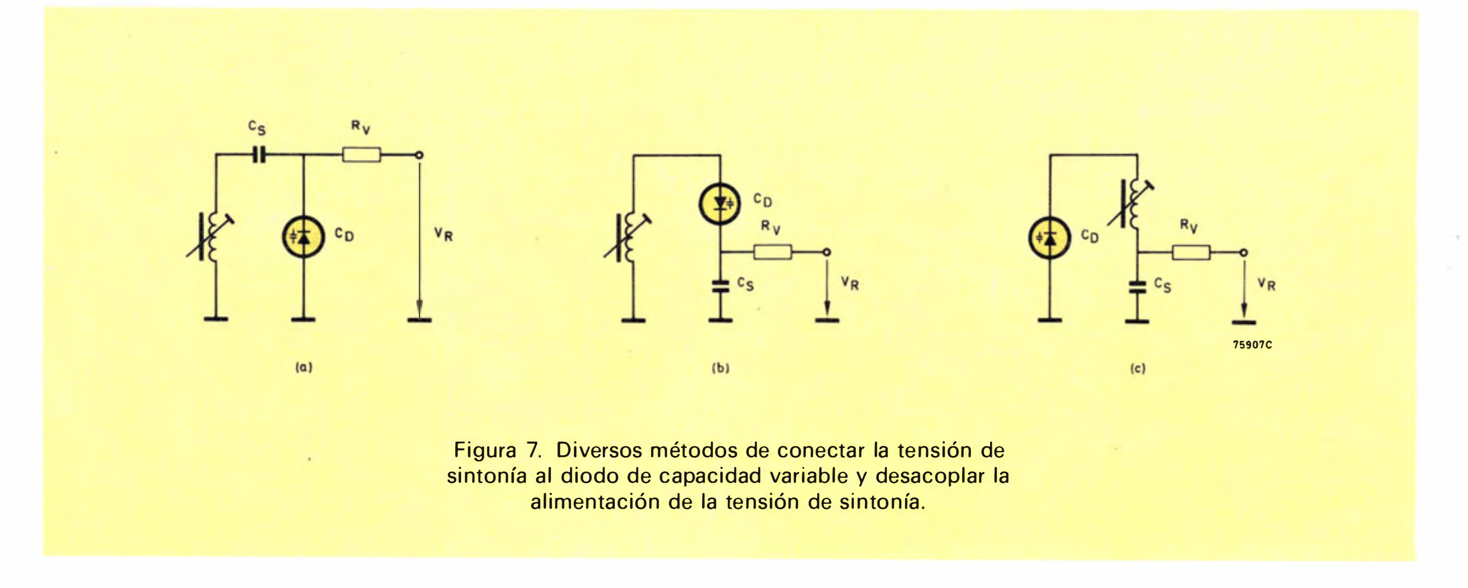


Figura 7. Diversos métodos de conectar la tensión de sintonía al diodo de capacidad variable y desacoplar la alimentación de la tensión de sintonía.

onda media (530 kHz) es:

$$Q = \frac{f_0}{BW} = \frac{530}{10} = 53$$

Si el factor de calidad sin tener en cuenta la resistencia serie del diodo (Q_0) es 80, la resistencia serie permisible para el diodo se puede obtener de la ecuación (3):

$$r_D = \frac{80-53}{53 \times 80 \times 6{,}28 \times 530 \times 10^3 \times 500 \times 10^{-12}} =$$

$$= 3{,}8\ \Omega$$

Para la onda corta ($f_0 = 6$ MHz, $C_D = 500$ pF), este valor es de 0,34 Ω. Ya que la máxima resistencia serie del BB212 es de 2,5 Ω, se puede ver de lo anterior que no causará un amortiguamiento excesivo en los circuitos sintonizados de onda media y larga donde la capacidad serie es mucho mayor que la capacidad del diodo. Para la onda corta, la amortiguación parece que sea excesiva. Sin embargo, si la banda de onda corta no se extiende por debajo de los 6 MHz (49 metros), se puede reducir la capacidad serie, reduciendo considerablemente por lo tanto la amortiguación.

EMPAREJAMIENTO DE LA CAPACIDAD DEL PAR DE DIODOS BB212

En el caso ideal, la capacidad de los diodos Varicap en los circuitos de antena y oscilador de una radio debe ser igual para cualquier tensión de sintonía. Esto no ocurre en la práctica ya que siempre hay alguna dispersión de la capacidad durante el proceso de fabricación. Esta tolerancia no se puede corregir con componentes adicionales en el circuito porque varía con la tensión de sintonía aplicada al diodo. Es normal, por lo tanto, publicar un campo de tolerancias para la variación de la capacidad en función de la tensión de sintonía. Se puede usar uno de los siguientes métodos para mantener el campo de tolerancias publicado dentro de unos límites aceptables:

— Selección después de la producción de los diodos con valores de capacidad que caigan dentro del campo de tolerancias publicado.

— Desarrollo de una tecnología y un proceso de fabricación que produzca suficientes diodos con los valores de capacidad dentro del campo de tolerancia aceptable. Los pocos diodos que tengan unos valores de capacidad fuera del campo de tolerancias se rechazan durante la fabricación.

Este último método es el que se usa para el par de diodos BB212. Los dos diodos del par permanecen adyacentes entre sí durante todo el proceso de fabricación de forma que se minimizan las diferencias (especialmente la relación entre tensión de sintonía y capacidad).

La dispersión entre las capacidades de los dos diodos está dada por:

$$\frac{\Delta C}{C_2} = \frac{C_1 - C_2}{C_2}$$

Debido a que los valores de capacidad más altos se pueden mantener más estrechamente dentro de tolerancias que los más bajos, la dispersión de capacidad aumenta cuando se sube la tensión de sintonía (disminuye la capacidad) y se puede expresar para cualquier tensión de sintonía como:

$$s(V_R) = \left.\frac{C_1 - C_2}{C_2}\right|_{V_R} \qquad (4)$$

Ya que la tolerancia (s) depende de la tensión de sintonía, no se puede compensar con componentes adicionales en el circuito sintonizado y por lo tanto se debe tener en cuenta cuando se determine el peor caso para los valores de los componentes.

En la figura 8 se muestra el campo de tolerancias para cualquier diodo del BB212. Sin embargo, la tolerancia para cualquier diodo específico permanecerá siempre positiva o negativa independientemente de la tensión de sintonía dentro del margen de 0,5 V a 8 V. Se puede representar la capacidad de un diodo del par relativa a la capacidad del otro en función de la tensión de sintonía, siempre dentro de un campo cuyos límites son el doble que los de la figura 8 pero que está totalmente por encima o por debajo de la línea de capacidad nominal. En la figura 9 se muestra

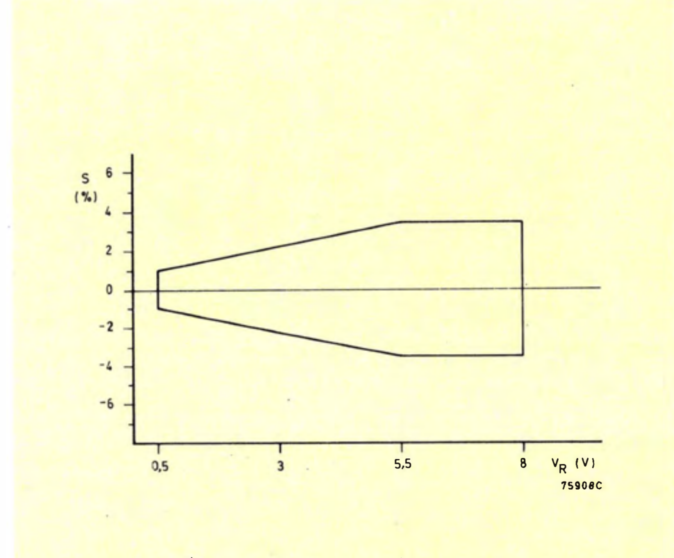


Figura 8. Campo de tolerancias de capacidad para uno de los diodos de un par BB212.

este campo para parejas de diodos con tolerancias positivas o negativas. Dentro del campo están contenidas las curvas de las diferencias de capacidad medidas entre los dos diodos de seis pares típicos de diodos BB212. En estas curvas se puede ver que, dentro del margen de tensión de sintonía que se usa normalmente (0,5 V a 8 V), las curvas nunca cruzan la línea de capacidad nominal. Esto significa que uno de los diodos de cada par tiene una capacidad más alta que el otro para todas las tensiones de sintonía. Si se sabe cual de los dos diodos tiene la capacidad más alta, esta capacidad se puede llamar C_1, y la ecuación (4) dará siempre un resultado positivo. Sólo una mitad del campo de tolerancias simétrico de la figura 9 es aplicable entonces, como se muestra en la figura 10.

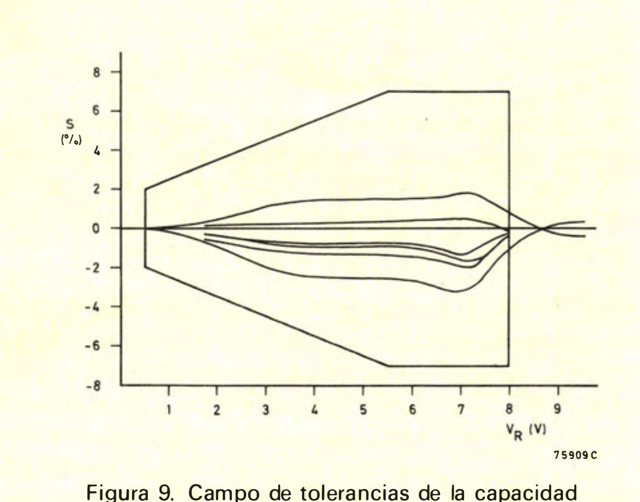


Figura 9. Campo de tolerancias de la capacidad relativa de los dos diodos del par BB212 con gráficos para seis dispositivos típicos.

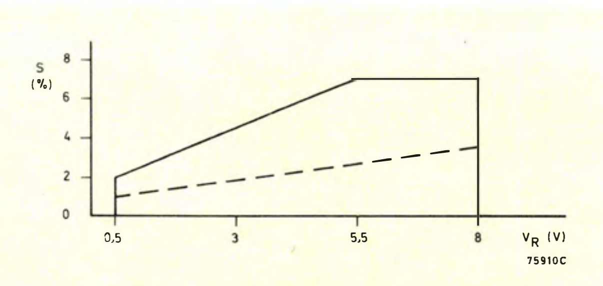


Figura 10. Campo de tolerancias de la capacidad relativa de los dos diodos de un par BB212 cuando el diodo con la capacidad más alta está identificado.

El diodo con la capacidad más alta (medida para V_R=3 V) en cada par de diodos BB212 está identificado con un punto coloreado adyacente al terminal de su ánodo y el campo de tolerancias publicado es tal como se ve en la figura 10. En dicha figura se muestra cómo la máxima tolerancia de la capacidad para el BB212 aumenta linealmente desde un 2 % para una tensión de sintonía de 0,5 V hasta un 7 % para una tensión de sintonía de 5,5 V y permanece constante hasta la tensión máxima de sintonía de 8 V. El valor medio de tolerancia está dibujado con línea de trazos entre s=1 % para 0,5 V y s=3,5 % para 8 V. La tolerancia media se puede expresar como:

$$s_{av}\ \% = \frac{s_{máx.} - s_{mín.}}{2}\left(\frac{V_R - V_{R\,mín.}}{V_{R\,máx.} - V_{R\,mín.}}\right) + \frac{s_{mín.}}{2}$$

y sustituyendo los valores de la figura 10 se tiene:

$$s_{av}\ \% = 0{,}33\ (V_R - 0{,}5\ \text{V}) + 1 \qquad (5)$$

Se han construido dos radios para verificar la validez de la ecuación (5); una con los valores de los componentes del circuito sintonizado calculados de acuerdo con el peor caso de los valores de capacidad de la figura 8, y otra teniendo en cuenta la tolerancia media de la capacidad de la ecuación (5). La diferencia entre los valores de los componentes resultantes nunca fué mayor del 3,5 %. Cuando se usaron las tolerancias de la figura 8, los errores de arrastre fueron más grandes en las frecuencias más altas. Cuando se usó la ecuación (5), los errores de arrastre fueron los más grandes en las frecuencias más bajas.

EL BB212 EN CIRCUITOS PRÁCTICOS DE RADIO

Auto-radio de onda media

La figura 11 es el esquema del circuito de un auto-radio típico de onda media que usa el par de diodos de capacidad variable BB212. El circuito está alimentado con una fuente estabilizada de 9 V c.c. e incorpora el circuito integrado receptor de onda media TDA1072.

Como ya se explicó en el comienzo de este artículo, para minimizar la distorsión no lineal cuando se usa sintonía por diodos de capacidad variable es necesario limitar la amplitud de las señales tanto de la antena como del oscilador local. Para una distorsión máxima de B.F. del 2 %, la señal de antena se debe limitar a 100 mV eficaces. La señal del oscilador local no debe sobrepasar los 350 mV eficaces.

El TDA1072 incorpora un oscilador local de amplitud controlada que mantiene constante la salida de la patilla 12 a un nivel típico de 140 mV eficaces (200 mV eficaces como máximo).

En el circuito de la figura 11, la señal de antena se aplica a la puerta de un FET tipo BF410D para obtener amplificación y conversión de impedancia con una alta relación señal/ruido. La señal pasa a través de un filtro en π sintonizado por un diodo de capacidad variable en su salida. Este filtro suprime las señales de alta frecuencia para evitar frecuencias producto espúreas. Las resistencias a la entrada y a la salida del filtro proporcionan el amortiguamiento que reduce las resonancias indeseadas. También ayudan a conseguir una relación constante de transferencia de señal entre la antena y la entrada de radiofrecuen-

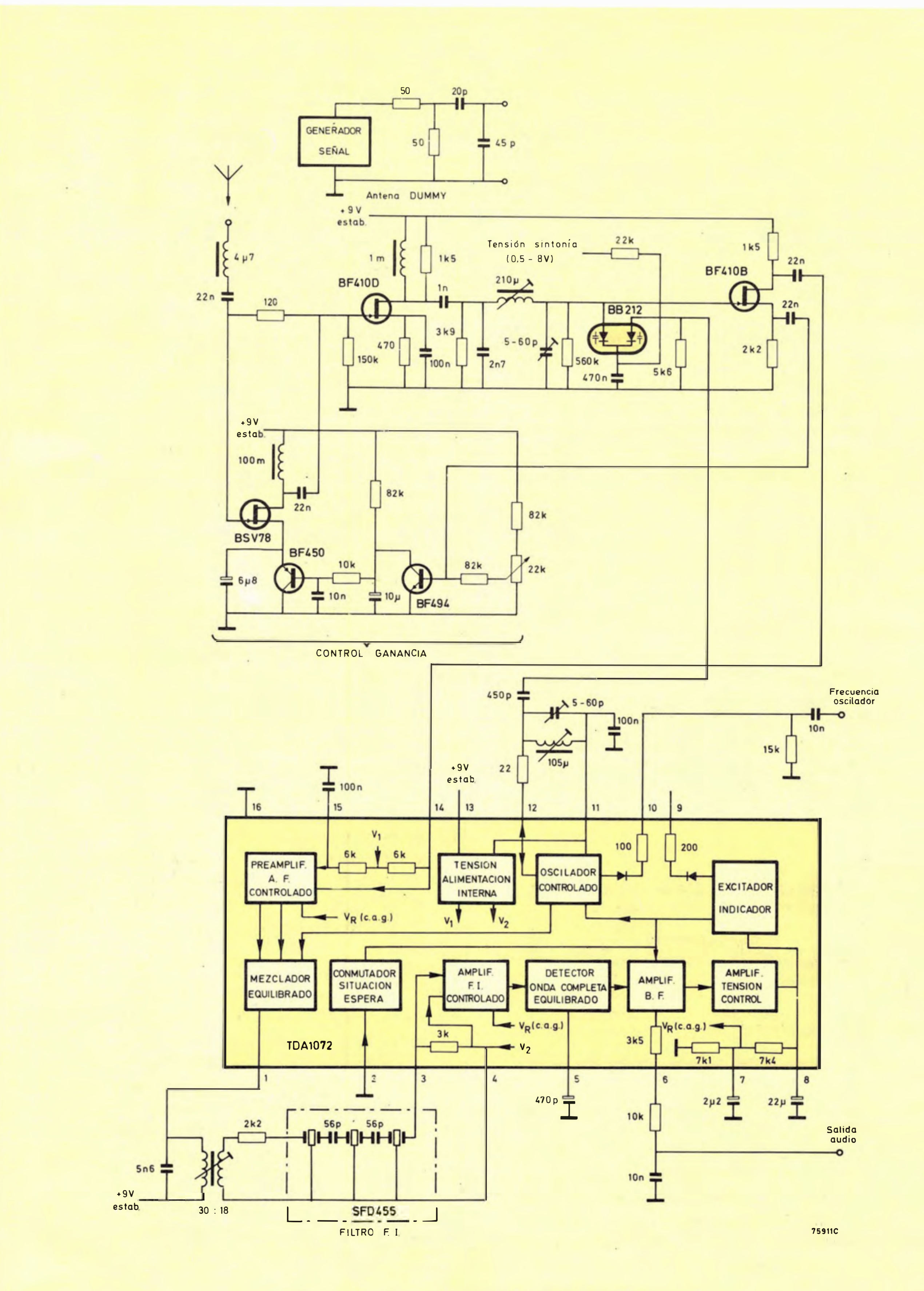


Figura 11. Auto-radio de onda media utilizando el par de diodos de sintonía BB212.

cia del TDA1072. La limitación de la señal en el ánodo del diodo de sintonía del circuito de antena se consigue mediante un lazo de control de realimentación positiva entre este punto y la entrada de antena. La señal en el ánodo del diodo de sintonía del circuito de antena se lleva, a través de un FET de bajo ruido conversor de impedancia, a un transistor BF494 conectado como diodo rectificador. La señal rectificada es filtrada mediante un filtro pasa bajos y se aplica a la base de un transistor BF450 conectado en el circuito fuente de un FET tipo BSV78. La amplificación que proporciona el BSV78 es por lo tanto proporcional a la intensidad de la señal. Debido a que la señal en el drenador del BSV78 tiene la fase invertida respecto a la señal de antena, la suma de las señales en la puerta del BF410D es inversamente proporcional a la amplitud de la señal de antena. La amplitud de esta señal para la cual comienza el control de ganancia se fija por medio del potenciómetro en el circuito de base del rectificador BF494. Este potenciómetro se debe ajustar de manera que el circuito de control de ganancia este sin funcionar con una señal de antena de 100 μV eficaces, y funciona a tope cuando la amplitud de la señal en extremos del diodo de sintonía del circuito de antena alcance los 100 mV eficaces.

Características del circuito

Con una señal de antena de 1 V eficaz, la distorsión total de baja frecuencia es menor de 1,5 %. El ancho de banda a 3 dB de las etapas de alta frecuencia es de 12 kHz para una frecuencia sintonizada de 600 kHz, y es de 16 kHz para una frecuencia sintonizada de 1600 kHz. En la tabla 2 se dan los niveles de señal necesarios para unas relaciones señal/ruido de 6 dB y 26 dB.

Tabla 2. Características de ruido de una auto-radio de A.M.

Frecuencia sintonizada	Señal eficaz de antena requerida para (S+R)/R= 6 dB	26 dB
600 kHz	7,8 μV	78 μV
1 MHz	5,5 μV	59 μV
1,5 MHz	5,5 μV	55 μV

Radio toda banda de A.M. alimentada de la red

En la figura 12 se da el diagrama de un circuito de radio toda banda típico de A.M. alimentado a la red que usa el par de diodos de capacidad variable BB212. Al igual que el auto-radio descrito anteriormente incluye el circuito integrado receptor de A.M. TDA1072 que incorpora un oscilador local de amplitud controlada. La limitación de la amplitud de la señal en el ánodo del diodo de sintonía del circuito de antena ,se consigue mediante una etapa de entrada de antena con un FET de ganancia controlada. La señal en el ánodo del diodo de sintonía del circuito de antena se lleva a través de un FET de bajo ruido conversor de impedancia a un transistor BF240 conectado como diodo rectificador. La señal rectificada es filtrada mediante un filtro pasa bajos y se aplica a una de las dos puertas de entrada del FET tipo BF327. Si el nivel de señal en antena sobrepasa 10 mV eficaces, comenzará a disminuir la tensión de control de ganancia en la puerta del BF327, bajando a su vez la corriente fuente-drenador y disminuyendo la ganancia. Si el nivel de señal en antena alcanza 1 V eficaz, el nivel de señal en el ánodo del diodo de sintonía del circuito de antena se limita a 100 mV eficaces.

Una baja impedancia (3,9 kΩ en paralelo con 270 pF) entre la puerta de entrada de antena del BF327 y masa, reduce la corriente de entrada de ruido y también, junto con la impedancia de la antena, proporciona una división de la tensión de antena para reducir el nivel de dicha señal aplicada a la puerta. Aplicando una realimentación negativa para no desacoplar la resistencia de 180 Ω en el circuito de fuente, se consigue una transferencia lineal de señal para la etapa de entrada. El diodo regulador de tensión en el circuito de fuente proporciona una tensión de polarización estable y precisa para la etapa de entrada.

El circuito usa conmutación de bandas mediante diodos. Debido a que la señal de alta frecuencia debe pasar por el diodo de conmutación en el circuito de antena de onda media, se usa en este caso el diodo de baja resistencia BA223. En todos los demás casos se usa el tipo barato BAW62.

Ya que el espaciado entre emisoras de 5 kHz puede causar silbidos, se ha incorporado en el circuito de salida de audio un filtro pasa bajos con una atenuación de 60 dB a 5 kHz. El condensador de 270 pF y la inductancia de 470 μH conectadas en serie forman una trampa de F.I. conectadas entre las bobinas de antena de onda corta y de onda larga. Para facilitar la medida de frecuencia con visualizadores digitales, en la patilla 10 del TDA1072 se dispone de la señal del oscilador local ($I_0 = 2$ mA máx., $R_0 = 150\ \Omega$) con un nivel de pico de 200 mV.

Características del circuito

Con una señal en antena de 1 V eficaz, la distorsión total de baja frecuencia es menor del 2 %. El ancho de banda a 3 dB de las etapas de alta frecuencia es de 12 kHz para una frecuencia sintonizada de 600 kHz y de 36 kHz para una frecuencia sintonizada de 1600 kHz. En la tabla 3 se dan los niveles necesarios de señal de antena para conseguir las relaciones señal/ruido de 6 dB, 26 dB y 46 dB.

Tabla 3. Características de ruido de una radio A.M. toda banda.

Frecuencia sintonizada	señal eficaz de antena requerida para (S+R)/R= 6 dB	26 dB	46 dB
onda larga, 200 kHz	17 μV	200 μV	2, 7 mV
onda media, 1 MHz	7,3 μV	90 μV	1,3 mV
onda corta, 6,1 MHz	8 μV	100 μV	1,3 mV

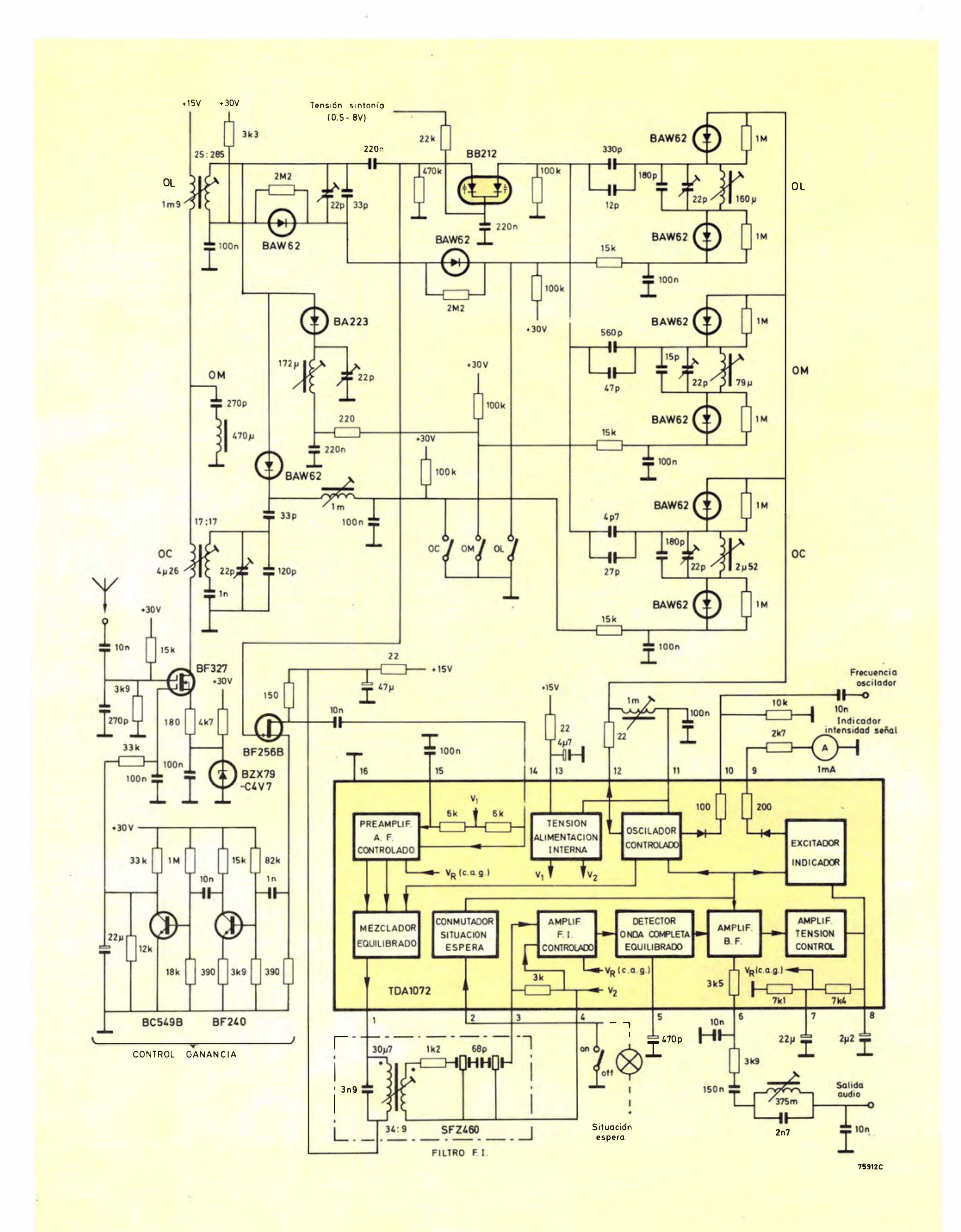
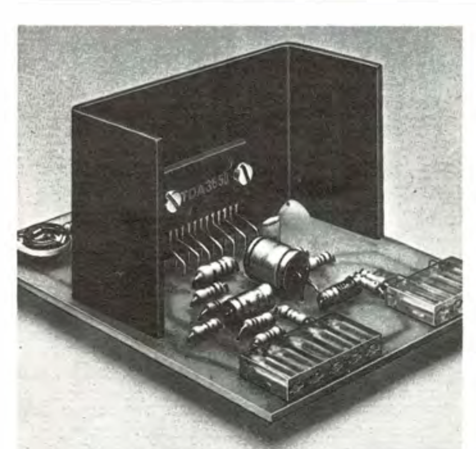


Figura 12. Radio A.M. toda banda alimentada por la red que usa el par de diodos de sintonía BB212.

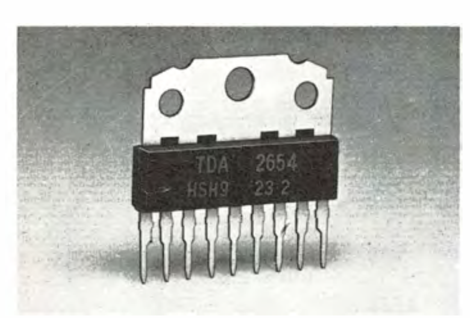
DESVIACION VERTICAL

TDA 3650



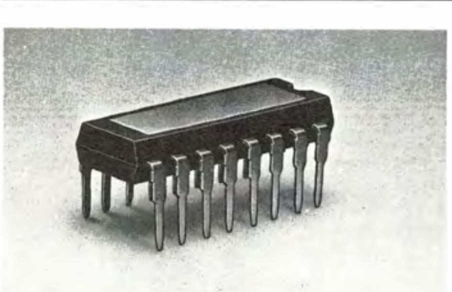
Este nuevo circuito está pensado para pantallas grandes (30AX) y posee un gran margen de alimentación (de 10 a 50 V)
Incorpora:
- Generador de "FLY-BACK" (Retroceso).
- Corrección en "S" y control de linealidad.
- Corrección en las etapas de salida y su protección (hasta 4A)
- Oscilador.
- Circuito de sincronización.
- Generador del impulso de borrado.
- Generador del diente de sierra.
- Protección térmica y contra corto-circuitos.
- Protección de la pantalla contra falta de corriente de desviación.
- Encapsulado en SIL-13 que facilita la inserción del refrigerador.

TDA 2654



Idóneo para Blanco y Negro y tubos color de 90°
sus funciones principales son:
- Circuito de sincronización.
- Generador de diente de sierra.
- Corrección en "S" y control de linealidad.
- Generador de impulso de borrado.
- Etapas de salida hasta 2 Amperios.
- Protección térmica y limitación de la disposición en el FLY-BACK.

TDA 2652



Para desviación de 110°, 20 AX y 30 AX.
Funciones:
- Circuito de sincronización.
- Generador de diente de sierra.
- Etapas de salida hasta 4A.
- Oscilador vertical.
- Generador de impulso de borrado.
- Protección térmica y contra corto-circuitos.



COMPAÑIA DE PRODUCTOS ELECTRONICOS COPRESA, S.A.

Calle Balmes, 22 Barcelona-7
Calle Sagasta, 18 Madrid-14

Radiadores pasivos en altavoces Hi-Fi

En este artículo se analiza el comportamiento de un altavoz que incorpora un radiador pasivo, y se muestra cómo dicha versión puede proporcionar una respuesta mejorada y una menor distorsión de las bajas frecuencias.

El radiador pasivo ofrece una solución excelente al problema de obtener una baja frecuencia de resonancia con cajas de altavoces suficientemente compactas como para satisfacer los requisitos modernos.

En esencia, el radiador pasivo se comporta de manera análoga a la columna de aire en la abertura de un sistema de reflexión de graves (bass-reflex). La frecuencia de resonancia de un altavoz de este tipo está en relación inversa al volumen de la caja y a la masa de aire dentro del ámbito de la abertura, y en condiciones ideales debería ser igual a la frecuencia de resonancia del altavoz de graves. Por consiguiente, la plena ventaja del diseño tipo reflexión de graves puede obtenerse sólo con una caja de volumen relativamente grande, lo cual no es siempre compatible con los altavoces domésticos, dado que la compacidad de construcción a menudo es un requisito priortario. Al reducirse el volumen del mueble del altavoz aumenta la frecuencia de resonancia; ello puede ser compensado hasta cierto punto aumentando el tamaño de la abertura, pero de nuevo las limitaciones dimensionales de los altavoces compactos tienden a imposibilitar la inclusión en el diseño de una abertura suficientemente grande a tal fin. En tales casos, la abertura puede ser sustituida por un radiador pasivo cargado con una masa equivalente a la masa requerida de columna de aire.

COMPORTAMIENTO DE UN ALTAVOZ CON RADIADOR PASIVO EN UNA CAJA CERRADA

Análisis del circuito equivalente

La combinación de un radiador pasivo, un altavoz y una caja es equivalente al circuito de resonancia ilustrado en la figura 1, en la que los resistores, condensadores e impedancias representan respectivamente las resistencias mecánicas, las elasticidades y las masas que se producen en el sistema del altavoz. La energía acústica útil radiada al ambiente es la energía disipada en R_{MA} y R'_{MA}. Estas resistencias son pequeñas comparadas con las de otros componentes del circuito equivalente, lo que explica la escasa eficacia de todos los altavoces de radiador directo.

Dada la dificultad de analizar detalladamente la figura 1 en razón de su complejidad, en este artículo se simplifica considerablemente el circuito, combinando las masas en todos los casos que ello es factible y prescindiendo de todas las resistencias. De igual modo, puesto que es importante sólo la parte del circuito detrás de los terminales 1 y 2, no se considera la influencia que pueda ejercer la bobina de audio del altavoz.

En la figura 2 se muestran tres circuitos equivalentes simplificados: un altavoz no montado (es decir, en un espacio libre), un altavoz incorporado en una caja cerrada y un altavoz con radiador pasivo montado en una caja.

Para calcular la frecuencia de resonancia de los graves en un altavoz no montado (fig. 2(*a*)) se puede aplicar la siguiente fórmula:

$$\omega_0 = \frac{1}{\sqrt{M'_{M1} C_{M1}}}$$

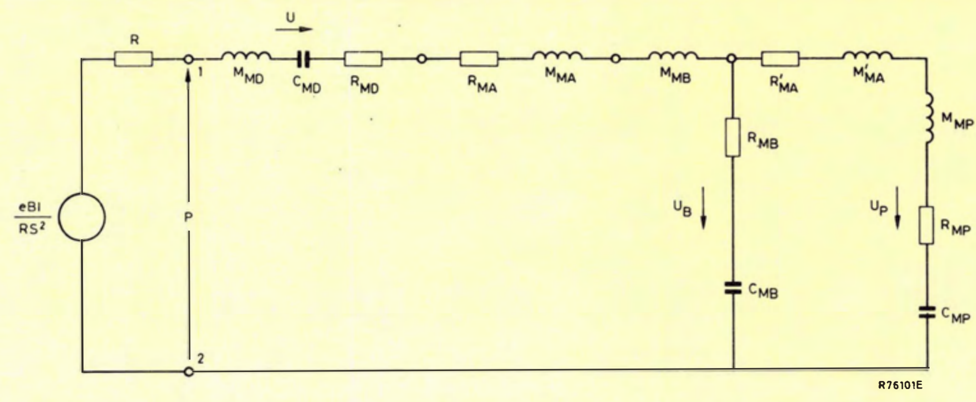


Figura 1. Circuito equivalente de un altavoz de graves con radiador pasivo en una caja cerrada.

e = tensión en la bobina de audio
B = densidad de flujo (inducción) en el entrehierro
l = longitud de alambre expuesto al flujo de densidad B
R = resistencia de la bobina de audio
A = área del cono
M_{MD} = masa móvil mecánica del altavoz
C_{MD} = elasticidad mecánica del altavoz
R_{MD} = resistencia mecánica del altavoz
R_{MA} = resistencia mecánica de la carga de aire del altavoz
M_{MA} = masa móvil mecánica de la carga de aire del altavoz
M_{MB} = masa móvil mecánica de la parte frontal de la caja
R_{MB} = resistencia mecánica de la parte frontal de la caja
C_{MB} = elasticidad mecánica de la caja
C_{MP} = elasticidad mecánica del radiador pasivo
R_{MP} = resistencia mecánica del radiador pasivo
M_{MP} = masa móvil mecánica del radiador pasivo
M'_{MA} = masa móvil mecánica de la carga de aire del radiador pasivo
R'_{MA} = resistencia mecánica de la carga de aire del radiador pasivo
P = presión acústica
U = velocidad volumétrica del altavoz
U_B = velocidad volumétrica de la caja
U_P = velocidad volumétrica del radiador pasivo

Figura 2. Circuitos equivalentes simplificados para (*a*) un altavoz no montado (= en espacio libre); (*b*) un altavoz en una caja cerrada, y (*c*) un altavoz y un radiador pasivo en una caja.

M'_{M1} = masa móvil mecánica combinada del altavoz y de la carga de aire del altavoz no montado
C_{M1} = elasticidad mecánica del altavoz
M_{M1} = masa móvil mecánica combinada del altavoz y de la carga de aire del altavoz en caja cerrada
C_{M2} = elasticidad mecánica de la caja
M_{M2} = masa móvil mecánica combinada del radiador pasivo y de la carga de aire del radiador pasivo en la caja cerrada.
C_{M3} = elasticidad mecánica del radiador pasivo

Si el mismo altavoz se monta en una caja (fig. 2 (*b*)), la frecuencia de resonancia de los bajos será:

$$\omega'_0 = \frac{1}{\sqrt{M_{M1} C_M}}$$

con

$$C_M = \frac{C_{M1} C_{M2}}{C_{M1} + C_{M2}}$$

Si se incluye un radiador pasivo (fig. 2(*c*)), el sistema tendrá tres resonancias:

$$\omega_1 = \frac{1}{\sqrt{(M_{M1} + M_{M2}) \dfrac{C_{M1} C_{M3}}{C_{M1} + C_{M3}}}};$$ para la primera resonancia

$$\omega_2 = \frac{1}{\sqrt{M_{M2} \dfrac{C_{M2} C_{M3}}{C_{M2} + C_{M2}}}};$$ para la segunda resonancia, también denominada antirresonancia

$$\omega_3 = \frac{1}{\sqrt{M_{M1} \dfrac{C_{M1} C_{M2}}{C_{M1} + C_{M2}}}} = \omega'_0;$$ para la tercera resonancia

Esas ecuaciones son válidas no sólo para los

componentes mecánicos (representados por el subíndice M), sino también para los componentes acústicos (subíndice A). Los componentes mecánicos y acústicos están relacionados en la siguiente forma:

$$M_M = S^2 M_A \quad \text{y} \quad C_M = C_A/S^2$$

donde S es el área del cono del altavoz.

Comportamiento del sistema

De un análisis detallado del circuito equivalente ilustrado en la figura 2(c) pueden deducirse las siguientes conclusiones:

— Por debajo de la primera resonancia, el altavoz y el radiador pasivo vibran en oposición de fase con amplitud aproximadamente igual. El aire encerrado en la caja también vibra, pero con una amplitud menor, comportándose como un dípolo o un altavoz simple (produciendo una elevación de presión de 18 dB/octava (fig. 4(b)). En esta región, la presión acústica es baja a causa de la cancelación de sonido que se produce entre las señales del altavoz y las del radiador pasivo.
— Al ir aumentando la frecuencia acercándose a la antirresonancia, la impedancia acústica de la parte posterior del cono del altavoz aumenta progresivamente, con lo que se reduce la amplitud en el altavoz. La cancelación acústica disminuye y aumenta la presión media del sonido.
— En la zona de antirresonancia, la impedancia acústica de la parte posterior del cono del altavoz es puramente resistiva y alcanza un máximo. Por consiguiente, el cono del altavoz apenas se mueve y la mayor parte de la radiación acústica procede del radiador pasivo que vibra con considerable amplitud.
— Por encima de la antirresonancia, el altavoz y el radiador pasivo vibran en fase. Se produce así un refuerzo acústico que aumenta la presión del sonido. Sin embargo, la amplitud del radiador pasivo disminuye cuando aumenta la frecuencia. Ello hace que esta región, inmediatamente por encima de la antirresonancia (que puede extenderse a dos octavas) sea la región de operación útil del radiador pasivo.
— A frecuencias aún mayores, el radiador pasivo no desempeña ningún papel y el circuito equivalente se reduce al de una caja cerrada (como demuestra el hecho de que $\omega_3 = \omega_0'$).

VENTAJAS DEL SISTEMA

El radiador pasivo ofrece muchas de las ventajas inherentes al diseño de un sistema de reflexión de graves y al mismo tiempo permite una mayor compacidad de construcción. Comparado con el correspondiente sistema de caja cerrada, ofrece las siguientes ventajas:

— Presión acústica mejorada en una gama de aproximadamente dos octavas a partir de la antirresonancia (es decir, la región de graves útil del altavoz), como consecuencia de la vibración en fase del altavoz y del radiador pasivo.
— Una menor distorsión en la antirresonancia. Ello resulta del mucho menor movimiento de la bobina de audio en la antirresonancia y de la consiguiente reducción de los efectos alineales en el circuito magnético. También se reduce el peligro de atenuación en la resonancia de graves del altavoz (como ocurre a veces con una caja cerrada), ya que en la antirresonancia y en sus proximidades el movimiento de la bobina de audio es tan pequeño que no puede producirse amortiguación eléctrica perceptible.
  Nota: si bien una caja cerrada no tiene antirresonancia, no puede haber una distribución alineal muy alta en la resonancia del conjunto, a causa de los grandes desplazamientos efectuados por la bobina audio.

SISTEMAS DE TRES VIAS CON RADIADOR PASIVO

A continuación se calculan las frecuencias de resonancia de un sistema de 37 litros que incorpora un radiador pasivo de 8 pulgadas AD8001, junto con un altavoz de agudos AD0162/3, un altavoz de medios AD02110 y un altavoz de graves AD80651. En primer lugar se relacionan las magnitudes necesarias para el cálculo.

— Frecuencia de resonancia del AD80651 no montado — 38 Hz
— Frecuencia de resonancia del AD80651 en una caja cerrada de 37 litros — 58 Hz
— Masa móvil mecánica del AD80651 — $14{,}5 \times 10^{-3}$ kg
— Masa móvil mecánica del radiador pasivo AD8001 — $33{,}9 \times 10^{-3}$ kg
— Area de superficie móvil (S) del altavoz y del radiador pasivo — 220×10^{-4} m^2

Además, las elasticidades del radiador pasivo y del altavoz son iguales, por lo que el circuito equivalente resultante es el ilustrado en la figura 2(c), con $C_{M3} = C_{M1}$.

La masa móvil mecánica de la carga de aire sobre la que actúa el cono del AD80651 es $1{,}5 \times 10^{-3}$ kg en espacio libre y $3{,}0 \times 10^{-3}$ kg en caja cerrada. Esta última cifra es válida también para el radiador pasivo en caja cerrada. Por consiguiente,

$$M'_{M1} = 16 \times 10^{-3} \text{ kg}$$

$$M_{M1} = 17{,}5 \times 10^{-3} \text{ kg}$$

y

$$M_{M2}=36{,}9\times10^{-3}\ \text{kg}$$

por lo que

$$C_{M1}=1/M'_{M1}\,\omega_0^2=1{,}1\times10^{-3}\ \text{m/N}$$

C_{A2} está relacionado con la rigidez del aire en la caja del altavoz, de la forma siguiente:

$$C_{A2}=\frac{V}{\gamma P_0}$$

donde V es el volumen interno de la caja (37×10^{-3} m^3), P_0 es la presión ambiente (10^5 N/m^2), γ es la relación entre el calor específico a presión constante y el calor específico a un volumen constante. Con expansión/compresión adiabáticas, γ es igual a 1,4 pero teniendo en cuenta los efectos de amortiguamiento y de fugas, usaremos el valor $\gamma=1{,}2$. Por consiguiente,

$$C_{A2}=0{,}31\times10^{-6}\ m^5/N$$

y

$$CM_{M2}=C_{A2}/S^2=0{,}64\times10^{-3}\ \text{m/N}$$

El cálculo de las tres frecuencias resonantes f_1, f_2 y f_3 (donde $f=2\ \pi\omega$) nos da:

$$f_1=29\ \text{Hz}$$
$$f_2=41\ \text{Hz}$$

y

$$f_3=59\ \text{Hz}$$

El valor de f_3 es casi idéntico a la frecuencia de resonancia del altavoz en caja cerrada (58 Hz), lo que indica que por lo menos teóricamente, el radiador pasivo se comporta como una pared rígida en la 3.ª resonancia; sin embargo, en la práctica el radiador pasivo sigue experimentando cierto movimiento residual en esta frecuencia, por lo que la 3.ª resonancia es de un 10 % a un 15 % más elevada que el valor calculado, o sea $f_3=65-68$ Hz.

Influencia del radiador pasivo en el comportamiento del sistema

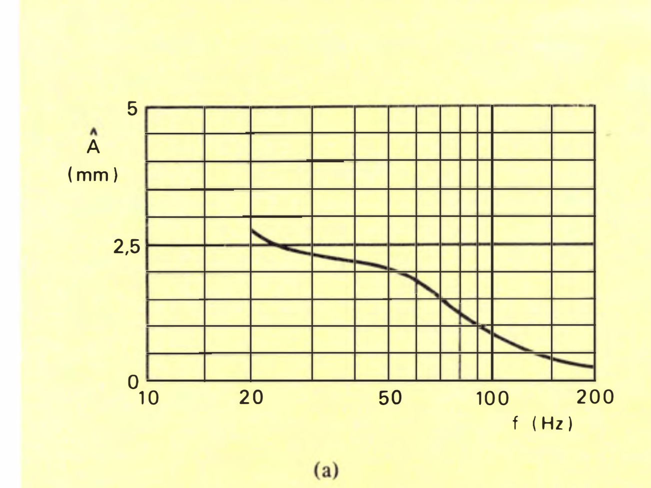
Al incorporar un radiador pasivo en el sistema se obtienen los efectos ilustrados gráficamente en las figuras 3, 4, 5, 6 y 7.

En un sistema sin radiador pasivo (fig. 3), la amplitud del altavoz de graves cae gradualmente con el incremento de la frecuencia y la presión acústica cae rápidamente cuando la frecuencia desciende por debajo de unos 70 Hz.

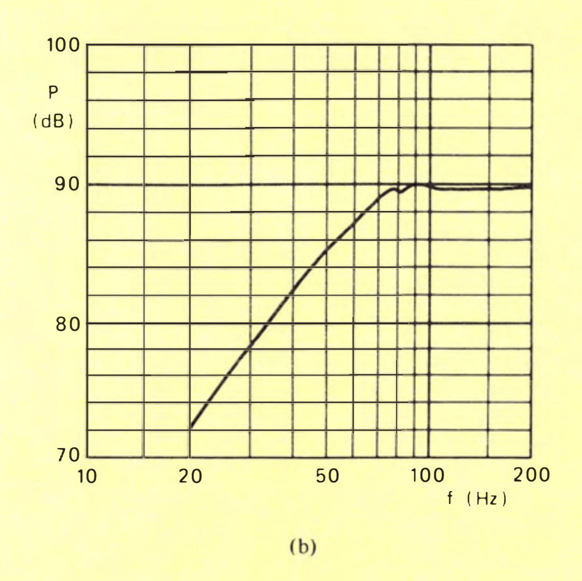
Al incorporarse un radiador pasivo (fig. 4) se eleva la presión acústica en la región de los bajos y se reduce la frecuencia de caída rápida a unos 50 Hz. La antirresonancia se ilustra claramente en la figura 4 en la que puede verse la caída que experimenta la respuesta del altavoz de graves.

En la figura 5(a) se muestra la relación de fase entre el altavoz de graves y el radiador pasivo, y se ve claramente el cambio de fase al aproximarse a la antirresonancia. La suma vectorial $\vec{A}$ del desplazamiento del altavoz de graves y del desplazamiento del radiador pasivo se muestra en la figura 5(b) en función de la frecuencia. La suma alcanza un máximo en las proximidades de la antirresonancia.

En la figura 6 se ilustra la respuesta de frecuencia global del sistema de 37 l con radiador pasivo. Las mediciones se efectuaron en una cámara anecoica con el micrófono a 1 m de distancia del sistema y con un nivel de potencia de 4 W. Se muestra también la respuesta de frecuencia del mismo sistema sin radiador pasivo (altavoz en caja cerrada). Se ve de modo obvio la ganancia a baja frecuencia (entre 40 y 200 Hz).



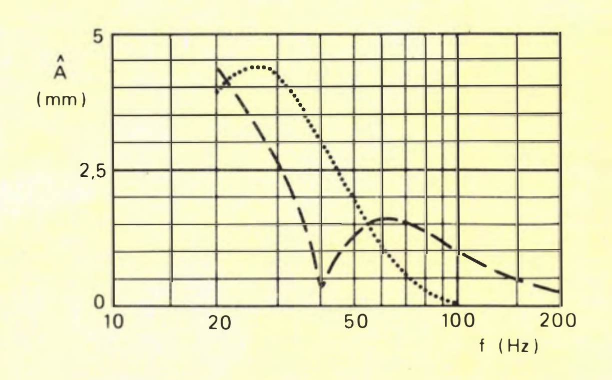
(a)



(b)

Figura 3. Comportamiento de las bajas frecuencias de un altavoz sin radiador pasivo (sistema en caja cerrada). (a) Amplitud $\hat{A}$ medida en un altavoz de graves en función de la frecuencia. (b) Presión acústica P en función de la frecuencia, a partir de la curva reproducida en (a).

Finalmente, en la figura 7 se reproduce la impedancia eléctrica del altavoz en función de la frecuencia. En la evolución de la curva se ven claramente las tres resonancias del sistema: la depresión corresponde a la antirresonancia, mientras que la primera y tercera crestas corresponden a la 1.ª y 3.ª resonancias, respectivamente.



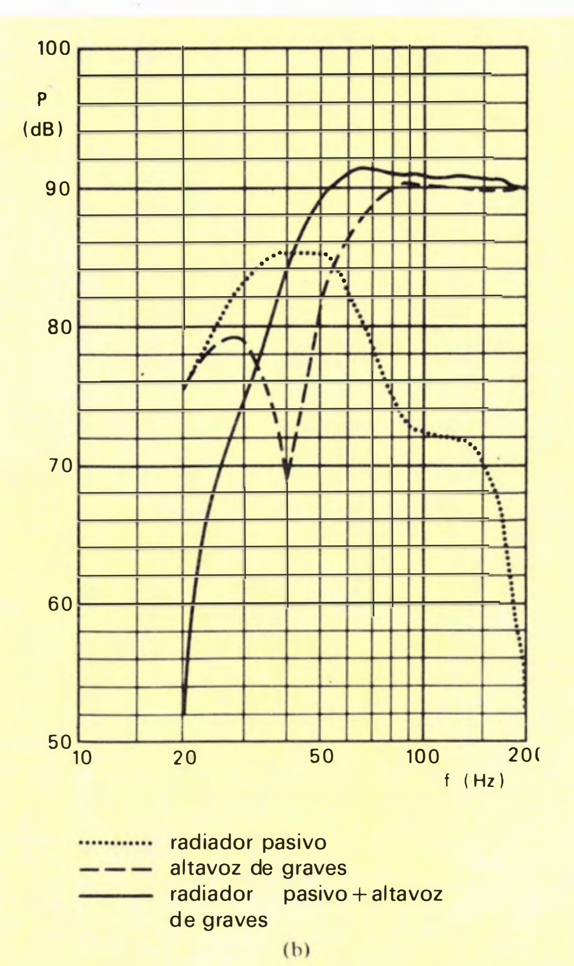
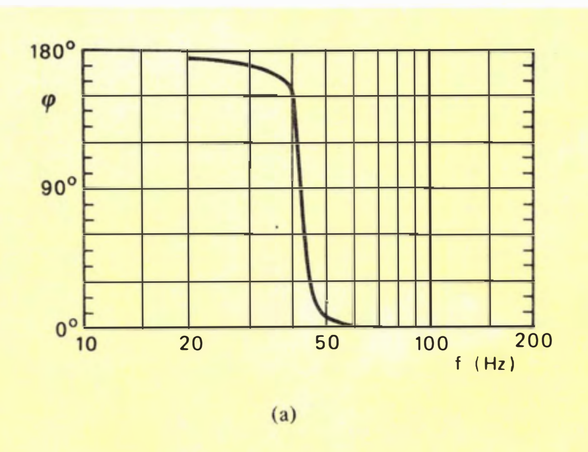


Figura 4. Comportamiento de las bajas frecuencias de un altavoz con radiador pasivo.
(*a*) Amplitud $\hat{A}$ medida en un altavoz de graves con radiador pasivo en función de la frecuencia.
(*b*) Presión acústica *P* en función de la frecuencia, calculada a partir de las curvas representadas en (*a*).



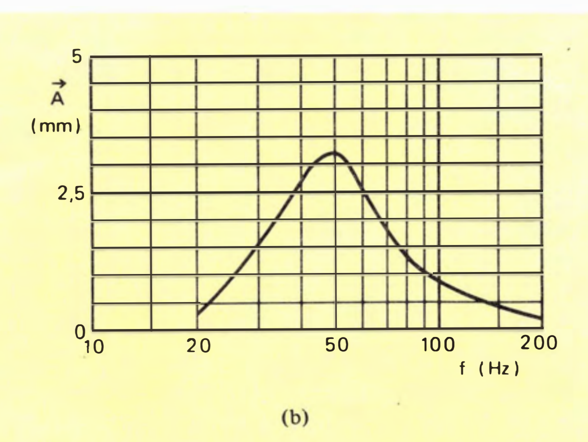


Figura 5. Comportamiento del altavoz de graves con radiador pasivo en las proximidades de la antirresonancia. (*a*) diferencia de fase Φ entre el desplazamiento del altavoz de graves y el desplazamiento del radiador pasivo. (*b*) Suma vectorial $\vec{A}$ de los desplazamientos en función de la frecuencia ($\vec{A} = \vec{A}_{radiador\ pasivo} + \vec{A}_{altavoz\ graves}$; las amplitudes se tratan como vectores, teniendo en cuenta la fase Φ).

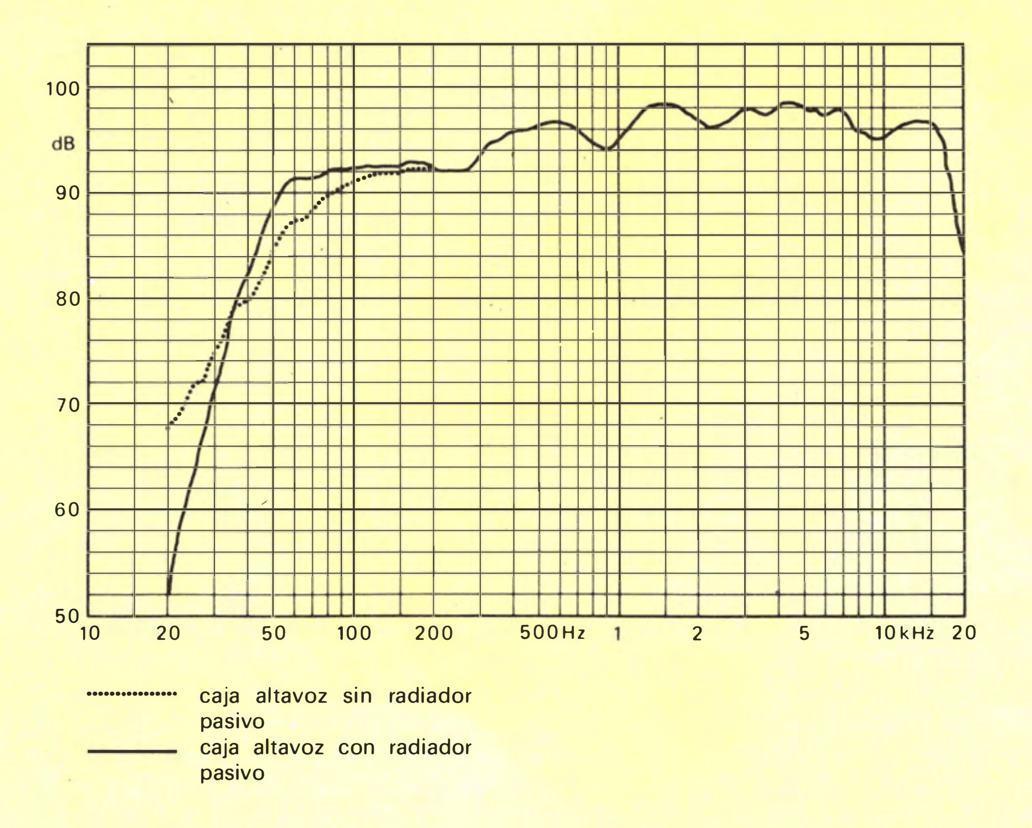


Figura 6. Respuesta de frecuencia del sistema con radiador pasivo y sin radiador pasivo. Las mediciones se efectuaron en una cámara anecoica con el micrófono a 1 m del altavoz. Nivel de potencia 4 W.

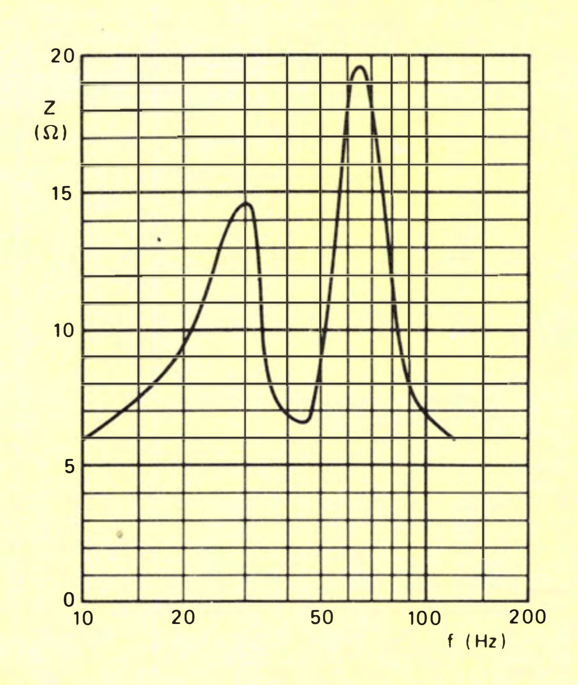


Figura 7. Impedancia eléctrica del sistema con radiador pasivo en función de la frecuencia.

EJEMPLO PRACTICO

Sistema de altavoces de dos vías y 50 W con radiador pasivo

En la figura 8 se muestra una caja acústica hermética de dos vías que tiene un volumen de 45 l, una impedancia nominal de 8 Ω y una capacidad de manejo de potencia de 50 W eficaces. La caja debe construirse con aglomerado de 22 mm y se debe tener cuidado de que sea totalmente hermética (por ejemplo, utilizando cinta selladora). Se recomienda revestir las superficies internas con unos 120 g de lana de vidrio

Los altavoces recomendados para este sistema son:

	Tipo	Impedancia
Woofer	AD80652	8 Ω
Tweeter	AD0162	15 Ω
Radiador pasivo	AD8002	

La figura 9 muestra el diagrama de cableado de los dos altavoces. Obsérvese que el tweeter tiene una impedancia nominal de 15 Ω mientras que la del woofer es de 8 Ω.

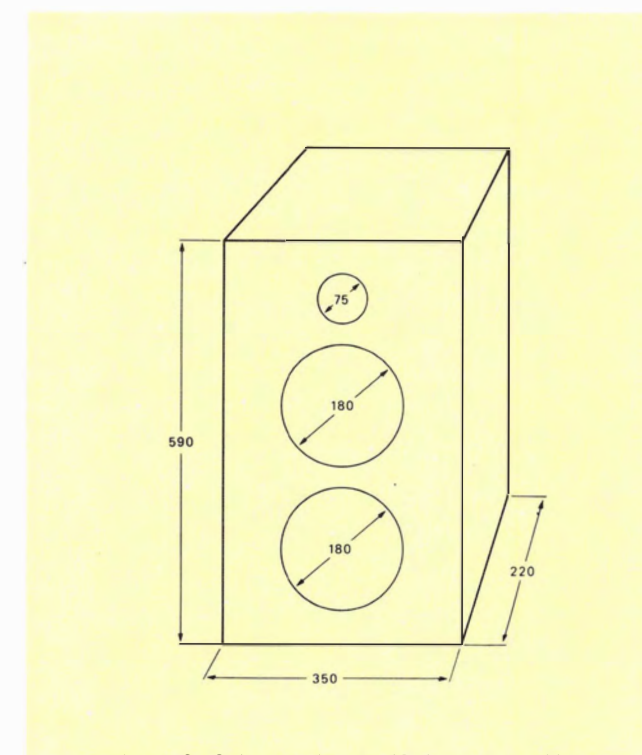


Figura 8. Caja acústica de 45 litros que utiliza el woofer AD80652, el tweeter AD0162 y el radiador pasivo AD8002; las dimensiones son en mm. Las dimensiones dadas son internas y se dan como ejemplo, pudiendo variarse según las necesidades individuales siempre que no varíe el volumen total.

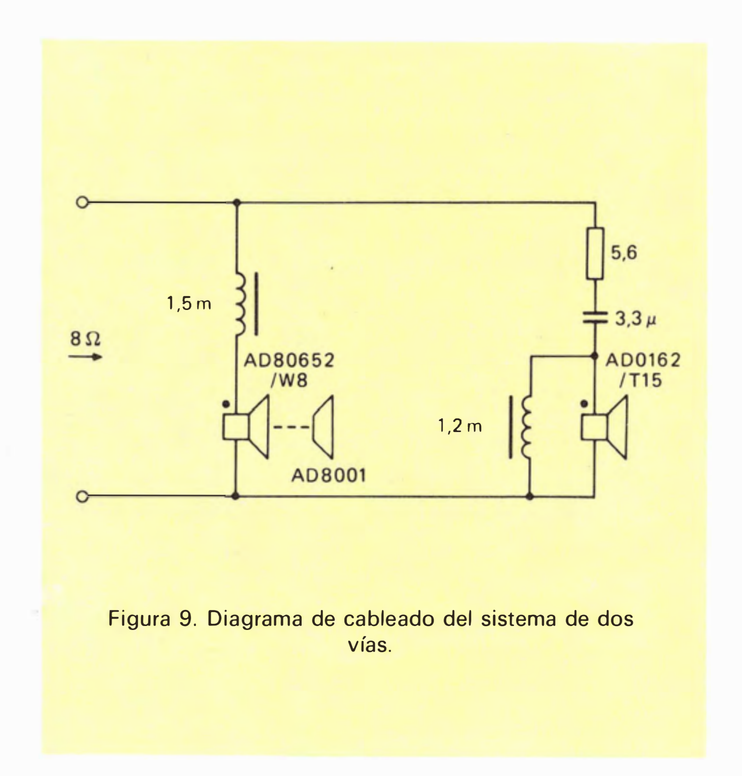


Figura 9. Diagrama de cableado del sistema de dos vías.

Funcionamiento

En la figura 10 se da la respuesta de frecuencia y la distorsión armónica del sistema completo, medidas en condiciones de campo libre. La respuesta total se extiende de 32 Hz a 20 kHz.

No obstante, mucho más importante para el oyente es la respuesta de frecuencia del sistema en su propia sala de estar. Como no podemos representar las condiciones que se pueden dar en cada sala de estar, la figura 11 da una indicación del comportamiento que puede experimentar un oyente medio.

Las medidas de la figura 11 fueron tomadas en una sala de estar con las siguientes dimensiones: 7,1 × 4,8 × 2,84 metros. El sistema de altavoces se colocó a 0,5 m del suelo entre las dos paredes más largas con su parte posterior a 1 m de una de las paredes más cortas, y el micrófono se colocó delante del sistema, aproximadamente a 4 m y a una altura de 1,5 m . En estas condiciones, la respuesta de frecuencia hallada se extiende desde 60 Hz a 20 kHz con una atenuación ⩽ 3 dB.

Características

Las características de un sistema que contiene los altavoces recomendados anteriormente son los siguientes:

— impedancia nominal	8 Ω
— margen de frecuencia	32 a 20.000 Hz
— frecuencia resonante	27 Hz 65 Hz
— capacidad de manejo de potencia	50 W eficaces
— potencia de funcionamiento	6 W
— volumen de la caja	45 l

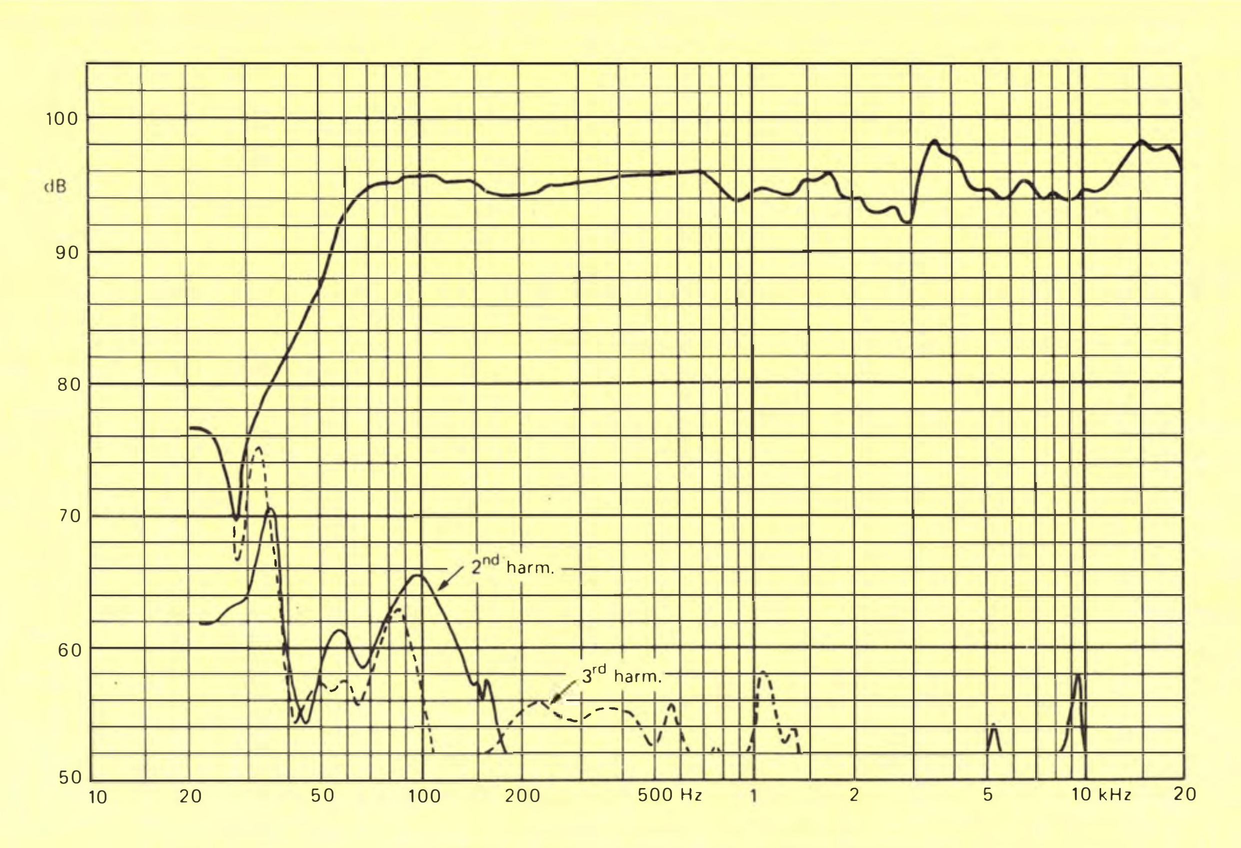


Figura 10. Respuesta de frecuencia y distorsión armónica de una caja práctica en condiciones de campo libre.

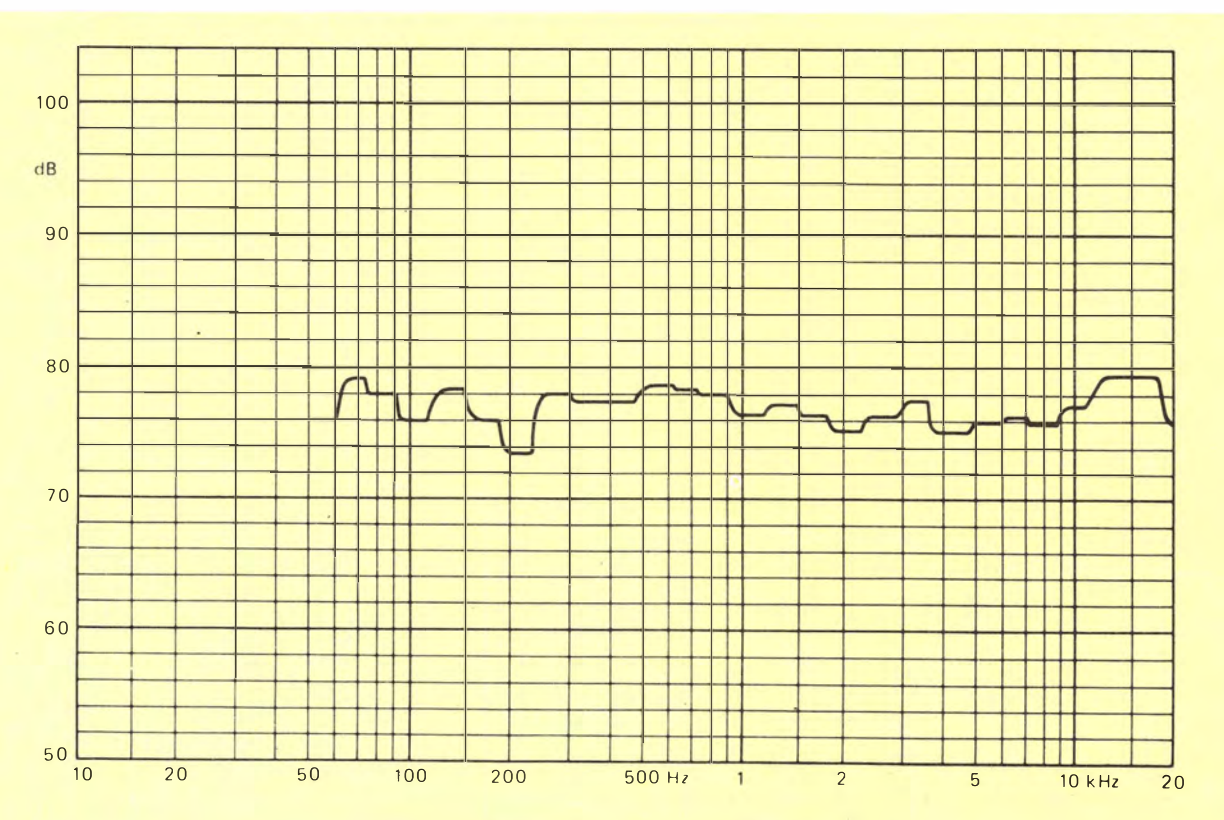


Figura 11. Respuesta de frecuencia de una caja práctica en una sala de estar.

ALTAVOCES PASIVOS

El radiador pasivo es un altavoz sin aro magnético ni bobina móvil; en los demás aspectos su apariencia externa es la de un altavoz normal. El radiador pasivo es normalmente del mismo diámetro que el Woofer y comparte con él el mismo volumen de aire de la caja. El montaje se efectúa en el frontal del baffle junto al altavoz de graves.

La ventaja de incluir un radiador pasivo es la de ampliar la respuesta de graves del sistema acústico.

Los tipos actualmente disponibles en COPRESA son: AD8002, AD8000 y AD1200.

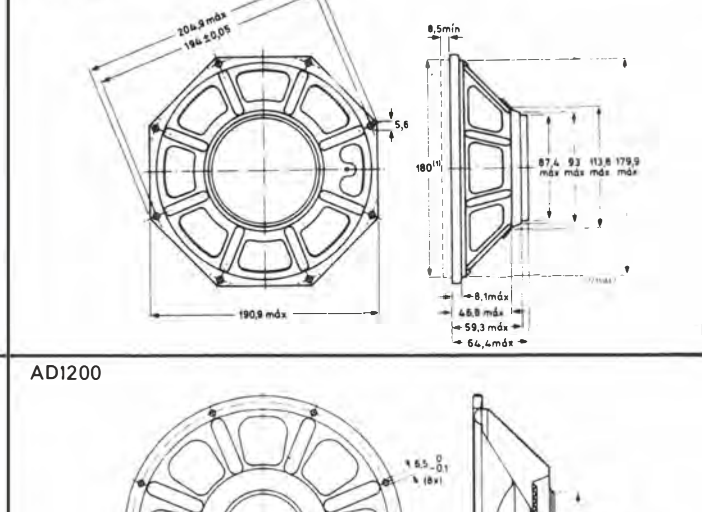
El tipo AD8002 está equipado con un sistema de suspensión externa de polyester y se monta en combinación con el woofer AD80652W.

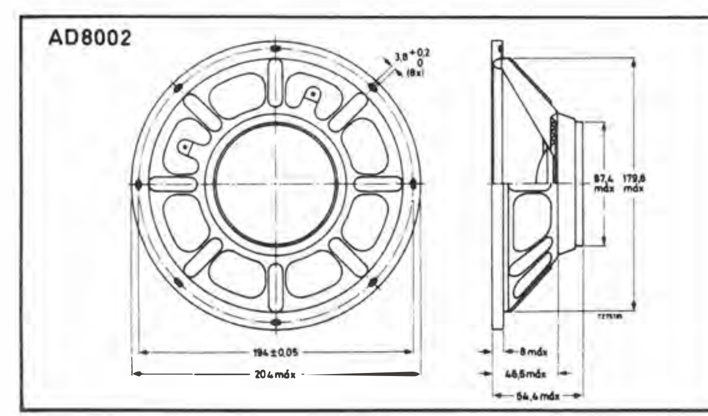
El AD8000 se diferencia del primero en su forma física pues es octogonal en lugar de circular como el AD8002. La combinación idónea se realiza con el altavoz de graves AD8066W.

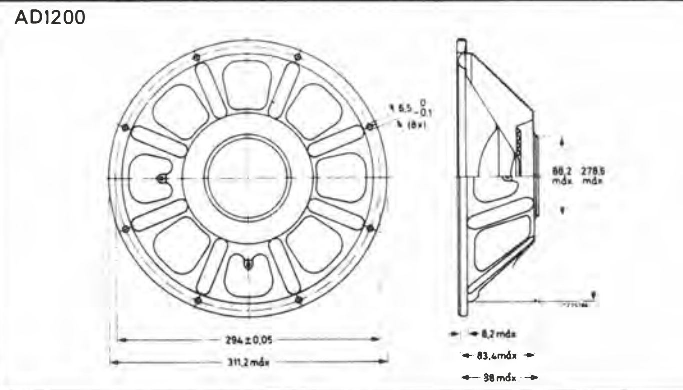
En ambos casos, la capacidad aconsejable del baffle es de 35 l.

El AD1200 se monta en combinación con el altavoz woofer AD/12250W, siendo la capacidad del baffle resultante de 100 l.

Datos técnicos	AD8002	AD8000	AD1200
Area efectiva	$2{,}2 \times 10^{-2}$ m^2	$2{,}5 \times 10^{-2}$ m^2	5×10^{-2} m^2
Masa móvil:			
— masa de sintonía	24,1 g	21,5 g	24,1 g
— masa del cono	7,0 g	9,8 g	15 g
— total masa móvil	33,9 g	31,3 g	51,6 g
— masa del radiador	238 g	235 g	710 g







RESISTENCIAS MINIPLACA

COPRESA presenta unas nuevas resistencias que son muy adecuadas para ser manipuladas por sistemas automáticos de colocación de chips, debido a su forma rectangular y a las pequeñas tolerancias en las dimensiones. Estas resistencias miniplaca se pueden colocar en substratos cerámicos y en placas de circuito impreso. La conexión eléctrica al circuito se puede realizar por soldadura por ola o por flujo de soldadura. Los electrodos garantizan un contacto fiable, los revestimientos protectores permiten el montaje por la cara inferior. Gracias a su construcción robusta, estas resistencias pueden sumergirse completamente en un baño de soldadura de 255°C durante un minuto. Haciendo esto es posible montar las resistencias miniplaca en un lado de una placa de circuito impreso y otros componentes discretos en el otro lado.

Las consideraciones más importantes para utilizar resistencias miniplaca son:

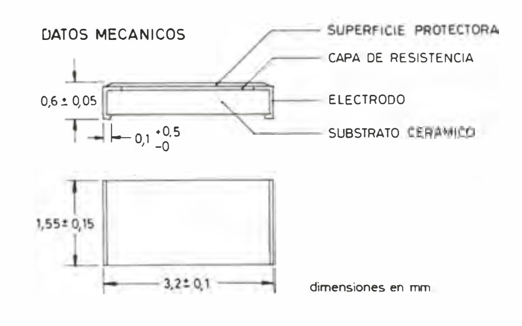
— disminución del tamaño y peso del equipo;
— reducción de costes del equipo;
— requerimientos eléctricos específicos (tales como características de A.F.).

Las principales áreas de aplicación de estas resistencias son:

TV (Sintonizador), radio (línea débil de Hi-Fi y portátiles), radio grabadoras, relojes, cámaras de video, calculadoras de bolsillo, instrumentos, telecomunicación, equipos mecánicos, equipos militares e industria del automóvil.

Resumen de características

Margen de resistencia	1 Ω a 10 MΩ y series E24, E12 y E6
Tolerancias de resistencia	±5, ±10, ±20 %
Coeficiente de temperatura	$< \pm 200 \times 10^{-6}$/K
Disipación máx. abs a Tamb = 70°C	0,125 W
Máxima tensión permisible	200 V (eficaces)
Categoría climática (IEC68)	55/155/56
Especificación básica	IEC 115-1
Estabilidad después de:	
carga, 1000 h a Tamb = 70°C	ΔR/R máx. 1,5 % 0,2 Ω
pruebas climáticas	ΔR/R máx. 1,5 % 0,2 Ω
soldadura	ΔR/R máx. 1 % 0,1 Ω
sobrecarga de corta duración, 400 V máx.	ΔR/R máx. 2 % 0,2 Ω



TRANSFORMADOR DE MA.T. «DIODE-SPLIT»

El transformador de M.A.T. tipo «diode-split» (diodo dividido), ofrece la más económica y fiable generación de M.A.T. para receptores de T.V. Los diodos rectifidadores están incorporados al transformador y la capacidad necesaria para el multiplicador de tensión se obtiene por medio de una técnica de bobinado especial que produce la capacidad distribuida necesaria, evitando el empleo de condensadores exteriores.

Proporciona la amplitud de exploración que requieren los tubos de imagen de color hasta 66 cm. (26 pulgadas), con un diametro de cuello de 36,5 mm. La máxima tensión de M.A.T. es de 25 kV y la corriente de 1,5 mA; la tensión de alimentación es de 150 V (para sistemas transistorizados), con un consumo de 780 mA para máxima corriente de salida. Dispone de numerosos devanados auxiliares.

Tipos comercializados:
AT 2076/30 - Transformador de salida de líneas
AT 2076/51 - Transformador de salida de líneas
AT 2076/70 - Transformador para fuente de alimentación SPP.



NUEVO CIRCUITO DE DEFLEXION VERTICAL: TDA3650

El nuevo circuito de deflexión vertical es un circuito de alta calidad para pantallas grandes, y está encapsulado con la nueva cápsula de potencia SIL13 de inserción vertical. Con esta nueva cápsula se consigue una gran facilidad y ahorro en costes al montar el refrigerador, y se ha mantenido una baja resistencia térmica, que toma por valor 4 K/W desde la unión a la placa de cobre refrigeradora en la superficie del integrado. (La temperatura de la unión funcionando es 150°C).

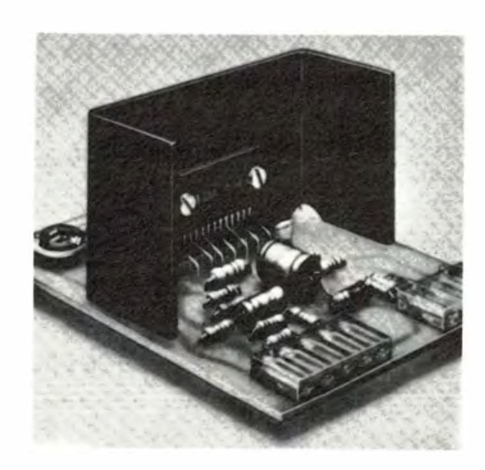
Cabe destacar que este circuito tiene generador de «Flyback», lo que limita la potencia disipada a valores relativamente bajos.

La corriente máxima pico a pico es de 3A y puede ser alimentado con tensiones de 10 a 50 voltios.

Otras funciones que incorpora este integrado son:
— oscilador;
— circuito de sincronismo;
— generador de diente de sierra;
— control de linealidad y corrección en «S»;
— estabilizador de tensión;
— circuitos de protección térmica, protección de las etapas de salida y de guarda.

A todo esto hay que añadir que necesita muy pocos componentes periféricos y que el coste de los mismos es bajo, que lo hace singularmente atractivo.

Este circuito está actualmente en régimen de muestra y se dispondrá en cantidades para producción a partir de Junio de este año.



CONDENSADORES AJUSTABLES MINIATURA CON DIELECTRICO DE PELICULA

Estos condensadores ajustables han sido diseñados para utilizarlos en placas de circuito impreso, por ejemplo en equipos de radio. Además, gracias a su buena estabilidad, son adecuados para equipos industriales.

Las láminas móviles están fijadas en una base de plástico endurecido. El dieléctrico es una película de polipropileno que soporta las láminas móviles de forma que se asegura una buena estabilidad y no se presenta microfonía.

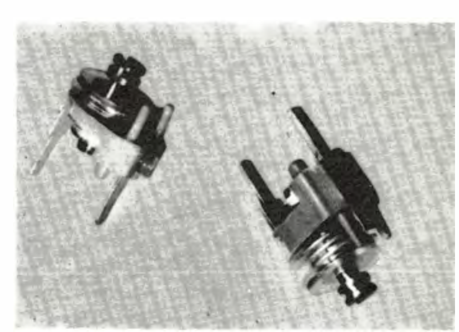
Estos condensadores se ajustan en los dos sentidos por medio de un destornillador. No se produce absorción de flujo entre las láminas. Estos condensadores ajustables miniatura son resistentes a todos los disolventes limpiadores estándar excepto al tricloroetileno y al tricloroetano.

Resumen de características

Máx. $C_{mi}\Phi_{n}$/mín $C_{ma}\Phi_{x}$.	1,5/5 a 4/20 pF
Diámetro	5 mm
Tensión nominal (c.c.)	150 V
Categoría climática (I.E.C68)	40/070/21
Especificación básica	IEC 418-1 y 4

Datos mecánicos

Angulo de rotación efectivo — 180°C
Par de funcionamiento — 1 — 15 nNm
Esfuerzo axial máximo — 2 N
(AC 0,3 % de C_{max})
Masa (aproximadamente) = 0,45 g



SEGUNDA FUENTE DE LA FAMILIA «FAST»

COPRESA anuncia la firma de un acuerdo de segunda fuente entre SIGNETICS y FAIRCHILD de los productos de la familia TTL «FAST».

SIGNETICS desarrollará esta familia con las mismas máscaras y con las mismas especificaciones que FAIRCHILD.

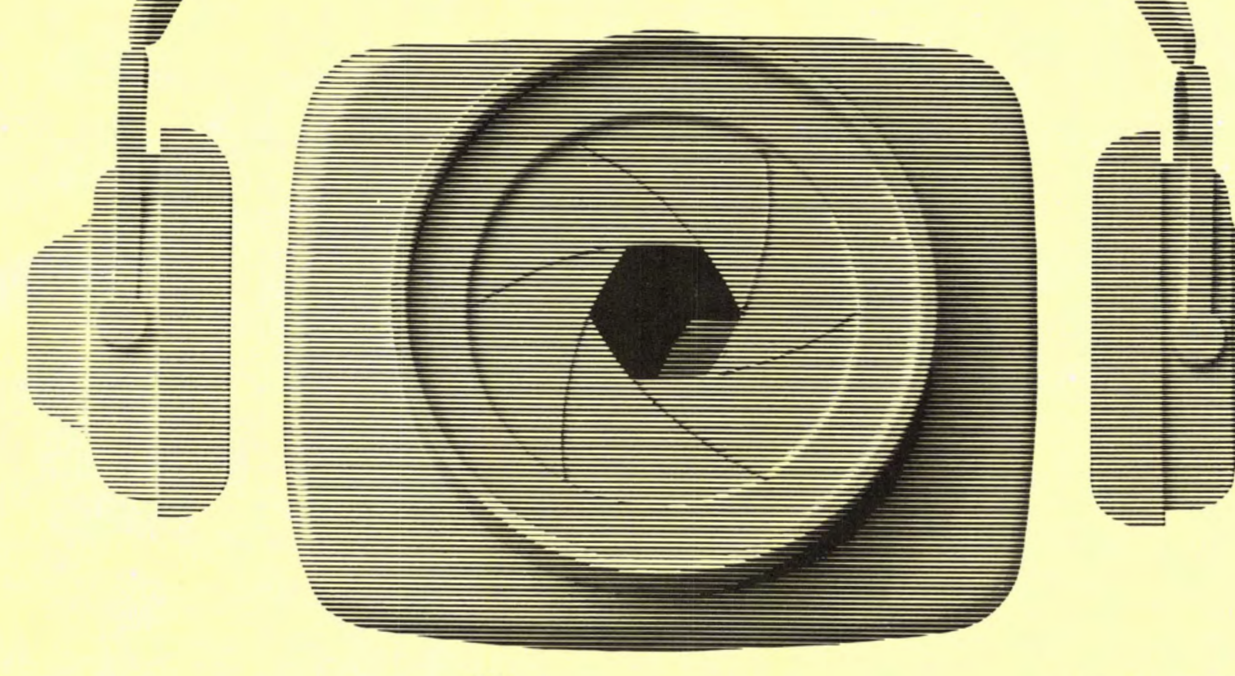
Las primeras muestras estarán disponibles a fines de 1981 o principios de 1982.

La familia TTL «FAST», posee las siguientes características:
— Tiempo de propagación 2 ns
— Consumo por puerta 4 mW

En comparación con los TTL-Schottky, el principal factor del TTL «FAST» es que el consumo se ha reducido 7,5 veces (8 pJ en lugar de 60 pJ), principalmente gracias a la utilización del sistema «aislamiento por óxido».

La familia «FAST» está pues desarrollada para aquellos mercados donde el compromiso velocidad-consumo es importante.





sonimag 19

XIX SALON INTERNACIONAL DE LA IMAGEN, EL SONIDO Y LA ELECTRONICA

HI-FI, RADIO, VIDEO, TV, JUEGOS ELECTRONICOS, VIDEO-TEXTO, COMPUTADORAS DOMESTICAS SONORIZACION, INSTALACION DISCOTECAS, ILUMINACION ESPECTACULAR

EQUIPOS DE VOCES, GUITARRAS CLASICAS Y ELECTRICAS, INSTRUMENTOS DE PERCUSION, VIENTO Y CUERDA, ACORDEONES, ARMONICAS, ORGANOS, ORGANOS ELECTRONICOS, PIANOS DE COLA VERTICALES, SINTETIZADORES



FOTOGRAFIA Y CINE PARA AFICIONADOS, EQUIPOS PROFESIONALES, ILUMINACION, MATERIAL PARA GRANDES LABORATORIOS, MEDIOS AUDIOVISUALES

Sector EXPOTRONICA: ELECTRONICA PROFESIONAL, COMPONENTES ELECTRONICOS, MAQUINARIA, EQUIPOS Y PRODUCTOS PARA CIRCUITOS IMPRESOS, INSTRUMENTOS PARA MEDICION Y CONTROL, RADIODIFUSION (Profesional y Aficionados), TELECOMUNICACIONES



28 SEPTIEMBRE - 4 OCTUBRE 1981



TRANSPORTISTA OFICIAL

INFORMACION: SONIMAG, Plaza de España, BARCELONA-4 Tel. 223 31 01 - Telex 50458 FOIMB-E





Vol. 20 Núm. 6 Junio 1981 125 ptas.

Director

D. José M.ª Llevat Grau

Editor

Cía. de Productos Electrónicos COPRESA, S.A.
Departamento de Publicaciones Técnicas
D. José Albiol Fernández

Coordinación

D. Enrique Riverola García
D. Rafael Rizo Aramburu

Redacción

D.ª M.ª Dolores Forns-Samsó

Consejo Asesor de Redacción

D. Antonio Griñó Berjón
D. José Salinas López
D. Ernesto Tassis Bosch

Suscripciones

D.ª M.ª Angeles García Ferrer

Producción

GENERAL GRAFIC, S.A.
Caspe, 172
Barcelona-13
Depósito Legal: B-18387-61
ISSN: 0210-2641



Portada

PLUMBICONES Y VIDICONES

La tarjeta de un tubo de cámara hace la función de la retina en el ojo humano, subdividiendo la imagen de una escena en elementos de imagen para ser interpretados y transformados en señales nerviosas (eléctricas) por el nervio óptico (haz electrónico en el tubo de cámara).




Vol. 20 Núm. 6 Junio 1981

Indice

Revista Miniwatt

Publicada por:

COMPAÑÍA DE PRODUCTOS ELECTRONICOS «COPRESA», S.A.
Balmes, 22 — Teléfono 301 63 12 — Barcelona-7
Suscripción anual (11 números) . . . . Ptas. 1.100
Precio Ejemplar. . . . . Ptas. 125
Cambio domicilio . . . . Ptas. 25

Editorial

La concepción, cada día más extendida, de sistemas de control distribuido adoptando en cada punto concreto de una máquina o sistema automático los medios que se requieren para dar rápida solución a aquellas incidencias propias del punto controlado, implica el uso de una red de comunicación entre tales puntos a fin de que puedan coordinar eficazmente sus tareas para el apropiado proceso a controlar. Este diálogo establecido entre diferentes partes de una máquina está soportado por una serie de protocolos a fin de garantizar la correcta transmisión y recepción de los mensajes y para esto, a su vez, se generan circuitos integrados LSI específicos para comunicaciones o microprocesadores del tipo 8400 que llevan incorporados los circuitos necesarios para tal fin además de los de uso general para el control de la parte de proceso que se le asigne.

En este número y siguiendo esta filosofía se describen una serie de protocolos de comunicación serie, asociados a los circuitos que pueden incorporarse.

La selección o comparación entre diferentes elementos de potencia, tiristores o triacs, es un problema complejo por la cantidad de parámetros que intervienen en cada aplicación. En el artículo de "Interpretación de los datos de tiristores y triacs" el lector encontrará una descripción detallada y en profundidad de los parámetros que figuran en las hojas de características de cualquier tipo de tiristor o triac para su correcta aplicación.

Entrada / salida serie en microordenadores de la serie 8400

Este artículo describe la función y operación del acoplamiento de entrada y salida en serie incorporado en el propio chip de los microordenadores de la serie 8400.

En Revista Miniwatt volumen 20-n.º 4, Abril 1981, se dió una información detallada sobre esta familia de microordenadores.

Un microordenador con memoria programada por máscara es un dispositivo de aplicación general con una función característica especificada por el contenido de su memoria ROM. El uso cada vez mayor de microordenadores en aparatos industriales y domésticos donde su función principal es el control más que el cálculo, ha obligado a modificar algunas de las funciones del «hardware» de estos dispositivos.

La serie 8400 ha sido desarrollada a partir de los bien conocidos microordenadores 8048/8021, consiguiendo microordenadores con funciones específicas para aplicaciones de control. La arquitectura y la distribución de patillas de la serie 8400 son similares a las del microordenador 8021, mientras que el repertorio de instrucciones está basado en el del microordenador 8048. La serie 8400 comprende una familia de componentes funcionalmente idénticos que ofrecen una variedad de capacidades de memoria ROM y RAM para adaptarse fácilmente a cada aplicación concreta.

ENTRADA/SALIDA SERIE

El uso de transmisión de datos en serie entre dispositivos consigue reducir el número de conexiones necesarias, simplificando el diseño de circuitos y reduciendo el tamaño del conector y el área de circuito impreso. Una de las funciones específicas de la serie 8400 es el acoplamiento Entrada/Salida Serie (SIO) que ha sido diseñado para eliminar el pesado proceso de carga impuesto sobre un microordenador normal cuando éste tiene que realizar transferencias de datos en serie. El acoplamiento SIO puede observarse en el diagrama de bloques del 8400 en la figura 1.

Como es sabido, un microordenador normal necesita examinar regularmente la barra de datos en serie para controlar la presencia de datos, el acoplamiento SIO del 8400 detecta, recibe y convierte el flujo de datos en serie a formato paralelo sin interrumpir la ejecución del programa que se encuentre funcionando en ese momento. Sólo cuando se ha recibido un octeto completo envía una señal de interrupción hacia el microordenador que puede leer entonces el octeto de datos en una única instrucción. Además, en transmisión, el acoplamiento SIO realiza la conversión de paralelo a serie y la subsiguiente salida en serie del dato, mientras el microordenador continua con la ejecución de las tareas programadas.

El diseño del sistema SIO del 8400 permite la interconexión de varios dispositivos 8400 mediante una barra serie de dos líneas. Además, una importante característica del sistema es su capacidad para que se comuniquen dos dispositivos cualesquiera sin la más ligera interrupción de la operación de los otros dispositivos que están en la barra. Esto se consigue mediante un direccionamiento específico de 7 bits en cada dispositivo y proporcionando un sistema por

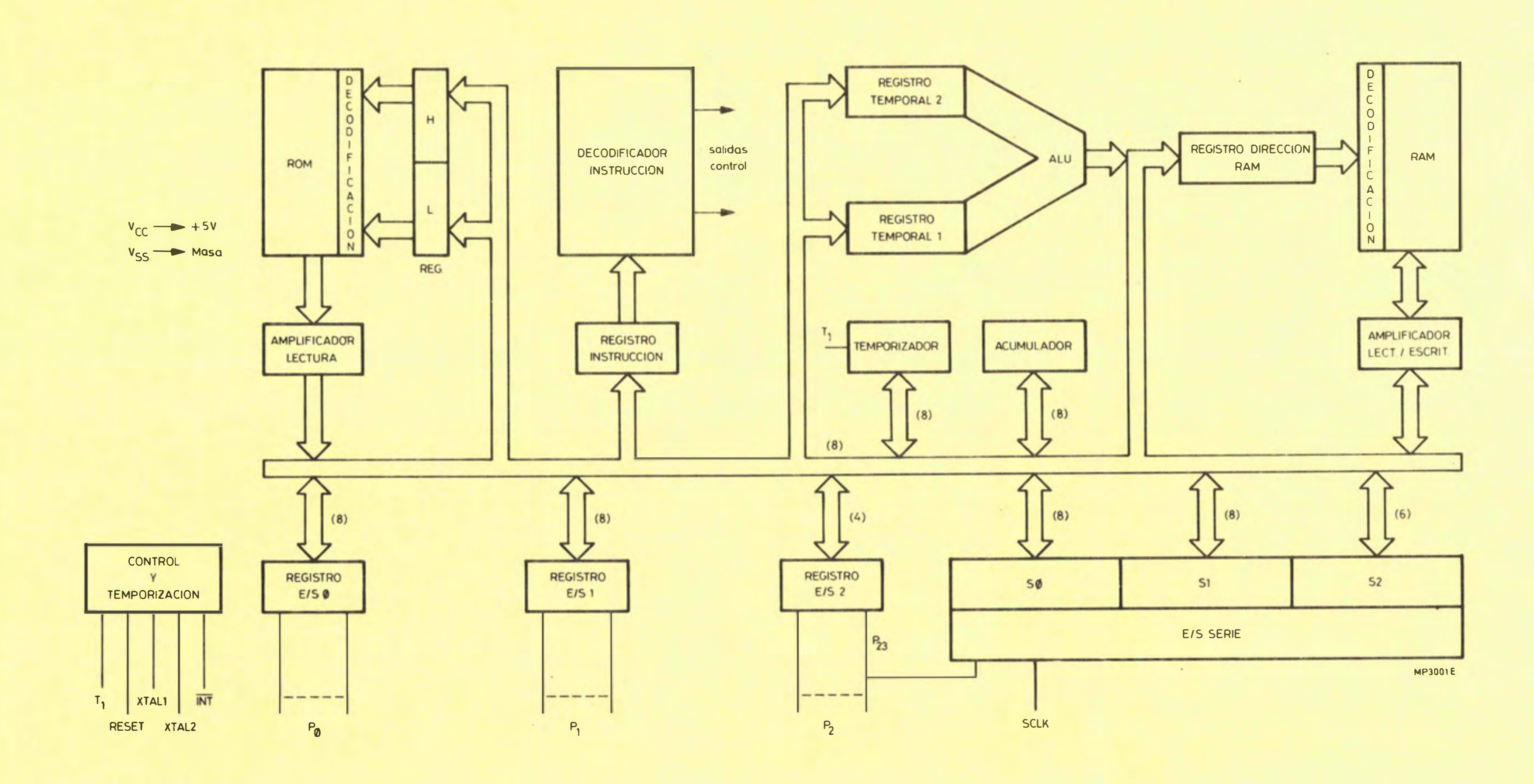


Figura 1. Diagrama de bloques del microordenador MAB8400.

medio del cual un dispositivo responde únicamente a los mensajes prefijados por su propia dirección o por la dirección de «llamada general». El proceso de reconocimiento de una dirección se realiza mediante el hardware de acoplamiento, de modo que la operación del microordenador solamente tiene que ser interrumpida cuando se ha recibido la dirección válida. Esto da lugar a un considerable ahorro del tiempo de proceso y espacio de memoria en comparación con los microordenadores convencionales que emplean acoplamiento serie por programa. Cuando no se requiere la posibilidad de direccionamiento, por ejemplo en un sistema con sólo dos microordenadores, se puede realizar la transferencia de datos directamente sin direccionamiento.

El sistema de entrada/salida serie del 8400 proporciona también mecanismos simples para la implementación de la operación maestro/esclavo de dispositivos, reconocimiento de recepción de datos y una señal de reloj asimétrica para usarla con sistemas de microordenadores convencionales. Cuando se usan sistemas multi-maestro, se recurre automáticamente a un procedimiento arbitrario evitando así la transmisión simultánea de dos o más dispositivos.

BARRA DE DATOS EN SERIE

El acoplamiento serie en el 8400 ha sido diseñado para trabajar con una barra de datos serie consistente en dos líneas bidireccionales: una para señales de datos y otra para señales de reloj. Ha sido definido un protocolo para permitir que las operaciones de dicha barra sean eficientes y fiables:

— La transferencia de datos puede ser iniciada solamente cuando la barra no está ocupada.
— Durante la transferencia de datos, la línea de datos debe permanecer estable siempre que la línea de reloj esté en estado alto. Mientras la línea de reloj está en alto, las variaciones en la línea de datos serán interpretadas como señales de control.

De acuerdo con todo lo expuesto anteriormente, se definen las siguientes condiciones en la barra:

— Barra no ocupada: las líneas de datos y reloj permanecen en estado alto.
— Inicio de transferencia de datos: un cambio en el estado de la línea de datos, de alto a bajo, mientras la línea de reloj está en estado alto, define la condición de «inicio».
— Paro de transferencia de datos: un cambio en el estado de la línea de datos, de bajo a alto, mientras la línea de reloj está en estado alto, define la condición de «paro».
— Datos válidos: el estado de la línea de datos representa «dato válido» cuando, después de una condición de inicio, la línea de datos es estable durante el período en estado alto de la señal de reloj. Hay un impulso de reloj por cada bit de datos.

La figura 2 muestra la secuencia de sucesos involucrados en la transferencia de datos en la barra de datos serie. Cada transferencia de datos empieza con una condición de inicio y termina con una condición de paro; el número de bits de datos transferidos entre las condiciones de inicio y de paro no está limitado.

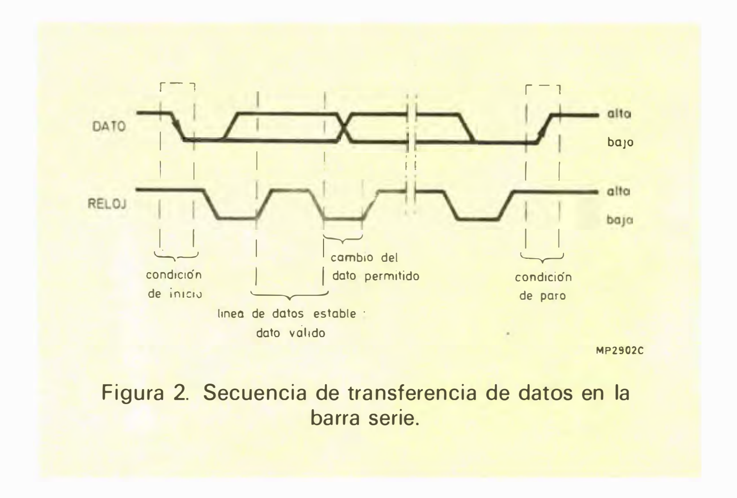


Figura 2. Secuencia de transferencia de datos en la barra serie.

ACOPLAMIENTO DE E/S SERIE

La figura 3 muestra el acoplamiento de E/S serie del 8400. La línea de reloj de la barra serie utiliza exclusivamente el terminal 3, mientras que la línea de datos comparte el terminal 2 con la señal de E/S P 23 del registro de E/S 2. Como consecuencia, cuando el acoplamiento SIO está desinhibido, sólo se dispone de tres líneas de E/S para el registro de E/S 2.

La comunicación entre el microordenador y el acoplamiento tiene lugar a través de la barra interna del microordenador y la línea de petición de interrupción en serie. Se utilizan cuatro registros para almacenar los datos y la información de control de operación del acoplamiento.

— registro de desplazamiento de datos, S0
— palabra de estado del acoplamiento SIO, S1
— palabra de control de reloj, S2
— registro de direcciones.

Registro de desplazamiento de datos S0

S0 es el registro de desplazamiento que se utiliza para realizar la conversión de datos en paralelo a datos en serie y viceversa. Los datos a transmitir son cargados en S0 por el microordenador y desplazados en serie hacia el exterior, comenzando por el bit más significativo. Los datos recibidos en la barra serie son desplazados hacia el interior de S0, comenzando por el bit más significativo. Después de la transmisión de un octeto completo o la recepción de un dato completo, la dirección específica o la dirección general, se genera una interrupción temporal.

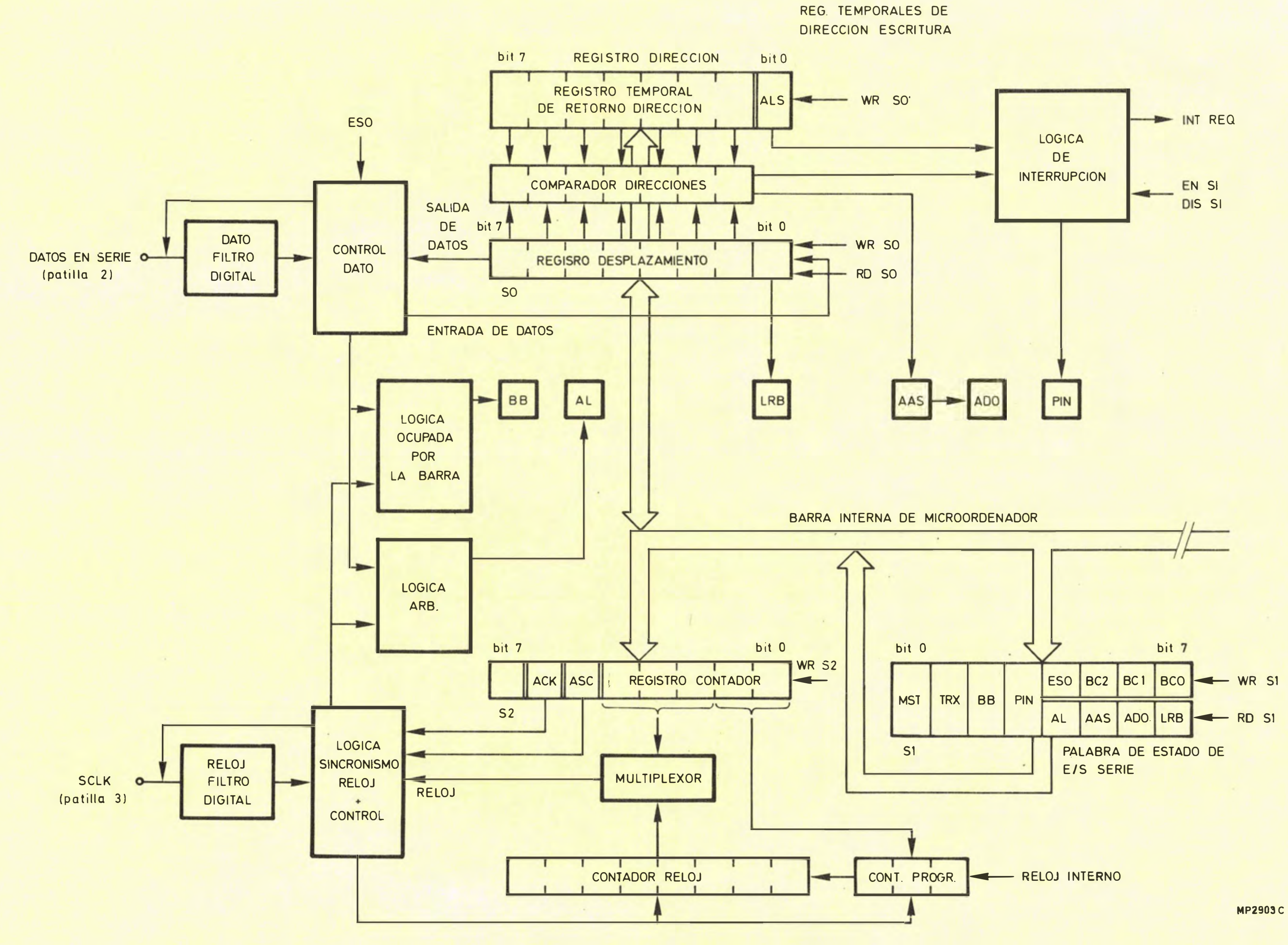


Figura 3. Diagrama de bloques del acoplamiento SIO
de la serie MAB8400.

Palabra de estado S1

S1 proporciona al microordenador la información del estado del acoplamiento y almacena la información del control de acoplamiento proveniente del microordenador. En la figura 4 se muestra la distribución de bits de S1. Obsérvese que los bits 0-3 están duplicados: los bits de control en estas posiciones sólo pueden ser escritos por el microordenador, mientras que los bits de estado del acoplamiento sólo pueden ser leídos.

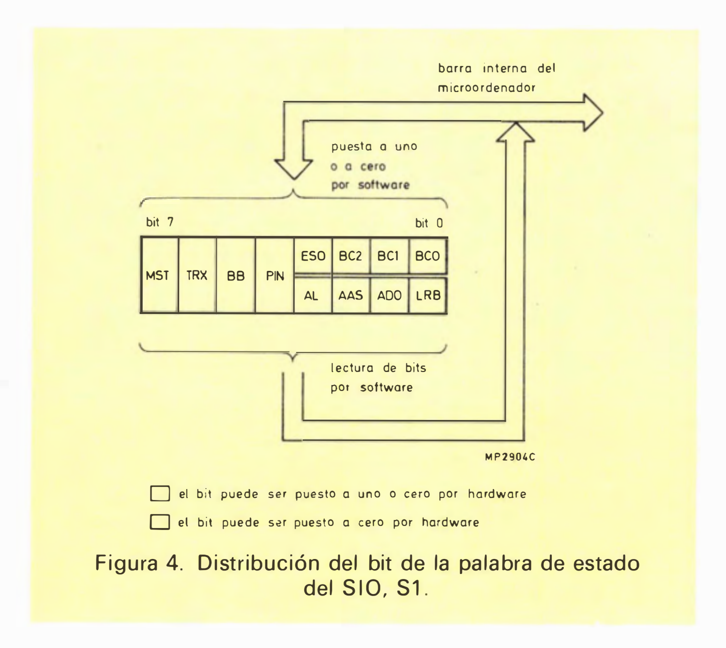


Figura 4. Distribución del bit de la palabra de estado del SIO, S1.

MST y TRX

MST (maestro) controla las operaciones del acoplamiento como dispositivo maestro o como esclavo:

MST = 1, dispositivo maestro;
MST = 0, dispositivo esclavo.

TRX, determina el sentido de la transferencia de datos:

TRX = 1, dato a transmitir;
TRX = 0, dato a recibir.

Tabla 1. Modos de operación del acoplamiento SIO

MST	TRX	Modo
0	0	receptor esclavo
1	0	receptor maestro
0	1	transmisor esclavo
1	1	transmisor maestro

La tabla 1 resume los modos de operación que resultan de cuatro combinaciones de MST y TRX. Un receptor esclavo es un dispositivo que recibe las señales reloj y de datos de un transmisor maestro. Un transmisor esclavo es un dispositivo que ha sido direccionado por un transmisor con una petición para transmitir datos. El transmisor esclavo transmite entonces sus datos de acuerdo con la señal de reloj producida por el receptor maestro. (El transmisor maestro entra a funcionar como receptor maestro para recibir los datos de un transmisor esclavo). Un transmisor maestro es el único modo de operación en el cual una secuencia de datos a transferir puede ser iniciada por las condiciones de arranque.

BB: Barra ocupada

El indicador de barra ocupada indica el estado de la barra. Siempre que en la barra se detecta una condición de arranque, se activa el indicador de barra ocupada. Así mismo, dicho indicador se pone a cero al detectarse una condición de paro en la barra. En el modo transmisor maestro, el indicador de barra ocupada se utiliza para la generación de las condiciones de arranque y paro. En caso de que el dispositivo intentara generar una condición de arranque mientras el indicador está activado, el indicador de pérdida de decisión (AL) se activará y generará una interrupción temporal. No se generará la condición de arranque.

PIN: No interrupción temporal

PIN = 0 indica la presencia de una interrupción temporal que producirá una petición de interrupción serie cuando el mecanismo de interrupción en serie esté deshinbido. La interrupción temporal es cancelada siempre que los datos son leidos de, o escritos en, el registro S0. Una interrupción temporal se genera siempre que ha sido transmitido un octeto completo, el procedimiento de barra arbitraria se pierde, se recibe un octeto completo o se detecta una dirección válida del dispositivo .

ESO: Desinhibición salida serie

El indicador ESO desinhibe/inhibe el acoplamiento SIO:

— ESO = 1, el acoplamiento SIO es desinhibido y al terminal 2 se le asigna la función de línea de datos serie.
— ESO = 0, el acoplamiento SIO es inhibido, al terminal 2 se le asigna la función de señal P23 de E/S y el registro de direcciones puede ser cargado escribiendo en SO.

ESO es puesto a uno o a cero por programa pero no puede ser leído.

BC0, BC1 y BC2

BC0, BC1 y BC2 forman un contador para el

número de bits de la palabra a transmitir o recibir. El contador puede ser puesto a uno, pero no leído, por el microordenador. El contenido del contador indica el número de bits/palabra, con la excepción de que el valor cero indica una palabra de 8 bits. Para eliminar el riesgo de que impulsos espúreos de reloj puedan afectar al contador mientras la barra está libre, la generación o recepción de una condición de arranque produce una puesta a cero del contador. El resultado de esto es que la primera palabra de una transferencia siempre contiene ocho bits.

AL: Pérdida de Prioridad

El indicador de pérdida de prioridad se pone a uno por programa cuando el acoplamiento SIO, como transmisor maestro, pierde la prioridad en la barra. Entonces el acoplamiento pasa automáticamente al modo receptor para verificar si está siendo direccionado por el dispositivo que ganó la prioridad. Siempre se generará una interrupción temporal después de la recepción de una palabra durante el tiempo en que la prioridad fué perdida. Cuando el microordenador lee la palabra de estado, el indicador de pérdida de prioridad indicará que la transmisión requerida no tuvo lugar. El indicador de pérdida de prioridad pasará a cero cuando la interrupción temporal sea borrada (PIN = 1).

AAS: Direccionado como esclavo

El direccionado como esclavo es puesto a uno por hardware cuando el acoplamiento detecta bien su propia dirección específica o una dirección de llamada general como si la primera palabra de una transferencia y el acoplamiento hubieran sido programados para operar en el modo de reconocimiento de direcciones. Asi mismo, es puesto a cero al mismo tiempo que la interrupción temporal es borrada.

AD0: Dirección cero

El indicador de dirección cero se pone a uno por programa después de la detección de una dirección de llamada general cuando el acoplamiento está operando en el modo de reconocimiento de direcciones. La dirección de llamada general consta de una palabra de ocho ceros. El indicador AD0 se pone a cero cuando la barra queda libre después de una condición de paro.

LRB: Ultimo bit recibido

Este contendrá el último bit de datos recibidos o, para un dispositivo transmisor en el modo de reconocimiento, la señal de reconocimiento de un dispositivo receptor.

Registro de control de reloj S2

Control del contador de reloj

Los cinco bits más bajos de S2 se utilizan para programar el contador de reloj serie. Esta señal de reloj serie se obtiene de un reloj interno del microordenador, el cual es una tercera parte de la frecuencia generada por el circuito reloj de cristal. Cuando se utiliza un cristal de 4,43 MHz, la frecuencia del reloj serie puede ser programada en el margen de 720 Hz a 100 kHz, utilizando dos factores de división m y n. Como puede verse en la figura 5, los bits 0 y 1 se utilizan para especificar el valor requerido de m, de acuerdo con la tabla 2, mientras los bits 2, 3 y 4 se utilizan para especificar el valor de *n* de acuerdo con la tabla 3. La frecuencia de la señal de reloj serie puede determinarse mediante la ecuación

$$f_{SCLK} = \frac{f_{cristal}}{3\,m\,n}$$

Tabla 2. Especificaciones del factor de división m.

registro S1 bit 1	bit 0	m
0	0	5
0	1	6
1	0	7
1	1	8

Tabla 3. Especificaciones del factor de división *n*.

bit 4	registro S1 bit 3	bit 2	*n*
0	0	0	2
0	0	1	4
0	1	0	8
0	1	1	16
1	0	0	32
1	0	1	64
1	1	0	128
1	1	1	256

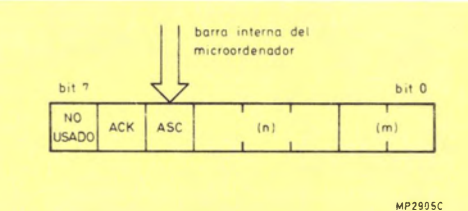


Figura 5. Distribución del bit del registro de control de reloj, S2

ACK: Reconocimiento

Para operar en el modo de reconocimiento, transmisor y receptor deben tener el indicador ACK=1. El dispositivo maestro generará entonces un impulso de reloj extra después de cada palabra completa tal como se muestra en la figura 6. Durante el impulso de reloj extra, el dispositivo transmisor mantiene la línea de datos en estado alto y el dispositivo receptor reconoce un estado bajo por inversión. El dispositivo transmisor almacena la señal de reconocimiento recibida en el bit LRB de S1.

ASC: Reloj asimétrico

ASC = 1 hace que el generador de reloj genere un reloj serie con una relación estado bajo/estado alto de 1:3. En este caso, el factor divisor *n* debe ser 128, por lo que los bits 4, 3 y 2 de S2 deben estar fijados a 1, 1, 0 respectivamente. Así, la frecuencia de reloj está dada por la ecuación:

$$f_{SCLK} = \frac{f_{cristal}}{384\ m}$$

Registro de direcciones

El registro de direcciones contiene los registros temporales de dirección de 7 bits y el indicador ALS, tal como se muestra en la figura 7. Los registros de dirección guardan la dirección específica del dispositivo, mientras que el indicador ALS (siempre seleccionado) se utiliza para desinhibir/inhibir el modo de reconocimiento de direcciones.

ALS = 1, el acoplamiento SIO responderá a todos los mensajes, sin considerar la dirección.

ALS = 0, el acoplamiento SIO responderá sólo a los mensajes conteniendo en su propia dirección o en la dirección general. En este modo, el bit menos significativo de la primera palabra recibida conforma la función de la órden de lectura/escritura (escritura = 0). Cuando un acoplamiento detecta su propia dirección o la dirección de llamada general, automáticamente activa el bit TRX de la palabra de estado al valor de la orden de lectura/escritura recibida. La dirección de llamada general (ocho ceros) es por lo tanto una dirección de siete ceros con la orden de lectura/escritura siempre a cero. El registro de direcciones solo puede ser cargado desde la barra interna del microordenador cuando el acoplamiento SIO está inhibido (ESO = 0). Bajo esta condición, una instrucción MOV S0, A transferirá el contenido del acumulador al registro de direcciones en vez de S0, como ocurriría normalmente.

Lógica de interrupción

La lógica de interrupción puede ser desinhibida mediante una instrucción EN SI, o inhibida mediante una instrucción DIS SI. Cuando la lógica está desinhibida, la generación de una interrupción temporal dará lugar a una interrupción de E/S serie al procesador. Una interrupción SIO hace que el procesador ejecute la instrucción en la posición 5 de su memoria; esta instrucción es normalmente un salto al principio de la subrutina que maneja las interrupciones SIO. Cuando la lógica esta inhibida, las interrupciones temporales pueden seguir en servicio ya que la señal DIN puede ser leída desde la palabra de estado SIO. No obstante, en este caso no se producirán interrupciones vectorizadas.

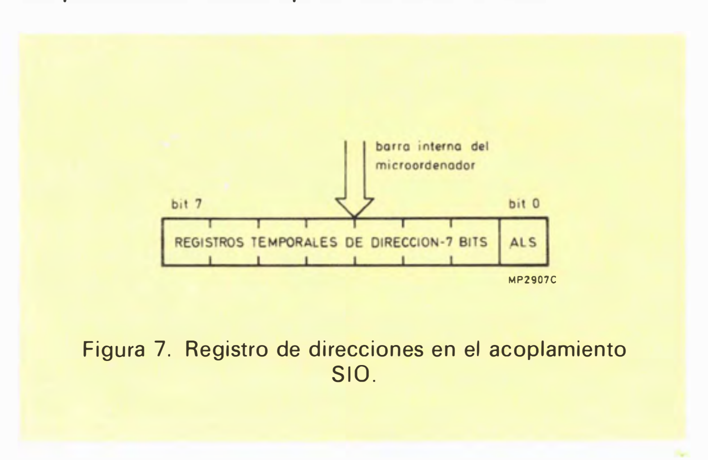


Figura 7. Registro de direcciones en el acoplamiento SIO.

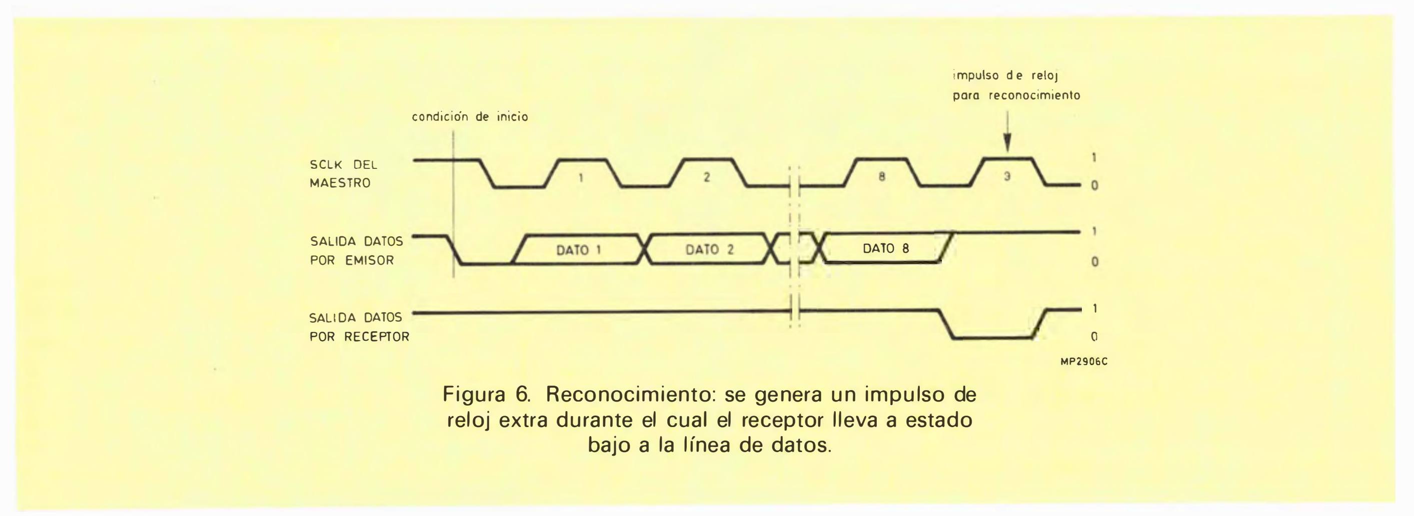


Figura 6. Reconocimiento: se genera un impulso de reloj extra durante el cual el receptor lleva a estado bajo a la línea de datos.

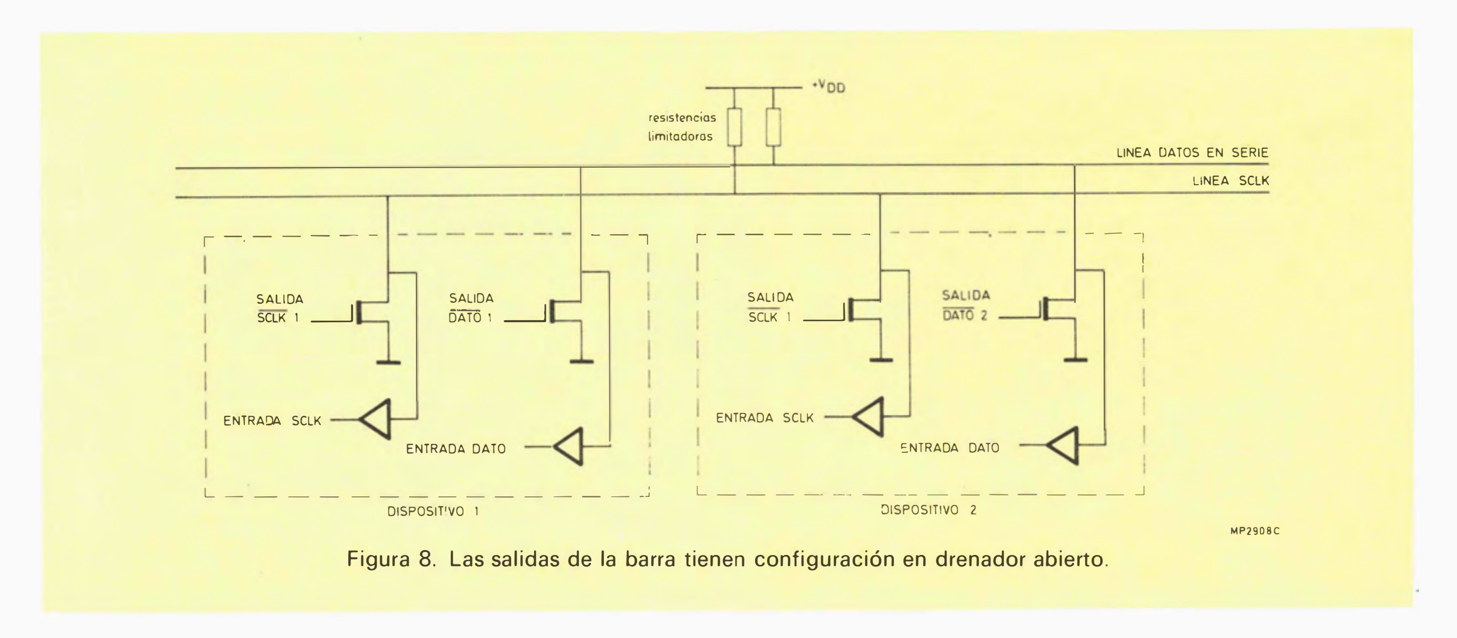


Figura 8. Las salidas de la barra tienen configuración en drenador abierto.

Interrupciones temporales

La primera interrupción temporal en una secuencia de transferencia se genera cuando:

— se ha transmitido una palabra completa (dato o dirección);
— se ha recibido la dirección de llamada general;
— se ha recibido su propia dirección específica;
— se han recibido ocho bits y ALS = 1;
— hay una pérdida de decisión y se ha recibido una palabra completa.

Las subsiguientes interrupciones temporales se generan después de haberse completado cada palabra.

Una vez que ha sido generada una interrupción temporal, la línea de reloj se mantendrá en estado bajo hasta que la interrupción sea cancelada. Esto significa que habrá un retardo entre palabras dependientes del tiempo del proceso de la interrupción de los dispositivos que toman parte en la transferencia. Sólo cuando todos los dispositivos implicados dejan libre la línea de reloj, se puede comenzar la transferencia de la siguiente palabra.

OPERACIONES DE E/S SERIE

De las anteriores explicaciones se puede ver como una vez que un dispositivo ha generado una condición de arranque, todos los indicadores de barra ocupada del sistema son puestos a uno y ningún otro dispositivo puede iniciar otra transferencia hasta que el primero haya dejado la barra libre. No obstante, es posible que dos o más dispositivos den una condición de arranque casi simultáneamente, de modo que ninguno detecte la condición de arranque del otro u otros. Por lo tanto, se ha diseñado un criterio de prioridad en el acoplamiento, de modo que sólo un dispositivo puede tener el control de la barra.

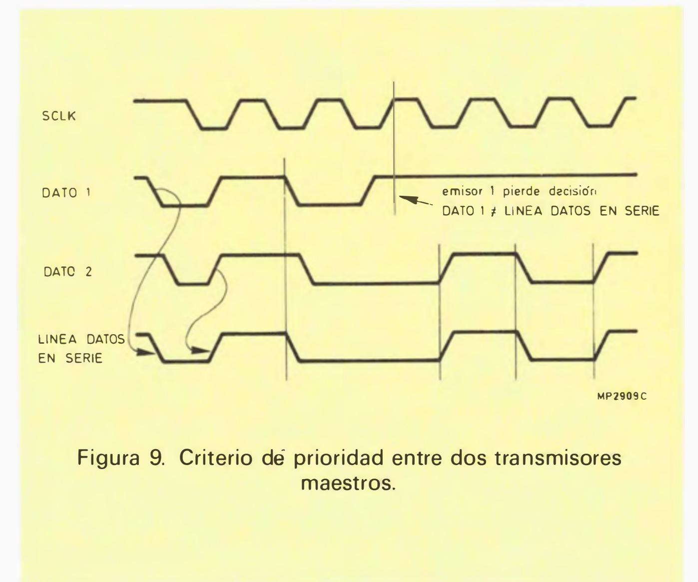


Figura 9. Criterio de prioridad entre dos transmisores maestros.

Criterio de prioridad

La figura 8 muestra la configuración de drenador abierto de las salidas de la barra serie en el 8400, la cual permite la función lógica AND cableada. Esto significa que en la línea predominará un nivel bajo sobre un nivel alto. El criterio de prioridad utiliza el dato presentado en la línea de datos serie por un transmisor concreto. Cuando un transmisor detecta que se ha presentado una señal alta en la línea, precedida por una señal baja, conmuta a modo receptor seguidor, activa el indicador AL y genera una interrupción temporal al final de la palabra. La figura 9 muestra el criterio de prioridad entre dos dispositivos. El criterio de prioridad dará primacía al dispositivo que transmita la sucesión serie de datos con el valor binario más bajo. Si dos o más dispositivos enviaran las primeras palabras idénticas, el criterio de prioridad continuaría en las siguientes. Si todos los datos fueran idénticos, la prioridad no sería necesaria.

Sincronización de reloj

En condiciones normales, solo un dispositivo maestro podrá generar una señal de reloj. No obstante, durante el criterio de prioridad, pueden haber dos o más dispositivos maestros y el reloj debe ser sincronizado de modo que puedan compararse las salidas de datos. La propiedad de AND cableada de la línea de reloj implica que un dispositivo que genera primero un período bajo de la línea de reloj precederá a otros dispositivos. En este flanco de bajada, los generadores de reloj de los otros dispositivos estarán obligados a comenzar la generación de sus propios períodos de estado bajo. La línea de reloj será, en este caso, mantenida en estado bajo por el dispositivo con el período bajo más largo, mientras que los otros dispositivos que finalizan sus períodos bajos tendrán que esperar que la línea de reloj quede libre antes de comenzar sus períodos de estado alto. De esta forma se obtiene una señal sincronizada en la línea de reloj, en la cual el dispositivo más lento determina la longitud del período bajo y el más rápido, la longitud del período alto. En la figura 10 se muestra la sincronización de reloj.

Modos de transferencia

El sistema SIO 8400 tiene tres modos básicos de transferencia:

— transferencia sin reconocimento de direcciones;
— transferencia con reconocimiento de direcciones;
— transferencia con reloj asimétrico.

Se puede especificar el uso del proceso de reconocimiento (ACK=1 en ambos dispositivos) en cada uno de estos tres modos, dando un total de seis opciones.

Transferencia sin reconocimiento de direcciones

En la figura 11 se muestra una transferencia sin reconocimiento de direcciones. Después de la recepción o transmisión de una palabra completa, se generará una interrupción temporal, produciendo una petición de interrupción serie al microordenador siempre que la lógica de interrupción esté desinhibida. Mientras la interrupción temporal no haya sido servida, el receptor esclavo mantendrá la línea de reloj en estado bajo para indicar que todavía no está preparado para continuar con las siguientes palabras de datos. El receptor servirá a dicha interrupción mediante la activación del contador de bits en S1 y la lectura de los datos de S0. El transmisor servirá a la interrupción mediante la activación del contador de bits en S1 y la escritura de los datos en S0. Las interrupciones temporales son canceladas por la acción de los datos de lectura o escritura a o de S0. La secuencia de transferencia termina con una condición de paro procedente del dispositivo maestro, que sigue inmediatamente a la última palabra de datos.

Transferencia con reconocimiento de datos

En este modo, un dispositivo maestro puede enviar una dirección esclava de 7 bits y un bit de órden de lectura/escritura o la dirección general de ocho ceros como primera palabra. El indicador ALS de todos los dispositivos debería ser puesto a cero. Si se envia una

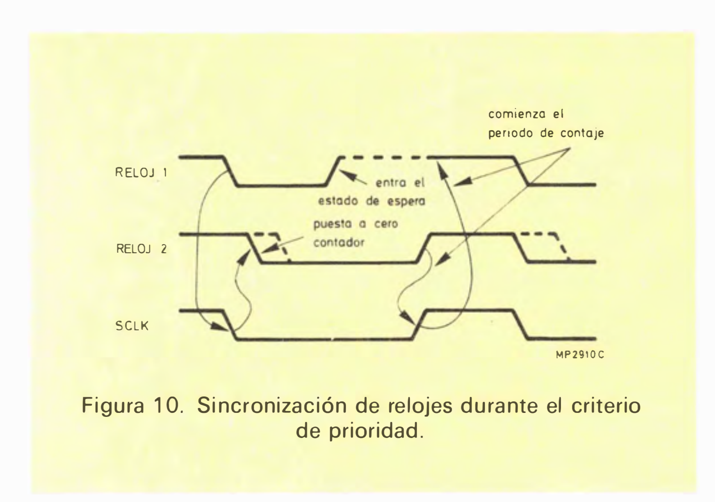


Figura 10. Sincronización de relojes durante el criterio de prioridad.

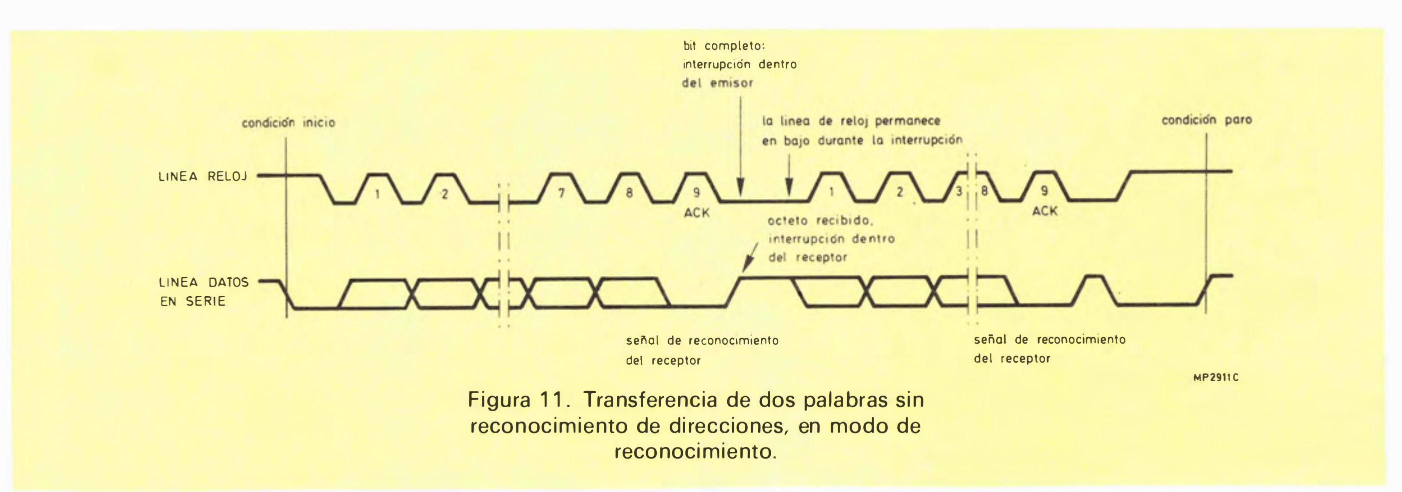


Figura 11. Transferencia de dos palabras sin reconocimiento de direcciones, en modo de reconocimiento.

dirección esclava, solo responderá el dispositivo de dicha dirección. El bit TRX de SI será fijado al valor del bit de órden de lectura/escritura para que el dispositivo actue como receptor esclavo o transmisor esclavo. La línea de reloj será mantenida en estado bajo hasta que las interrupciones hayan sido servidas en ambos, maestro y esclavo, después del cual los datos serán introducidos en, o sacados del registro de desplazamiento esclavo bajo control de la señal de reloj proveniente del dispositivo maestro. Cuando el dispositivo maestro ha direccionado un esclavo con la órden a transmitir (bit menos significativos de la palabra = 1) el bit TRX en el dispositivo maestro se pondrá a cero de modo que el dispositivo entra en modo receptor maestro. Después de la primera palabra de dirección, cualquier número de palabras siguientes puede ser transferido de la misma manera que se ha descrito anteriormente para transferencias sin reconocimiento de direcciones.

Cuando se envía una dirección general, todos los dispositivos entran en modo receptor esclavo y esperan la llegada de datos de algún transmisor maestro.

Transferencia con reloj asimétrico

Con una relación entre estado alto y bajo de 3:1, el reloj simétrico concede al microordenador más tiempo por período de reloj para comprobar el estado de la línea de datos, haciendo que la secuencia de esta acción sea menos crítica. Además, debido a que la línea de reloj se utiliza frecuentemente para generar interrupciones, el reducido período de tiempo en estado bajo concede al microordenador más tiempo de proceso, ya que el microordenador es obligado a permanecer dentro del programa de manipulación de la interrupción todo el tiempo que la línea de reloj está en estado bajo. Por otra parte, el modo de reloj asimétrico es el mismo para transferencias sin reconocimiento de direcciones.

INSTRUCCIONES PARA E/S SERIE

La familia del 8400 utiliza el repertorio de instrucciones del microordenador 8048, menos las instrucciones indicadas en la tabla 4. Para uso con la E/S serie se han definido cinco nuevas instrucciones:

MOV A, S_n
MOV S_n, A
MOV S_n, # data
EN SI
DIS SI

Tabla 4. Instrucciones del 8048 no soportadas por la familia 8400.

ANLD	P, A	—
CLR	F0	JNI
CLR	F1	MOVD A,P
CPL	F0	MOVD P, A
CPL	F1	MOVP3 A, @ A
ENTO	CLK	MOVX A, @ R
JF0	MOVX	MOVX @ R, A
JF1		ORLD P, A

Los detalles de estas instrucciones se dan en la tabla 5.

DESARROLLOS CON LA SERIE MAB 8400

La serie 8400 ha sido diseñada para ser utilizada en equipos de consumo, donde la reducción del número de conexiones es un aspecto importante en costo del producto. Otros circuitos integrados están empezando a ser desarrollados para ofrecer una amplia gama de funciones periféricas, tales como manejo de textos, excitadores de visualización y memorias operadas en serie. Se ha desarrollado una barra entre CI para simplificar el uso de estos circuitos periféricos. Otros artículos de esta serie describirán aplicaciones típicas de la serie 8400 y de dichos periféricos. ■

Tabla 5. Nuevas instrucciones para E/S serie.

Mnemónico	cod. op. hex	palabras/ciclos	Descripción de operación	función
MOV A, S_n	0C 0D	1/2	Transferencia del registro SIO *n* al acumulador	(A) – (S0) (A) – (S1)
MOV S_n, A	3C 3D 3E	1/2	Transferencia del contenido del acumulador al registro de E/S serie *n*	(S0) – (A) (S1) – (A) (S2) – (A)
MOV S_n, # data	9C 9D 9E	2/2	Transferencia del dato inmediato al registro de E/S serie *n*	(S0) – data (S1) – data (S2) – data
EN SI	85	1/2	Desinhibición de las interrupciones de E/S serie	
DIS SI	95	1/1	Inhibición de las interrupciones de E/S serie	

Interpretación de los datos de tiristores y triacs

Se describen y explican los datos publicados para nuestra gama de tiristores y triacs y se da una breve descripción de las características de éstos. Se muestra como los datos pueden ser presentados en forma equívoca, a la vez que se justifica el contenido y la presentación de nuestros datos publicados.

INTRODUCCION

En el artículo "Interpretación de los datos de diodos rectificadores" publicado en Revista Miniwatt, volumen 18, número 7, se trató sobre la importancia de utilizar datos fiables y completos, junto con las ventajas del sistema de valores máximos absolutos. En este artículo se extiende el tema a tiristores y triacs y se intenta ayudar al diseñador de circuitos a utilizar totalmente nuestros datos publicados y a confiar en que verdaderamente describen el funcionamiento de los dispositivos.

Para comparar diferentes dispositivos, no es suficiente dar un breve repaso a los catálogos resumidos. Los valores límite y características publicados requieren una información de soporte que describa verdaderamente las posibilidades de los dispositivos; así pues, las comparaciones entre dispositivos cuyo funcionamiento parezca ser similar, no deben efectuarse solamente sobre bases económicas. Existen fabricantes que especifican los valores límite de tal forma que dan una falsa impresión de las posibilidades de sus dispositivos.

Los valores nominales y las características que se dan en los datos publicados deben estar especificados junto con las condiciones a las que se aplican, y estas condiciones deben ser reales. Además, es importante definir el valor nominal o característica que se especifica. Sólo si los datos son completos y no ambiguos se puede realizar una verdadera comparación entre las posibilidades de diferentes tipos.

TIRISTORES

Tiristor es un término genérico empleado para designar un dispositivo semiconductor que tiene cuatro capas semiconductoras y funciona como conmutador, con estados estables de conducción y bloqueo. Un tiristor puede tener dos, tres o cuatro terminales. Los dispositivos de dos terminales se conocen como diodos de conmutación y los de cuatro como conmutadores controlados de silicio. El tiristor común, o de tres terminales, se conoce también como triodo tiristor de bloqueo inverso o rectificador controlado de silicio. La figura 1 muestra el símbolo y un diagrama esquemático del tiristor. Todos nuestros tiristores son tipos de puerta P; es decir, el ánodo está conectado al elemento de sujección (o disipador de calor) del encapsulado.

El tiristor conducirá una corriente de carga en una sola dirección, análogamente al diodo rectificador. Sin embargo, el tiristor conducirá esta corriente de carga solamente cuando haya sido cebado; esta es la propiedad esencial del tiristor.

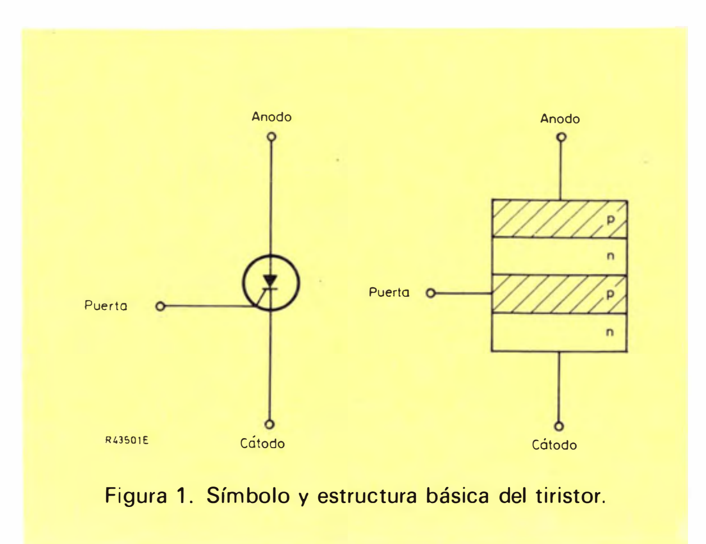


Figura 1. Símbolo y estructura básica del tiristor.

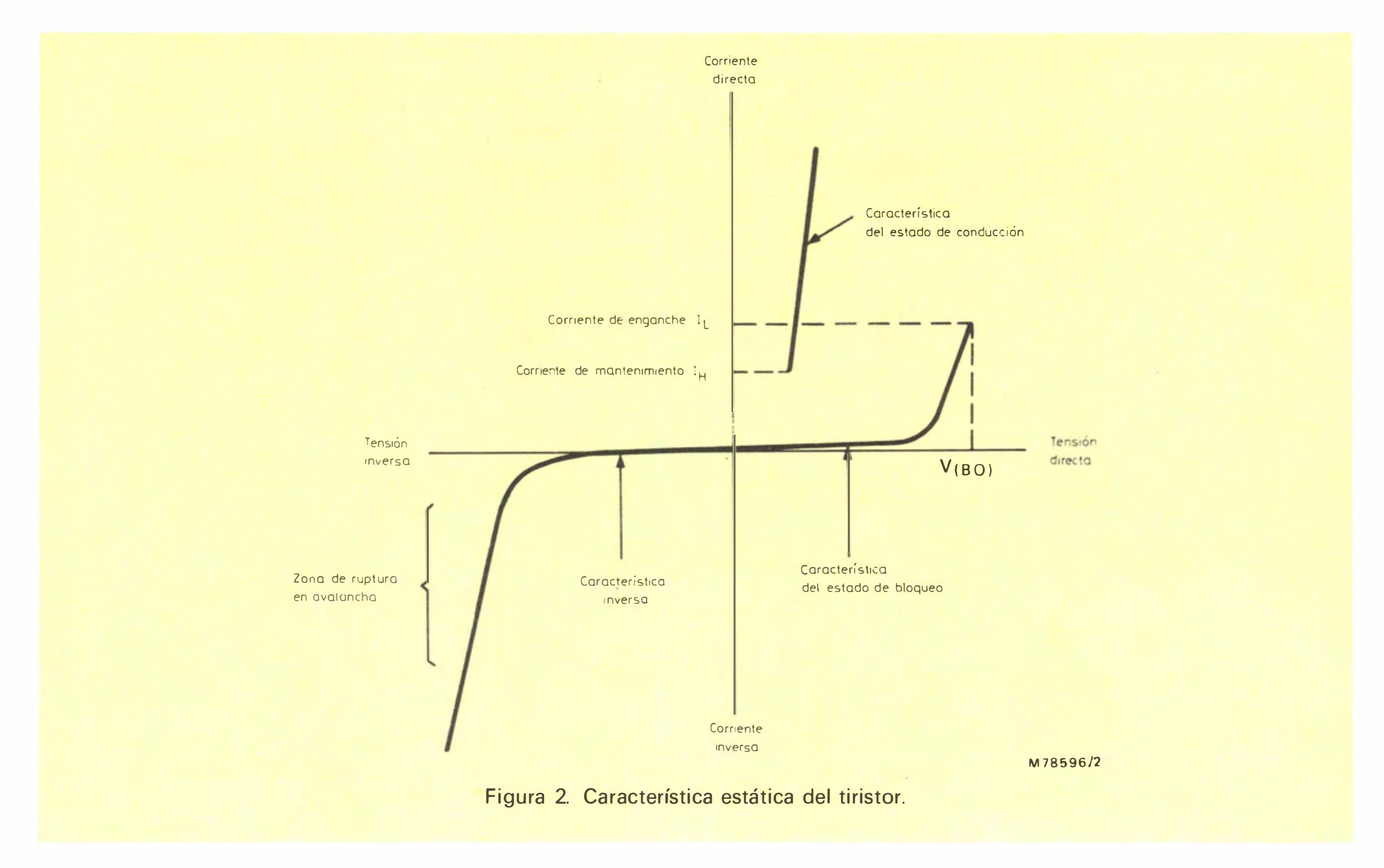


Figura 2. Característica estática del tiristor.

La figura 2 muestra la característica estática del tiristor. Cuando se aplica al dispositivo una pequeña tensión negativa, solamente circula una pequeña corriente inversa de fugas. Al aumentar la tensión inversa, la corriente de fugas aumenta hasta que se produce ruptura por avalancha. Si se aplica una tensión positiva, circula de nuevo una pequeña corriente directa de fugas que aumenta al aumentar la tensión directa. Cuando la tensión directa alcanza la tensión de ruptura $V_{(BO)}$, se inicia el paso a conducción mediante la ruptura por avalancha y la tensión a través del tiristor cae a la tensión de estado de conducción V_T.

Sin embargo, el paso a conducción puede producirse cuando la tensión directa (ánodo o cátodo) es menor que $V_{(BO)}$, si se produce un disparo en el tiristor al inyectar un impulso de corriente en la puerta. Si el dispositivo tiene que permanecer en el estado de conducción, este impulso de disparo debe ser aplicado hasta que la corriente que circula por el tiristor sea superior a la corriente de enclavamiento I_L. Una vez establecido el estado de conducción, la corriente de mantenimiento I_H es la corriente mínima que puede circular a través del tiristor para mantener la conducción. La corriente de carga debe reducirse a un valor inferior a I_H para bloquear al tiristor; por ejemplo, reduciendo a cero la tensión entre el tiristor y la carga.

Normalmente los tiristores pasan a conducción mediante disparo con una señal de puerta, pero también pueden pasar a conducción sobrepasando la tensión directa de ruptura o la velocidad de subida permitida de la tensión de ánodo dV_D/dt. Sin embargo, estos métodos alternativos de conmutación al estado de conducción deben evitarse mediante un diseño adecuado del circuito.

DATOS DEL TIRISTOR

Los datos publicados para los tiristores contienen información de los valores nominales de tensión, corriente, y temperatura, de las resistencias térmicas asociadas con los dispositivos, así como de las características eléctricas y de conmutación.

Valores nominales de tensión ánodo-cátodo

Generalmente la tensión de la red de c.a. se considera como una onda sinusoidal uniforme. Sin embargo, en la práctica hay una variedad de transitorios, algunos de los cuales se presentan con regularidad y otros solamente de forma ocasional. Aunque algunos de los transitorios de mayor valor pueden eliminarse mediante filtros, los tiristores deben manejar todavía tensiones de ánodo-cátodo superiores al valor nominal de la tensión de red.

En los datos publicados se dan las siguientes características de tensión inversa del estado de bloqueo (véase la figura 3).

— V_{RSM}: tensión inversa de pico no repetitiva,* que es el valor de pico de los transistorios no repetitivos de tensión. Este valor debe especificarse en función de la máxima duración del transitorio que puede ser manejado (normalmente $t \leqslant 10$ ms).

— V_{RRM}: tensión inversa de pico repetitiva,* que es el valor de pico de los transitorios que se presentan en cada ciclo.
— V_{RWM}: tensión inversa de cresta en funcionamiento (pico) que es el valor de la tensión máxima de pico continua en el sentido inverso, despreciando los transitorios. Corresponde al valor negativo de pico (a veces con un factor de seguridad) de la tensión sinusoidal de alimentación.

* La tensión repetitiva es generalmente una función del circuito y aumenta la disipación de potencia del componente. Una tensión transitoria no repetitiva generalmente es debida a una causa externa y se supone que su efecto ha desaparecido completamente antes de que aparezca el próximo transitorio (publicación 147-0 del IEC).

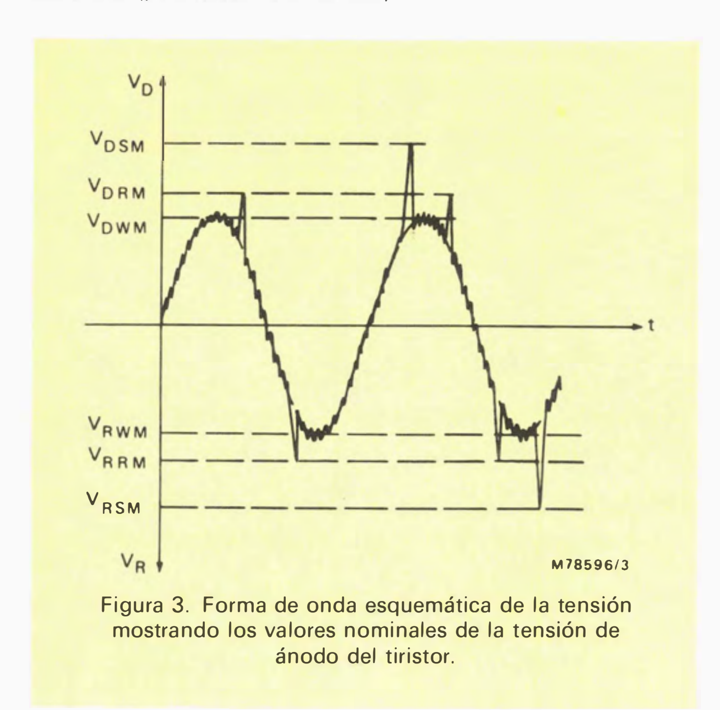


Figura 3. Forma de onda esquemática de la tensión mostrando los valores nominales de la tensión de ánodo del tiristor.

A continuación se dan las tensiones directas de estado de bloqueo correspondientes a V_{RSM}, V_{RRM} y V_{RWM}.

— V_{DSM}: tensión de pico no repetitiva del estado de bloqueo aplicada en sentido directo.
— V_{DRM}: tensión de pico repetitiva del estado de bloqueo aplicada en sentido directo.
— V_{DWM}: tensión de cresta (pico) de funcionamiento del estado de bloqueo aplicada en sentido directo.

Tanto los valores nominales de tensión repetitiva como los de tensión no repetitiva se determinan en parte mediante el límite de tensión que evita que el tiristor sea llevado hacia la ruptura directa o inversa, y en parte mediante la energía instantánea (que resulta de un aumento en la corriente de fugas) que puede ser disipada en el dispositivo sin sobrepasar el valor de la temperatura nominal de la unión.

Cuando un tiristor tiene que funcionar directamente a partir de la red, es aconsejable elegir un dispositivo cuyos valores nominales de tensión de pico repetitiva V_{RRM} y V_{DRM} sean al menos 1,5 veces el valor de pico de la tensión sinusoidal de red; este valor de pico es típicamente de 600 V para red monofásica de 240 V y de 1200 V para red trifásica de 415 V. Esta cifra forma parte del número de tipo; por ejemplo, BTW38 *600R* (la *R* final indica que el ánodo del dispositivo está conectado al elemento de sujección/disipador de calor).

Valores nominales de corriente ánodo-cátodo

En los datos publicados se dan los siguientes valores nominales de corriente (véase la figura 4). Obsérvese que el subíndice *T* indica que el tiristor está en el estado de conducción.

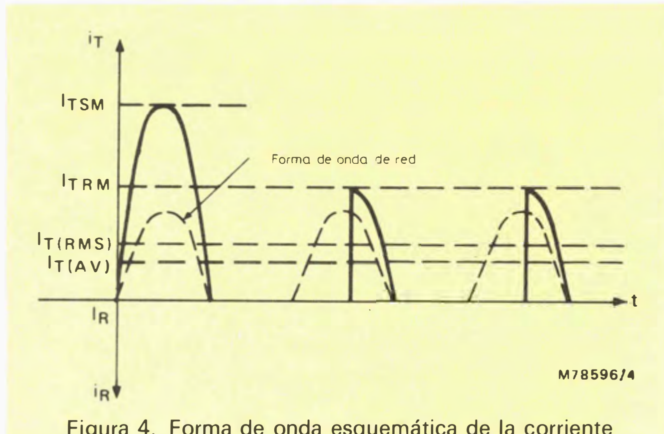


Figura 4. Forma de onda esquemática de la corriente que muestra los valores nominales de la corriente de ánodo del tiristor.

— $I_{T(AV)}$: valor medio de la forma de onda de la corriente de red idealizada, tomada durante un ciclo suponiendo una conducción sobre 180°. Para dispositivos montados en radiadores, el valor $I_{T(AV)}$ debe estar especificado para una determinada temperatura T_{mb} de la base de montaje; nuestros dispositivos están especificados generalmente para una temperatura de la base de montaje de al menos 85°C. Un dispositivo puede tener un valor nominal de corriente artificialmente elevado si la temperatura de la base de montaje es irrealmente baja; los valores nominales que no tengan especificada la temperatura de la base de montaje deberán ser tomados con desconfianza.
— $I_{T(RMS)}$: corriente eficaz en el estado de conducción. Este valor da la corriente eficaz máxima que el tiristor puede soportar. Esto es importante para grandes valores del factor de forma, cuando la corriente eficaz puede ser el valor nominal límite en vez de la corriente media.
— I_{TRM}: corriente directa de pico repetitiva. Este valor nominal es la corriente de pico que puede pasar durante cada ciclo siempre que no se sobrepasen los valores nominales de la corriente media y eficaz.
— I_{TSM}: corriente directa de pico (inicial) no repetitiva. Este valor nominal es el valor de pico permitido para los transitorios no repetitivos y depende de la duración de la sobrecarga transitoria. Los datos

publicados especifican el valor de I_{TSM} para $t=10$ ms, que es la duración de medio ciclo de la red de 50 Hz. Sin embargo, los fabricantes americanos especifican I_{TSM} para $t=8{,}3$ ms (medio ciclo de la red de 60 Hz), y, por consiguiente, los valores americanos de la sobrecarga transitoria deben ser adecuadamente reducidos (multiplicados por 0,83) antes de compararlos con los valores europeos de la corriente inicial.

El valor nominal de la sobrecarga inicial depende también de las condiciones bajo las cuales se produce. El valor nominal I_{TSM} está especificado bajo las peores condiciones probables, es decir, $T_j = T_{j\,máx.}$ inmediatamente antes de la sobrecarga inicial, seguida por la tensión $V_{RSM\,máx.}$ nuevamente aplicada inmediatamente después de la sobrecarga inicial. Se puede especificar un valor I_{TSM} irrealmente elevado si, por ejemplo, $T_j < T_{j\,máx.}$ antes de la sobrecarga inicial y sin aplicar de nuevo la tensión.

— dI_T/dt: velocidad de crecimiento de la corriente permisible en el estado de conducción después del disparo. Una velocidad excesiva de crecimiento de la corriente produce un calentamiento local y, por consiguiente deteriora el dispositivo. La velocidad de crecimiento de la corriente se determina mediante la alimentación y las impedancias de carga, y puede limitarse mediante inductancias adicionales en serie en el circuito.
— I^2t: ecuación dimensional que especifica la capacidad de un tiristor para absorber energía. Este valor nominal es necesario para la elección de los fusibles que protegen al tiristor contra corrientes excesivas producidas por condiciones defectuosas. Normalmente, solamente es válida en el margen de 3 a 10 ms; en nuestros datos publicados se especifica un valor para 10 ms, en cuyo caso:

$$I^2t = \int i^2 dt,$$
$$= \left(\frac{I_{TSM}}{\sqrt{2}}\right)^2 \times 10^{-2}\ (A^2s). \qquad (1)$$

El usuario iguala la capacidad mínima I^2t del tiristor a la I^2t del peor caso a través de una gama de fusibles especificados nominalmente, para obtener un fusible que protegerá al dispositivo en las peores condiciones posibles.

Los valores de I^2t distintos de los especificados para 10 ms se pueden calcular consultando las curvas apropiadas publicadas de la corriente inicial no repetitiva en función del tiempo. Por ejemplo, la figura 5 es la curva de corriente inicial no repetitiva para un tiristor para el que I^2t a 10 ms es 800 A^2s. De la figura 5 se deduce que $I_{TS(RMS)}$ a 3 ms es 470 A y por consiguiente I^2t a 3 ms viene dado por:

$$I^2t\ (3\ ms) = I^2_{TS(RMS)} \times t,$$
$$= 470^2 \times 3 \times 10^{-3},$$
$$= 662{,}7\ A^2s.$$

En resumen cuando se selecciona un fusible adecuado se deben tener en cuenta las siguientes condiciones:

1) El fusible debe tener un valor nominal de corriente eficaz igual o menor que la del tiristor que tiene que proteger.
2) El valor de I^2t para la tensión eficaz de funcionamiento debe ser menor que la del tiristor medida durante el tiempo de funcionamiento del fusible.
3) La tensión de arco del fusible debe ser menor que el valor nominal V_{RSM} del tiristor utilizado.

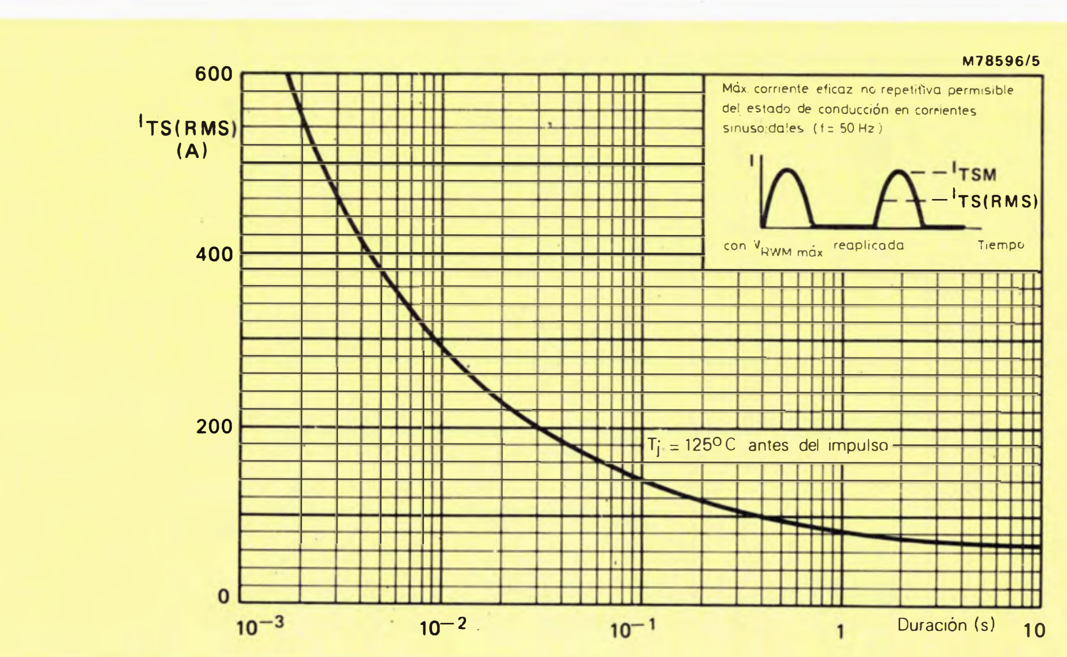


Figura 5. Corriente de entrada no repetitiva en función del tiempo.

Valores nominales de puerta-cátodo

En los datos publicados se dan los siguientes valores nominales de puerta-cátodo.

— V_{RGM}: la tensión inversa de pico de puerta.
— $P_{G(AV)}$: la disipación media de potencia, promediada en un período de 20 ms.
— P_{GM}: la disipación de potencia de pico.

Los valores nominales de potencia de puerta-cátodo no deben ser sobrepasados si se ha de evitar el sobrecalentamiento de la unión puerta-cátodo.

Valores nominales de temperatura

En los datos publicados se dan dos valores nominales de temperatura

— T_{stg}: temperatura de almacenamiento. Se dan los valores máximo y mínimo de la temperatura a la que el dispositivo puede ser almacenado.
— T_j: temperatura de la unión. Este es uno de los principales valores nominales de los semiconductores puesto que limita la máxima potencia que un dispositivo puede manejar. El valor nominal de la temperatura de unión que se especifica en los datos publicados es el máximo valor de la temperatura de la unión a la que el dispositivo puede funcionar continuamente para asegurar una larga vida.

Como las técnicas de fabricación de semiconductores mejoran, los valores nominales de la temperatura de unión de algunos de los nuevos dispositivos pueden ser aumentados. Sin embargo, los valores nominales de la temperatura de unión no deben especificarse con valores elevados, simplemente suponiendo que el usuario los reducirá adecuadamente. Los mecanismos de fallo de los semiconductores dependen de la temperatura y el funcionamiento continuado a una temperatura artificialmente elevada $T_{j\,máx.}$ puede conducir a una reducción de la vida del dispositivo.

Esta práctica es distinta de la reducción normal de los datos de un dispositivo semiconductor que un usuario puede decidir efectuar con el fin de aumentar la fiabilidad de un circuito.

Características térmicas

En nuestros datos se dan las siguientes resistencias e impedancias térmicas.

— $R_{th\,j-a}$: resistencia térmica entre la unión del tiristor y el ambiente (suponiendo que es el aire).
— $R_{th\,j-mb}$: resistencia térmica entre la emisión y la base de montaje del dispositivo.
— $R_{th\,mb-h}$: resistencia térmica entre la base de montaje del dispositivo y el radiador (resistencia térmica de contacto).
— $Z_{th\,j-mb}$: impedancia térmica transistoria entre la unión y la base de montaje del dispositivo. El valor dado en los datos publicados es válido para condiciones no repetitivas y para una determinada duración del impulso. Bajo condiciones de impulsos deben tenerse en cuenta las impedancias térmicas en lugar de las resistencias térmicas. Bajo estas condiciones se permite una mayor disipación de potencia de pico ya que los materiales de un tiristor tienen una capacidad térmica definida, y por consiguiente no se alcanzará instantáneamente la temperatura crítica de la unión, aunque se disipe una potencia excesiva en el dispositivo.

Los datos publicados contienen también gráficos de $Z_{th\,j-mb}$ en función del tiempo (para condiciones no repetitivas) como el de la figura 6.

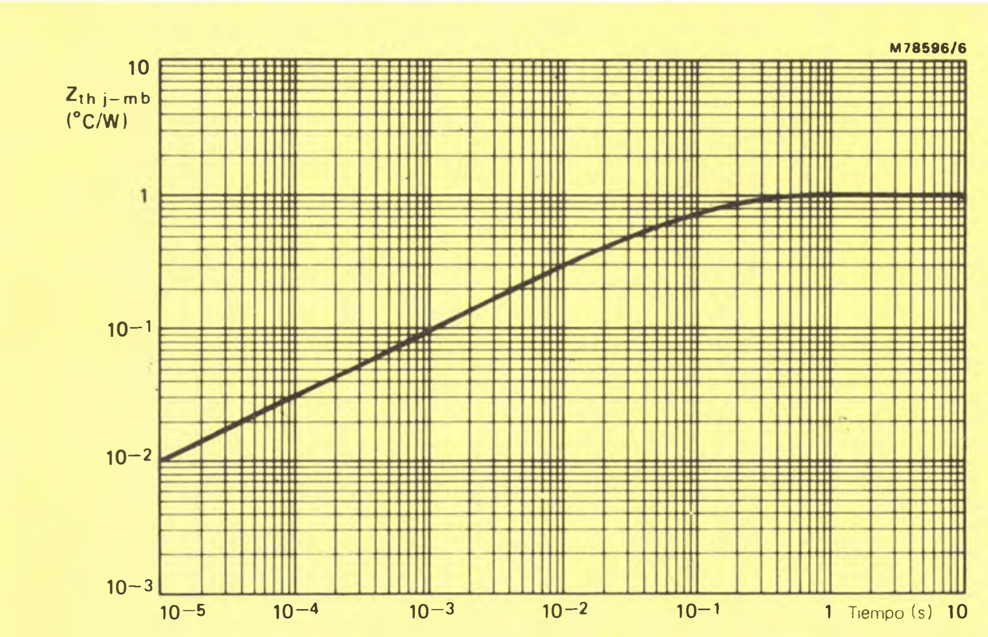


Figura 6. Impedancia térmica entre la unión y la base de montaje en función del tiempo.

Deben tenerse en cuenta los valores de las distintas resistencias térmicas entre la unión del tiristor y el ambiente para asegurarse de que no se excede el valor nominal de la temperatura de la unión.

El calor generado en el chip semiconductor circula por varias trayectorias hacia el ambiente. La figura 7 muestra las distintas resistencias térmicas que deben tenerse en cuenta en este proceso. Sin radiador, la resistencia térmica entre la base de montaje y el ambiente está dada por $R'_{th\,mb-a}$. Cuando se utiliza radiador, la pérdida de calor dirigida hacia los alrededores desde la base de montaje es despreciable debido al valor relativamente elevado de $R'_{th\,mb-a}$ y por lo tanto:

$$R_{th\,mb-a} = R_{th\,mb-h} + R_{th\,h-a}. \qquad (2)$$

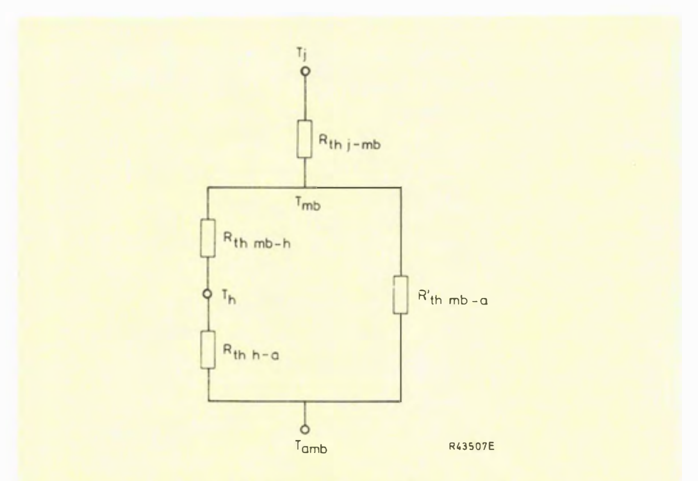


Figura 7. Caminos de circulación del calor.

Donde son adecuados, nuestros datos publicados contienen nomogramas de potencia tales como el de la figura 8. Estos nomogramas relacionan la potencia total disipada en el tiristor P, la corriente media directa $I_{T(AV)}$, la temperatura ambiente T_{amb}, y la resistencia térmica $R_{th\,mb-a}$, con el factor de forma como parámetro. Estos nomogramas permiten al diseñador decidir la disposición adecuada de montaje a partir de las condiciones bajo las cuales tiene que funcionar el tiristor.

Normalmente, los nomogramas han sido diseñados para ser utilizados en aplicaciones sinusoidales de 50 Hz, con el procedimiento siguiente:

1) Determinar los valores de $I_{T(AV)}$ e $I_{T(RMS)}$ para la aplicación correspondiente.
2) Determinar el factor de forma que viene dado por:

$$a = \frac{I_{T(RMS)}}{I_{T(AV)}}. \qquad (3)$$

3) Partiendo del valor apropiado de $I_{T(AV)}$ en un nomograma tal como el de la figura 8, desplazar el punto verticalmente hasta cortar la curva apropiada del factor de forma (interpolar si es necesario).
4) Esta intersección da la potencia disipada en el tiristor en el eje de la izquierda del nomograma y la temperatura de la base de montaje en el eje de la derecha.
5) Desplazando horizontalmente desde esta intersección hacia el valor adecuado de la temperatura ambiente, se obtiene la resistencia térmica entre la base de montaje y el ambiente $R_{th\,mb-a}$.
6) Ahora se puede calcular la resistencia térmica del radiador a partir de la ecuación (2), dado que la resistencia térmica $R_{th\,mb-h}$ entre la base de montaje y el radiador está dada en los datos publicados.

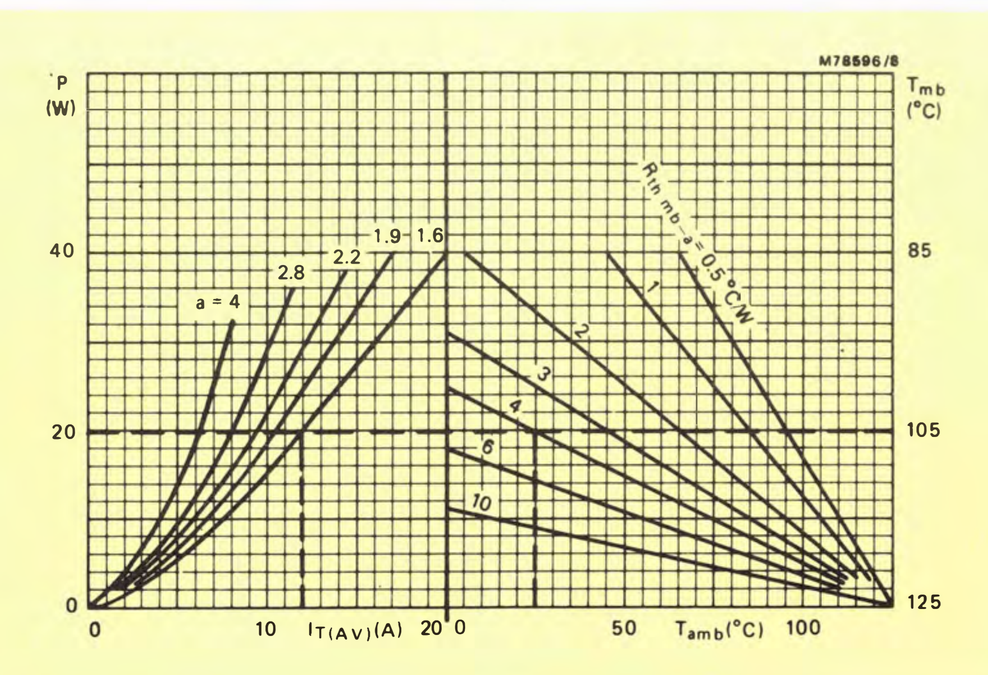


Figura 8. Nomograma para obtener el valor apropiado de la resistencia térmica entre la base de montaje y el ambiente para un valor dado de la corriente directa media, del factor de forma y de la temperatura ambiente.

Ejemplo

Un tiristor (al cual se aplica la figura 8) funciona con una corriente directa media $I_{T(AV)}$ de 12 A y una corriente directa eficaz $I_{T(RMS)}$ de 19,2 A. La máxima temperatura ambiente prevista es de 25°C. Por lo tanto, la ecuación (3) da:

$$a = \frac{19,2}{12} = 1,6.$$

Así pues, la figura 8 da la potencia $P = 20$ W y la temperatura de la base de montaje $T_{mb} = 105$°C. Además, a esta potencia y a una temperatura ambiente de 25°C, la figura 8 da el valor de $R_{th\,mb-a} = 4$°C/W.

Los datos publicados dan el valor de $R_{th\,mb-h}$ (utilizando un compuesto para radiadores) igual a 0,2°C/W y entonces la ecuación (2) da:

$$R_{th\,h-a} = 4 - 0,2 = 3,8\text{°C/W}.$$

Par de montaje

En los datos publicados se dan dos valores del par de montaje (para dispositivos montados con elemento de sujección). Se especifica un valor mínimo por debajo del cual la resistencia térmica de contacto aumenta debido a un contacto deficiente, y se da un valor máximo por encima del cual la resistencia térmica del contacto también aumenta debido a la deformación del elemento de sujección o a la fisura del cristal.

La superficie entre el encapsulado del dispositivo y un radiador no puede ser perfectamente plana, y por consiguiente se producirá contacto solamente en algunos puntos con pequeños espacios en el resto del área del contato. El uso de una sustancia blanda que rellene estos espacios disminuirá la resistencia térmica del contacto. Se recomienda el uso de un adecuado compuesto para radiadores consistente en una grasa de silicona cargada con un polvo eléctricamente aislante y buena conductividad térmica, tal como la alumina.

Características ánodo-cátodo

En los datos publicados se incluyen las siguientes características ánodo-cátodo.

— V_T: tensión directa cuando el tiristor está conduciendo. Esta característica se mide para determinados valores de la corriente directa y de la temperatura de unión. La temperatura de la unión es generalmente baja ($T_j = 25$°C, por ejemplo), puesto que este es el peor de los casos, y la medida debe efectuarse bajo condiciones de impulsos para mantener baja la temperatura de la unión. Los datos publicados contienen también curvas de corriente directa en función de la tensión directa, generalmente para dos valores de la temperatura de unión: 25°C y $T_{j\,max.}$ (véase la figura 9).

— dV_D/dt: velocidad de crecimiento de la tensión para el estado de bloqueo que no disparará ningún dispositivo. Esta característica se da para una determinada temperatura de la unión $T_{j\,máx.}$ y tensión directa $V_D = 2/3\ V_{DRM\,máx.}$.

Los valores de dV_D/dt dados en los datos publicados se especifican generalmente suponiendo una forma de onda exponencial. Esto facilita el diseño de los circuitos *RC* de supresión o "recortadores" para protección del dispositivo, cuando sea necesario. La figura 10 ilustra la definición de dV_D/dt. La tensión final aplicada al dispositivo V_{DM} se elige igual a $2/3\ V_{DRM\,máx.}$ y la temperatura de la unión es $T_{j\,máx.}$.

La figura 10 muestra que dV_D/dt viene dada por la expresión:

$$dV_D/dt = \frac{0,63\ V_{DM}}{T}$$

donde *T* es la constante exponencial de tiempo;

$$= \frac{0,63 \times \frac{2}{3} V_{DRM\,máx.}}{T} = \frac{0,42\ V_{DRM\,máx.}}{T}\ \text{V}/\mu\text{s}. \quad (4)$$

Hay que hacer notar que existen tiristores con $dV_D/dt = 1000$ V/µs; estos se distinguen de los tipos normales (típicamente 200 a 300 V/µs) por la letra *C* añadida al número de tipo (por ejemplo BTW92800*RC*).

La capacidad dV_D/dt de un tiristor aumenta a

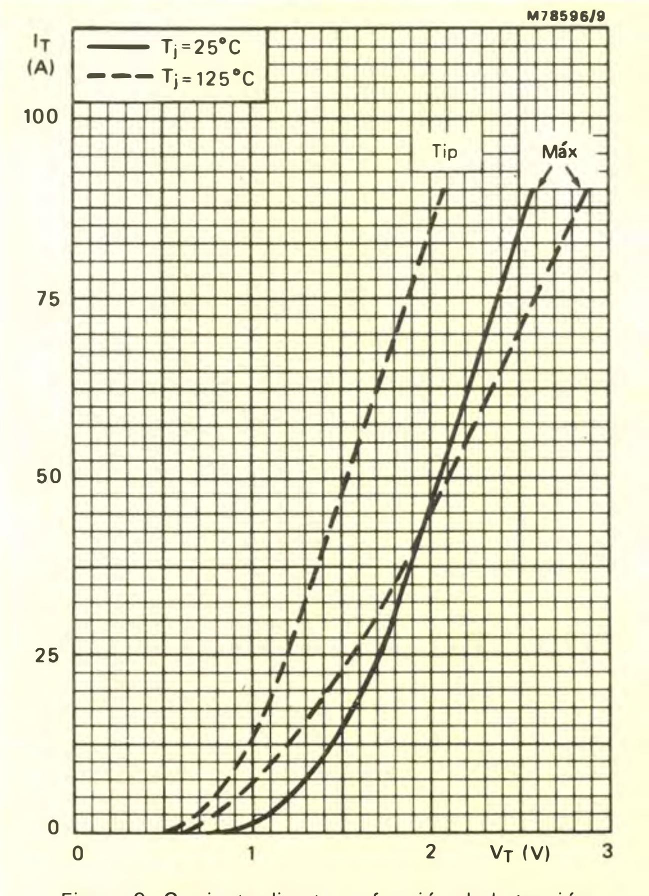


Figura 9. Corriente directa en función de la tensión directa.

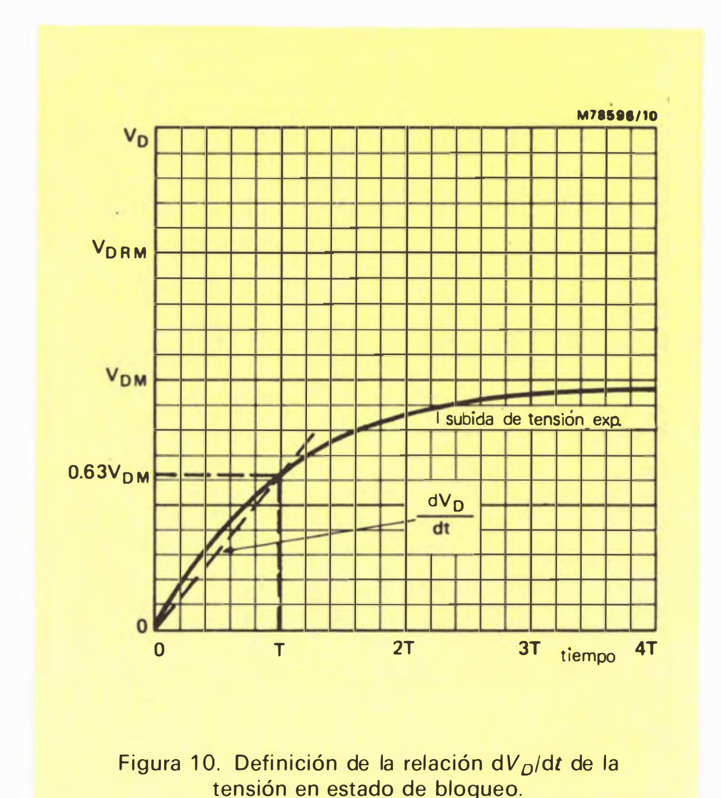


Figura 10. Definición de la relación dV_D/dt de la tensión en estado de bloqueo.

medida que disminuye la temperatura de la unión. Así pues, en los datos publicados se dan curvas como las de la figura 11*a*, para que los diseñadores puedan sobrevalorar dispositivos que trabajan a temperaturas inferiores de unión.

También puede aumentarse la característica dV_D/dt haciendo funcionar el dispositivo con una baja tensión de alimentación. Por ello, los datos publicados contienen curvas, tales como las de la figura 11*b*, que muestran como aumenta dV_D/dt a medida que disminuye la relación $V_{DM}/V_{DRM\,máx.}$.

Obsérvese que es improbable que V_{DM} sea mayor que 2/3 $V_{DRM\,máx.}$ (a menudo no puede serlo debido a la restricción de $V_{DWM\,máx.}$) y, por consiguiente, el hecho de que dV_D/dt se aproxime a cero a medida que V_{DM} aumenta por encima del valor de 2/3 $V_{DRM\,máx.}$ no causa problemas.

Por lo tanto, la información de nuestros datos publicados permite que el diseñador llegue a un valor de dV_D/dt apropiado a las condiciones reales del circuito.

— I_R: corriente inversa. Esta característica se da para las peores condiciones probables; es decir, para una tensión inversa $V_R = V_{RWM\,máx.}$ y para una elevada temperatura de la unión.

Figura 11. Velocidad de subida máxima de la tensión en estado de bloqueo en función de: (a) la temperatura de unión; (b) la tensión aplicada.

— I_D: corriente del estado de bloqueo. Esta característica se da también para las peores condiciones probables; es decir, para una tensión directa $V_D = V_{DWM\ máx.}$ y para una elevada temperatura de la unión.

— I_L: corriente de enclavamiento (véase la figura 2). Esta característica debe especificarse para un determinado valor de la temperatura de unión.

— I_H: corriente de mantenimiento (véase la figura 2). Esta característica también debe especificarse para un determinado valor de la temperatura de la unión.

Características puerta-cátodo

En los datos publicados se dan las siguientes características puerta-cátodo.

— V_{GT}: tensión puerta-cátodo que disparará todos los dispositivos. Esta característica debe especificarse para determinados valores de la tensión aplicada V_D y de la temperatura de la unión.

— I_{GT}: corriente puerta-cátodo que disparará todos los dispositivos. Esta característica también debe especificarse para determinados valores de la tensión aplicada V_D y de la temperatura de unión.

— V_{GD}: tensión puerta cátodo que no disparará ningún dispositivo. Esta característica debe especificarse para las peores condiciones probables; es decir, para una tensión directa $V_D = V_{DRM\ máx.}$ y una temperatura de unión $T_j = T_{j\ máx.}$.

Debe diseñarse un circuito de excitación de puerta que sea capaz de suministrar al menos las mínimas tensión y corriente requeridas sin sobrepasar el valor nominal máximo de potencia de la unión de la puerta.

En algunos casos, los datos publicados contienen curvas tales como las de las figuras 12 y 13. En la práctica, se construye una línea de carga en la figura 12 a partir de un valor en el eje de tensiones dado por la tensión de circuito abierto del que proporciona el impulso de disparo, a través de un punto cuyas coordenadas son las siguientes: típicamente cinco veces la mínima corriente de disparo de puerta I_{GT} para la mínima temperatura de la unión $T_{stg\ mín.}$ y la mínima tensión de disparo de puerta V_{GT}. El valor de la corriente puede estimarse a partir de la curva ampliada del área de disparo posible (figura 13). La pendiente de esta línea de carga define la impedancia

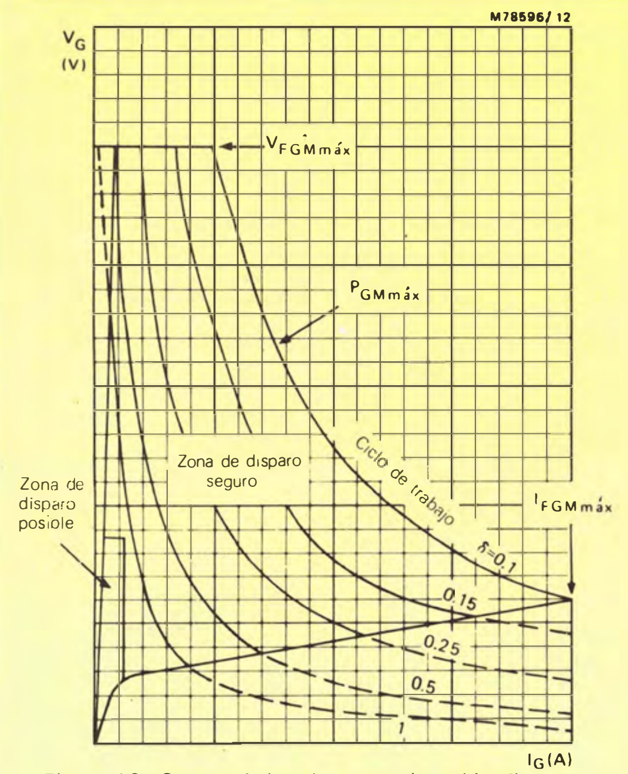


Figura 12. Característica de puerta (tensión directa en función de la corriente directa) con curvas aplicables a la disipación media de potencia $P_{G(AV)} = P_{G(AV)máx}$.

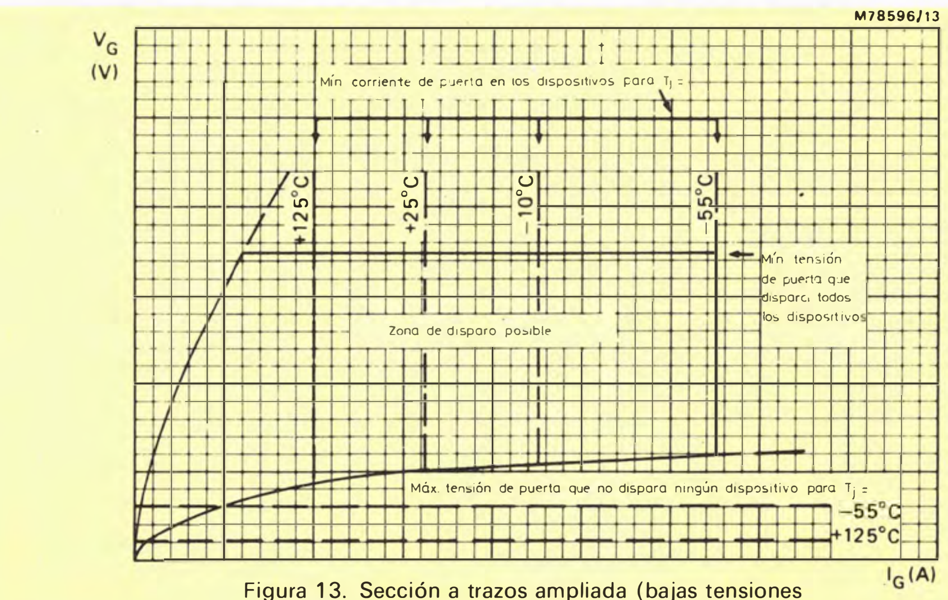


Figura 13. Sección a trazos ampliada (bajas tensiones y corrientes) de la figura 12.

de fuente necesaria del circuito de excitación y, refiriéndonos a las curvas de potencia, puede determinarse el máximo ciclo de trabajo permitido del impulso. Obsérvese que la línea de carga no debe cortar a la máxima curva de potencia de pico.

Cuando en los datos publicados no se incluyen curvas tales como las de las figuras 12 y 13, se proporcionan gráficos tales como los de las figuras 14*a* y 14*b* (que relacionan los valores mínimos de V_{GT} e I_{GT} para el disparo seguro a la temperatura de unión). En este caso, se recomienda el siguiente procedimiento de diseño, que utiliza las curvas de potencia indicadas en las figuras 15*a* y 15*b*.

1) Determinar la máxima disipación media de potencia de puerta $P_{G(AV)}$ a partir de los datos publicados (normalmente 0,5, 1,0 ó 2,0 W) y luego seleccionar la curva de potencia adecuada; es decir, la figura 15*a* para 0,5 W y la figura 15*b* para 1,0 ó 2,0 W.
2) Calcular la mínima temperatura ambiente a la cual ha de funcionar el dispositivo, y luego determinar los valores mínimos de V_{GT} e I_{GT} a partir de las curvas tales como las de las figuras 14*a* y 14*b* en los datos publicados. Obsérvese que se supone que al conmutar al estado de conducción, $T_j = T_{amb}$.
3) Determinar la mínima tensión en circuito abierto del circuito de excitación del impulso de disparo y seleccionar la mejor escala en la curva de potencia elegida (figura 15*a* ó 15*b*) para ajustar esta tensión.
4) Dibujar el punto en la curva de potencia, cuyas coordenadas vienen dadas por $V_{GT\,mín.}$ y $5 \times I_{GT\,mín.}$. Construir una línea de carga desde el valor en el eje de tensiones dado por la tensión en circuito abierto del impulso de disparo a través del punto anterior. La pendiente de esta línea de carga da la máxima resistencia de fuente permitida para el circuito de excitación.
5) Comprobar la disipación de potencia de la siguiente forma:
   (a) La línea de carga no debe intersectar a la curva de la máxima potencia de puerta de pico $P_{GM\,máx.}$.
   (*b*). La línea de carga tampoco debe intersectar a la curva que representa la máxima potencia media de la puerta $P_{G(AV)}$, modificada por la relación marca-espacio del impulso. Por ejemplo, en la figura 15*b* para un tiristor para $P_{G(AV)} = 1$ W, se puede utilizar la curva de 4 W para una relación marca-espacio de 1:4 ($\delta = 0{,}125$).

El siguiente ejemplo ilustra el funcionamiento del anterior procedimiento de diseño.

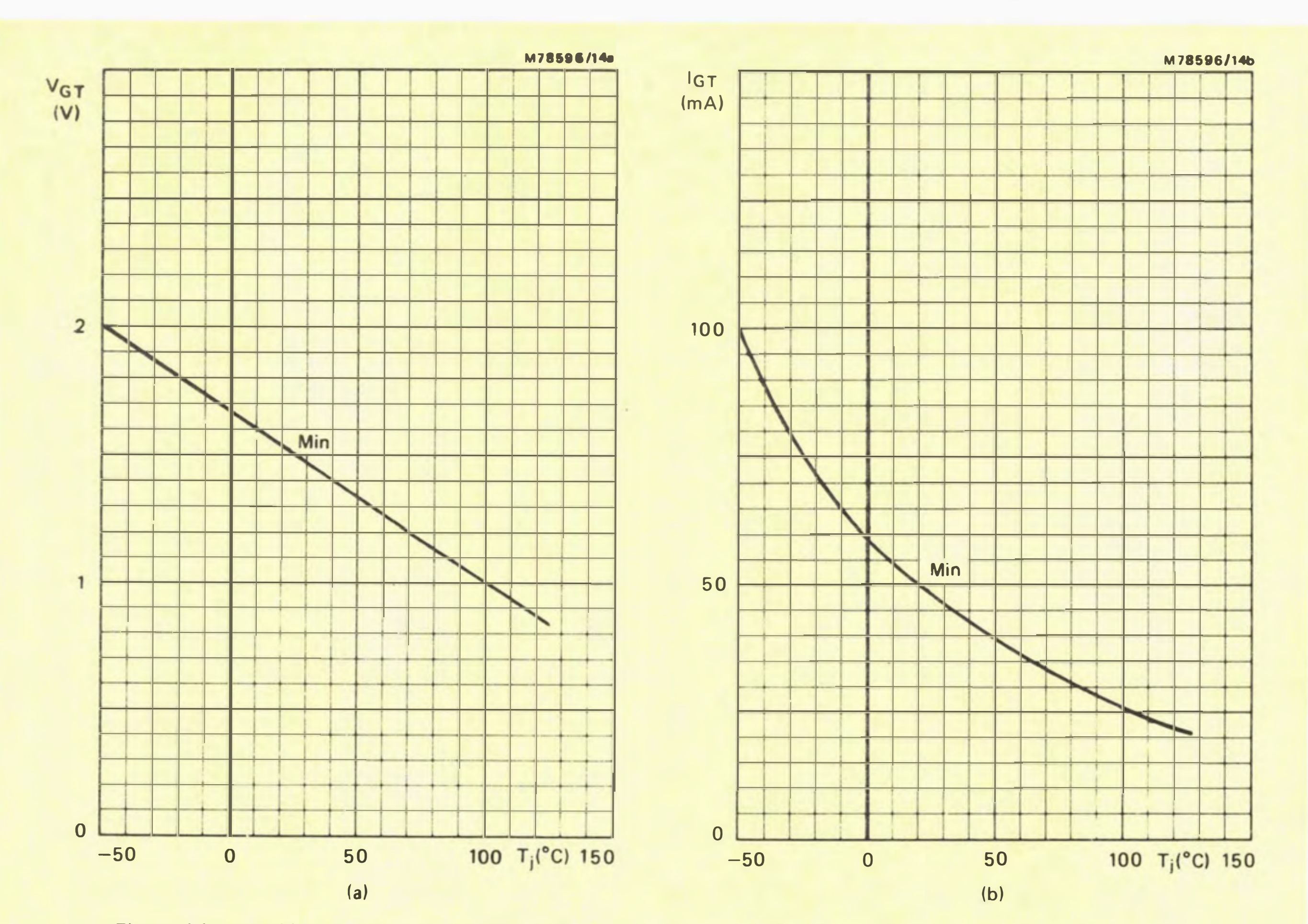


Figura 14. Relación entre las características de puerta y la temperatura de unión (a) mínima tensión puerta-cátodo que disparará todos los dispositivos V_{GT}; (b) mínima corriente puerta-cátodo que disparará todos los dispositivos I_{GT}.

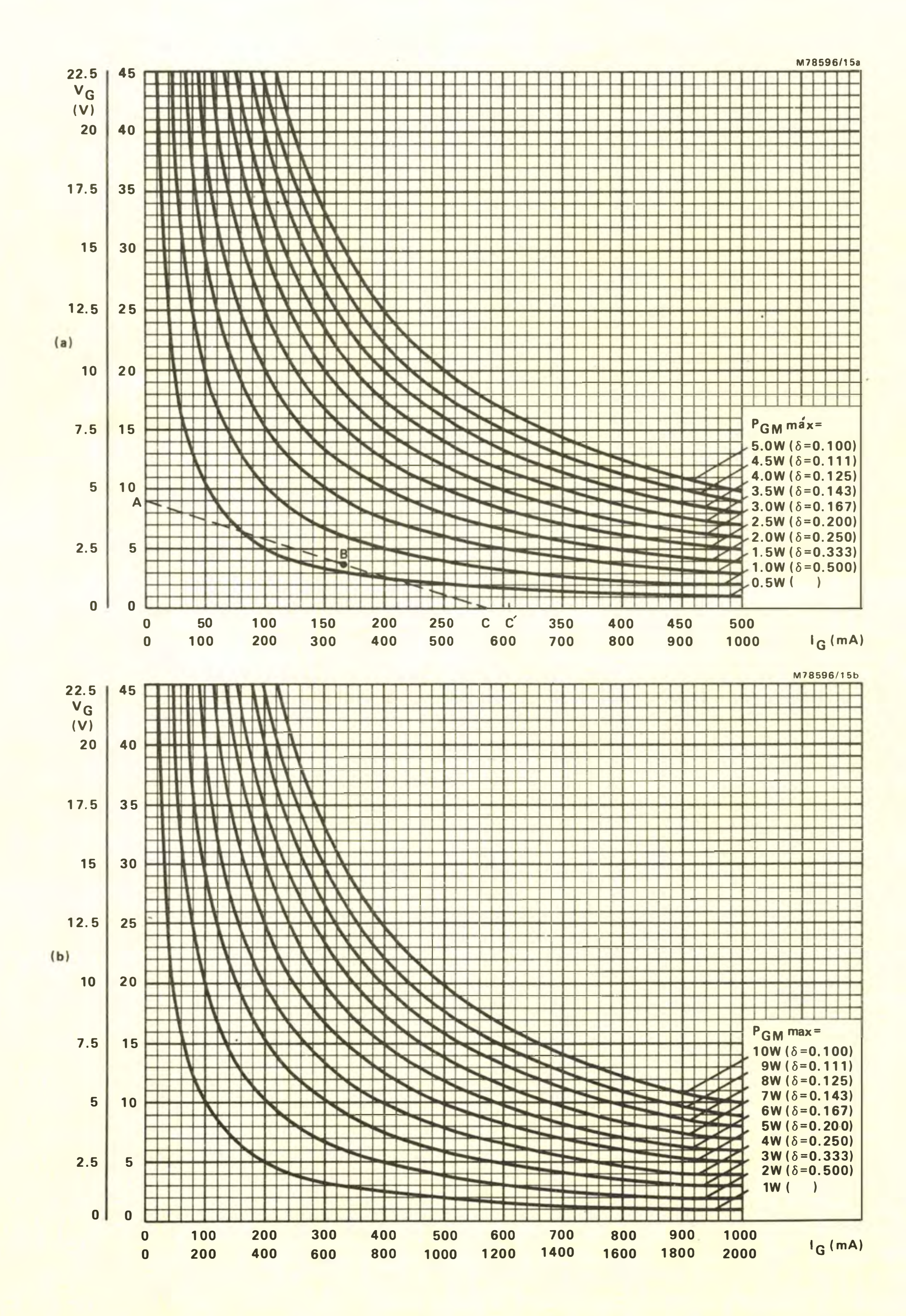


Figura 15. Curvas de potencia del procedimiento de diseño: (a) $P_{G(AV)}=0,5$ W; (b) $P_{G(AV)}=1,0$ ó 2,0 W (para 2,0 W hay que multiplicar por 2 las escalas de corriente y las curvas de potencia tienen entonces el doble del valor marcado).

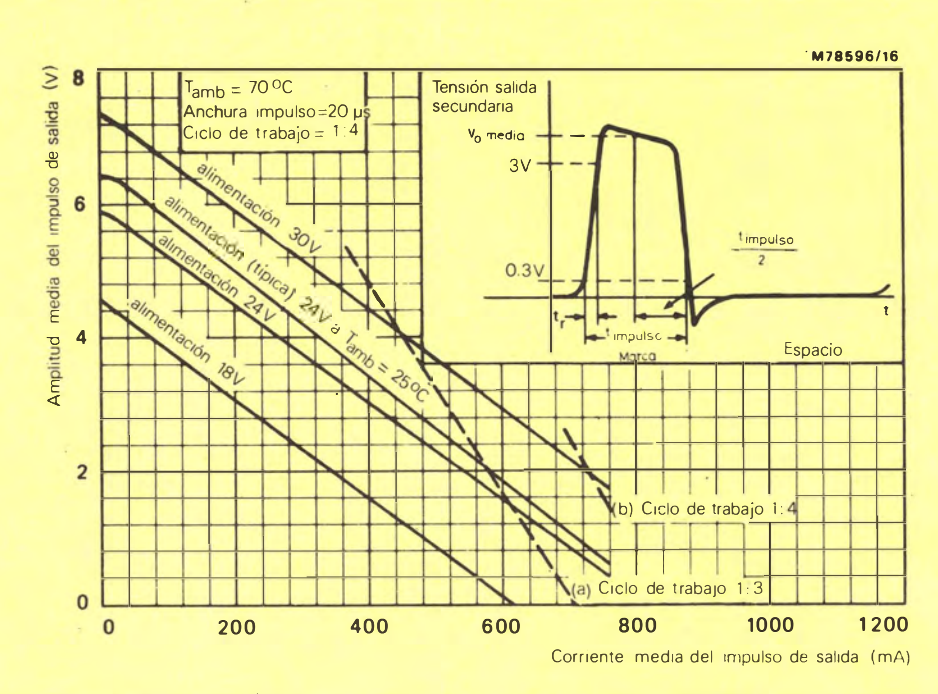


Figura 16. Curvas de regulación del peor caso para el transformador disparador TT61. Las curvas (a) y (b) muestran la limitación de la disipación (resistor en serie de 80 Ω).

Ejemplo

Un tiristor tiene las características V_{GT}/T_j e I_{GT}/T_j que se muestran en las figuras 14*a* y 14*b*, y $P_{G(AV)} = 0{,}5$ W y $P_{G\ máx.} = 5$ W. Se desea diseñar un circuito disparador adecuado utilizando un transformador de disparo TT61 y funcionando a una $T_{amb\ mín.}$ de -10 °C. El procedimiento es el siguiente:

1) Se selecciona la figura 15*a* dado que $P_{G(AV)}$ es 0,5 W.
2) De la figura 14*a* se deduce que $V_{GT\ mín.} = 1{,}75$ V, y de la figura 14*b* que $I_{GT\ mín.} = 66$ mA.
3) La figura 16 muestra las características del TT61. Como se ve, la tensión en circuito abierto para la mínima tensión de alimentación (18 V) es de 4,5 V; por consiguiente, son aplicables las escalas exteriores de la figura 15*a*.
4) Se dibuja el punto *A* a 4,5 V. Se dibuja el punto *B* en las coordenadas $V_{GT\ mín.}$ y $5 \times I_{GT\ mín.}$, es decir, a 1,75 V y 330 mA y se construye la línea de carga *ABC*, tal como se ve. Obsérvese que el punto *C* está en 570 mA. El peor caso de la línea de carga para el TT61 es *AC'*, donde *C'* es 610 mA. Por consiguiente, el diseño está dentro de los límites permitidos por los valores nominales de TT61 y el circuito funcionará tal como se esperaba.
5) (a) Tal como se requiere, la línea de carga no intersectará a la curva de 5 W.
   (b) De la figura 16 se deduce que el ciclo de trabajo es 1:4, es decir, $\delta = 0{,}25$ que está representado por la curva de 2 W en la figura 15*a*. En este caso, la línea de carga *ABC no* interceptará a esta curva, tal como se requiere.

Así pues, puede utilizarse el TT61 para disparar el tiristor en las condiciones especificadas.

Características de conmutación

En nuestros datos publicados se incluyen generalmente dos importantes características de conmutación. Estas son el tiempo de paso a conducción de puerta controlada t_{gt} (dividido en un tiempo de retardo t_d y un tiempo de subida t_r) y el tiempo de paso a bloqueo del circuito de conmutación t_q.

Tiempo de paso a conducción de puerta controlada t_{gt}

La corriente de ánodo no empieza a circular por el tiristor en el instante en que se aplica la corriente de puerta. Existe un período de tiempo entre la aplicación del impulso de disparo y el inicio de circulación de la corriente de ánodo, que se conoce como tiempo de retardo t_d (véase la figura 17). El tiempo transcurrido para que la tensión de ánodo caiga desde el 90 % al 10 % de su valor inicial se conoce como tiempo de subida t_r. La suma del tiempo de retardo y del tiempo de subida se llama tiempo de paso a conducción de puerta controlada.

El tiempo de paso a conducción de puerta controlada depende de las condiciones según las cuales se mide, y por consiguiente, en los datos publicados deben especificarse las siguientes condiciones:

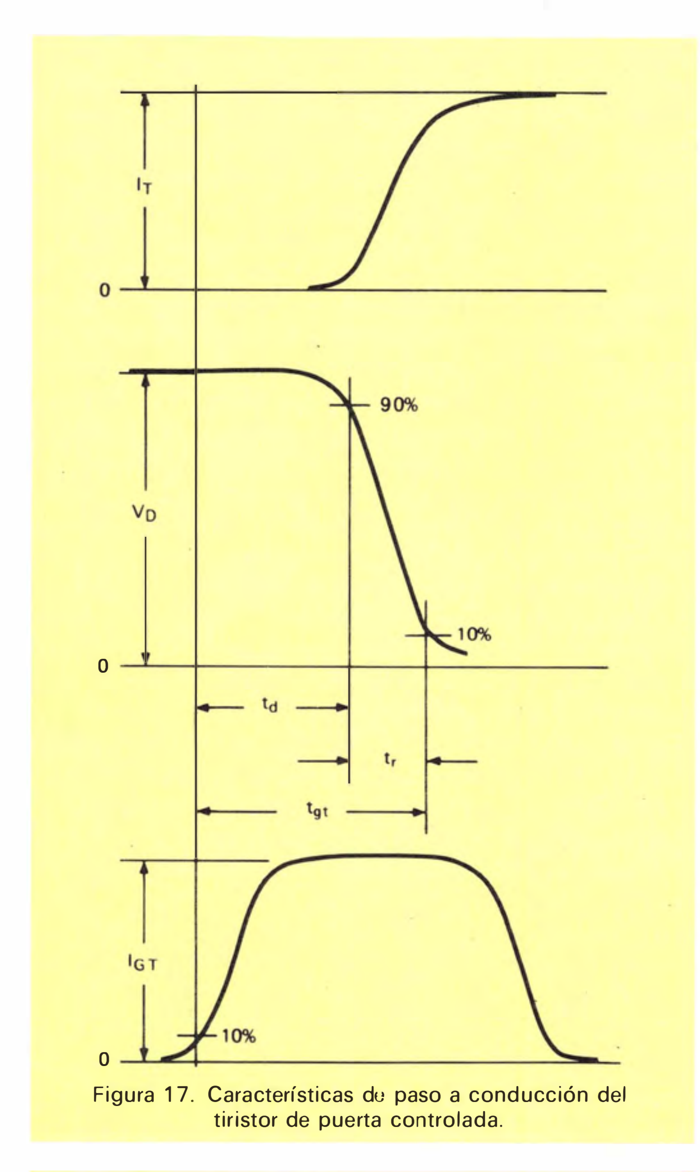


Figura 17. Características de paso a conducción del tiristor de puerta controlada.

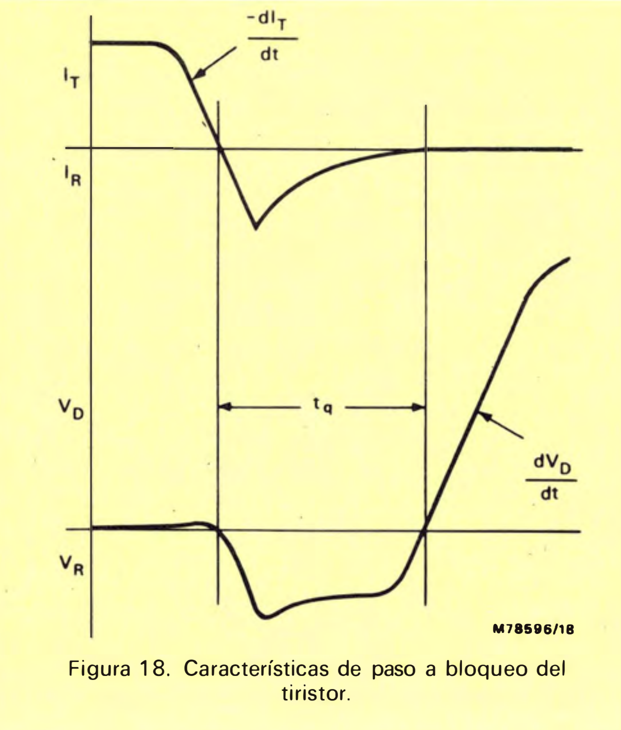


Figura 18. Características de paso a bloqueo del tiristor.

— Tensión del estado de bloqueo V_D; generalmente $V_D = V_{DWM\ máx}$.
— Corriente en el estado de conducción I_T.
— Corriente de disparo de puerta I_{GT}; las elevadas corrientes de puerta reducen el tiempo de paso a conducción.
— Velocidad de subida de la corriente de disparo de puerta dI_G/dt; los valores elevados reducen el tiempo de paso a conducción.
— Temperatura de la unión T_j; elevadas temperaturas de la unión reducen el tiempo de conducción.

Tiempo de paso a bloqueo del circuito de conmutación

Cuando un tiristor ha estado conduciendo y está polarizado en sentido inverso, no pasa inmediatamente al estado directo de bloqueo; hay que eliminar los portadores de carga minoritarios por procesos de recombinación y difusión antes de que el dispositivo pueda bloquear la tensión nuevamente aplicada del estado de bloqueo. El tiempo desde el instante en que la corriente de ánodo pasa por el cero hasta el momento en que el tiristor es capaz de volver a aplicar la tensión de estado de bloqueo, se define como el tiempo de paso a bloqueo del circuito de conmutación t_q (véase la figura 18).

Cuando se especifica esta característica, se deben dar las siguientes condiciones:

— Corriente del estado de conducción I_T; elevadas corrientes en el estado de conducción aumentan el tiempo de paso a bloqueo.
— Velocidad de caída de la corriente de ánodo $-dI_T/dt$; elevadas velocidades aumentan el tiempo de paso a bloqueo.
— Temperatura de la unión T_j; elevadas temperaturas aumentan el tiempo de paso a bloqueo.
— Polarización de la puerta V_g; tensiones negativas disminuyen el tiempo de paso a bloqueo.

TRIACS

El triac es un dispositivo que puede ser empleado para dejar pasar o bloquear la corriente en uno u otro sentido; por consiguiente, es un dispositivo de control de potencia de c.a. Equivale a dos tiristores en antiparalelo con un electrodo de puerta común. Sin embargo, sólo necesita un radiador comparado con los dos radiadores necesarios para la configuración de tiristores en antiparalelo. Así pues, el triac ahorra coste y espacio en aplicaciones de c.a.

La figura 19 muestra el símbolo de un triac y una sección transversal amplificada del dispositivo. El triac tiene dos "terminales de red" *MT1* y *MT2* (conexiones de la carga) y una sola puerta. Los terminales de red están conectados a ambas zonas P y N, dado que la corriente puede ser conducida

en ambos sentidos. La puerta se conecta de forma similar, puesto que un triac puede ser disparado tanto por impulsos negativos como positivos.

La característica tensión/corriente se parece a la de un tiristor; la figura 20 muestra la característica

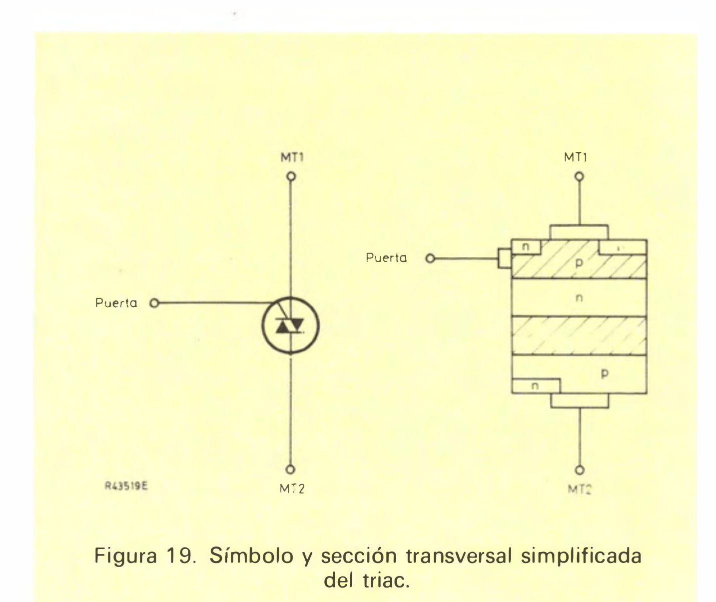


Figura 19. Símbolo y sección transversal simplificada del triac.

estática del triac que consiste en dos partes "positivas" de la característica del tiristor. Cuando el terminal 2 del triac es positivo con respecto al terminal 1, el triac funciona en el cuadrante 1 de los ejes de coordenadas. Si el triac no es disparado, la pequeña corriente de fugas aumenta a medida que aumenta la tensión hasta que se alcanza la tensión de ruptura $V_{(BO)}$ y el triac pasa entonces a conducción. Sin embargo, lo mismo que con el tiristor, el triac puede ser disparado por un impulso de puerta por debajo de $V_{(BO)}$, siempre que la intensidad de corriente que pasa por el dispositivo sea superior a la corriente de enclavamiento I_L antes de eliminar el impulso de disparo.

Cuando el terminal 1 es positivo con respecto al terminal 2, el triac funciona en el cuadrante 3 de los ejes de coordenadas. Las características de bloqueo y conducción son similares a las del cuadrante 1 pero las polaridades están invertidas. El triac puede dispararse en los dos cuadrantes 1 y 3 tanto por impulsos negativos como por impulsos positivos en la puerta; el valor de la corriente de enclavamiento depende de la polaridad del impulso de la puerta.

Al igual que el tiristor, el triac tiene valores de corriente de mantenimiento por debajo de las cuales no puede mantenerse la conducción.

Figura 20. Característica estática del triac.

Valores nominales y características del triac

Los valores nominales y características del triac son similares a los del tiristor discutidos anteriormente, excepto que el triac carece de valores nominales de tensión inversa (una tensión inversa en un cuadrante es la tensión directa en el cuadrante opuesto). Sin embargo, al elegir los triacs se requiere especial atención a una característica: el valor de la tensión reaplicada que el triac puede soportar sin conmutación incontrolada al estado de conducción.

Si un triac pasa al estado de bloqueo simplemente invirtiendo rápidamente la tensión de alimentación, la corriente de recuperación en el dispositivo simplemente lo conmutará a conducción en sentido opuesto. Para garantizar la reducción de la corriente por debajo de su corriente de mantenimiento, la tensión de alimentación debe reducirse a cero y mantenerse allí durante un tiempo suficiente para permitir la recombinación de cualquier carga almacenada. Para asegurar el paso a bloqueo, se debe restringir la velocidad de caída de la corriente durante el intervalo de conmutación (período de paso a bloqueo) y la velocidad de crecimiento de la tensión reaplicada después de la conmutación. Una excesiva velocidad de caída de la corriente crea un gran número de portadores de carga residuales que estarán disponibles de nuevo para iniciar el paso a conducción cuando aumenta la tensión entre los bornes del triac.

Así, con frecuencias de alimentación de hasta 400 Hz y con una forma de onda sinusoidal, la conmutación no presenta problemas cuando la carga es puramente resistiva, dado que la corriente y la tensión están en fase (véase la figura 21). Sin embargo, con una carga inductiva (figura 22), la corriente está retrasada respecto de la tensión y, por consiguiente, la conmutación puede presentar dificultades especiales. Cuando la corriente ha caído a cero, después de que un triac ha estado conduciendo en un sentido, la tensión de alimentación en el sentido opuesto habrá alcanzado ya un valor importante. Entonces, el triac pasará inmediatamente al estado de conducción salvo que dV/dt se mantenga menor que los valores especificados en los datos publicados mediante un diseño adecuado del circuito.

La velocidad de crecimiento de la tensión de conmutación que no provocará el disparo del dispositivo de fomra espúrea se conoce como dV_{com}/dt y es una parte esencial de los datos publicados del triac. Sin embargo, dV_{com}/dt no tiene significado a menos que se tengan las condiciones para las cuales es aplicable, en particular la velocidad de caída de la corriente en el estado de conducción $-dI_T/dt$. Las otras condiciones que deben especificarse son:

la temperatura de la unión T_j (o T_{mb} a $I_{T(RMS)\,máx}$),
— la tensión reaplicada del estado de bloqueo V_D,
— la corriente eficaz $I_{T(RMS)}$.

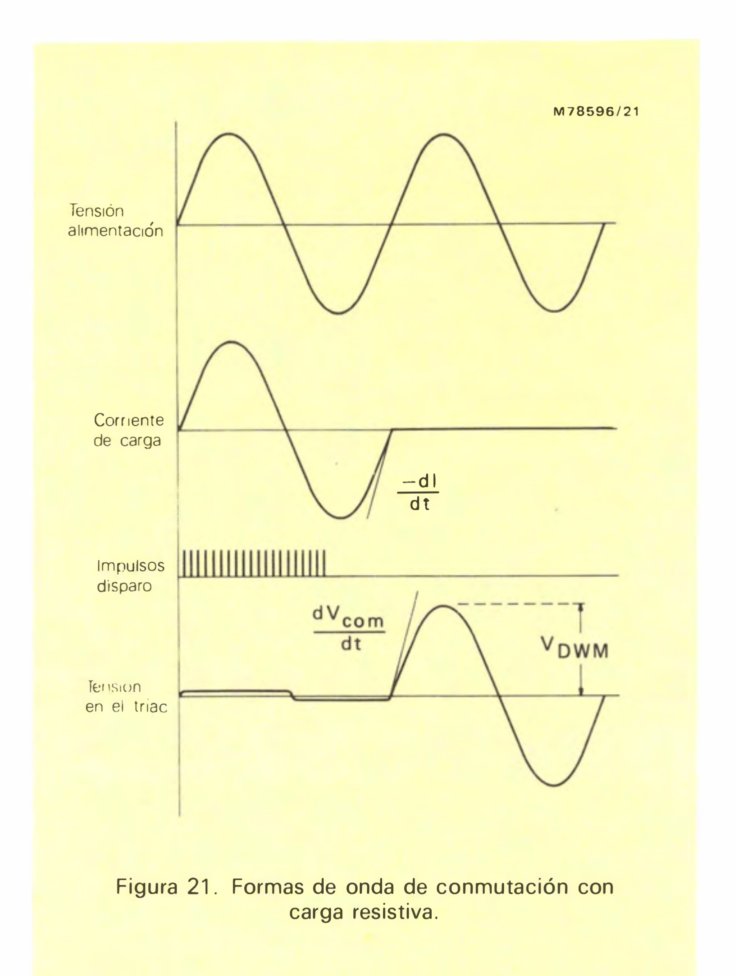


Figura 21. Formas de onda de conmutación con carga resistiva.

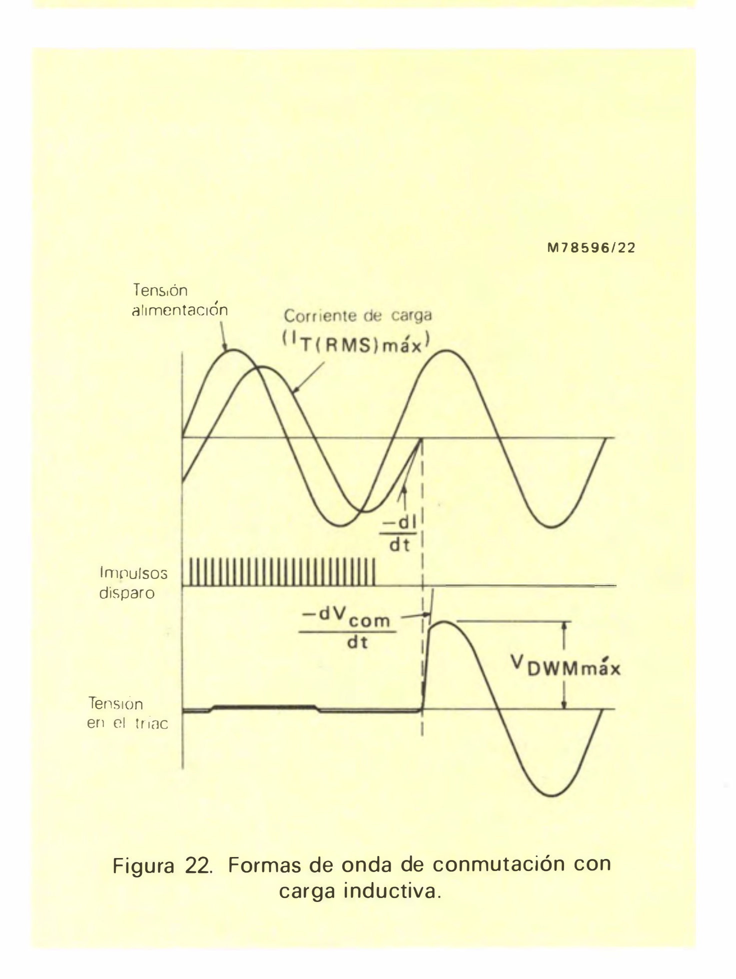


Figura 22. Formas de onda de conmutación con carga inductiva.

Nuestros datos publicados contienen también gráficos como el de la figura 23, que relacionan dV_{com}/dt con dI_T/dt con la temperatura de la unión como parámetro. La característica dV_{com}/dt está especificada en los datos publicados para las peores condiciones probables; es decir:

— $T_{mb} = T_{mb\ máx}$,
— $V_D = V_{DWM\ máx}$,
— $I_{T(RMS)} = I_{T(RMS)\ máx}$.

Con el fin de que los diseñadores economicen lo máximo posible, se ofrecen diferentes valores de dI_T/dt (para el mismo dV_{com}/dt) para algunas de las familias de triacs. Estos diferentes valores se diferencian por los sufijos *G, H* o *J* añadidos al número de tipo; la tabla 1 muestra el significado de estos sufijos.

Los triacs con sufijos *H* y *J* son adecuados para cargas inductivas con un factor de potencia de hasta 0,7, mientras que con cargas resistivas la flexibilidad de nuestra serie permite utilizar un dispositivo más económico sufijo *G*, con completa confianza. ■

Tabla 1. Sufijos de los números de tipo de triacs.

Sufijo	$-dI_T/dt$ (approx)
G	$1/2\ I_{T(RMS)\ máx}/ms$
H	$I_{T(RMS)\ máx}/ms$
J	$2\ I_{T(RMS)\ máx}/ms$

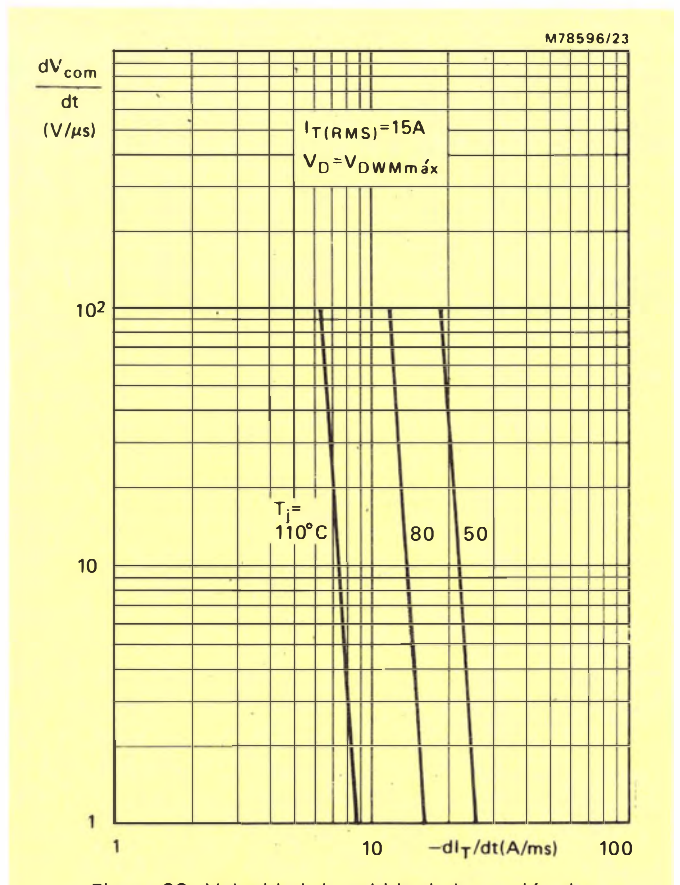


Figura 23. Velocidad de subida de la tensión de conmutación en función de la velocidad de caída de la corriente del estado de conducción, con la temperatura de unión como parámetro. Otras condiciones son: corriente eficaz $I_{T(RMS)} = I_{T(RMS)\ máx}$, y tensión de estado de bloqueo reaplicada $V_D = V_{DWM\ máx}$.

Teoría de la transmisión de datos

Este artículo describe brevemente las diversas técnicas utilizadas para la inclusión de información adicional a los datos del mensaje, de modo que el receptor pueda interpretar adecuadamente cada mensaje.

Se describirá con más detalle un protocolo de transmisión de datos en serie con el fin de demostrar lo complicado que puede ser.

TRANSMISION DE DATOS EN SERIE

La transmisión de datos en serie no es sencilla. Mientras que el emisor conoce lo que va a enviar, el receptor sólo recibe un tren de niveles eléctricos, del cual debe extraer los bits del mensaje; en la figura 1 se muestra el resultado: un tren de unos y ceros a partir del cual el receptor debe intentar comprender el mensaje.

Así, el receptor debe poseer los medios para averiguar los octetos del tren, averiguar después los grupos de octetos o ''sentencias'' del tren de octetos y finalmente extraer el mensaje de la secuencia de sentencias.

Por lo tanto, el emisor debe añadir información a los datos enviados: información de la secuencia para permitir hallar el comienzo y final de cada bit, información de la construcción para cada organización de octeto y protocolo para la construcción de sentencias, mensajes y conversación entre ordenadores.

FORMATOS DE TRANSMISION DE DATOS EN SERIE

La figura 2 muestra el tren de bits en serie equivalente a tres palabras de datos de ocho bits. Mientras que los bits de datos en paralelo pueden ser reconocidos por un receptor por su conexión separada, los bits de datos en serie sólo se distinguen por su separación en el tiempo. Por lo tanto, hay que proporcionar al receptor información de la secuencia. La información de la construcción es necesaria para poder restablecer las palabras de la información original del tren de bits en serie.

La información de la secuencia permite al receptor distinguir entre bits consecutivos del tren de datos en serie, mientras que la información de la construcción le permite reconocer el comienzo y final de cada palabra de datos.

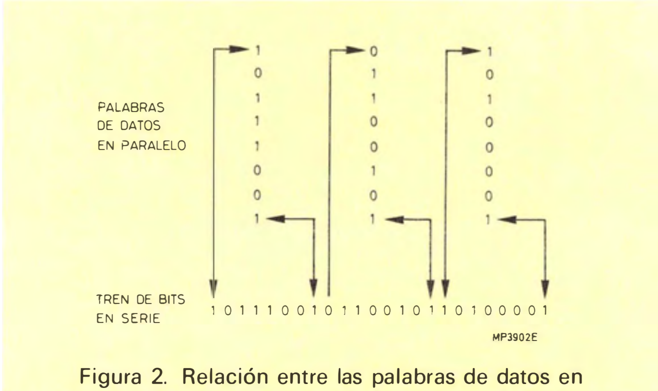


Figura 2. Relación entre las palabras de datos en paralelo y el tren de bits en serie transmitido o recibido.

0110111001010011111100110101001100101101010010111110000011010011100000111101100101001110110011001111110111111101

MP3901E

Figura 1. El problema del receptor.

La figura 3 muestra el uso de la información del tiempo para restablecer la información original. Cada bit del tren de datos en serie debe ser transmitido con una duración fija, llamada intervalo unidad.

El receptor debe estar sincronizado a la frecuencia de reloj del emisor, con un retardo de fase fijo, para permitir el muestreo de la forma de onda de datos en serie en el mismo tiempo en cada intervalo unidad. La máxima velocidad a la que se puede enviar información sobre la línea de datos es conocida como velocidad de transmisión; ésta es igual al número de intervalos unidad por segundo. Así, para un intervalo unidad de 20 ms, la velocidad de transmisión es 50 baudios.

Para restablecer la información original, la información de la secuencia debe contener:

—la velocidad de transmisión
—la información del sincronismo de bits.

Para volver a formar las palabras de la información original, la información de la construcción debe contener:

—identificación del primer bit de una palabra de datos;
—el número de bits por palabra,
—la secuencia en la que son enviados los bits.

De ellas, la velocidad de transmisión, el número de bits por palabra y la secuencia con la que son enviados los bits, normalmente son fijas y el receptor los conoce siempre antes de la transmisión de datos. Así pues, la señal de datos debe contener la información de sincronización del bit y de identificación del primer bit. Con este propósito se han diseñado algunos protocolos de transmisión de datos en serie. Los dos formatos básicos son síncrono y asíncrono, y la mezcla de los dos recibe el nombre de isócrono.

FORMATO ASINCRONO

Cuando se usa el formato asíncrono, el emisor transmite cada palabra separadamente. Cada palabra es precedida por un bit de inicio y seguida por un bit de paridad y 1, $1\frac{1}{2}$ ó 2 bits de paro. En la figura 4 se ilustra este formato.

Cuando la línea de datos está en reposo, la señal es un "uno". El bit de inicio es cero, que indica al receptor que está entrando una palabra de datos. Como el bit de inicio puede presentarse en cualquier momento, la sincronización entre el reloj del receptor y la señal de datos debe repetirse por cada palabra de información. Por lo tanto, el reloj del receptor funciona a 16 veces la velocidad de transmisión real.

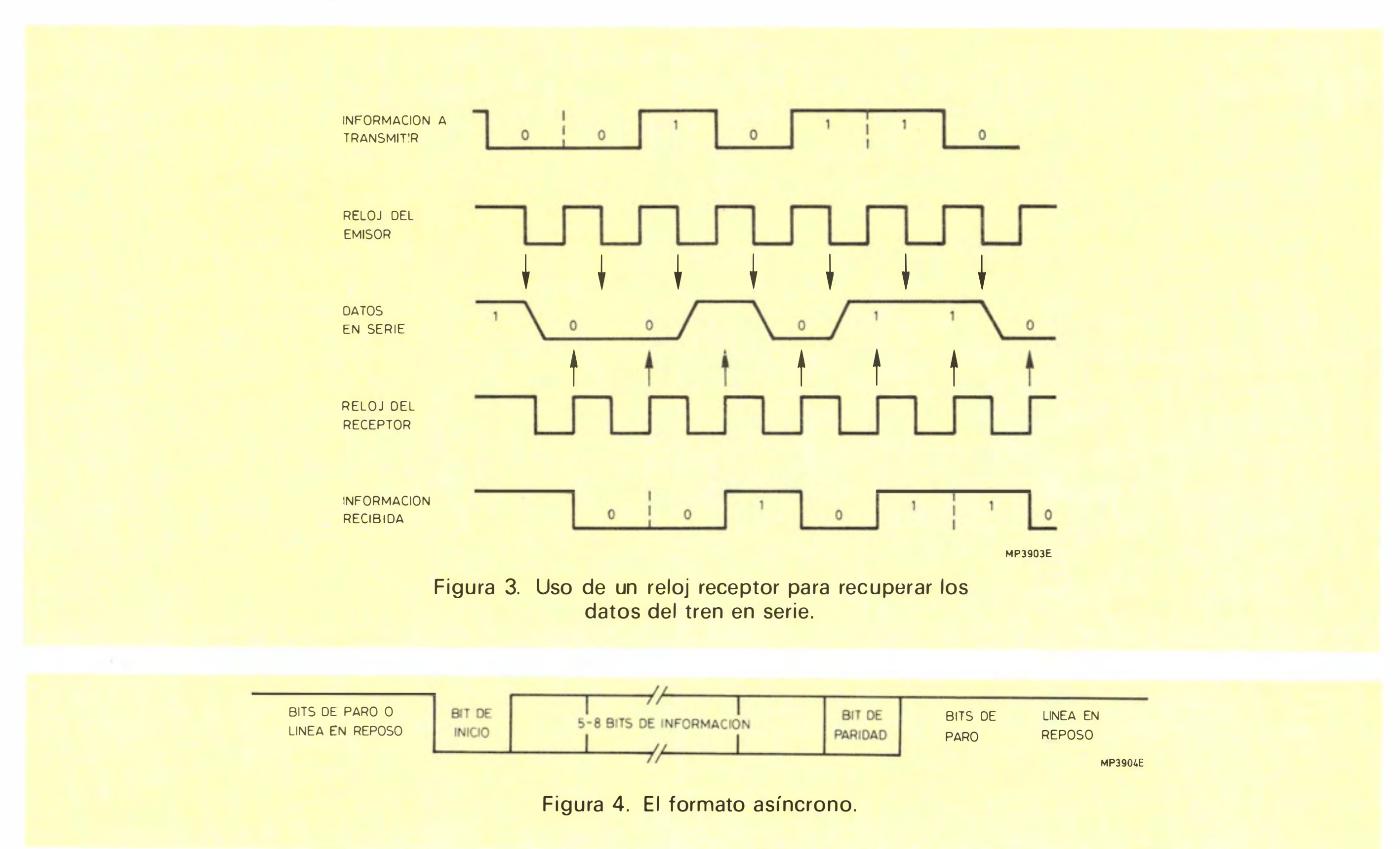


Figura 3. Uso de un reloj receptor para recuperar los datos del tren en serie.

Figura 4. El formato asíncrono.

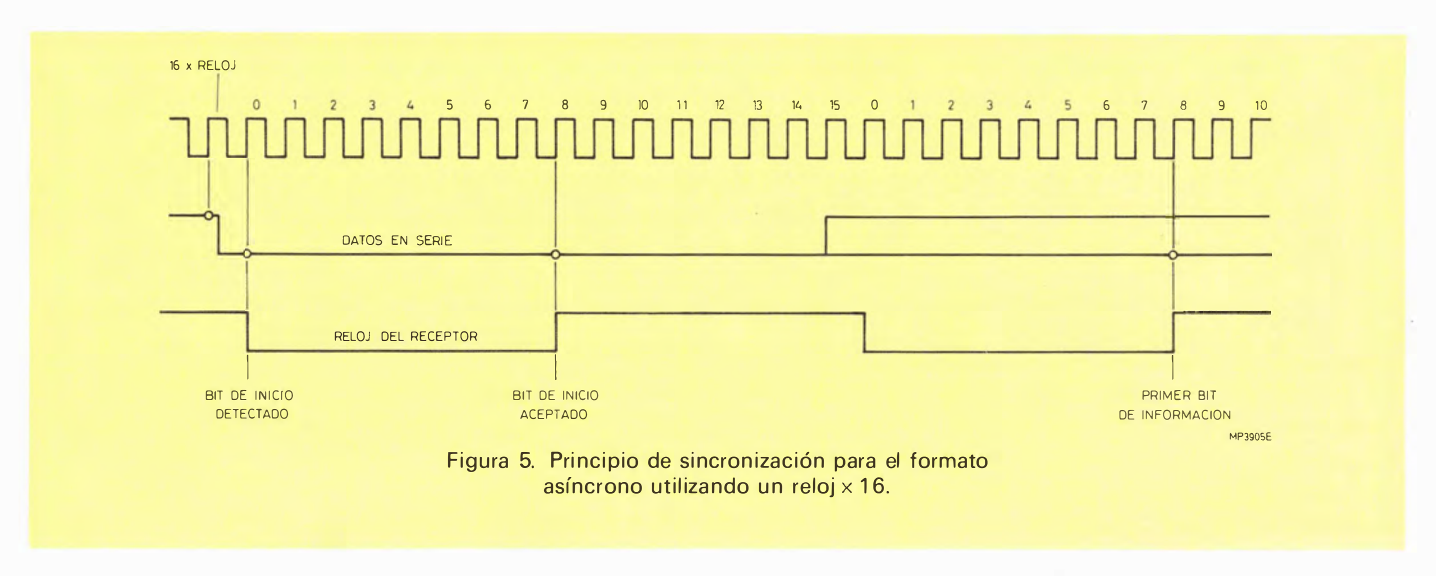


Figura 5. Principio de sincronización para el formato asíncrono utilizando un reloj × 16.

La figura 5 muestra el principio de sincronización con un reloj funcionando a 16 veces la velocidad de transmisión (baudios). El reloj del receptor se obtiene de este reloj × 16 mediante un circuito divisor por 16, que comienza en el momento que se detecta un bit de inicio (flanco de bajada de la anterior línea en reposo).

Después de ocho impulsos de reloj × 16, la línea de datos es muestrada de nuevo y si la línea es todavía un cero, el bit de inicio es aceptado. Después de ocho impulsos más, el primer bit de datos aparece en la línea y es detectado 16 impulsos después de que ha sido aceptado el bit de inicio. Esto significa que el bit es detectado en la mitad del tiempo de duración del bit para evitar transitorios de conmutación. Cada grupo siguiente de 16 impulsos de reloj representará un intervalo unidad, después del cual se detecta un nuevo bit.

La máxima inexactitud que resulta de este método de sincronización es inicialmente un dieciseisabo del tiempo de duración del bit. La exactitud de la sincronización de los siguientes bits de datos dependen de la igualdad de las frecuencias de reloj del transmisor y del receptor. Sin embargo, como la siguiente palabra de datos contendrá un nuevo bit de inicio, esta sincronización sólo tiene que permanecer mientras dura una palabra de información.

De la anterior descripción, se ve claro que todos los bits transmitidos, incluyendo el bit de inicio, deben tener exactamente la duración de un intervalo unidad, y que el tiempo entre dos palabras de información consecutivas no tiene que ser un número entero de intervalos unidad.

Para asegurar la detección correcta del próximo bit de inicio (palabra de información) la línea debe ser forzada al estado de reposo al final de los bits de información de cada palabra. Esto se hace añadiendo el bit o bits de paro al final de la palabra, que, si es un "uno" lógico, propociona el estado de reposo. Así, el receptor siempre será un claro flanco de bajada al comienzo del bit de inicio de la próxima palabra de información, incluso si el reloj del receptor funciona ligeramente más lento que el reloj del emisor. La figura 6 muestra un ejemplo de un formato de datos asíncronos con ocho bits de datos y dos bits de paro.

FORMATO SINCRONO

En el formato síncrono, las palabras de datos están agrupadas en bloques antes de la transmisión. Esto proporciona un tren continuo de bits de información válidos, uno por intervalo. Una vez que están sincronizados los relojes de emisor y receptor, el receptor espera la información de la construcción. Esto se hace en el modo de búsqueda en el cual examina continuamente la secuencia de bits recibida para los caracteres de sincronización.

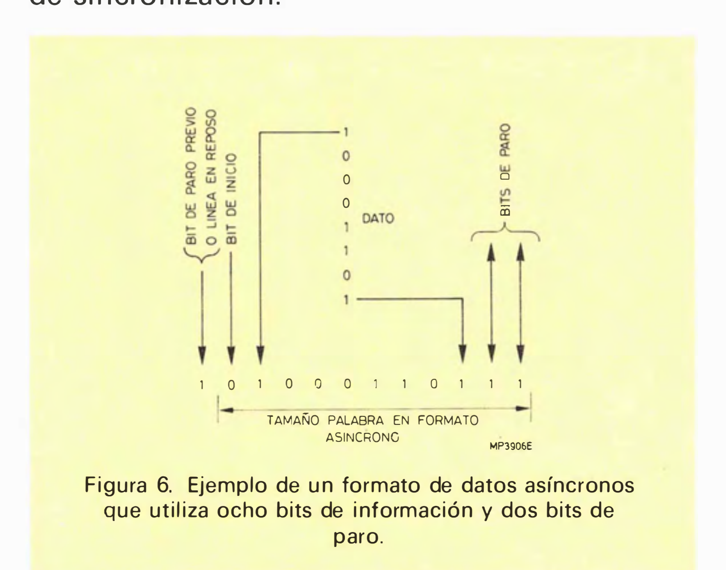


Figura 6. Ejemplo de un formato de datos asíncronos que utiliza ocho bits de información y dos bits de paro.

Cada bloque está precedido de una o más palabras de sincronismo, de carácter fijo, véase la figura 7. Las palabras de sincronismo son llamadas SYN (en caso de una palabra de sincronismo) ó SYN1 y SYN2 en el caso de dos palabras de sincronismo.

Cuando es reconocida una secuencia de bits que conforma el caracter(es) de sincronismo, el receptor conmuta al modo de dato; el primer bit que sigue al caracter(es) de sincronismo es el primer bit de la primera palabra de información; la figura 8 muestra la secuencia de bits de un bloque de información en formato síncrono con dos caracteres de sincronismo y cinco bits por palabra.

Si durante la transmisión de un bloque de datos, la unidad central de proceso (CPU) deja de proporcionar una nueva palabra de información para la transmisión, el emisor automáticamente inserta caracteres de sincronismo (SYN o pares SYN1-SYN2) para evitar que aparezca un vacio. Se insertan caracteres de sincronismo hasta que se dispone de una nueva palabra de información. Estos caracteres de sincronismo pueden ser automáticamente descartados por el receptor, mientras proporcionan la información de la construcción y de la secuencia.

Ya que la sincronización de los relojes del receptor y del emisor debe mantenerse durante un largo tren de datos, la información de la secuencia debe obtenerse continuamente de la señal de información.

FORMATO ISOCRONO

Para restablecer las palabras de datos del tren de datos en serie, el método isocrono emplea la construcción del formato asíncrono (bits de inicio y paro) y la temporización del método síncrono (frecuencia de reloj igual a la velocidad de transmisión (baudios)).

La construcción asíncrona permite espacios en la información, aunque estos deben ser ahora un número entero de intervalos unidad, de modo que la temporización pueda permanecer sincronizada.

CONTROL DEL MODEM

Las líneas telefónicas están diseñadas para transmisión de conversación y sólo pueden transmitir señales analógicas en el margen de 300 Hz a 3.400 Hz. Las señales digitales no pueden ser transmitidas. Así pues, para transmitir datos digitales sobre líneas telefónicas se necesita un modem (modulador-demodulador) para proporcionar la conversión a o de señales analógicas. Para regenerar la información modulada, un modem síncrono debe ser capaz de generar un reloj receptor para la conversión de información en serie en información en paralelo. La figura 9 muestra el uso de un modem para acoplar señales digitales a una línea telefónica.

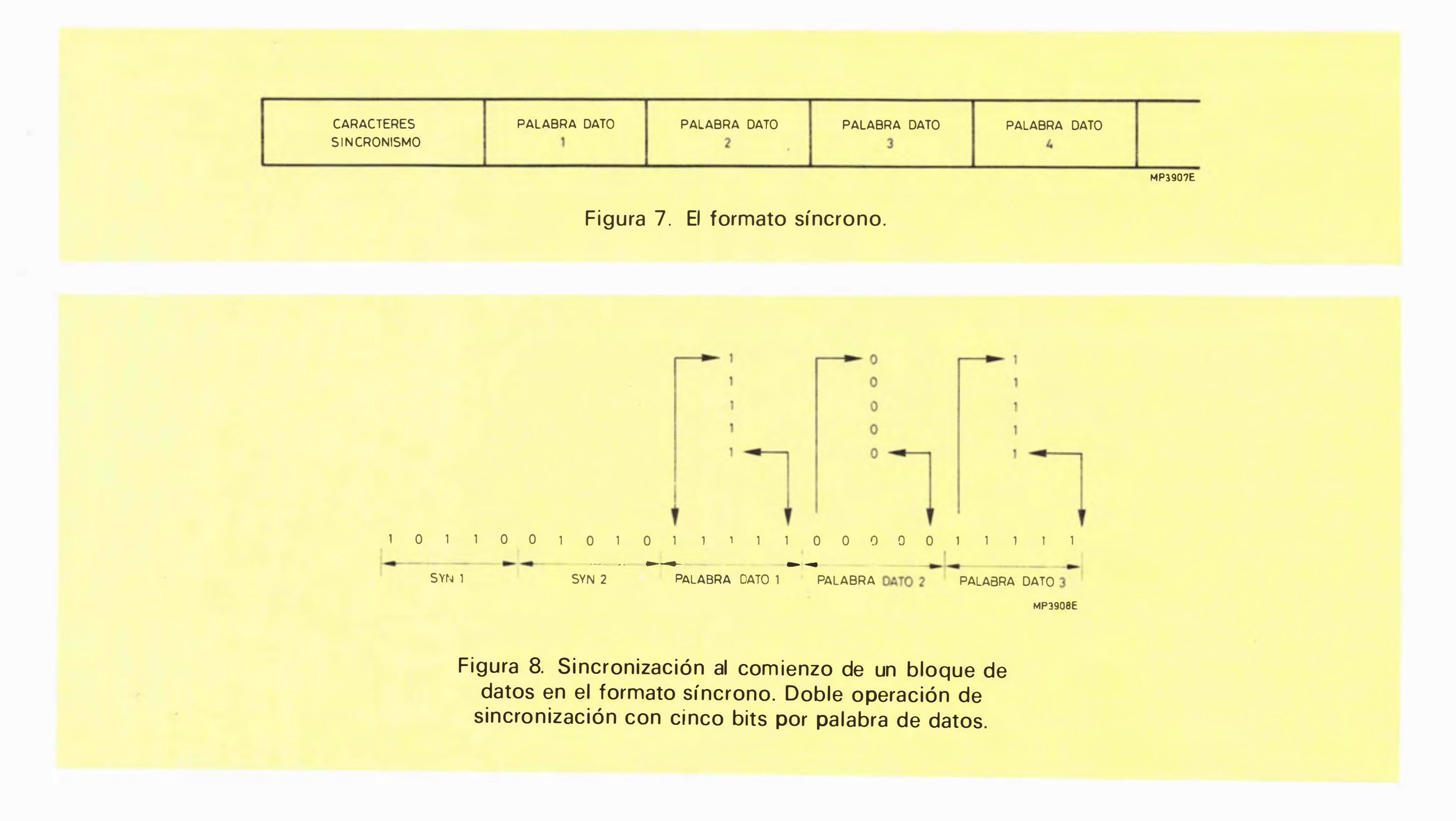


Figura 7. El formato síncrono.

Figura 8. Sincronización al comienzo de un bloque de datos en el formato síncrono. Doble operación de sincronización con cinco bits por palabra de datos.

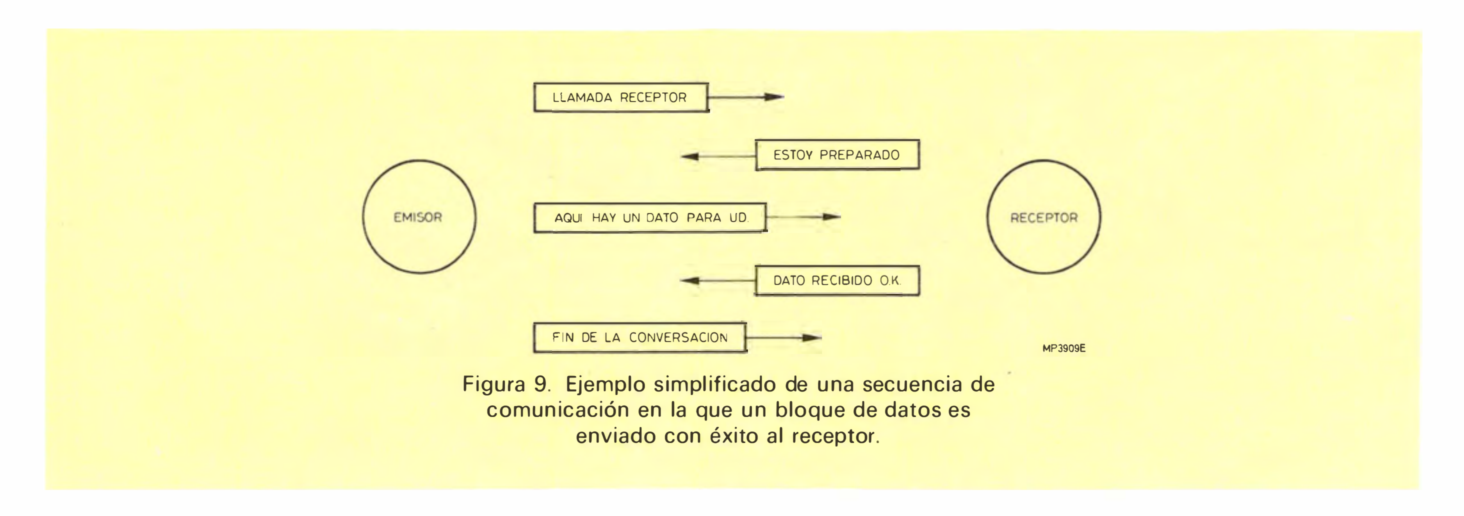


Figura 9. Ejemplo simplificado de una secuencia de comunicación en la que un bloque de datos es enviado con éxito al receptor.

Se necesitan algunas líneas de control entre las señales digitales en serie y el modem. Estas son:

— T × C: Reloj emisor, proporciona la información de la secuencia para modem síncrono.
— T × D: Datos transmitidos en serie al modem.
— RTS: Petición de enviar, pide al modem que se prepare para la transmisión.
— DTR: Preparado terminal dato, pide al modem que establezca la conexión a la línea telefónica y que entre el modo de información (opuesto a los modos de marcar y hablar).
— R × C: Reloj del receptor, para modem síncrono.
— R × D: Dato recibido, del modem al acoplamiento serie.
— DSR: Lectura grupo datos, indica que el modem está conectado a la línea telefónica en el modo de información.
— CTS: Borrar para enviar, indica que el modem está listo para aceptar información en serie para transmitir.
— DCD: Detección portadora de información, indica que el modem está recibiendo una señal adecuada para demodulación.

PROTOCOLOS DE TRANSMISION DE INFORMACION EN SERIE

Al recuperar las palabras de información del tren de bits en serie, el receptor debe encontrar todavía cual es la primera y la última palabra de información de cada "sentencia" y cual es la primera y la última sentencia del mensaje. Por lo tanto, el mensaje debe estar organizado de forma que pueda ser interpretado correctamente por el receptor.

Además, ya que durante la transmisión de la información pueden aparecer errores en el tren de bits en serie (los unos pueden entrar como ceros y los ceros como unos), hay que enviar bits adicionales junto con la información, adición redundante, para permitir al receptor comprobar la exactitud de los datos recibidos con un cierto grado de seguridad.

Y por tanto, tienen que haber reglas para la conversión entre ordenadores, por lo menos para permitir al receptor decir al transmisor si está preparado para recibir un mensaje, y para decir si el mensaje ha sido recibido o no, como se muestra en la figura 9.

El conjunto de reglas que gobierna la estructura de los mensajes y la organización de la comunicación, incluyendo procedimientos de recuperación en caso de que entre algún error, recibe el nombre de protocolo de transmisión de datos.

Existen diversos protocolos, descritos en normalizaciones internacionales, nacionales y de compañías, que pueden dividirse en tres grupos de protocolos (ver figura 10):

Protocolos de control de carácter

Cada palabra de información representa un carácter diferente de uno de los códigos de carácter existente (código de 7 bits ASCII o ISO, EBCDIC, STC), que define un código para todos los caracteres alfanuméricos u otros. Algunos de los códigos están reservados para control, y algunos de estos caracteres de control están reservados para la organización del protocolo y son llamados caracteres de control de transmisiones.

La figura 10*a* muestra un bloque de texto ("sentencia") de un mensaje de protocolo de control de carácter normal. Se utilizan caracteres SYN para sincronización inicial, el caracter STX indica el "comienzo del texto" y el "final del texto" está indicado por el carácter ETX, segui-

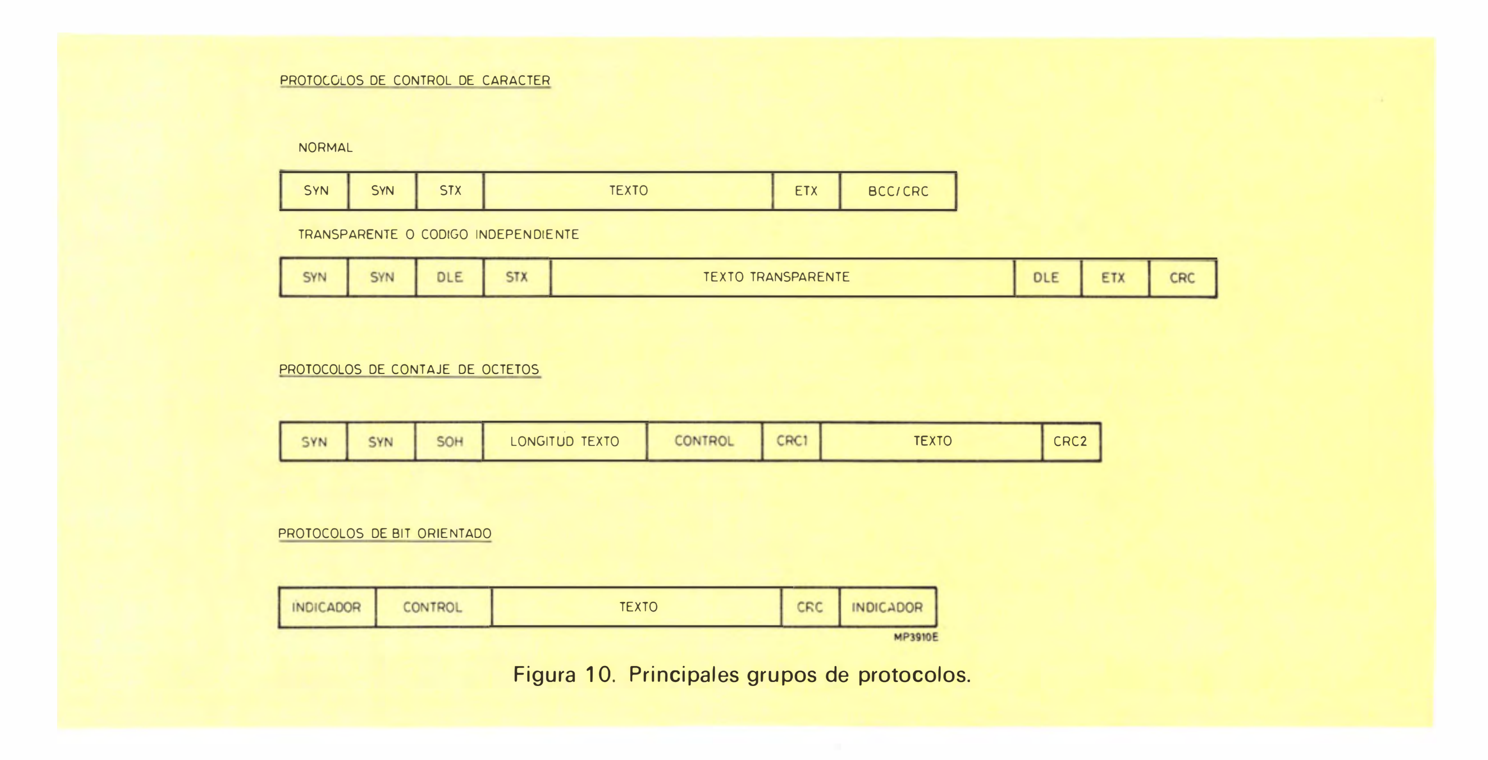


Figura 10. Principales grupos de protocolos.

do inmediatamente por un caracter de verificación de bloque (BCC) o dos caracteres de verificación, generados por un método de verificación de redundancia cíclica (CRC), que añade una redundancia para verificación de error. En este protocolo con "espacios llenos", que es necesario cuando el ordenador transmisor es lento en la generación de nuevos caracteres para enviar, en contraposición con el formato síncrono en el que el tren de bits no puede pararse, se permiten espacios llenos con caracteres SYN.

El uso de caracteres de control de transmisión implica que no se utilicen octetos con el mismo modelo de bits que estos caracteres en la información del texto. Así, es un problema si hay que transmitir otros códigos o datos de exactamente 8 bits. Considérese la transmisión del modelo de bits EOT: "fin de la transmisión" en el que los ordenadores que controlan la línea entre transmisor y receptor empezarían a desconectarse.

Para superar este problema, se han extendido los procedimienos de control de carácter para especificar operación transparente, que permite la transferencia de datos de código independiente. Esta operación está gobernada por el carácter de control de transmisión DLE (Data Link Escape), véase la figura 10*b*.

El comienzo de la información de código independiente está precedido por dos caracteres de control de transmisión DLE y STX (comienzo de texto). El final de esta secuencia se indica mediante los caracteres DLE y ETB (fin de

Tabla 1. Operación transparente utilizando el carácter DLE

secuencia transmitida y recibida	interpretación dato	control
DLE ETB		ETB
DLE DLE	DLE	
X ETB	X ETB	
X ETX	X ETX	
X SYN	X SYN	
DLE SYN		gap filler
DLE STX		STX
DLE DLE DLE ETB	DLE	ETB
DLE DLE DLE DLE	DLE DLE	
DLE DLE ETB	DLE ETB	

Nota: X es cualquier carácter distinto de DLE

bloque de transmisión) o DLE y ETX (fin del texto). Entre estas secuencias de carácter de inicio y final, todos los modelos de bits excepto DLE son transmitidos como datos. Los caracteres de control pueden ser utilizados también para propósitos de control si están precedidos por el carácter DLE. Los caracteres de sincronismo, utilizados para llenar espacios en el formato síncrono, deberían estar precedidos por DLE para evitar la interpretación de estos caracteres como datos. La excepción es en el caso que la palabra de datos tenga el mismo modelo de bits que el bit de paridad más DLE. Este se transmite como DLE DLE y el segundo DLE es interpretado como dato, no control. La tabla 1 muestra la interpretación de diversas secuencias de carácter.

Protocolos de contaje de octetos (Fig. 10c)

Después de la sincronización inicial, se utiliza un sólo caracter de control para especificar la naturaleza del mensaje, seguido por cinco octetos de información de control, que incluye la especificación del número de octetos en el texto. Dieciseis bits de verificación de error protegen este bit de verificación (CRC1), y el texto está protegido por otros dieciseis bits redundantes (CRC2).

En este tipo de protocolo, la construcción del texto (comienzo y final) y la independencia del código están implícitos en el número fijo de bits antes del texto, y la especificación de la longitud del texto. Obsérvese que no se permite el llenado de espacios entre octetos de texto con carácteres SYN, ya que la adición de caracteres SYN entre el texto afectaría tanto a la independencia del código (en el texto está permitido cualquier modelo de bits) como a la longitud del texto.

Protocolos de bit orientado (Fig. 10d)

Se utiliza una secuencia de indicador (flag) de ocho bits (01111110) para la sincronización inicial, seguida por un número fijo de bits de control, que indican implícitamente el comienzo del campo de texto, el cual puede estar formado por cualquier número de bits, en cualquier combinación, así como código independiente. El texto termina con una secuencia de verificación CRC de 16 bits y un indicador cerrado. El indicador cerrado indica que el texto terminó 16 bits antes.

Para asegurar que una secuencia de indicador (flag) no está simulada entre los indicadores abiertos y cerrados, el transmisor debe insertar un cero después de todas las secuencias de 5 unos contiguos, y eliminar el cero que sigue directamente a 5 unos contiguos.

MAS ACERCA DEL PROTOCOLO DE CONTROL DE CARACTER

La estructura de protocolo de control de carácter es aún la más utilizada, y como código normalmente se utiliza el código ISO de 7 bits ó el código ASCII, como se muestra en la tabla 2.

En esta tabla, las columnas 0 y 1 contienen los caracteres de control y las otras columnas contienen los llamados "caracteres imprimibles". Diez de los caracteres de control son los "caracteres de control de transmisión" llamados TC1... TC10 y sus significados se dan en la tabla 3.

TABLA 2.

7	6	5	4	3	2	1
COLUMNA (0-7)			FILA (1-15)			

	CARACTERES							
	0	1	2	3	4	5	6	7
0	NUL	(TC_7) DLE	SP	0	@	P	;	p
1	(TC_1) SOH	DC_1	!	1	A	Q	a	q
2	(TC_2) STX	DC_2	"	2	B	R	b	r
3	(TC_3) ETX	DC_3	#	3	C	S	c	s
4	(TC_4) EOT	DC_4	$	4	D	T	d	t
5	(TC_5) ENQ	(TC_8) NAK	%	5	E	U	e	u
6	(TC_6) ACK	(TC_9) SYN	&	6	F	V	f	v
7	BEL	(TC_{10}) ETS	'	7	G	W	g	w
8	FE_0 (BS)	CAN	(	8	H	X	h	x
9	FE_1 (HT)	EM	)	9	I	Y	i	y
10	FE_2 (LF)	SUB	*	:	J	Z	j	z
11	FE_3 (VT)	ESC	+	;	K	[	k	
12	FE_4 (FF)	IS_4 (FS)	,	<	L	\	l	
13	FE_5 (CR)	IS_3 (GS)	-	=	M	]	m	
14	SO	IS_2 (RS)	.	>	N	↑	n	
15	SI	IS_1 (US)	/	?	O	←	b	DEL

MP39TE

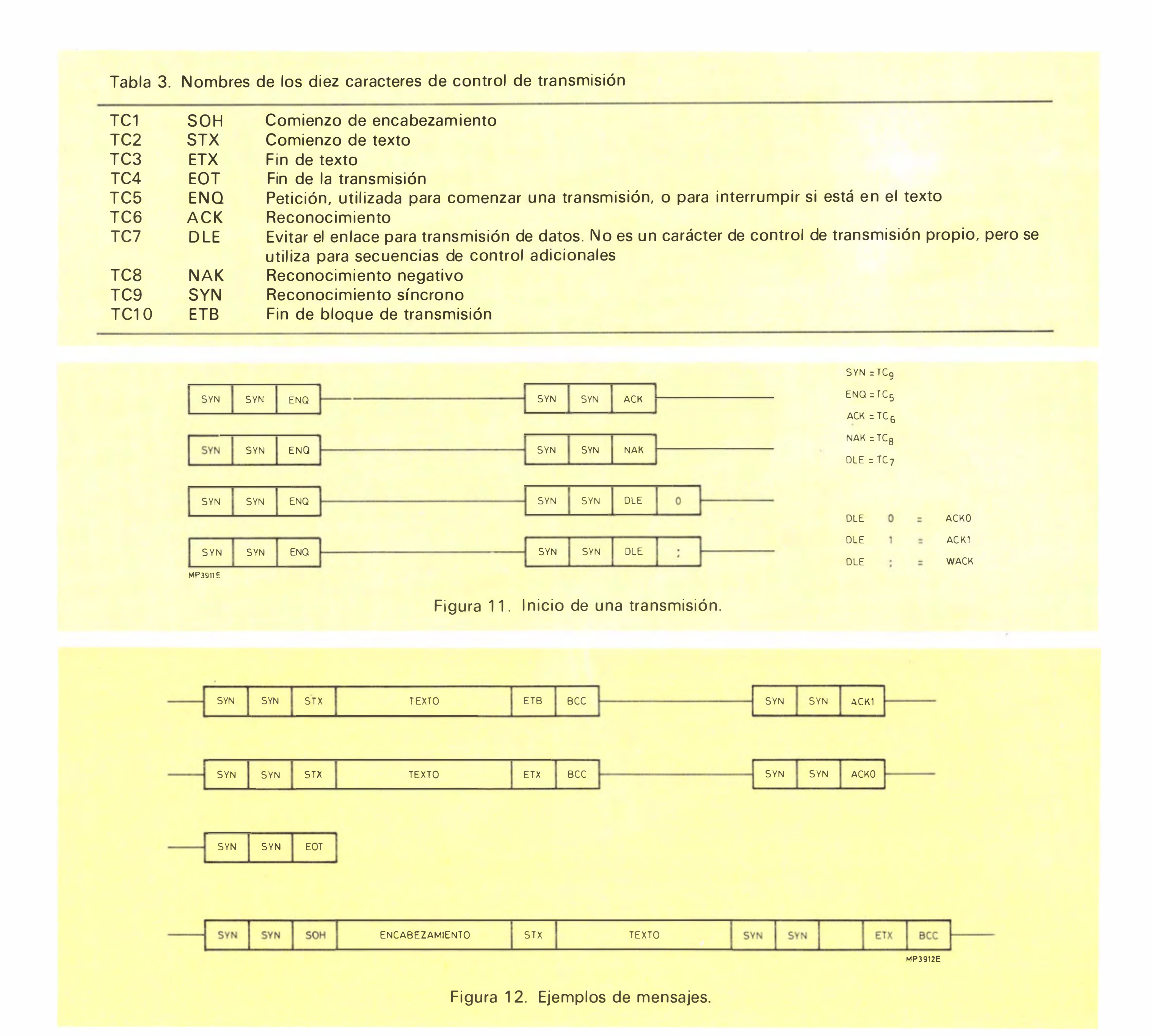


Tabla 3. Nombres de los diez caracteres de control de transmisión

TC1	SOH	Comienzo de encabezamiento
TC2	STX	Comienzo de texto
TC3	ETX	Fin de texto
TC4	EOT	Fin de la transmisión
TC5	ENQ	Petición, utilizada para comenzar una transmisión, o para interrumpir si está en el texto
TC6	ACK	Reconocimiento
TC7	DLE	Evitar el enlace para transmisión de datos. No es un carácter de control de transmisión propio, pero se utiliza para secuencias de control adicionales
TC8	NAK	Reconocimiento negativo
TC9	SYN	Reconocimiento síncrono
TC10	ETB	Fin de bloque de transmisión

Figura 11. Inicio de una transmisión.

Figura 12. Ejemplos de mensajes.

La figura 11 muestra la iniciación de una transmisión. Para la sincronización, cada bloque de información está siempre precedido por caracteres SYN.

Cuando un emisor quiere enviar un mensaje, primero envia ENQ y empieza a esperar la respuesta del receptor. Son posibles diversas respuestas:

— No responde. El emisor prueba algunas veces ENQ antes de decidir que el receptor no está listo del todo.
— ACK: «estoy listo para recibir el mensaje".
— NAK: "no estoy listo para recibir el mensaje".
— ACK0: (transmitido como DLE 0): igual que ACK, pero el receptor indica que este es un ACK para el primer bloque recibido. Cada bloque siguiente será reconocido con ACK1 y ACK0 alternativamente (transmitido como DLE1 y DLE0).
— WACK (transmitido como DLE): "temporalmente no preparado para recibir, llamar de nuevo un poco más tarde."

En los ejemplos se ve también el uso del carácter DLE: se realiza junto con otras funciones de control de transmisión de caracter.

Cuando el receptor ha indicado ACK, el emisor prosigue con el primer bloque de mensaje (como se muestra en la figura 12): STX, texto, ETB, BCC y espera de nuevo un reconocimiento del receptor (ACK1 en caso de señales ACK numeradas). Eventualmente, el emisor envía el

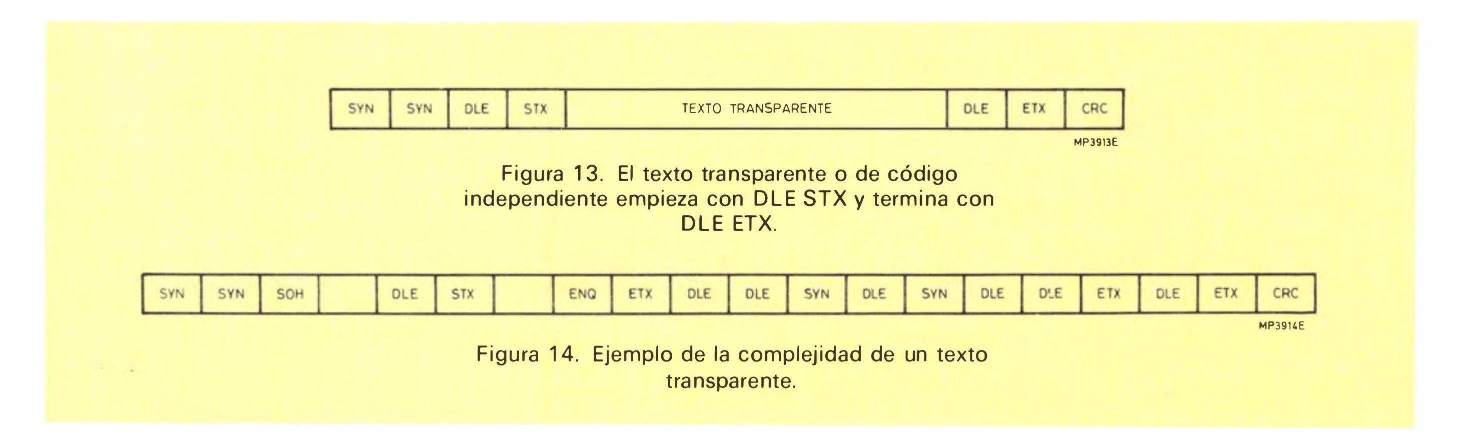


Figura 13. El texto transparente o de código independiente empieza con DLE STX y termina con DLE ETX.

Figura 14. Ejemplo de la complejidad de un texto transparente.

último bloque de texto, indicado mediante el uso de ETX, en vez de ETB, y después de la última ACK de este bloque, envia EDT: fin de la transmisión.

En algunos casos, el mensaje del texto debe estar precedido por un encabezamiento con información especial de control. En este caso, el primer bloque empieza con SOH y STX indica el comienzo del texto, así como el final del encabezamiento.

Como se explicó anteriormente, el texto transparente o de código independiente puede ser transmitido dentro del mensaje, añadiendo DLE a los caracteres de control, de modo que sólo DLE tiene aún significado de control, y no otro modelo de bit, excepto cuando esté precedido por DLE.

El significado de control de la señal DLE se anula cuando el próximo caracter es también DLE, para poder enviar también como dato el modelo de bits DLE. Véase la figura 13.

En la figura 14 se muestra un ejemplo cercano al extremo. Después de un encabezamiento no transparente, el texto transparente comienza por DLE STX. Los siguientes modelos de bits, que ya que no están precedidos por un número par de DLE: Los DLE impares anulan a los DLE pares. Entonces sigue DLE SYN que llena los espacios. Después sigue DLE DLE: DLE dato, después ETX dato ya que no está precedido por un número par de DLE y finalmente DLE ETX: fín de texto transparente, seguido de una secuencia de verificación de error CRC de 16 bits.

VERIFICACION DE ERROR EN EL PROTOCOLO DE CONTROL DE CARACTER

La verificación de error en el modo normal, cuando se utiliza el código ISO de 7 bits o el código ASCII, se realiza combinando la verifica-

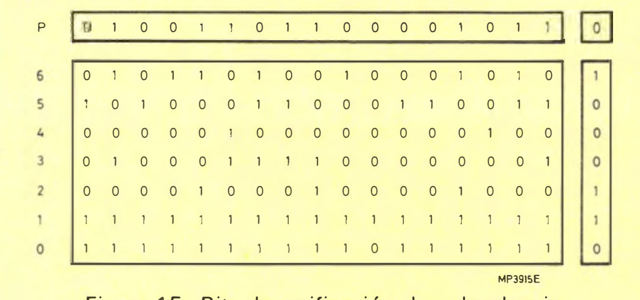


Figura 15. Bits de verificación de redundancia añadidos a cada carácter VRC, y al bloque completo de caracteres (LCR).

ción de redundancia longitudinal (LTC) como se muestra en la figura 15. Tanto VRC como LRC son verificadores de paridad: se añade un bit para hacer el número total de unos en la dirección vertical (dentro de un caracter) o en la trayectoria longitudinal (todos los bits en la misma posición en los caracteres), par o impar (paridad par o impar).

Se elige siempre LRC par, y VCR par en transmisión asíncrona e impar en el caso síncrono.

Obsérvese que cada número par de errores en una dirección produce el correcto bit de paridad: sólo son detectados números pares de errores en una línea. Sin embargo, la protección cruzada con VRC y LRC es mucho más fiable, ya que ahora un error doble no detectado en una dirección producirá en la mayoría de los casos dos errores en diferentes lugares en la otra dirección.

En el modo transparente hay que transmitir octetos de 8 bits, y en un sistema que sólo maneja octetos de 8 bits, no existe un lugar a la izquierda para un bit de paridad VRC adicional, y un LRC sin VRC resulta insatisfactorio. Por tanto, los bloques que contienen texto transparente están protegidos por una palabra CRC de 16 bits. La verificación de redundancia cíclica (CRC) se refiere a un esquema de computación matemática, con propiedades excelentes de detección de error. Los datos transmitidos son

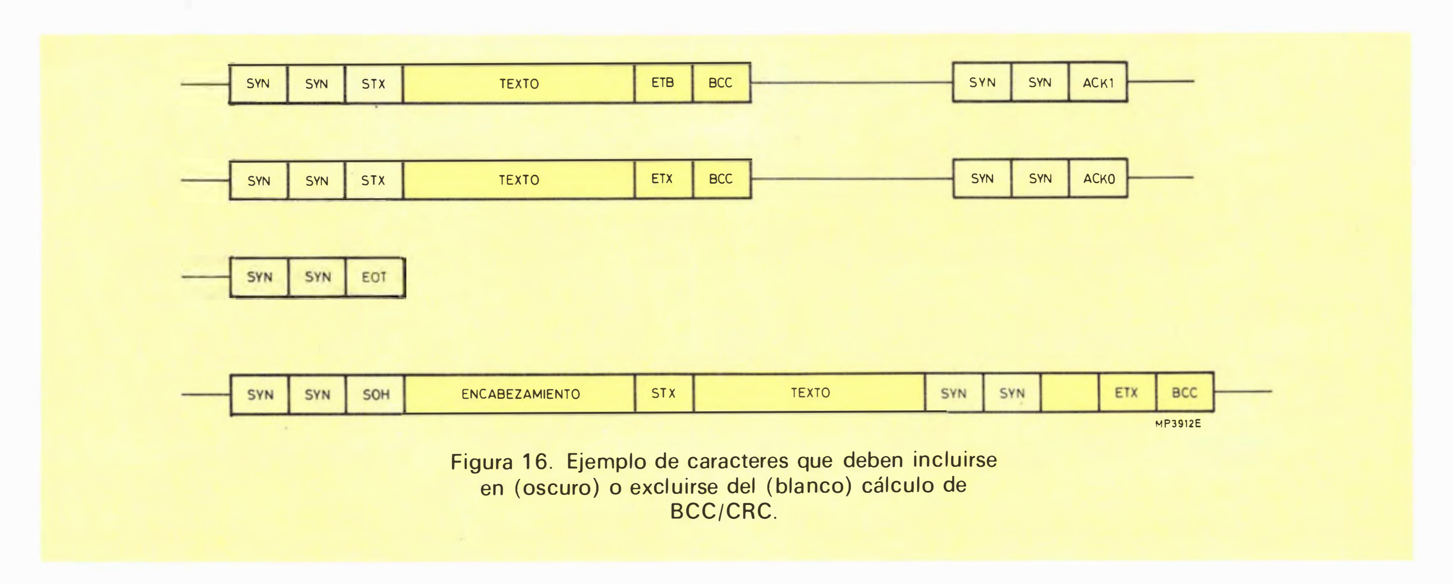


Figura 16. Ejemplo de caracteres que deben incluirse en (oscuro) o excluirse del (blanco) cálculo de BCC/CRC.

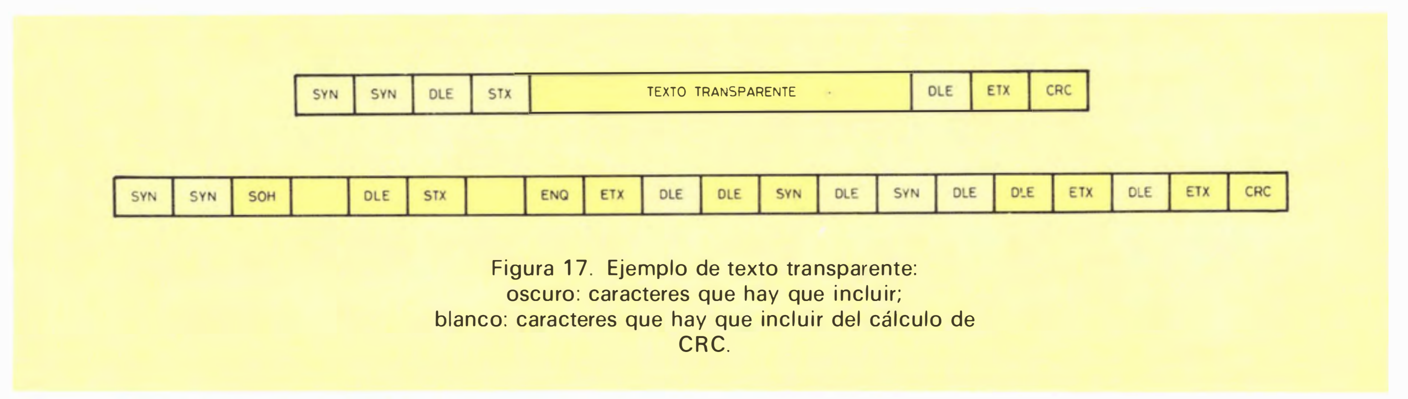


Figura 17. Ejemplo de texto transparente: oscuro: caracteres que hay que incluir; blanco: caracteres que hay que incluir del cálculo de CRC.

divididos cíclicamente en base 2 por un número de 16 bits, representado como un polinomio, y el resto de la división de 16 bits es transmitido como la secuencia CRC. El receptor genera este resto de la misma forma y el resultado debe ser el mismo para datos sin errores.

Existen diversos métodos de verificación CRC, que se diferencian en el polinomio utilizado para la división. Las verificaciones CRC más utilizadas son:

— CRC-16, en la que el polinomio generador es $X^{16}+X^{15}+X^{2}+1$.
— CRC-CCITT, en la que el polinomio generador es $X^{16}+X^{12}+X^{5}+1$.
— CRC-12, en la que el polinomio generador es $X^{12}+X^{11}+X^{3}+X^{2}+X+1$.

LRC puede representarse como un verificador CRC de 8 bits con un polinomio generador $X^{8}+1$.

Los protocolos de control de carácter y los protocolos de contaje de octetos, llamados en conjunto protocolos de control de octeto utilizan CRC-16, y los protocolos de bit orientado utilizan CRC-CCITT. El verificador CRC-12 es un CRC de 12 bits usado para códigos de 6 bits.

El cálculo de las secuencias BCC y CRC en el protocolo de control de carácter puede ser muy complicado: aparte de la complejidad del cálculo de CRC por si mismo, existe otro problema, ya que algunos caracteres no deben estar incluidos en el cálculo del BCC/CRC. La figura 16 muestra ejemplos de mensajes, con indicación de cuales caracteres deben ser incluidos y cuáles deben ser excluidos del cálculo.

El cálculo empieza después del carácter de inicio (SOH o STX) e incluye el carácter de final (ETB ó ETX). Sin embargo, hay que tener en cuenta el STX que sigue al encabezamiento en un bloque. Se deben excluir los caracteres SYN que llenan vacios del cálculo BCC(CRC).

En el modo transparente (véase la figura 17) todos los DLE impares después de DLE STX así como las secuencias DLE SYN no deben incluirse en el cálculo. Sin embargo, los DLE pares (directamente precedidos por un número impar de DLE) son datos y por tanto hay que incluirlos.

Obsérvese que en todos los protocolos de comunicación de datos no se utilizan códigos correctores de errores. La corrección se consigue con requerimiento de retransmisión (reaplicación de NAK). El emisor puede intentar enviar

el mensaje varias veces. Si la réplica de NAK persiste, el emisor puede decidir que la línea es muy mala, y seguir intentando enviar el mensaje.

La idea es que cuando las líneas son tan malas que aparecen tantos errores que la transmisión es casi imposible, entonces debe mejorarse la línea por ejemplo añadiendo técnicas complicadas para corrección de errores en la información.

CLASES DE CARACTER

Como se ha visto, no sólo existen caracteres de texto normales, sino también algunos grupos de caracteres especiales, tales como caracteres de control de transmisión, caracteres de control límite de aplicación (por ejemplo, retorno de carro-CR, alimentación de línea –LF, etc.), caracteres que indican que la siguiente secuencia de bits es una secuencia BCC o CRC.

Así, podemos definir algunas "clases de caracter".

—caracteres normales;
—caracteres de búsqueda: SC;
—caracteres de segunda búsqueda: SCC, (los caracteres SC precedidos por DLE).

y para la verificación de errores:

—caracteres normales: incluidos en el cálculo de BCC/CRC;
—SYN/no incluido: excluido del cálculo de BCC/CRC;
—caracteres de final de bloque-BTC, inmediatamente sobre los cuales seguirán los caracteres BCC o CRC.

El carácter DLE tiene su significado especial durante la transmisión en modo transparente. ■

MOTORES ECONOMICOS

Nuestra amplia gama de motores ha sido ampliada nuevamente con la introducción de una completa serie económica de motores paso a paso de imán permanente y síncronos.

Actualmente están disponibles dos grupos de nuevos motores paso a paso unipolares de 4 fases con valores nominales del par desde 7 mNm a 9 mNm. El primer grupo está diseñado para operar en el área de puesta en marcha con par y velocidad óptimos; el segundo grupo corresponde a versiones económicas de elevado par de tipos existentes.

También presentamos una serie de motores síncronos reversibles que son adecuados para muchas aplicaciones industriales tales como sistemas de calefacción central o acondicionamiento de aire. Estos motores pueden ser utilizados con una amplia gama de tensiones de alimentación con velocidades de 250 y 500 r.p.m. y valores nominales del par desde 4 mNm a 70 mNm.



MATRIZ DE PUERTAS EN LOGICA INTEGRADA SCHOTTKY

El concepto de matrices de puertas lógicas no es nuevo. Los más recientes diseños utilizados I^2L y tecnología MOS están proporcionando una alta densidad de encapsulado y un bajo consumo; pero sólo pueden operar a velocidades moderadas o más bien bajas.

Ahora ya se puede combinar la velocidad y bajo consumo de la tecnología TTL Schottky con la alta densidad de encapsulado de la I^2L en un nuevo tipo de estructura lógica llamada Lógica Integrada Schottky (ILS).

Esta nueva tecnología es la que se ha empleado en la matriz de puertas 8A1200, cuya máscara se puede programar según las necesidades del usuario. La matriz tiene una cargabilidad de salida (fan-out) de 52 reforzadores de señal (buffers) Schottky, 36 células de entrada/salida y 1.144 puertas. La velocidad típica de puerta es de 3,5 ns y su disipación es de 0,8 pJ. Las células de entrada/salida proporcionan un total de 11 opciones diferentes; cada una puede ser entrada, salida o bidireccional. Las salidas pueden ser de tres estados, colector abierto o ´´totem pole´´.

En el 8A1200 se puede producir una función NOR utilizando 3 puertas y una función NAND con solo 1 puerta. En la misma matriz se pueden construir registros de desplazamiento, biestables y contadores, así como puertas lógicas. Cuando se utiliza el 8A1200 en vez de SSI y MSI TTL en un sistema típico, se llegan a reemplazar hasta 50 circuitos integrados.

El 8A1200 lo comercializa COPRESA y está disponible tanto en encapsulado cerámico como en plástico DIL (dual in line), con un márgen de temperaturas estándar o de especificaciones militares.

RESISTENCIAS DE PRECISION

Bajo costo y elevada precisión son usualmente dos características incompatibles en lo que se refiere a resistencias para aplicaciones especiales. Pero ahora Copresa presenta unas resistencias de precisión de película metálica MPR24 y MPR34 que ofrecen un amplio margen de valores nominales, tolerancias y coeficientes de temperatura a un precio inferior que los tipos bobinados comparables. La especificación básica para estas resistencias es CECC40300, de modo que cumplen los requerimientos del IEC115-5, DIN44061, MIL-R-10509 y MIL-R-55182.

Existen resistencias con dos márgenes de tolerancias: super precisión con $\pm 0,01$, 0,2 y 0,5 % y alta precisión con $\pm 0,1$, 0,25 y 0,5 %.

Las resistencias de super precisión tienen valores desde 24 Ω a 100 kΩ y valores nominales de potencia de 0,125 W (MPR24) y 0,25 W (MPR34). Estos tipos se suministran normalmente en cajas de 20 piezas con un certificado de medida.

Las resistencias de alta precisión tienen valores desde 4,99 Ω a 1 MΩ y valores nominales de potencia de 0,25 W (MPR24) y 0,4 W (MPR34). Estas están codificadas en colores y empaquetadas en bandas de 100 y de 1000 unidades. Todas las resistencias tienen cuatro márgenes de coeficientes de temperatura: 25, 15, 10 y $5 \cdot 10^{-6}$/K.

DETECTORES DE INFRARROJOS PIROELECTRICOS

Nuestra gama de detectores de infrarrojos ha sido ampliada con la adición de dos dispositivos de bajo coste, que han sido diseñados para ser utilizados en sistemas pasivos detectores de intrusos, sensores remotos de temperatura, alarmas de incendios, radiómetros y espectrómetros.

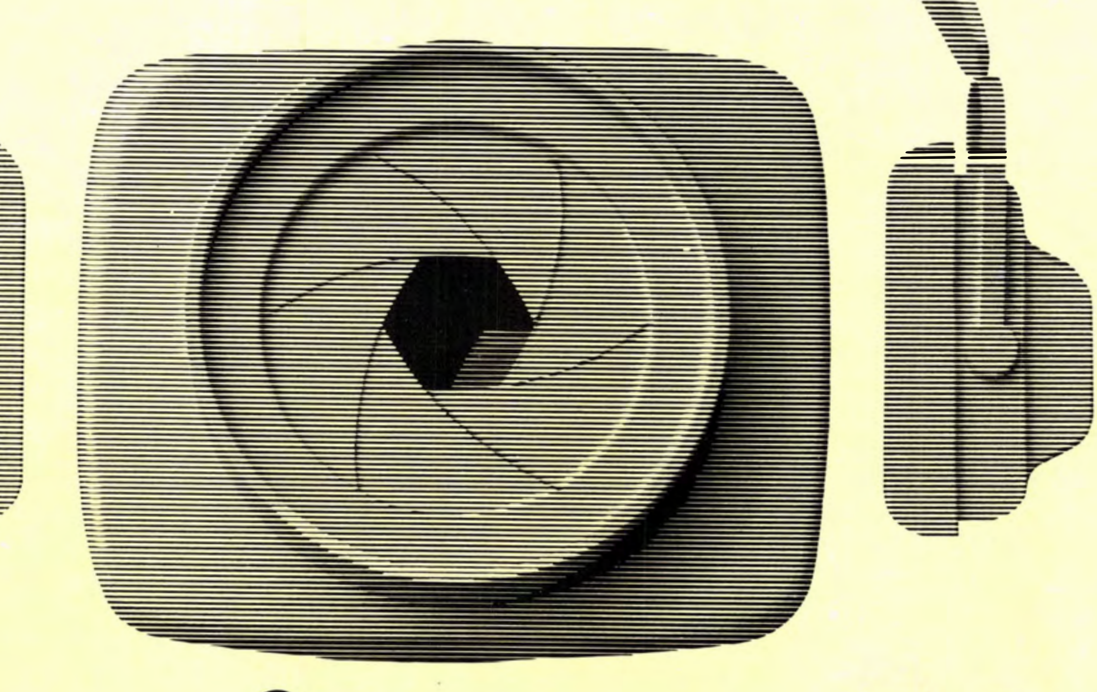
El primero de ellos es el RPT93, que tiene dos elementos conectados diferencialmente para proporcionar inmunidad frente a señales de modo común como las generadas por variaciones en la temperatura ambiente, radiación de fondo y ruido acústico.

El otro nuevo dispositivo es el RPY96. Es un detector de un solo elemento y corresponde a la versión de bajo costo del RPY86.

Ambos detectores se suministran en una cápsula TO-5 de bajo pérfil herméticamente cerrada, con una ventana recubierta ópticamente que limita la luz que incide a longitudes de onda mayores que 6,5 μm. Estos detectores incorporan un dispositivo de bajo ruido que varía la impedancia con el fin de simplificar el circuito electrónico de acoplamiento.

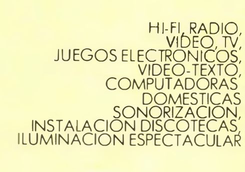






sonimag 19

XIX SALON INTERNACIONAL DE LA IMAGEN, EL SONIDO Y LA ELECTRONICA





EQUIPOS DE VOCES,
GUITARRAS CLASICAS
Y ELECTRICAS,
INSTRUMENTOS DE
PERCUSION, VIENTO
Y CUERDA
ACORDEONES, ARMONICAS,
ORGANOS, ORGANOS
ELECTRONICOS,
PIANOS DE COLA VERTICALES,
SINTETIZADORES

FOTOGRAFIA Y CINE PARA
AFICIONADOS,
EQUIPOS PROFESIONALES,
ILUMINACION,
MATERIAL PARA GRANDES
LABORATORIOS,
MEDIOS AUDIOVISUALES

Sector EXPOTRONICA:
ELECTRONICA PROFESIONAL,
COMPONENTES
ELECTRONICOS,
MAQUINARIA, EQUIPOS
Y PRODUCTOS PARA
CIRCUITOS IMPRESOS,
INSTRUMENTOS PARA
MEDICION Y CONTROL,
RADIODIFUSION (Profesional
y Aficionados),
TELECOMUNICACIONES



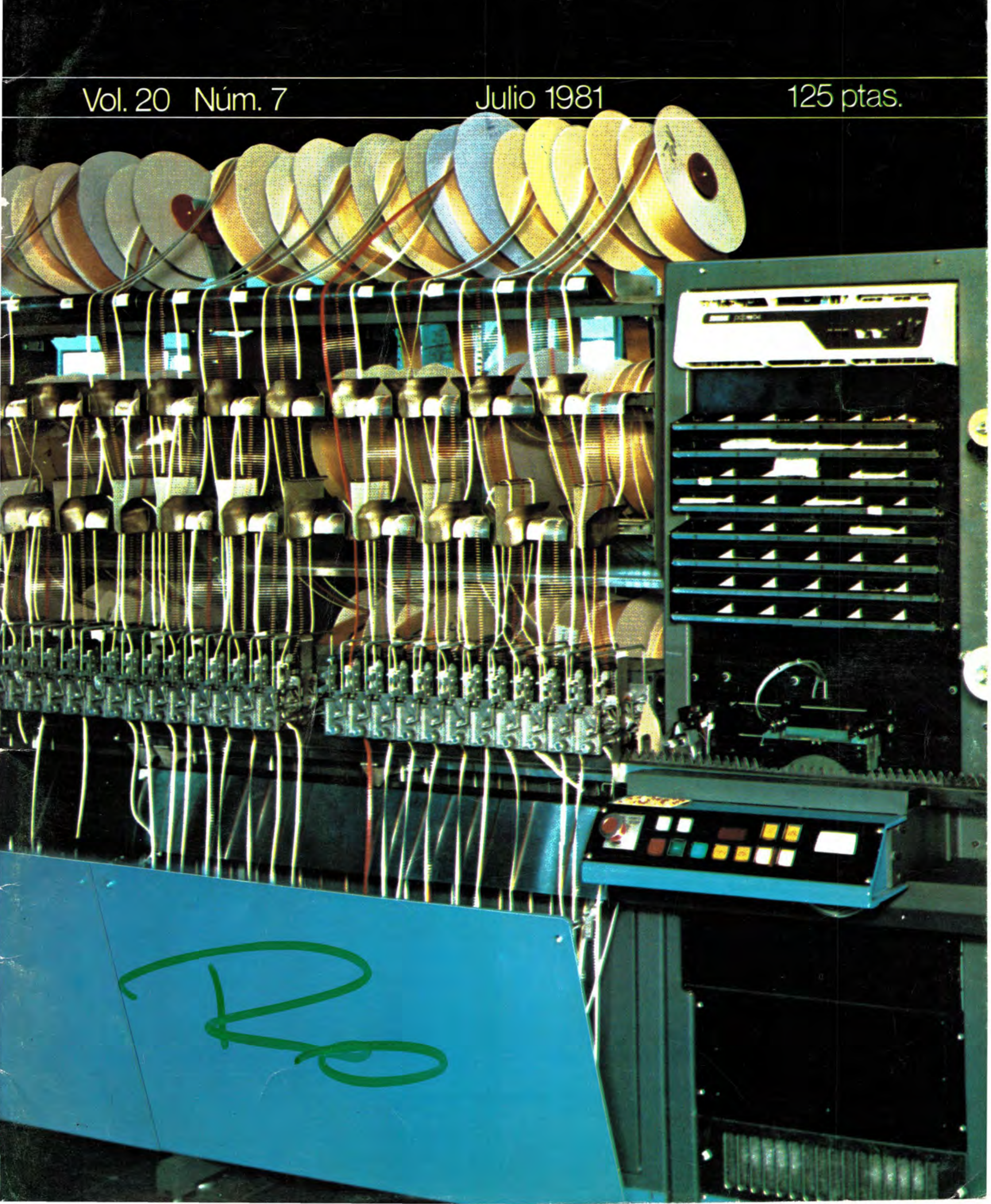
28 SEPTIEMBRE - 4 OCTUBRE 1981



TRANSPORTISTA OFICIAL

INFORMACION: SONIMAG, Plaza de España, BARCELONA-4 Tel. 223 31 01 - Telex 50458 FOIMB-E

COPRESA
signetics
Miniwatt
Vol. 20 Núm. 7 Julio 1981 125 ptas.



Director

D. José M.ª Llevat Grau

Editor

Cía. de Productos Electrónicos COPRESA, S.A.
Departamento de Publicaciones Técnicas
D. José Albiol Fernández

Coordinación

D. Enrique Riverola García
D. Rafael Rizo Aramburu

Redacción

D. M.ª Dolores Forns-Samsó

Consejo Asesor de Redacción

D. Pedro Barrera Vázquez
D. Jaime Borrull Subirana
D. Luis Marco Loras
D. Angel Suso San Miguel

Suscripciones

D.ª M.ª Angeles García Ferrer

Producción

GENERAL GRAFIC, S.A.
Caspe, 172
Barcelona-13
Depósito Legal: B-18387-61
ISSN: 0210-2641



Portada

Vista parcial de la máquina clasificadora y embandadora, como parte del proceso de inserción automática de componentes, puesta recientemente en funcionamiento en Miniwatt, S.A.

Debido a la importancia de los sistemas de inserción automática, Miniwatt, S.A. suministrará a corto plazo los componentes embandados.



Vol. 20 Núm. 7 Julio 1981 125 ptas.

Indice

Revista Miniwatt

Publicada por:

COMPAÑIA DE PRODUCTOS ELECTRONICOS «COPRESA». S.A.
Balmes, 22 — Teléfono 301 63 12 — Barcelona-7
Suscripción anual (11 números) .... Ptas. 1.100
Precio Ejemplar .... Ptas. 125
Cambio domicilio .... Ptas. 25

Editorial

Cuando se fijan objetivos de reducción de costes de equipos, la calidad de los componentes seleccionados es uno de los instrumentos útiles en manos de Dirección. Números atrás hacíamos mención en estas páginas al hecho de que al aplicar Circuitos Integrados con un factor de Calidad mejorado en diez veces, la tasa de recuperación de equipos en proceso de fabricación mejora al menos en el mismo factor. Particularmente en el tema de Calidad, los CIs al ser sistemas dentro de sistemas más complejos contribuyen en gran medida.

Nuestros Circuitos Integrados están sometidos a un Plan de Calidad, algunos de cuyos resultados sobre calidad standard recogemos ahora en estas páginas. Hoy día nuestro Plan de Calidad es sobre conceptos de PPM (Partes por Millón), si bien seguimos aplicando aún, a efectos de garantía, el concepto clásico AQL (Nivel aceptable de Calidad). PPM es una filosofía moderna, que repercute en una mejora notable de la probabilidad de fallos de un componente dentro de un sistema. Los indicadores de Calidad tradicionales se desplazan con este concepto a la aplicación del sistema. La conclusión es que en este camino se estrecha notablemente la colaboración de la industria de equipos y fabricantes de componentes y se ponen en marcha por parte de ambos considerables medios de información y análisis. El beneficio está en el objetivo Economía de Sistemas.

Incluimos en este número una continuación de los artículos dedicados a Sistemas de Sintonía con una aplicación del microordenador 8048 en un control de sintonía de Radio.

En torno al 30AX, la simplificación que permite en su circuitería de aplicación se describe en un trabajo dedicado a diferentes sistemas de ataque.

La calidad en los circuitos integrados bipolares de consumo

Este artículo estudia la calidad de nuestros circuitos integrados bipolares para aplicaciones de consumo. Se resumen los resultados de conformancia, pruebas de vida y ambientales para los dispositivos estándar y los especiales para el cliente. Pero, probablemente de mayor importancia, se expone detalladamente nuestra filosofía sobre el control de calidad y se dan razones para creer que el camino más efectivo para mejorar la calidad del producto reside en una cooperación más profunda entre el usuario y el fabricante.

Nuestros circuitos integrados bipolares de consumo abarcan todo el campo de aplicaciones: radio, TV, audio y control. Para su fabricación se utilizan las tecnologías más avanzadas. La producción se controla mediante un elaborado control de calidad. Cada circuito integrado es comprobado cuidadosamente. Los niveles de calidad se mejoran contínuamente y la tasa de fallos de las pruebas de laboratorio y del servicio de campo son cada una menores que 10^{-6}/h para una temperatura del dado semiconductor de 100° C.

La producción integrada y el control de calidad junto con una calidad inherente del producto y el desarrollo del proceso de fabricación aseguran que todos los circuitos integrados posean una gran calidad desde la primera producción. Posteriormente, nuestros programas de pruebas de larga duración y la estrecha cooperación con el cliente mejoran la calidad de los dispositivos existentes y fijan las bases de nuevas generaciones de diseños óptimos de calidad.

EL PRODUCTO

Usando procesos altamente desarrollados para la fabricación de semiconductores de silicio, producimos circuitos integrados standard y especiales para clientes, entre los que se incluyen:

- Circuitos integrados para TV.
- Circuitos receptores de AM y FM, junto con codificadores estéreo y estabilizadores para sistemas de sintonía electrónica.
- Gran cantidad de circuitos de audio: circuitos de control de volumen, balance y tono, interruptores de fuente de señal y amplificadores de potencia tanto mono como estéreo.
- Circuitos registradores (grabadores): amplificadores de bajo nivel, preamplificadores de grabación, circuitos para control de motores que incorporan polarización y osciladores de borrado o indicadores automáticos de final de cinta.
- Circuitos de consumo especializados que incluyen amplificadores para aparatos de sordera, divisores de frecuencia para órganos electrónicos y un circuito que posee un sensor de efecto Hall para conmutación de motores sin escobilla, pero que también se puede utilizar para tacogeneradores, medida del campo magnético e indicador de la velocidad y posición.

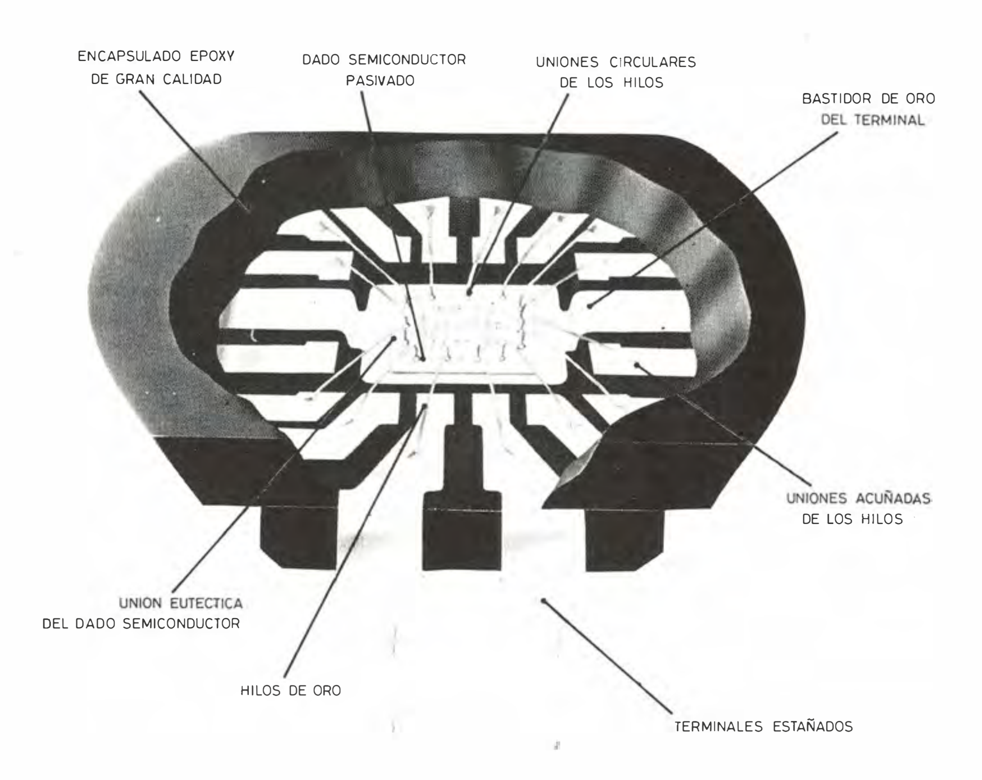


Figura 1: Vista en corte de un circuto integrado bipolar típico en un encapsulado de plástico DIL que muestra las características más importantes de su construcción.

En la figura 1 se muestran las características básicas de construcción y de calidad de la mayor parte de nuestros circuitos integrados de consumo. Los semiconductores se unen a una superficie recubierta de oro sobre bastidores de níquel-hierro mediante una soldadura eutéctica de oro-silico, es uno de los métodos más fiables que se pueden conseguir en la actualidad. Para conectar las pistas de la superficie del dado semiconductor con los extremos recubiertos de oro de los terminales, se emplean hilos de oro que ofrecen la máxima fiabilidad para encapsulados de plástico. Uniones circulares en el dado semiconductor y uniones acuñadas en los terminales dan una gran fiabilidad a la unión. El encapsulado es de plástico epoxi y de gran calidad.

FUNDAMENTOS DE LA CALIDAD

La calidad se debe fundamentar en unas buenas características de diseño, establecidas mediante un desarrollo adecuado y realizadas a través de una fabricación cuidadosamente controlada. El control de calidad comienza en la concepción del producto y continúa hasta la entrega de cada circuito integrado.

Especificaciones y pruebas

Una vez que se han establecido los requerimientos básicos de un nuevo dispositivo, se pasa a la formulación de la «Especificación del Dispositivo» (DS). Puesto que el DS es la base de todo el desarrollo posterior y de todas las pruebas que se realizarán al componente, es esencial que sea lo más completo posible.

A partir del DS se deduce la «Especificación de prueba eléctrica» (ETS). Uno de los primeros pasos del Control de Calidad es la comparación del ETS con el DS para asegurar que las pruebas de acuerdo al ETS revelarán los defectos que podrían perjudicar al comportamiento del dispositivo y a su fiabilidad. El DS y el ETS están presentes durante todo el desarrollo del producto y la producción piloto.

Una vez que se ha formulado un primer ETS, el Control de Calidad puede empezar las pruebas de rutina en las muestras de preproducción de los nuevos circuitos integrados. Todas las pruebas que se realizarán en producción se aplican en esta etapa: duración, conformancia, pruebas mecánicas y ambientales. Si todas estas pruebas tienen éxito, el nuevo dispositivo tiene vía libre para la producción plena.

Procedimiento seguido para la aprobación del producto

La estricta atención con la que se sigue el desarrollo del producto, se refuerza con el procedimiento empleado para conseguir la aprobación de cada nuevo dispositivo. Este procedimiento se divide en etapas que terminan en «Aprobaciones». Cada aprobación tiene lugar en una reunión

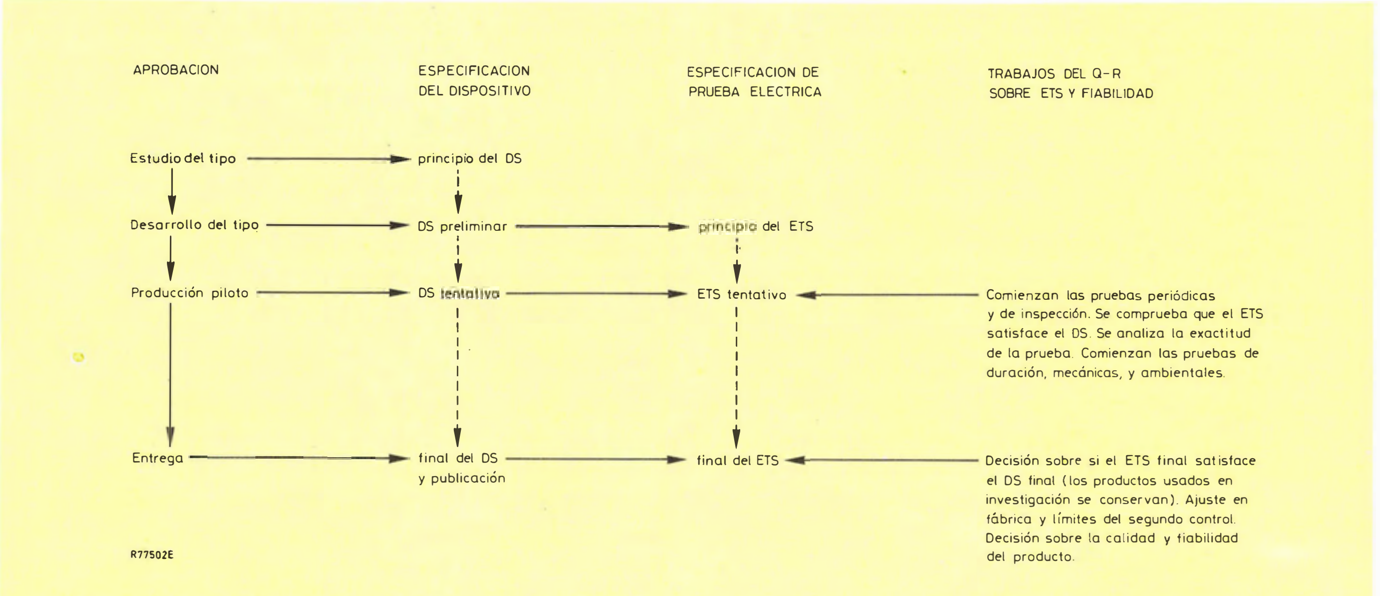


Figura 2. Este procedimiento de aprobaciòn se diseña para asegurar que nuestros circuítos integrados bipolares posean una gran calidad al comenzar la producción.

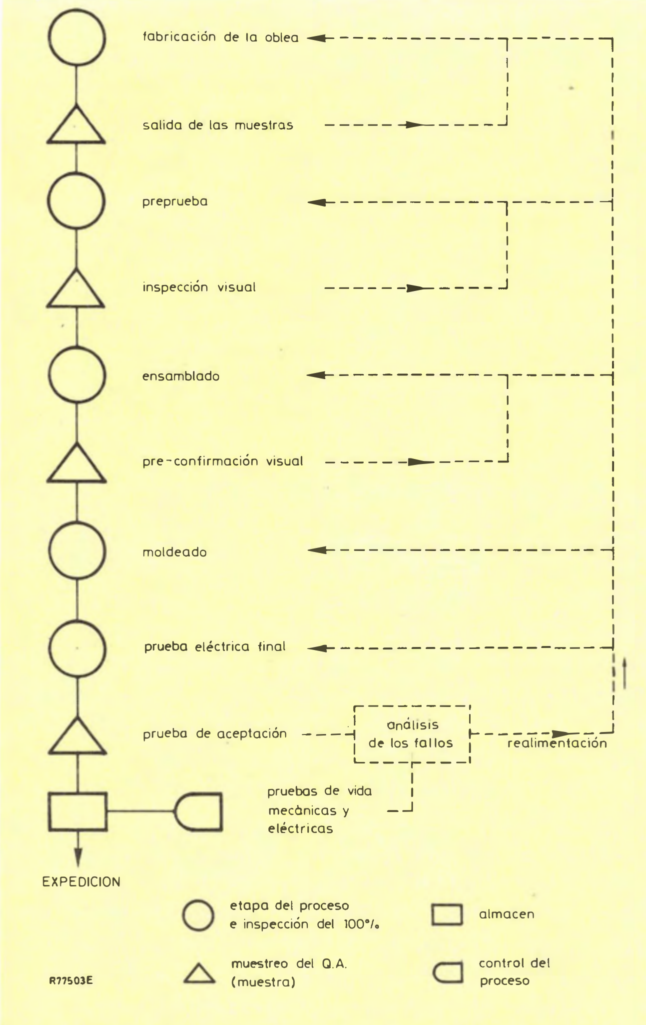


Figura 3. El mantenimiento y la mejora de la calidad de nuestros circuítos integrados bipolares requiere un sistema integrado de producción y Control de Calidad, tal que se observen y realimenten las desviaciones de las condiciones del proceso para que se puedan corregir antes de que la calidad llegue a ser inaceptable.

que incluye miembros del R-D, Control de Calidad, Departamentos Comerciales de Producción. Hay cuatro etapas de «Aprobación»:

— Aprobación para el estudio del nuevo producto.
— Aprobación para el desarrollo del producto.
— Aprobación para la producción piloto.
— Aprobación para la entrega.

Esta estructura asegura que se obtiene una óptima calidad del producto adaptando las propiedades de los circutos integrados a los requerimientos de cada departamento en cada etapa del proceso. Esto se aplica no sólo a los nuevos dispositivos, sino también a los nuevos procesos de producción y encapsulados.

La relación entre las distintas etapas y el Control de Calidad se muestra en la figura 2.

OBTENCION DE LA CALIDAD

Cuando un nuevo diseño de circuito integrado consigue la Aprobación para la Entrega (AFD), entra a formar parte de nuestro proceso de producción. Su camino a través de la fabricación, y los parámetros de los procesos empleados se establecen en el AFD y sólo se pueden cambiar en otra reunión convocada por este organismo.

Los parámetros del proceso son controlados mediante un elaborado sistema de pruebas de Control de Calidad. La información proporcionada por estas pruebas pasa a la sección de producción para poder variar las condiciones del proceso y corregir cualquier fallo en el diseño del dispositivo por pequeño que sea. Este sistema de realimentación que mantiene la calidad de nuestros productos se muestra en la figura 3 aplicado a la fabricación de C.I. bipolares.

PRUEBAS

Las pruebas por sí solas no pueden asegurar la calidad del dispositivo. En el mejor de los casos, dan una descripción de la conformancia del producto en un momento dado del proceso. Sin embargo, los dispositivos que cumplen sus especificaciones en ese instante, pueden contener defectos que conducirán a fallos prematuros.

La calidad sólo se puede determinar recopilando una descripción detallada de la reacción de un dispositivo a los esfuerzos a que puede verse sometido durante su funcionamiento. Para conseguir todo esto, junto con un control adecuado de la producción, los dispositivos se someten a pruebas ambientales y de duración de tal forma que sólo se fabrican componentes que satisfacen un nivel de calidad determinado.

Pruebas en línea

Las pruebas en línea realizan dos funciones esenciales:

— Revelan componentes defectuosos y evitan que se sigan fabricando.
— Suministran datos sobre el control del proceso que procede a las pruebas.

Esta última función la realiza el Control de Calidad junto al examen de las partes y materiales de entrada.

El Control de Calidad muestrea dispositivos fabricados parcialmente durante etapas determinadas de su producción y los somete a rigurosos exámenes. Se emplean conjuntamente técnicas convencionales y técnicas muy avanzadas. Para examinar la calidad de la metalización y de la neutralización se emplea el microscopio electrónico de exploración; se utilizan también rayos X para el análisis de fallos.

Los métodos de muestreo satisfacen las normas MIL-STD-105D; los métodos de prueba cumplen las especificaciones MIL-STD—883B junto con pruebas especiales muestran que dan un control adicional.

Otro aspecto importante que colabora con las pruebas de línea es la calibración de los equipos. Un grupo especial realiza regularmente esta calibración.

Pruebas eléctricas finales

Cuando se acaba la fabricación de cada uno de nuestros circuitos integrados bipolares, se le somete a pruebas de acuerdo con el ETS. Esto comprende un gran número de medidas estáticas, dinámicas y funcionales para las que se emplean equipos sofisticados junto con ordenadores centralizados de medida. Una manipulación automática evita los errores de selección. Todos los equipos se comprueban regularmente mediante software de calibración.

Control de Calidad

La calidad —conformancia y fiabilidad— se controla continuamente mediante pruebas sobre muestras de circuitos integrados bipolares que satisfacen las normas MIL-STD-105D. Estas pruebas no sólo se diseñan para comprobar la efectividad de las pruebas eléctricas finales sino también, cuando se combinan con resultados de campo, para dar una descripción completa de todo el diseño, de la calidad del proceso y de la mano de obra.

Para conseguir más información y mejorar la calidad, se analizan y estudian detalladamente todos los fallos encontrados en los dispositivos.

Conformancia y AQL (nivel aceptable de calidad)

La medida práctica de la conformancia es el AQL que se define como el máximo porcentaje de componentes defectuosos permitidos. Después de las pruebas eléctricas finales, se vuelven a hacer medidas sobre una muestra tomada de acuerdo con las normas MIL-STD-105D. Por este medio se mantienen los AQL dados en la tabla 1.

Tabla 1. AQL standard para nuestros CI bipolares de consumo

Criterio de inspección	AQL (%)	Nivel de inspección
Ineficaces, combinados (crítica visual y funcional)	0,25	II
Estático, combinado	1,0	II
Dinámico, combinado	1,0	II
Visual (excluyendo crítica visual)	1,5	II

Pruebas ambientales y de duración

Para controlar en mayor medida la calidad de nuestros circuitos integrados bipolares, el Departamento de Control de Calidad realiza pruebas adicionales. Empleamos las normas MIL-STD-883B que se muestran en la tabla 2.

Para realizar pruebas ambientales y de duración, las muestras se toman de la producción final cada tres meses, de tal forma que los ejemplos seleccionados representan tipos de familias de dispositivos y encapsulados en producción normal, conjuntamente con los procesos de difusión que se usan ordinariamente.

Algunas pruebas de duración (vida) se prolongan más allá del período básico de 1000 h, y alcanzan las 8000 h de funcionamiento a temperaturas de 125°C, 150°C y 175°C por encima del nivel de seguridad del dispositivo. Esto proporciona información acerca de la conducta de los componentes a temperaturas elevadas durante grandes períodos de tiempo y mejora nuestro conocimiento de los mecanismos de fallo. La experiencia conseguida se emplea para perfeccionar la próxima generación de nuestros circuitos integrados bipolares.

Tabla 2. Resumen de pruebas de aceptación ambientales y de duración de los C.I. bipolares.

Prueba		MIL-STD-883B Método n°	Prueba final
C1	Soldadura	2003,2	Inspección visual
C2	Resistencia a los disolventes	2015,1	Inspección visual
C3	Dimensiones: críticas	dato publicado	Calibrador
	menores	dibujo	Inspección visual
			Humedad durante 144 h y posteriormente
C4	Tratamientos de temperatura		ETS y funcionamiento a 25°C
	Ciclos de temperatura	1010,2	
	Shock térmico	1011,2	
	Calor producido por soldadura		
C5	Tratamientos mecánicos		Igual que C4
	Shock mecánico	2002,2	
	Fatiga producida por vibración	2005,2	
	Vibración, frecuencia variable	2007,2	
	Aceleración constante	2001,2	
C6	Integridad del terminal	2004,2	Inspección visual
	Tensión	Condición de prueba A	
	Esfuerzos de doblamiento	Condición de prueba B	
	Torsión del terminal	Condición de prueba C_1	
C7	Resistencia climática		
	Atmósfera salina (corrosión)	1009,2	Inspección visual
C8	Resistencia a la humedad	------	ETS y funcionamiento a 25°C
	240 h, 85°C/85% polarización RH		
C9	Almacenamiento 1000 h		Igual que C8
	Baja temperatura -65°C	------	
	Alta temperatura 151°C	1008,1	
C10	Duración en funcionamiento		Igual que C8
	Vida estática a $T_{jmáx}$	------	
	Vida dinámica a $T_{jmáx}$	------	
C11	ciclos de temperatura	1010,2	Igual que C8
	100 ciclos		

CALIDAD REAL

Mejora de la conformancia

La figura 4 da los resultados obtenidos por el Control de Calidad de pruebas de aceptación de muestras de los productos de una fábrica durante 1977 y 1978. Durante este período, debido al aumento de la mecanización y las mejoras de la producción, la media del proceso real se expresa de forma más conveniente en ppm (partes por millón) que en porcentaje.

Confirmación de la fiabilidad

Resultados de las pruebas

La tabla 3 da los resultados de las pruebas especificadas en la tabla 2 realizadas sobre nuestros circuitos integrados bipolares durante 1977 y 1978, junto con el AQL expresado como el nivel de fallos máximo permisible. Nótese que la tasa de fallos observada durante las 5000 h de pruebas de duración, fue 1,65 x 10^{-6}/h a una temperatura por encima del nivel de seguridad del dispositivo de 125°C.

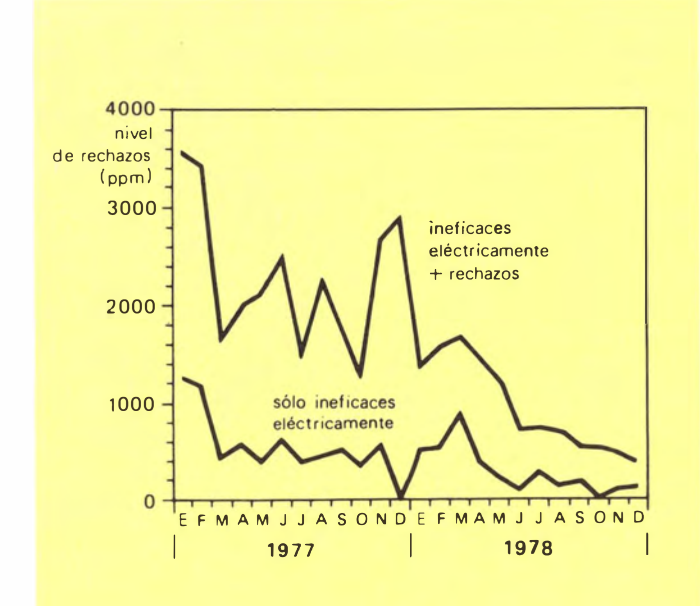


Figura 4. Media del proceso de pruebas de aceptación durante 1977 y 1978. Nótese el contínuo descenso del nivel de rechazo como consecuencia de la mejora de toda la calidad.

Tabla 3. Resultados de pruebas ambientales y de duración durante 1977 y 1978.

Prueba	Descripción		Nº de muestras	Fallo n_f	CF* (%)
C1	Soldadura		1271	8	0,63
C2	Resistencia a los disolventes		1040	1	0,10
C3	Dimensiones		524	0	0
C4	Tratamiento de temperatura		1335	9	0,67
C5	Tratamientos mecánicos		789	4	0,51
C6	Integridad del terminal		630	2	0,32
C7	Atmósfera salina		900	2	0,22
C8	Resistencia a la humedad		1994	11	0,55
C9a	Almacenamiento 1000h a 65°C		1935	3	0,16
C9b	Almacenamiento 1000 a 150°C		2060	3	0,15
C10	Duración en funcionamiento				
		170 h	5092	7	0,14
	T_c=125°Ca T_c=150°C m	500 h	3864	7	0,18
		1000 h	3410	13	0,38
		2000h	1391	5	0,36
	T_c = 125°C	3000h	1213	6	0,49
		5000h	949	8	0,83
C11	Ciclos de temperatura		1885	16	0,85

*CF: Porcentaje acumulado de fallos

Efecto del factor de carga en la temperatura

El efecto de la temperatura sobre la tasa de fallos durante el período de fallos constante se puede obtener de la ley de Arrhenius:

$$\lambda \alpha\ e^{-E_a/(kT)}$$

Donde λ es la tasa de fallos, E_a la energía de activación, k la constante de Boltzmann y T la temperatura absoluta. La energía media de activación para los diferentes mecanismos de fallo encontrada en los circuitos integrados bipolares es del orden de 1,12 = 10^{-19} (0,7 eV). Este valor es el que se emplea en las normas MIL-HDBK-217B.

El efecto de la temperatura durante el período de fallos prematuros es aproximadamente igual a la raiz cuadrada de la expresión anterior. A partir de esta fórmula la tasa de fallos a 100°C, basada en los datos de las pruebas de 5000 h dados previamente, debería ser 0,4 = 10^{-6}/h. Este valor se confirma por la experiencia de las pruebas de campo.

Datos de las pruebas de campo

Al mejorar la conformancia de nuestros circuitos integrados bipolares e incrementarse su fiabilidad, la experiencia de campo se convierte en una fuente indispensable de datos sobre la calidad práctica del dispositivo. A través de la inclusión de la experiencia de clientes y usuarios en el lazo de realimentación del Control de Calidad de nuestros circuitos integrados, mejoramos la efectividad de todo el proceso.

Análisis de los fallos

Para que sean útiles, los datos de campo se deben obtener bajo condiciones conocidas y se tienen que detallar las circunstancias de cada fallo. Además, se deben investigar y conocer perfectamente las causas del fallo.

Nuestros laboratorios de Calidad en todo el mundo investigan cada uno de los dispositivos que ha presentado fallo con todos los datos y circunstancias conocidas. Estos rechazos y fallos proceden de nuestras propias pruebas de conformancia y duración conjuntamente con las de nuestros clientes, y de los fallos de campo. Disponemos del equipo y las técnicas necesarias para aislar y conocer la causa de cada fallo.

Rechazos de conformancia

Tal como muestra la figura 5, los rechazos recibidos de nuestros clientes durante los dos últimos años se pueden dividir en seis principales categorías. Nótese que aproximadamente la mitad de los dispositivos devueltos por el cliente se diagnostican erróneamente como defectuosos y satisfacen plenamente la especificación del dispositivo cuando se vuelven a probar.

Fiabilidad de campo

Tenemos el historial detallado de campo de 52164 circuitos integrados bipolares de 33 tipos. Cada circuito integrado estuvo funcionando al menos durante 300 h y muchos sobrepasaron las 1000 h.

Empleando el método de corrección por temperatura

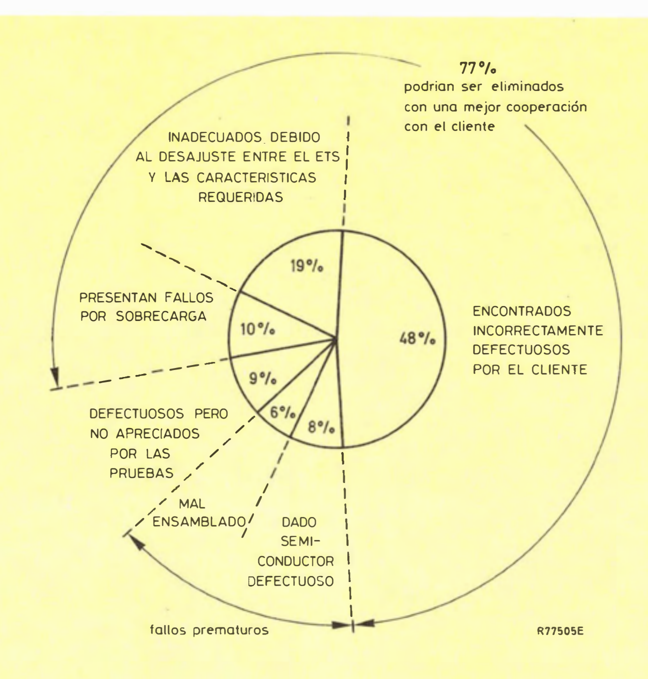


Figura 5. Resultados de los análisis de los rechazos recibidos de los clientes durante 1977 y 1978. Nótese que casi la mitad de éstos satisfacían la Especificación del Dispositivo y que quizá las 3/4 partes del total de rechazos se podrían eliminar si existiera una mejor cooperación con el cliente.

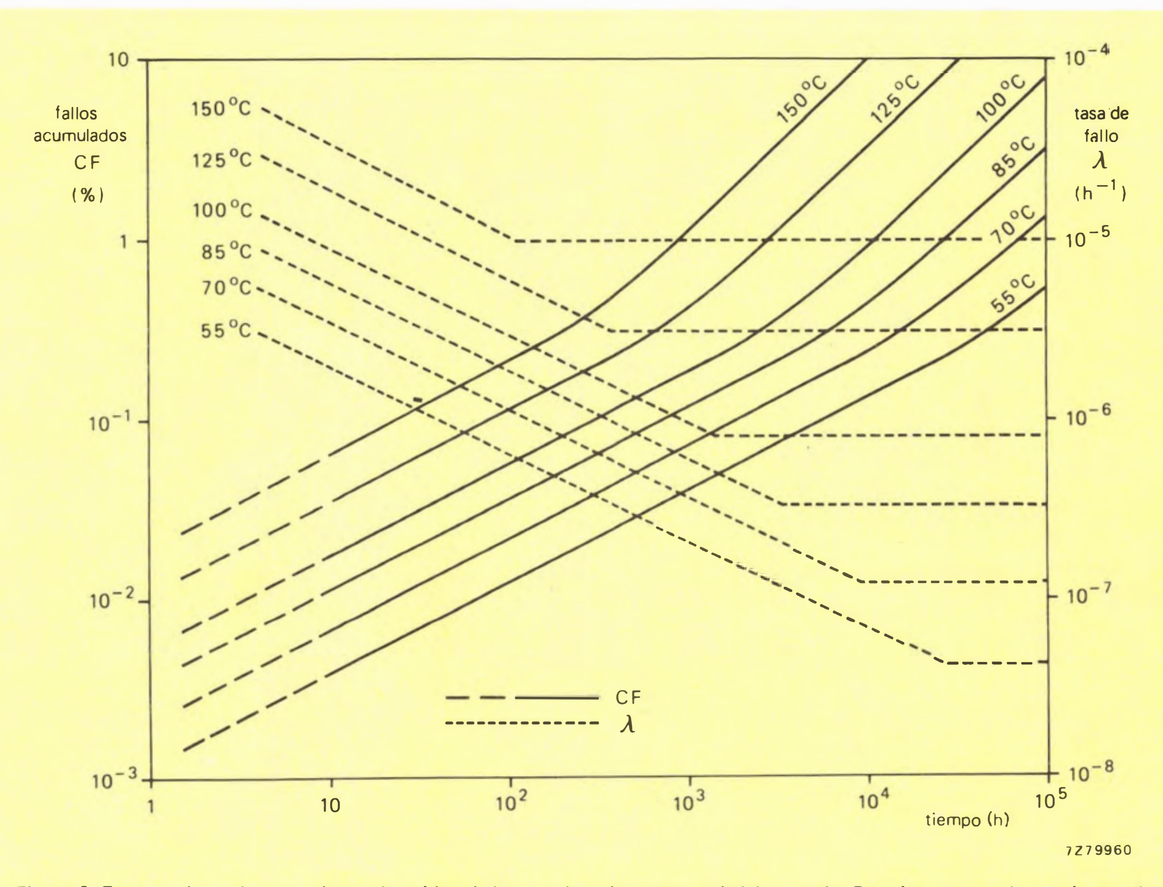


Figura 6. Este cuadro se basa en datos obtenidos de las pruebas de campo y de laboratorio. Permite conocer la tasa instantánea de fallos y el total de fallos acumulados en cualquier período de funcionamiento para un número determinado de temperaturas de trabajo.

Tabla 4. Datos normalizados de fiabilidad de campo y de laboratorio para una temperatura por encima del nivel de seguridad de 100°C.

	obtenidos de las pruebas del grupo C			obtenidos de los datos de campo		
Duración (h)	n_f/N	CF (%) 60 % conf.	Horas por dispositivo	n_f/N	CF (%) 60 % conf.	Horas por dispositivo
170	7/11559	0,07	$2{,}0 \times 10^6$	39/52164	0,08	$8{,}9 \times 10^6$
500	7/9505	0,09	$4{,}8 \times 10^6$	68/52164**	0,14	$2{,}6 \times 10^7$
1000	13/9207	0,16	$9{,}2 \times 10^6$		0,19	
2000	5/3477	0,18	$7{,}0 \times 10^6$		0,29	
3000	6/3518	0,21	$1{,}1 \times 10^7$			
5000	8/3100	0,30	$1{,}6 \times 10^7$			

* Extrapolados
** Calculados

dado anteriormente, los datos de campo de estos dispositivos se han normalizado a una temperatura límite de 100°C y se presentan en la tabla 4 conjuntamente con los datos de la tabla 3 normalizados también a 100°C. Para ampliar la comparación, los datos de campo se han extrapolado a 2000 h mediante el análisis de Weibull. Se puede observar que el comportamiento de campo se pronostica adecuadamente a través de los resultados de las pruebas de laboratorio.

Las curvas de la figura 6 se obtienen usando conjuntamente los datos de campo y de laboratorio. Estos gráficos predicen la fiabilidad de nuestros circuitos integrados bipolares para varias temperaturas límite.

MEJORA DE LA CALIDAD

Nuestro Control de Calidad no se diseña sólo para asegurar la calidad a nuestros circuitos integrados bipolares, sino también para mejorarla. Prueba de ésto son los cada vez menores niveles de rechazos como se muestra en la figura 4.

El factor más importante para la mejora de la calidad consiste en una mayor cooperación entre el fabricante y el cliente. Como indica la figura 5, una especificación adecuada del dispositivo conjuntamente con pruebas eléctricas idóneas pueden disminuir a más de la mitad el nivel de rechazos experimentados por el cliente. A su vez, esto reduciría mucho el costo de las reparaciones y asistencia técnica durante el período de garantía.

Hemos ampliado la codificación del encapsulado de nuestros circuítos integrados bipolares de consumo para mejorar la identificación, y se incrementa contínuamente la cantidad de nuestras pruebas eléctricas finales para dar más énfasis a las pruebas de funcionamiento. Con la ayuda de nuestros clientes podemos ampliar el Control de Calidad para asegurar que se alcanza la calidad en el punto más importante, es decir, en el producto acabado. □

Circuitos de desviación horizontal y corrección de trama para sistemas de TV 30 AX

La precisión en la convergencia y centrado de los haces en los tubos de imagen 30AX, combinados con el ajuste automático y la alta sensibilidad de los yugos de desviación del 30AX, han permitido el diseño de unos circuitos de desviación horizontal de mayor rendimiento. Esto ha dado lugar a una simplificación de los componentes asociados a los circuitos de corrección E-0 y de linealidad del barrido horizontal. No se necesita oscilador horizontal separado ni etapa excitadora, obteniendo la excitación del transistor de desviación horizontal a partir de una fuente de alimentación en modo conmutado (SMPS).

Se presentan a continuación dos circuitos de desviación horizontal. Uno emplea el transformador de salida de línea AT2080/10 (con triplicador de M.A.T.), y el otro emplea un transformador de salida de línea con diodo dividido (diode split) AT2076/30 del cual se obtiene directamente la tensión de M.A.T. En ambos circuitos se conecta un modulador a diodos en el circuito primario del transformador de salida de línea para proporcionar la corrección E-0 de la trama por medio de la modulación a frecuencia de cuadro de la corriente de desviación.

PRINCIPIO DE LA EXCITACION HORIZONTAL OBTENIDA DE LA FUENTE CONMUTADA

La forma de onda de la señal de excitación que se aplica a la base del transistor de salida de desviación horizontal debe tener un ciclo de trabajo de 0,5 aproximadamente. Si la fuente de alimentación conmuta a la frecuencia de líneas y puede trabajar con una forma de onda con un ciclo de trabajo entre 0,4 y 0,5, ésta puede proporcionar la señal de excitación para la base del transistor horizontal.

Requerimientos de excitación de base para el transistor de salida horizontal

Con objeto de minimizar la potencia disipada por el transistor de salida de desviación horizontal durante el paso a corte, normalmente se conecta una inductancia en serie con su base. Esta inductancia hace que decrezca gradualmente la corriente de paso a corte, aumentando por lo tanto el tiempo de almacenamiento (intervalo entre el cambio de polaridad de la tensión de excitación y el cese de la corriente de colector) del transistor de salida de desviación.

Los circuitos que usan un transistor tipo BU208A necesitan un tiempo de almacenamiento de unos 7 μs.

Para evitar la destrucción del transistor de desviación, éste no debe estar polarizado en sentido directo antes de que acabe el período de retroceso. Para evitar la distorsión en el barrido, el transistor debe estar polarizado en sentido directo antes de que se complete el período de recuperación (t_{eff} en la figura 1). En teoría, el período de recuperación acaba unos 22 μs después del comienzo del barrido de manera que, para un período de repetición de barrido de línea de 64 μs (frecuencia de líneas de 15.625 Hz) y un período de retroceso de 12 μs, el máximo ciclo de trabajo permisible para la tensión de excitación horizontal es:

$$t_{excitación\ máx} = T - (t_{fl} + t_s) = 45\ \mu s$$

por lo tanto, para la fuente conmutada:

$$\delta_{mín} = \frac{64 - 45}{64} = 0{,}3$$

El mínimo tiempo teórico del ciclo de trabajo para la tensión de excitación horizontal es:

$$t_{excitación\ mín} = T - (t_{fl} + t_s + t_{eff}) = 23\ \mu s.$$

por lo tanto, para la fuente conmutada:

$$\delta_{máx} = \frac{64-23}{64} = 0{,}64$$

En la práctica, al margen del ciclo de trabajo de la fuente conmutada debe estar previsto para variaciones en la carga de la salida y en la tensión de red, y el mínimo ciclo de trabajo de la excitación horizontal debe asegurar una corriente de desviación interrumpida durante el período de la mitad del barrido (véase más adelante la descripción del modulador a diodos).

La fase de la corriente de desviación horizontal está controlada por el circuito integrado de control de la fuente, TDA2581, en el cual un lazo de control de rápida actuación mantiene la relación de fase entre los impulsos de sincronismo horizontal y los impulsos de retroceso del transformador de salida de línea. De esta forma se minimizan las variaciones de fase debidas a desviaciones en el instante de paso a corte del transistor de desviación. A pesar de esto se deben evitar desviaciones demasiado grandes del instante de paso a corte.

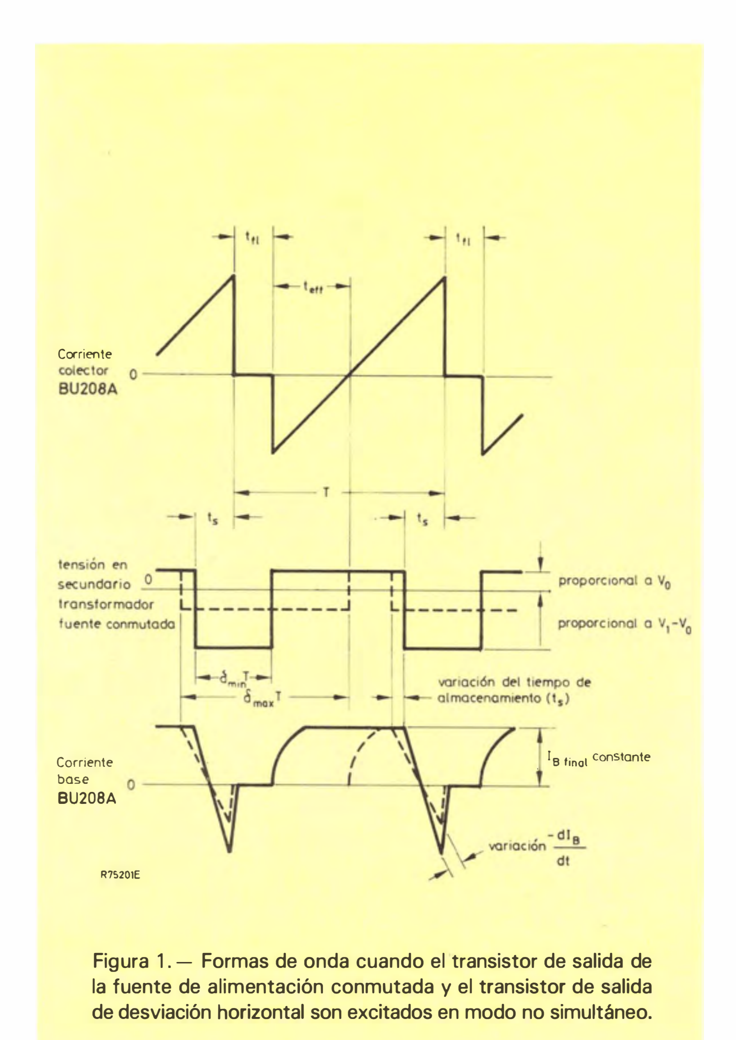


Figura 1.— Formas de onda cuando el transistor de salida de la fuente de alimentación conmutada y el transistor de salida de desviación horizontal son excitados en modo no simultáneo.

Precauciones cuando la excitación horizontal se obtiene de la fuente conmutada

El transistor de salida de la fuente conmutada y el transistor de salida de desviación horizontal trabajan en modo no simultáneo, de modo que un transistor conduce cuando el otro está cortado (Fig. 1). Los picos de corriente a través del transistor de salida de la fuente cuando se conecta la alimentación se minimizan, limitando la velocidad a la que la tensión de salida sube hasta su valor final. Esto se consigue por medio de un circuito de arranque lento en el TDA2581. El circuito de arranque lento reduce el ciclo de trabajo de los impulsos de excitación de la fuente a un valor muy bajo cuando se pone en marcha, y hace que aumente lentamente hasta el valor necesario para funcionamiento normal. Podría parecer que, ya que se usa la excitación horizontal en modo no simultáneo, existe el peligro de polarizar en sentido directo el transistor de desviación durante el período de retroceso (figura 1). En la práctica, sin embargo, el transistor de desviación conduce únicamente cuando la tensión de excitación sobrepasa su tensión base-emisor, y el tiempo de subida de su corriente de base está limitado por una inductancia en serie con su base. Además, la energía en el circuito horizontal de desviación es bastante baja durante el proceso de puesta en marcha. El transistor de salida horizontal está protegido además por una resistencia y un diodo conectados en serie en el circuito de base.

Para que el transistor de salida de desviación trabaje dentro de sus valores nominales, su corriente de base en el final del barrido (I_{Bend}) y la pendiente de su corriente de base de paso a corte (dI_B/dt) deben estar dentro de unos límites bien definidos. La amplitud de la tensión positiva de excitación es proporcional a la tensión estabilizada de salida de

la fuente y, el valor final de la corriente positiva de excitación (I_{Bend}) es independiente de las variaciones de la carga y de la tensión de red. Sin embargo, la amplitud de la tensión negativa de excitación es proporcional a la tensión de red. Las variaciones de la tensión de red influyen por lo tanto sobre la pendiente de la corriente de excitación (dI_B/dt) durante el paso a corte del transistor de desviación horizontal.

CIRCUITO PRACTICO DE EXCITACIÓN

La figura 2 es un esquema simplificado de una fuente conmutada aislada de red que usa un convertidor de retroceso para suministrar a la vez la excitación y la alimentación a un circuito de desviación horizontal. Un circuito integrado de control tipo TDA2581 proporciona la excitación de la fuente, protección contra sobrecargas, arranque lento y control de fase sincronizada para la excitación de la desviación horizontal. Para mantener el aislamiento de red, la alimentación del transistor de excitación de la fuente conmutada y del TDA2581 se obtiene de un pequeño transformador aislado de red que alimenta el receptor de control remoto.

Una resistencia y un diodo BY206 en paralelo están conectados en serie con la excitación del transistor de desviación horizontal. El diodo linealiza la forma de la corriente de base durante el paso a corte. Una resistencia de 100 Ω conectada entre la base del BU208A y la línea de retorno común proporciona el amortiguamiento a los sobreimpulsos del bobinado secundario del transformador de salida de la fuente conmutada, evitando así los picos que se producirían al polarizar en sentido directo la base del BU208A durante el retroceso. Se obtiene una protección adicional aplicando un impulso de retroceso a la base del BU208A a través de un diodo y una resistencia. Un condensador de 1,5 nF en paralelo con la resistencia de 100 Ω suprime las interferencias. Una inductancia en serie con la base del BU208A controla el tiempo de almacenamiento, como ya se explicó anteriormente. La inductancia reduce la pendiente de la corriente de base de paso a corte, aumentando por lo tanto el intervalo entre el cruce por cero de la tensión de excitación de base y el instante de paso a corte del transistor hasta unos 7 μs.

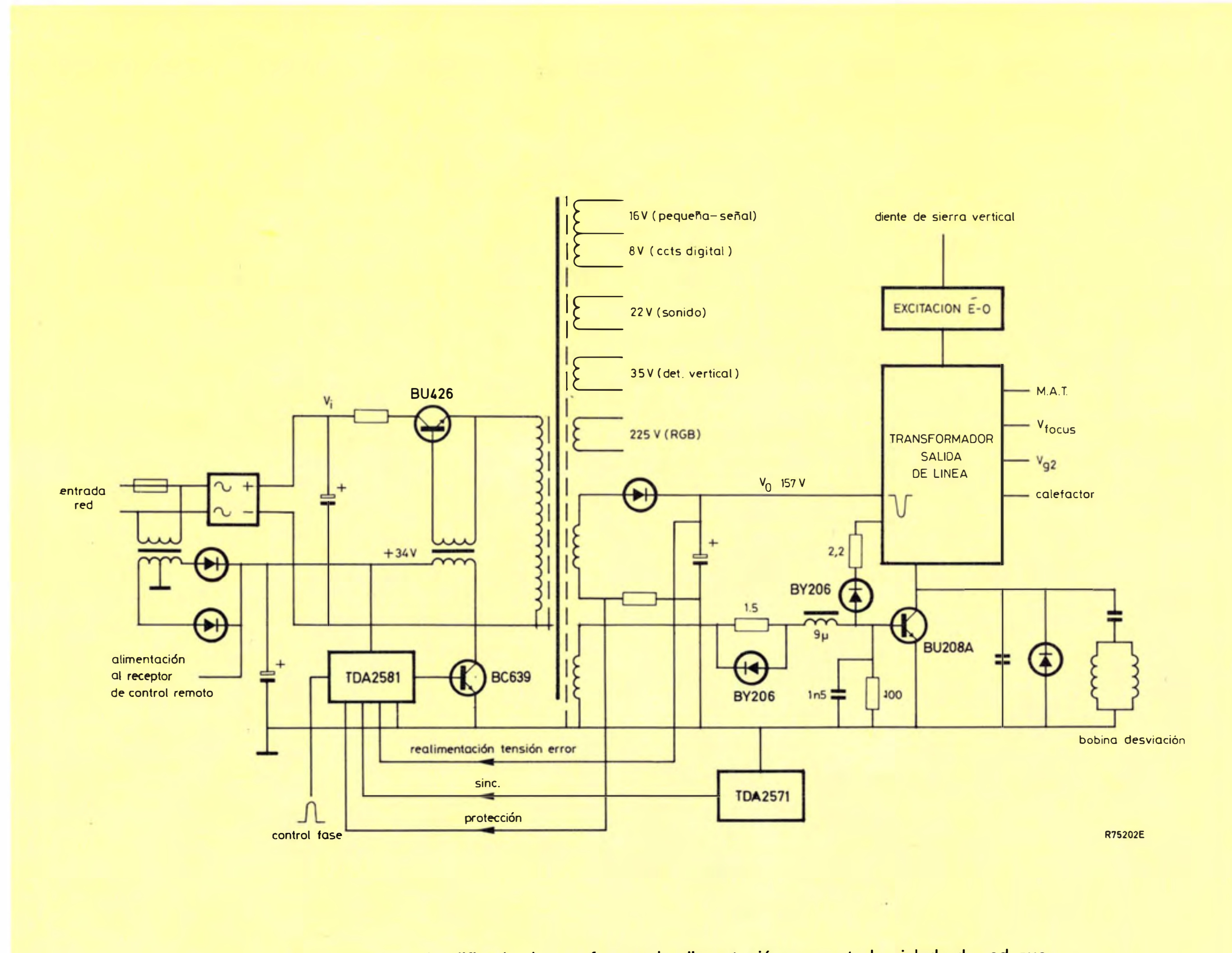


Figura 2.— Esquema simplificado de una fuente de alimentación conmutada aislada de red que usa un convertidor de retroceso para proporcionar la mayoría de las tensiones para los circuitos del receptor de TV y la excitación de base del transistor de salida de desviación horizontal.

MODULADOR A DIODOS

La figura 3 es el circuito básico del modulador a diodos conectado en el circuito primario del transformador de salida de líneas. Para el propósito de esta descripción, se puede suponer que el valor de los condensadores C_{s1} y C_{s2} es infinito.

La figura 3 muestra que el valor medio de la tensión en extremos de C_{s1} es igual a la tensión de alimentación V_s, y la tensión en extremos de C_{s2} es igual a la tensión de modulación V_m del circuito de excitación E-0. Durante la primera parte del barrido, las uniones D_1 D_2 y D_1 TR_1 están interconectadas, primero por medio de D_2 y D_1, y más tarde a través de la corriente inversa de TR_1; durante la segunda parte del barrido, están interconectadas a través de D_2 y la corriente directa de TR_1 (ver figura 4). La tensión en extremos de L_y es igual a la diferencia entre la tensión de alimentación V_s y la tensión de modulación V_m. La tensión en extremos de L_b es igual a la tensión de modulación V_m. Durante el retroceso, TR_1, D_1 y D_2 están cortados, de modo que el circuito es como el que se muestra en la figura 5. Las tensiones de retroceso se tienen por lo tanto entre extremos de L_y y L_b. Cuando se sintonizan correctamente los circuitos resonantes por medio de C_{f1} y C_{f2}, las dos tensiones de retroceso se tienen con la misma frecuencia. La tensión en extremos de L_y es entonces:

$$V_y = F_p (V_s - V_m) = F_p V_s - F_p V_m$$

y la tensión en extremos de L_b es:

$$V_b = F_p V_m$$

donde F_p es la relación entre las tensiones de retroceso y de barrido. La suma de estas dos tensiones por lo tanto:

$$V_b + V_y = F_p V_s$$

Esta tensión aparece en extremos de L_y L_b y por lo tanto, también en extremos del bobinado primario del transformador. Ya que esta tensión no está influenciada por la tensión de modulación V_m, las tensiones obtenidas de los bobinados del secundario del transformador de salida de líneas (especialmente la M.A.T.) son independientes de la modulación de la corrección de trama.

Para una sintonización correcta de los circuitos resonantes formados por L_y, L_b, C_{f1} y C_{f2} (suponiendo que C_{s1} y C_{s2} son infinitos), la frecuencia de las corrientes oscilatorias en el circuito deben ser iguales cuando el bobinado primario del transformador de salida de líneas está cortocircuitado o en circuito abierto. Los esquemas de los circuitos equivalentes para estas dos condiciones se dan en las figuras 6 y 7.

En el circuito de la figura 6:

$$\omega_{sc}^2 = \frac{1}{C_{f2}\left(\frac{L_y L_b}{L_y + L_b}\right)}$$

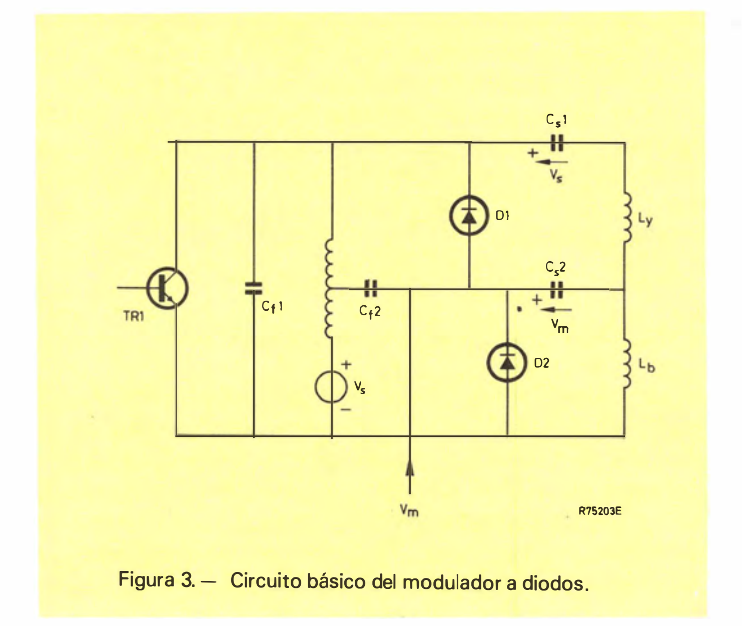


Figura 3.— Circuito básico del modulador a diodos.

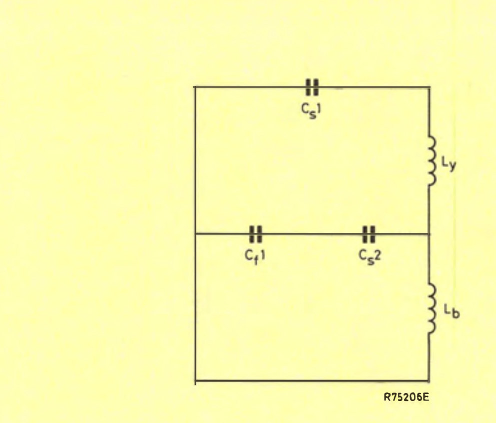


Figura 4.— Circuito equivalente del modulador a diodos durante el periodo de barrido.

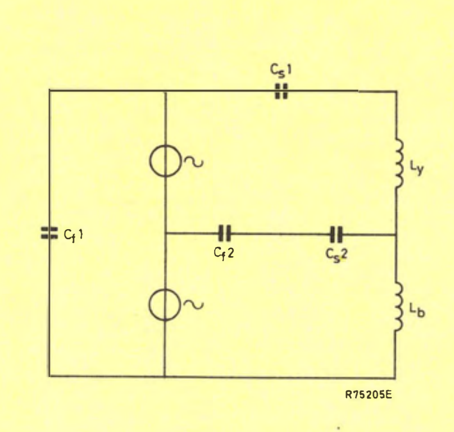


Figura 5.— Circuito equivalente del modulador a diodos durante el periodo de retroceso.

En el circuito de la figura 7:

$$\omega_{oc}^2 = \frac{1}{C_{fl}\,(L_y + L_b)}$$

Por lo tanto, se tiene la sintonía correcta cuando $\omega_{sc} = \omega_{oc}$. Con lo que se eligen los valores de manera que:

$$C_{f2}\left(\frac{L_y L_b}{L_y + L_B}\right) = C_{fl}\,(L_y + L_b)$$

Corrección en S modulada

La corrección en S en el centro de la pantalla debe ser mayor que la de la parte superior o inferior. Por lo tanto la corrección en S debe ser variada (modulada) a la velocidad del barrido vertical (véase la figura 8). La modulación de la corrección en S necesaria se obtiene dividiendo la corriente de desviación en una componente de alta frecuencia y una componente de baja frecuencia. La amplitud de las dos corrientes se varía, por lo tanto, durante el barrido para obtener la forma de onda necesaria para la corriente de desviación. La forma en que el modulador a diodos consigue esto, se explica con ayuda de las figuras 9 y 10. En estas ilustraciones, las pendientes (frecuencias) de las corrientes se han exagerado para mayor claridad y las corrientes mostradas en las dos ilustraciones están normalizadas con respecto a su amplitud de pico.

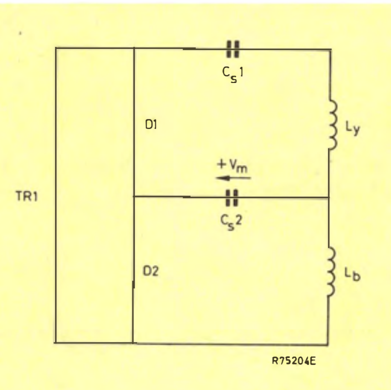


Figura 6.— Circuito equivalente del modulador a diodos cuando el bobinado primario del transformador de salida está cortocircuitado.

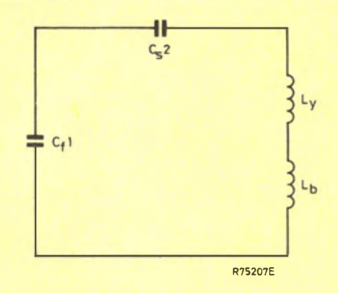


Figura 7.— Circuito equivalente del modulador a diodos cuando el bobinado primario del transformador de salida de línea está en circuito abierto.

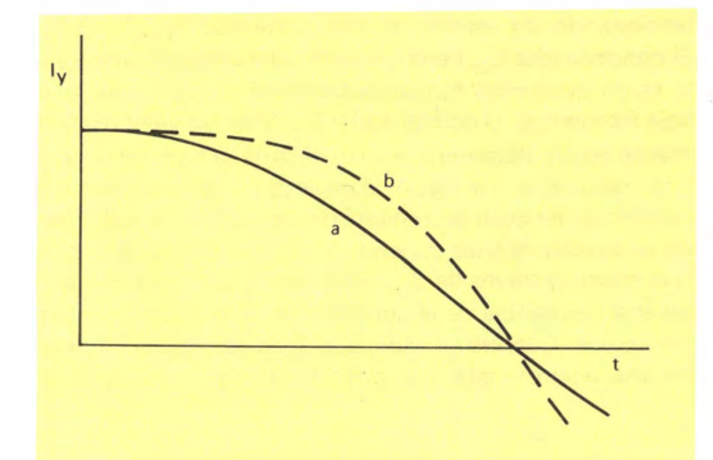


Figura 8.— Se requiere menos corrección en S en el barrido de las líneas superior e inferior (curva **a**) que en el barrido de la línea central (curva **b**). Las dos corrientes están normalizadas con respecto a su amplitud de pico.

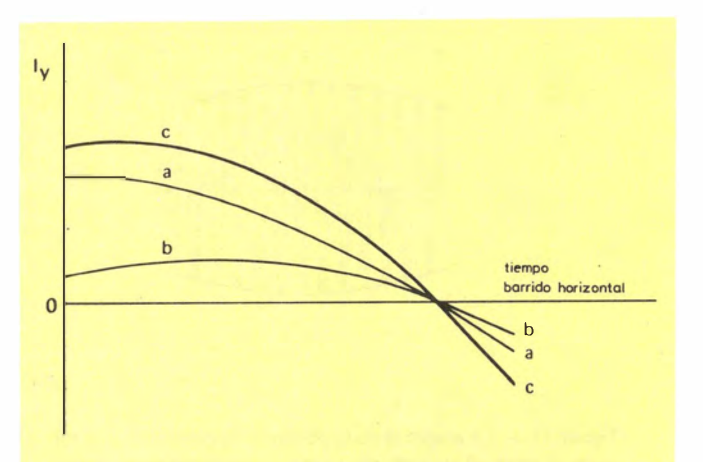


Figura 9.— La corrección en S en el barrido de las líneas superiores e inferiores (curva **c**) consta de una componente grande de baja frecuencia (curva **a**) y una componente pequeña de alta frecuencia (curva **b**).

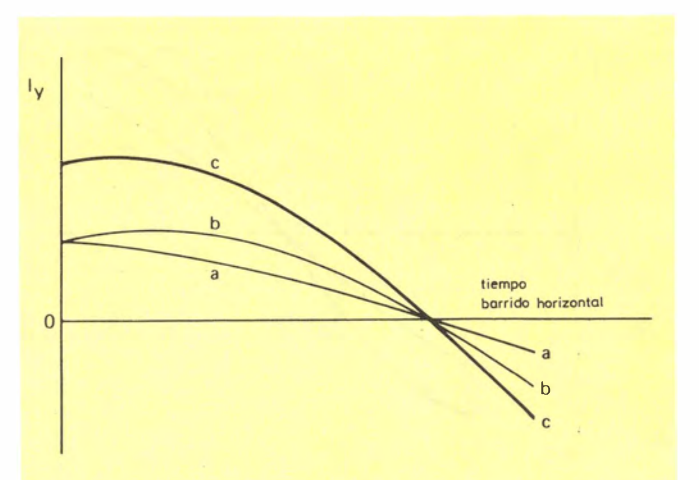


Figura 10.— La corrección en S en el barrido de la línea central (curva **c**) consta de una componente pequeña de baja frecuencia (curva **a**) y una componente grande de alta frecuencia (curva **b**).

Las frecuencias (pendientes) necesarias se obtienen seleccionando los valores de los condensadores C_{s1} y C_{s2}. El condensador C_{s1} tiene un valor relativamente alto y por lo tanto determina fundamentalmente la componente de baja frecuencia. El condensador C_{s2} tiene un valor relativamente bajo y determina principalmente la componente de alta frecuencia. La figura 11 muestra como, debido a la corrección en cojín la corriente de desviación es baja cuando se explora la línea superior o inferior. Debido a lo cual, la corriente a través de C_{s2} y la amplitud de la componente de alta frecuencia de la corriente de desviación son también bajos. Cuando se explora la línea central, la corriente de desviación es alta. Por lo tanto, la corriente a través de C_{s2} y la amplitud de la componente de alta frecuencia de la corriente de desviación son también altos. Esta variación (modulación) de la amplitud de la componente de alta frecuencia de la corriente de desviación cumple las exigencias de la variación de la corrección en S que se muestra en las figuras 9 y 10.

En la figura 12 se muestra la variación de la forma de onda de corriente en C_{s2} y en la figura 13 se muestra la de la corriente de desviación. Ya que la diferencia entre estas dos corrientes pasa a través de D_2, como se ven en la figura 14, la corriente a través de D_2 cambia de signo (D_2 se corta) en t_1 debido a la componente de modulación en S. Se recordará que durante la descripción de la figura 3 se

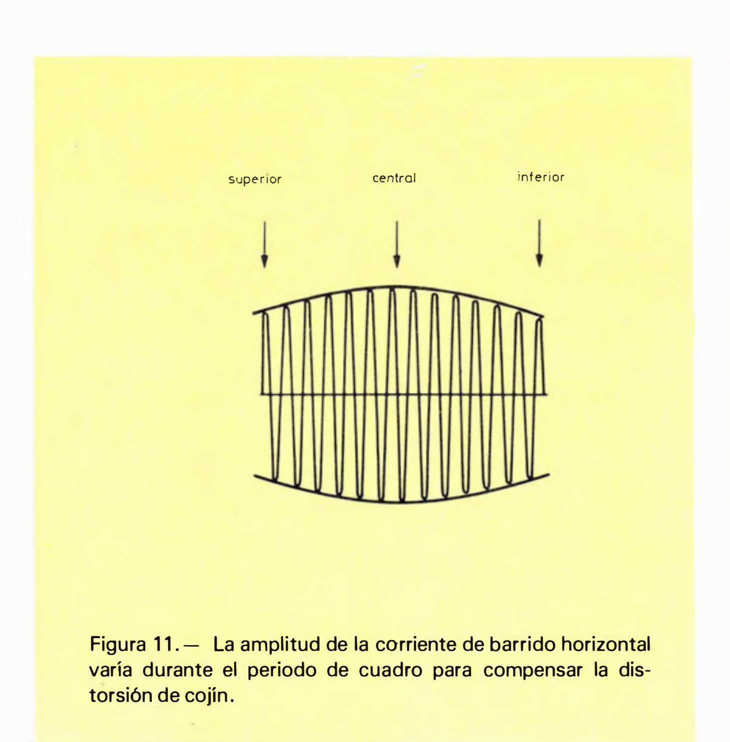


Figura 11.— La amplitud de la corriente de barrido horizontal varía durante el periodo de cuadro para compensar la distorsión de cojín.

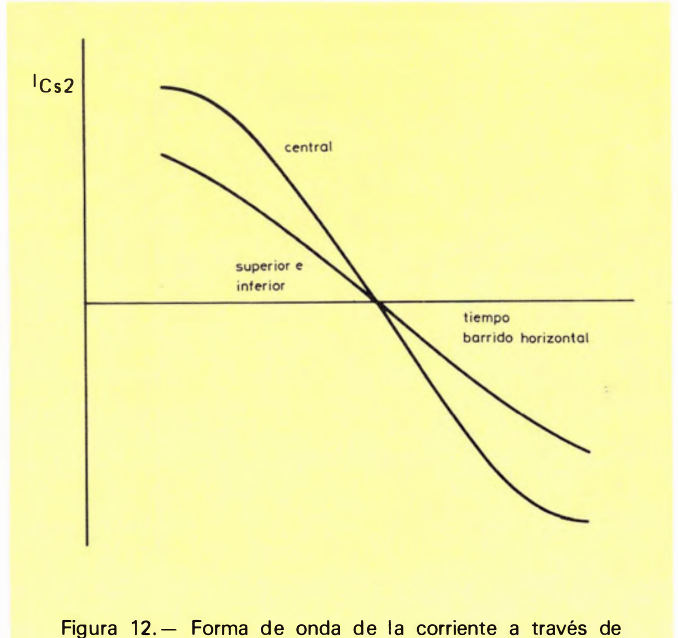


Figura 12.— Forma de onda de la corriente a través de C_{s2} durante el barrido de un cuadro.

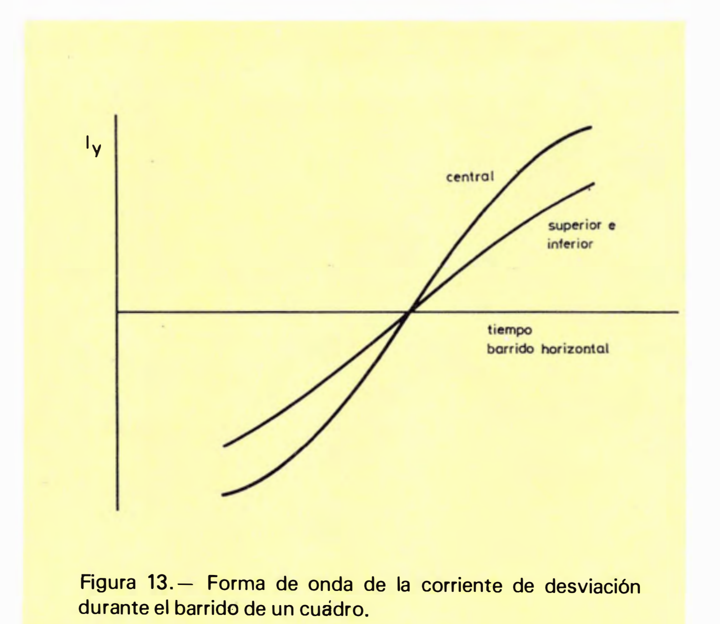


Figura 13.— Forma de onda de la corriente de desviación durante el barrido de un cuadro.

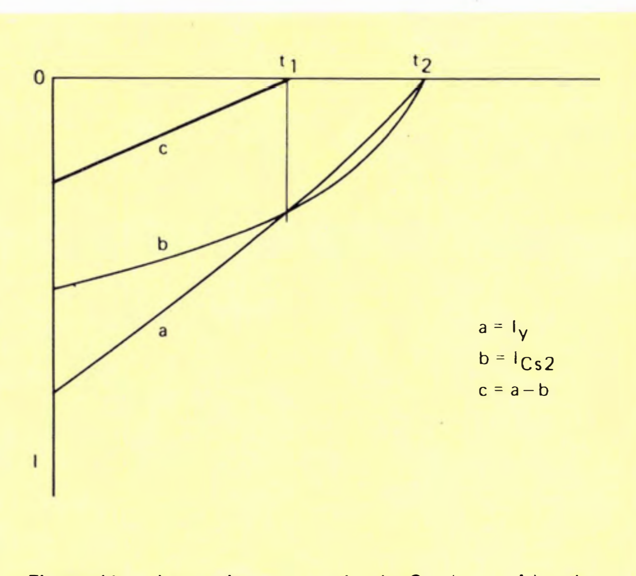


Figura 14.— La corriente a través de C_{s2} (curva **b**) y la corriente de desviación (curva **a**) son iguales y opuestas en el instante t_1. El punto medio de barrido cuando ambas corrientes son cero se tiene en el instante t_2.

dijo que el diodo D_1 y el diodo D_2 o el transistor TR_1 deben conducir durante el barrido. Por lo tanto, mientras se aplique una excitación positiva a la base de TR_1 antes de que D_2 se corte, no habrá interrupción de la corriente a través de D_2 cuando la polaridad de la corriente a través del diodo cambie de signo. Sin embargo, cuando se obtiene la excitación horizontal a partir de la fuente en modo conmutado (SMPS), su disponibilidad en el instante t_1 de la figura 14 depende del ciclo de trabajo de la forma de onda de conmutación de la fuente, que depende a su vez de la tensión de red y de la carga de la fuente. Puede haber dificultades en el caso de un ciclo de trabajo alto de la fuente conmutada (un tiempo corto de conducción para el transistor de desviación) debido a la ocurrencia simultánea de:

— mínima tensión de red,
— máxima carga de la fuente conmutada (SMPS),
— ajuste del modulador a diodos para máxima exploración.

En este caso, habría un retardo entre el cese de corriente a través de D_2 (t_1 en la figura 14) y el comienzo de la corriente a través de TR_1. En el sistema 20AX se solventó este problema disponiendo la bobina de modulación (L_m) como un auto-transformador. En el sistema 30AX se usa un método más sencillo. En la figura 15 se muestra como, en el sistema 30AX, se retarda la polarización inversa de D_2 añadiendo una corriente en diente de sierra de una fuente de c.a. (disponible en el transformador de salida de líneas) a la corriente que pasa por D_2. Por lo tanto, se puede aplicar la tensión de modulación al modulador a diodos a través de un choque en lugar de hacerlo a través de un auto-transformador.

CORRECCION DE LINEALIDAD

Debido a las reducidas pérdidas de desviación en el circuito 30AX (conseguido con unas bobinas de desviación horizontal mejoradas y con la eliminación de los componentes de compensación de tolerancias), se ha reducido mucho la amplitud de la tensión necesaria en extremos de la bobina de linealidad. Así pues, la no-linealidad de las líneas verticales mostradas en un lado de la pantalla se reduce sin necesidad de una toma en la bobina de linealidad. El control de linealidad se simplifica aún más mediante una reducción del amortiguamiento necesario para la bobina de linealidad.

OBTENCIÓN DE LA TENSION DE FOCO

La tensión de foco para los tubos de imagen 30AX se obtiene a través de un divisor resistivo en extremos de la fuente de M.A.T. a partir del transformador de salida de líneas. Esta disposición se presta a una simple modificación para obtener la tensión de foco de un tubo de imagen con cañón HI-BI. Otras ventajas de obtener la tensión de foco por este método son:

— una mejor resistencia interna total de la fuente de M.A.T.;

— reducido "efecto gigante" de imagen, especialmente con bajas corrientes de haz;

— igual distribución de la carga entre los diodos del triplicador de tensión así como en el transformador de diodos repartidos;

— descarga incondicional del tubo de imagen cuando se desconecta el receptor, lo que proporciona una mayor seguridad.

La resistencia de 100 kΩ en el circuito de limitación de corriente de haz también proporciona una mejoría del arrastre de la tensión de foco en función de la corriente de haz. La disipación total del divisor permanece igual que para el 20AX.

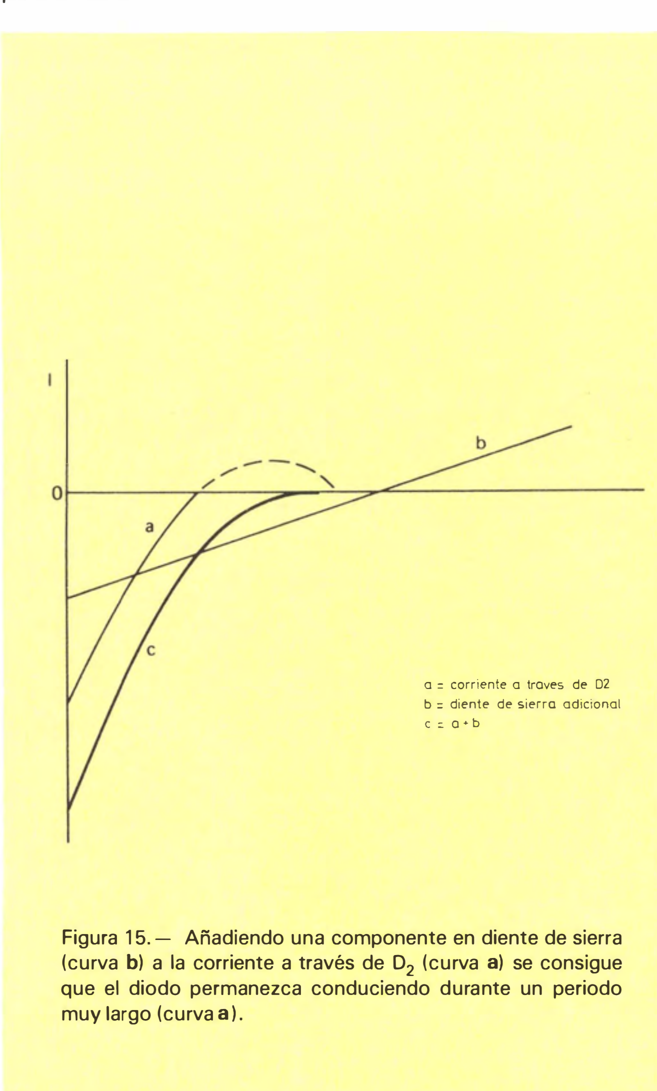


Figura 15.— Añadiendo una componente en diente de sierra (curva **b**) a la corriente a través de D_2 (curva **a**) se consigue que el diodo permanezca conduciendo durante un periodo muy largo (curva **a**).

CIRCUITO CON EL TRANSFORMADOR DE SALIDA DE LINEAS AT2080/10 Y TRIPLICADOR DE M.A.T.

La figura 16 es el diagrama del circuito de esta etapa de desviación horizontal para tubos de imagen 30AX. El circuito emplea el modulador a diodos descrito anteriormente y obtiene su excitación de la fuente conmutada (SMPS), que está controlada por el circuito integrado TDA2581. Los datos que se dan en la tabla 1 se midieron en el circuito incorporado a un receptor completo de televisión en color con la circuitería más avanzada.

TABLA 1 Medidas eléctricas en el circuito de la figura 16
(Corriente en el de foco = 100 μA)

		I_{MAT} = 0	I_{MAT} = 1,5 mA	
Alimentación M.A.T.	V_{MAT}	25,5	22,6	kV
	R_i	1,9	1,9	HΩ
Alimentación	V_B	148	142	V
	$I_{(AV)}$	237	466	mA
Transistor salida	V_{CEM}	1200	1160	V
	I_{CM}	3,4	3,5	A
Desviación	$I_{p\text{-}p}$	5,15	4,9	A
	Sobrebarrido	6	6,5	%
	Tiempo retroc.	11,5		μs
Tensiones salida (p-p)				
punto 1	V_1	− 26		V
punto 3	V_3	− 320		V
punto 4	V_4	− 144		V
punto 6	V_6	+ 144		V
punto 7	V_7	+ 320		V
punto 9	V_9	+ 450		V
punto 14	V_{14}	+ 500		V
Tensión calefactor tubo imagen	$V_{1\text{-}2}$	8,2		V

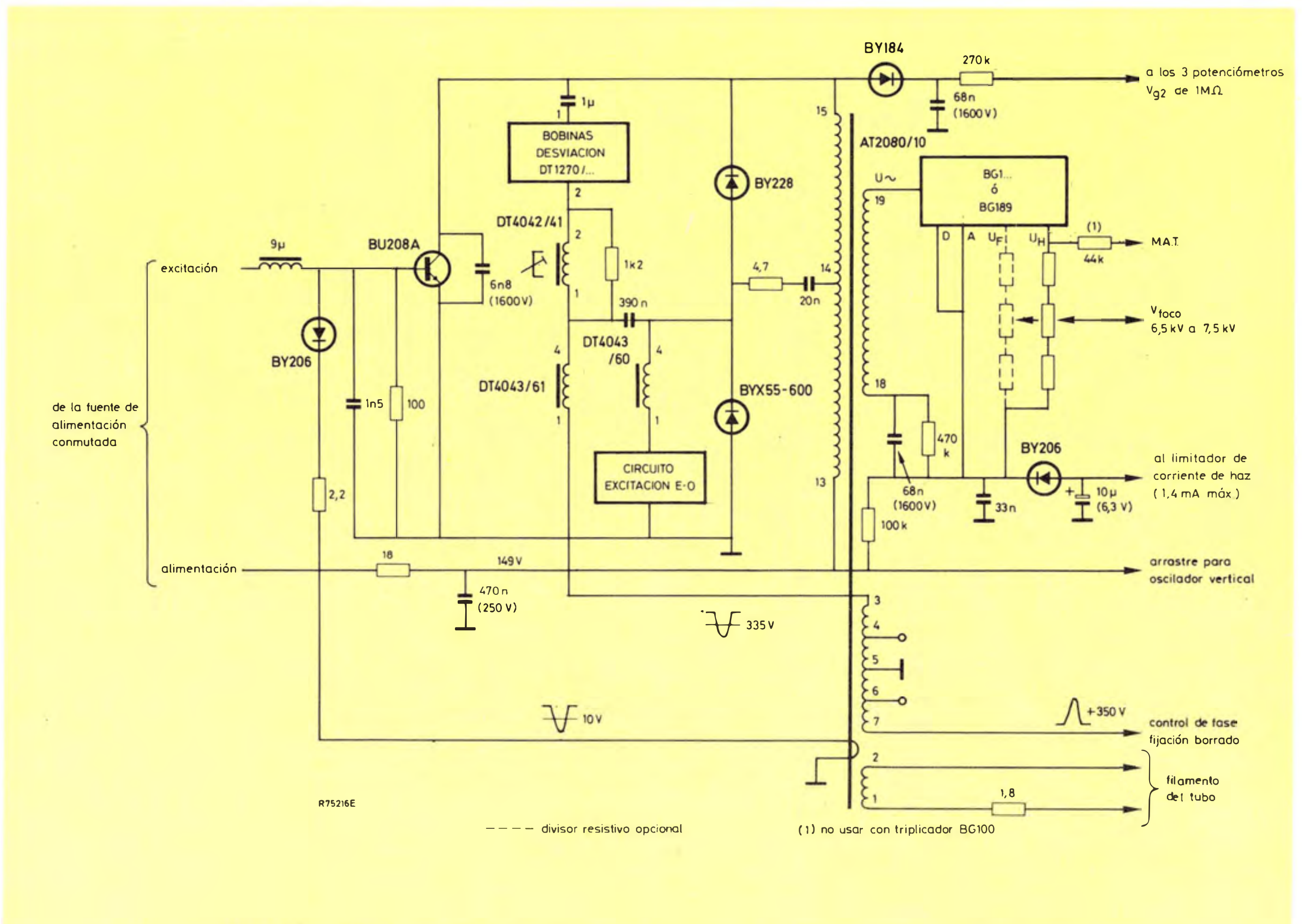


Figura 16.— Circuito de desviación horizontal completo en el cual la tensión de M.A.T. se obtiene de un triplicador de tensión.

CIRCUITO CON TRANSFORMADOR DE SALIDA DE LINEAS DE DIODOS DIVIDIDOS

El transformador de salida de líneas con diodos divididos (diode-Split) es un diseño muy avanzado que ofrece la ventaja de la generación directa de la tensión de M.A.T. sin necesidad de un triplicador, con una gran fiabilidad y una construcción compacta. La generación directa de la M.A.T. se consigue incorporando los diodos rectificadores de la bobina de M.A.T. que, por medio de una técnica especial de bobinado, proporciona suficiente auto-capacidad para el filtrado de la M.A.T.

En la figura 17 se da el diagrama del circuito de esta etapa de desviación horizontal para tubos de imagen 30AX. El circuito usa el modulador a diodos descrito anteriormente y obtiene su excitación de la fuente conmutada (SMPS), que está controlada por el circuito integrado TDA2581. Los valores que se dan en la tabla 2 se midieron en el circuito incorporado a un receptor completo de televisión en color con la circuitería más avanzada.

TABLA 2 Medidas eléctricas en el circuito de la figura 17 (corriente en el de foco = 100 μA)

		$I_{MAT} = 0$	$I_{MAT} = 1{,}5$ mA	
Alimentación M.A.T.	V_{MAT}	25	22,2	kV
	R_i	1,85	1,85	MΩ
Alimentación	V_B	148	141,5	V
	$I_{(AV)}$	231	462	mA
Transistor salida	V_{CEM}	1200	1190	V
	I_{CM}	3,4	3,5	A
Desviación	I_{p-p}	5,15	4,9	A
	Sobrebarrido	6	6	%
	Tiempo retroc.	11,5		μs
Tensiones salida (p-p)				
punto 1	V_1	− 27,5		V
punto 3	V_3	− 320		V
punto 4	V_4	− 152		V
punto 6	V_6	− 152		V
punto 7	V_7	+ 315		V
punto 9	V_9	+ 105		V
punto 14	V_{14}	+ 500		V
Tensión calefactor tubo imagen	V_{1-2}	7,8		V

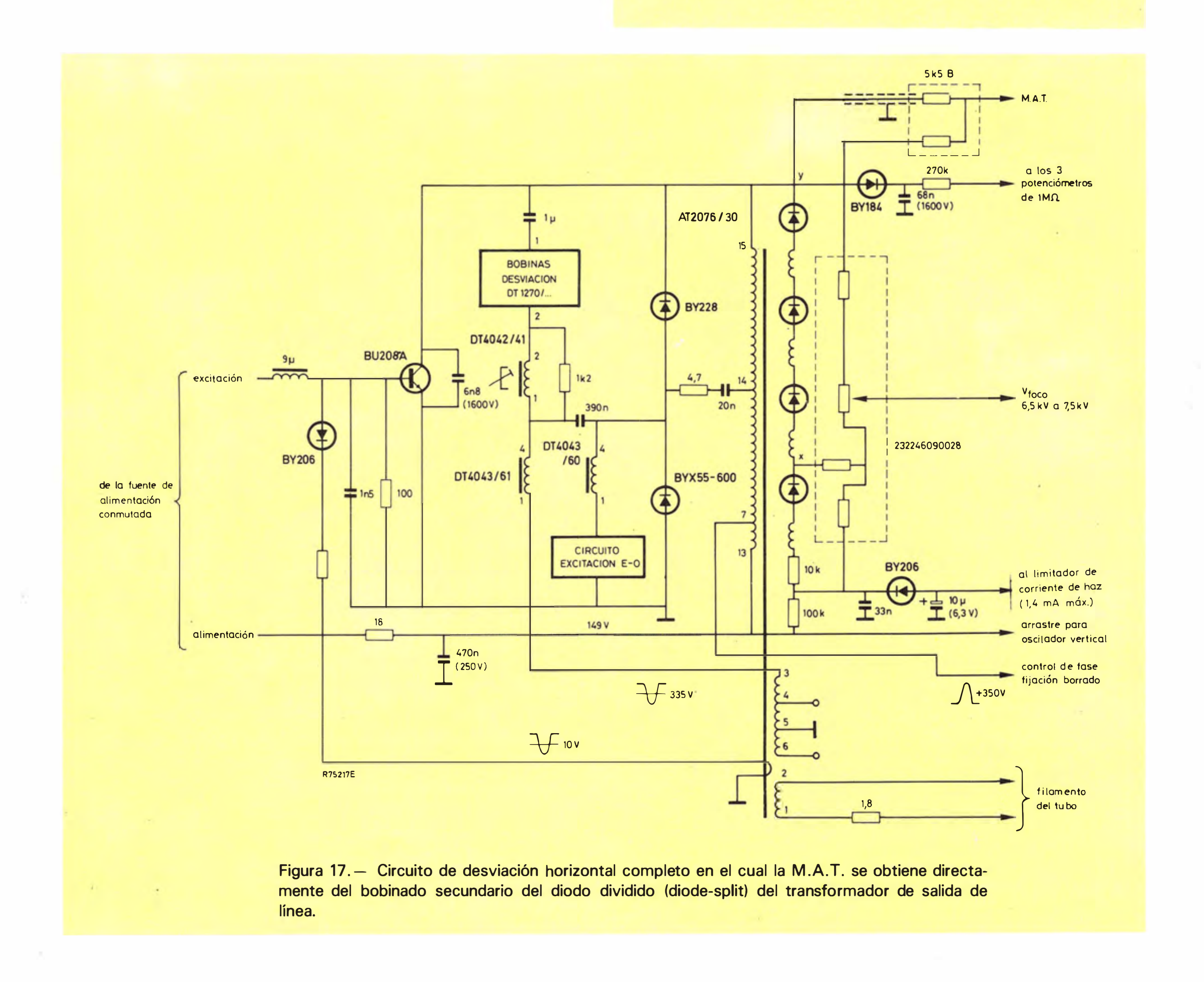


Figura 17.— Circuito de desviación horizontal completo en el cual la M.A.T. se obtiene directamente del bobinado secundario del diodo dividido (diode-split) del transformador de salida de línea.

Sistema de sintonía de radio controlado por microordenador

Este artículo explica como controlar por microordenador el sistema de sintonía de radio (RTS) descrito en anteriores artículos de nuestra revista. El sistema descrito está basado en un microordenador 8048 con software realizado particularmente para la evaluación y demostración del RTS. Se dá una breve descripción del bucle principal del programa del microordenador y una explicación paso a paso de como se vuelve a llamar a un programa preestablecido. El artículo concluye con un esquema completo del circuito.

En Revista Miniwatt vol. 19 nº 8-9 se introdujo el Sistema se Sintonía de Radio (RTS) y se describió como se gela tensión de sintonía empleando el divisor de frecuencia programable SAA 1059 y el sintetizador de frecuencia PLl SAA 1056. En Revista Miniwatt vol. 19 nº 11 se describió la posición de control y los visualizadores de frecuencia del RTS. Este artículo continua con el tema, presentando uno de los muchos métodos mediante los cuales un microordenador puede controlar las funciones de sintonía del RTS en un receptor de radio AM/FM.

Una de las principales ventajas del RTS es su construcción modular a partir de una serie de circuitos LSI (Large Scale Integration) compatibles con microprocesador. Esto permite la construcción de una gran variedad de sistemas de control adecuados a las necesidades individuales de los fabricantes o a diferentes clases de equipos. El número de posibilidades de control disponibles para el usuario y la secuencia en la cual las órdenes del usuario se ejecutan, dependen únicamente del tipo de microprocesador empleado y del programa almacenado en su memoria ROM. Este artículo describe un sistema básico de control de sintonía empleando un microordenador 8048 junto con una memoria RAM LOCMOS, HEF4720, para almacenar los datos variables del usuario. El software del microordenador se desarrolló en primer lugar para pruebas de laboratorio del RTS. Más adelante desarrollaremos más programas de microordenador para RTS de acuerdo con las necesidades específicas de los fabricantes de radio.

EL RTS BASICO

En el RTS básico controlado por microordenador, que se muestra en la figura 1, la sintonía de las bandas de radiodifusión de AM y FM se mantiene estable y precisa gracias a un lazo enclavado en fase (PLL). La señal del oscilador local del sintonizador pasa a un divisor de frecuencia con una relación de división programable. La salida del divisor se compara con una frecuencia de referencia estable. La salida del comparador, que representa el error de sintonía, es amplificada y filtrada antes de usarse para modificar la tensión de sintonía del oscilador local, completándose entonces el lazo de control. El oyente puede cambiar la frecuencia sintonizada apretando una de las teclas correspondientes a la frecuencia previamente memorizada, por el mando de sintonía manual, o por el pulsador de búsqueda automática. Estas órdenes hacen que el microprocesador calcule la relación de división adecuada después de compensar la F.I. del sintonizador.

La frecuencia sintonizada (f_{osc}-f_{FI}) se visualiza en un indicador numérico de LED de 7 segmentos y $4_{1/2}$ dígitos. Dos diodos LED adicionales indican si la frecuencia está en kHz (AM) o MHz (FM). Los indicadores de frecuencia y de kHz/MHz se excitan mediante un circuito de acoplamiento, SAA1060, controlado por la barra del microordenador.

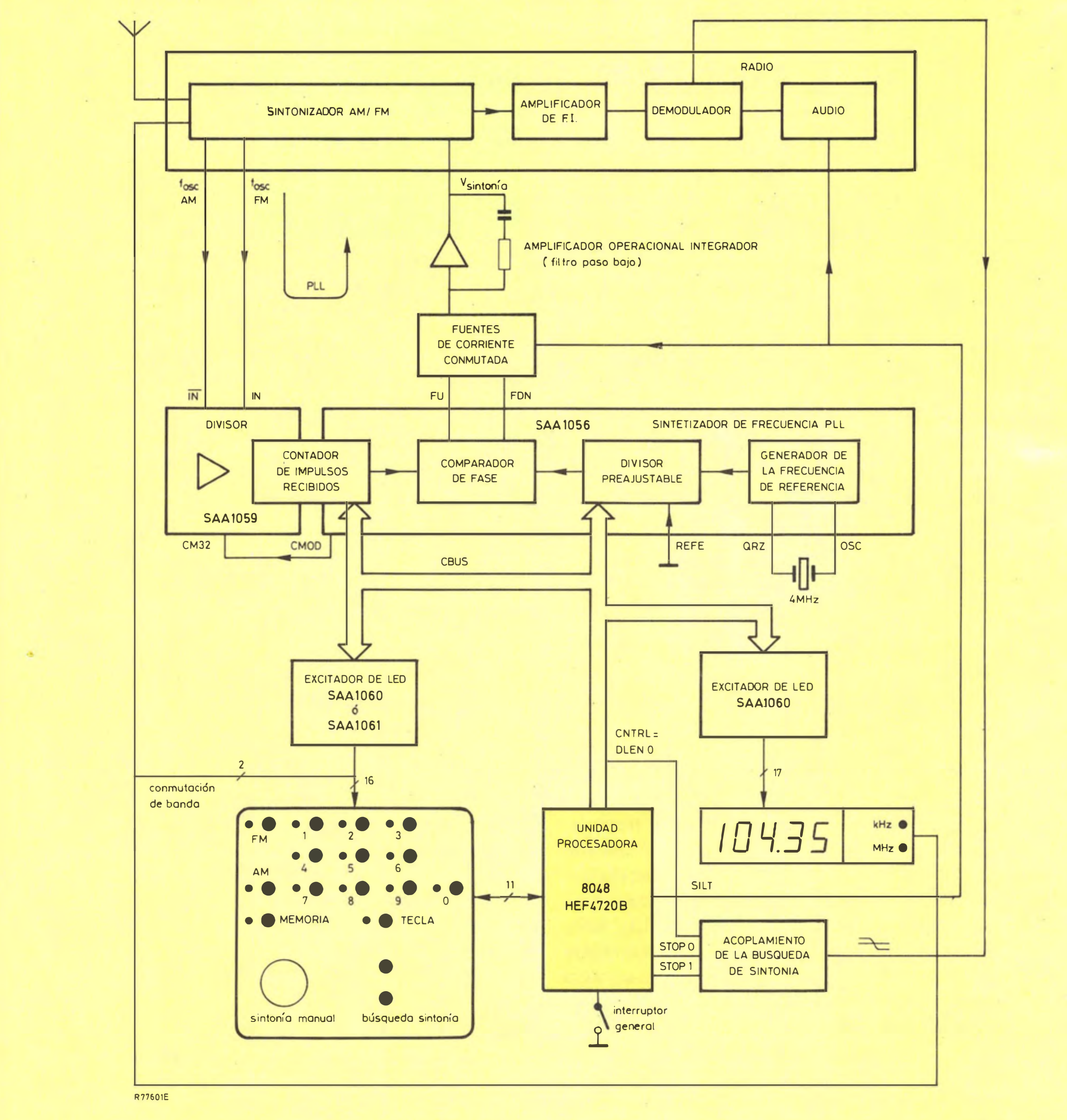


Figura 1. RTS básico controlado por microordenador. La sintonía manual se puede controlar mediante pulsadores de subida/bajada, lento/rápido o por un codificador de desplazamiento accionado con un botón de sintonía.

Funciones variables, tales como datos de sintonía memorizados y de compensación de F.I. se almacenan en una memoria LOCMOS RAM HEF4720. Una batería recargable de repuesto hace que esta memoria no sea volátil. Los números de programa prefijados y las bandas seleccionadas se indican mediante LEDs que pueden ser excitados por un expansor del registro de salida (OPEX) SAA1061 o por un SAA 1060 que trabaje en el modo estático. El mismo circuito integrado controla la conmutación de bandas en el sintonizador. El SAA 1060 y el SAA 1061 son física y funcionalmente compatibles con visualizadores estáticos.

La memoria de programa de 1K × 8 del microordenador 8048 permite la construcción de un sistema de sintonía de radio (RTS) versátil y de fácil funcionamiento.

EL PROGRAMA DEL MICROORDENADOR

Prestaciones dadas por el programa

La versatilidad y facilidad de funcionamiento del RTS depende totalmente del software programado por máscara en la memoria ROM de 1K × 8 del microordenador. El programa de evaluación del sistema, sobre el que se basa este

artículo, da las siguientes prestaciones:

— Cuando se conecta el sintonizador, éste vuelve al estado en que se encontraba al desconectarse.

— Las bandas se pueden seleccionar manualmente con dos pulsadores. Al cambiar la banda, el sistema se sintoniza automáticamente a la frecuencia que fue prefijada anteriormente.

— Se puede sintonizar una emisora mediante un pulsador de teclado y seleccionar entonces la frecuencia requerida con diez pulsadores de entrada. El programa sintonizado previamente no se interrumpe y la nueva frecuencia no se sintoniza hasta que la tecla es pulsada por segunda vez. Si se selecciona una frecuencia incorrecta, el sistema sintoniza el extemo superior o inferior de la banda.

— Se puede sintonizar una emisora con un botón de sintonía manual o con pulsadores de subida/bajada, lento/rápido. La posición angular del botón de sintonía se convierte en impulsos de sintonía positivos y negativos para el microordenador a través de un codificador de posición de eje.

— Búsqueda de sintonía bidireccional de la banda de FM con silenciador de ruido entre emisoras y parada automática al sintonizar una emisora que satisfaga unos criterios predeterminados. Este modo se inicia apretando un pulsador de búsqueda hacia arriba o de búsqueda hacia abajo. El sistema vuelve automáticamente al extremo opuesto de la banda cuando se alcanzan los límites superior e inferior de frecuencia.

— Se pueden almacenar las frecuencias de hasta 10 emisoras para una selección posterior. Las frecuencias prefijadas se pueden elegir de cualquier banda, de acuerdo con los deseos del oyente. Al seleccionar una frecuencia ya prefijada se selecciona también la banda correspondiente.

— Existe un interruptor general para ajustar la frecuencia de desplazamiento de F.I. de tal forma que el sistema se pueda acoplar a sintonizadores con un margen de frecuencias intermedias de AM y FM. Las frecuencias intermedias nominales son de 460 kHz para AM y de 10,7 MHz para FM. El sistema está preparado para trabajar con otras frecuencias intermedias a través del interruptor de servicio (no accesible al oyente). La frecuencia intermedia se presenta entonces en el indicador de frecuencia. La FI se puede variar mediante el control de sintonía manual después de lo cual la nueva frecuencia se almacena automáticamente en la memoria externa. Los límites del ajuste son de 10,56 MHz a 10,87 MHz para FM y desde 448 kHz a 479 kHz para AM.

La secuencia del programa principal

La parte principal del programa de cálculo del sistema se inicia cuando se conecta el sintonizador. El diagrama de flujo se muestra en la figura 2. Si las 1.024 instrucciones del programa se ejecutasen secuencialmente en la memoria ROM del microprocesador, la ejecución del programa sería lenta e ineficaz. Por lo tanto el programa tiene un número determinado de saltos condicionales e instrucciones de llamada a subrutinas. En algunos casos, estas subrutinas llaman a otras subrutinas. Para mayor claridad, las subrutinas no se especifican en la figura 2.

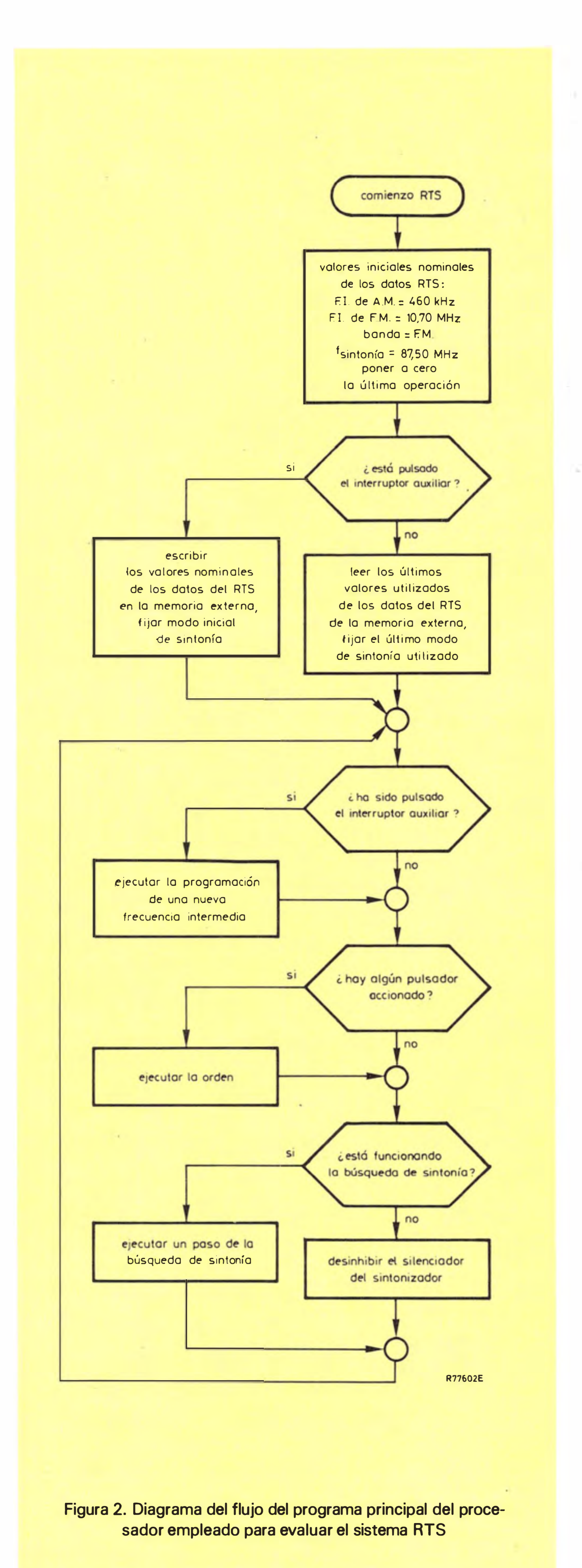


Figura 2. Diagrama del flujo del programa principal del procesador empleado para evaluar el sistema RTS

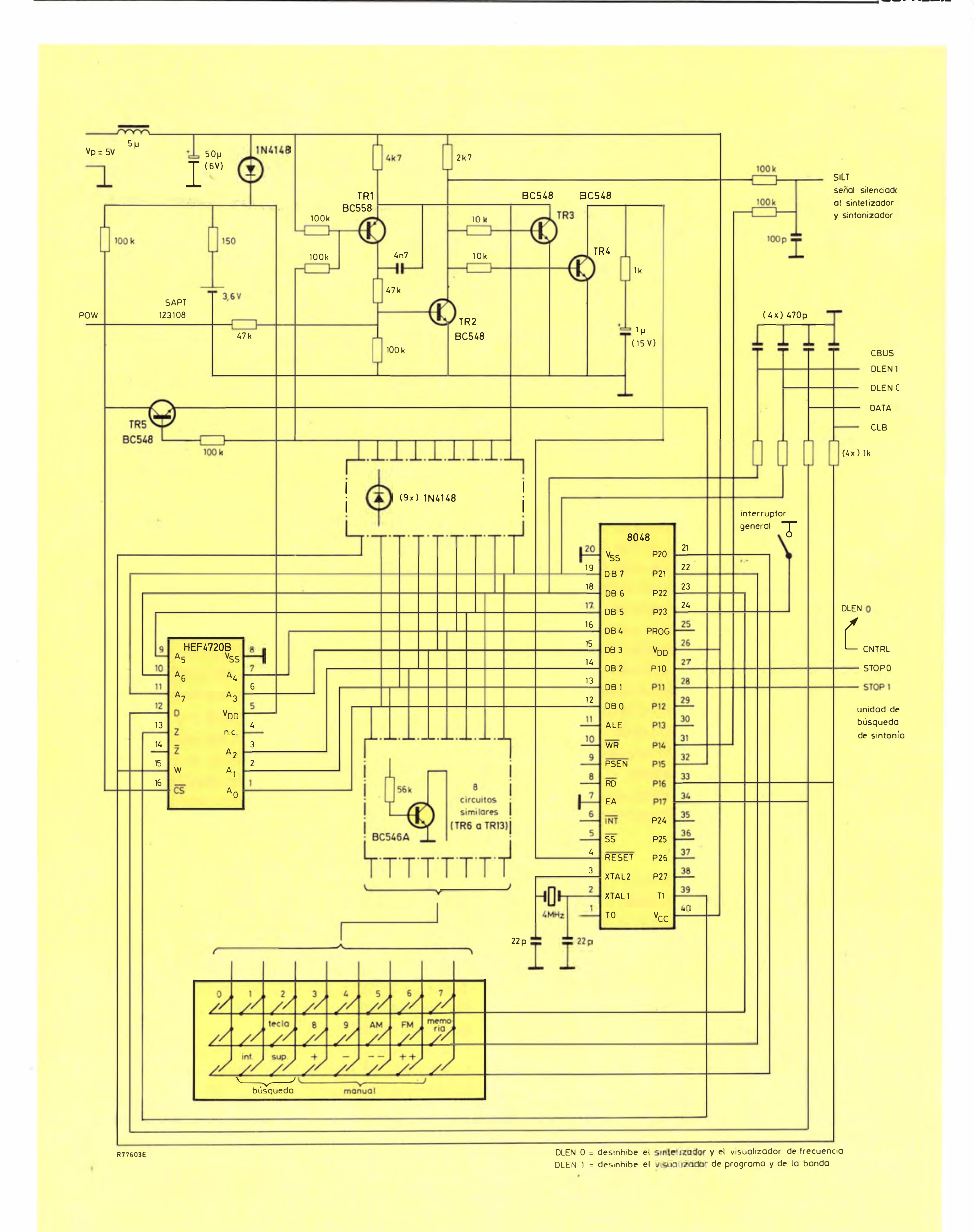


Figura 3. Circuito de la unidad procesadora.

Cuando se conecta el RTS, el sistema se pone a cero, se silencia el sintonizador y los valores nominales de los datos básicos del RTS se transfieren de la ROM a la RAM en el microordenador. Los valores nominales son:

Frecuencia intermedia de AM:	460 kHz
Frecuencia intermedia de FM:	10,7 MHz
Banda:	FM
Frecuencia sintonizada:	87,5 MHz

La siguiente operación depende de si se acciona o no se acciona el interruptor auxiliar. Si no se acciona, se leen los datos que fueron almacenados en la memoria externa en el momento de desconectar el sistema y la frecuencia sintonizada junto con los visualizadores se fijan al estado que existía cuando se usó el sintonizador por primera vez. Si no se accionan otros pulsadores, se desinhibe el silenciador y el resto del programa forma un lazo que se realiza repetidamente hasta que se acciona un pulsador o se toca el botón de sintonía manual.

Si la memoria externa contiene datos incorrectos porque se ha gastado la batería de repuesto o se ha reemplazado durante el funcionamiento del sistema, el interruptor auxiliar debe permanecer cerrado mientras se conecta el sintonizador. Los valores nominales de los datos básicos del RTS se escriben entonces en la memoria externa. Cuando ya se ha conectado el sintonizador, trabaja a 87,5 MHz, pero se visualiza el valor nominal de FI de FM (10,7 MHz). Si es necesario, se puede usar el control de sintonía para programar otras frecuencias intermedias de AM y FM. Cuando se abre de nuevo el interruptor auxiliar, continúa el funcionamiento normal del sintonizador.

Por ejemplo, el proceso repetitivo del lazo principal del programa se puede detener seleccionando un programa prefijado (por ejemplo el programa 5) accionando uno de los 0 a 9 pulsadores de entrada de datos. El programa se bifurca entonces del lazo principal después del segundo paso y ejecuta las órdenes de la siguiente forma:

— Se silencia el sintonizador.
— El número del programa seleccionado y el dato indicador del número de programa asociado se almacenan en la memoria externa. Esto permite que el microprocesador sintonice el programa seleccionado si se desconecta el sintonizador y se vuelve después a conectar.
—La frecuencia prefijada asociada con el pulsador número 5 se lee en la memoria externa.
—Se codifica la banda seleccionada y los datos de frecuencia se comparan con los extremos de la banda decodificada.
—El número del programa prefijado y los datos de la banda se cargan en el circuito excitador del visualizador de la banda y del número de programa, SAA1060 o SAA1061. Este circuito integrado excita el indicador LED asociado con el pulsador número 5 y, si es necesario, conmuta la banda del sintonizador y cambia el visualizador de AM/FM.
—La relación adecuada del PLL para la frecuencia prefijada seleccionada se calcula mediante el microordenador y se carga en el registro de desplazamiento del circuito sintetizador SAA1056.
—El microordenador convierte la frecuencia prefijada seleccionada en información adecuada para un visualizador de 7 segmentos y la carga en el excitador del visualizador de frecuencia SAA1060.
—Transcurridos 300 ms, se desinhíbe el silenciador del sintonizador y el programa vuelve al lazo principal.

Para simplificar el proceso de funcionamiento del RTS, la secuencia del programa del microordenador y la posición de las direcciones de retorno se han seleccionado de tal forma que algunas funciones tengan prioridad sobre otras. Por ejemplo, si actúa la búsqueda de sintonía, el programa vuelve al principio del lazo principal después de haber ejecutado cada incremento de frecuencia en la búsqueda de sintonía. Como consecuencia, el proceso no continúa si se acciona cualquier otro pulsador.

La transferencia de datos entre el microordenador y los periféricos correspondientes se realiza en serie al igual que todos los circuitos integrados que forman parte del RTS.

UNIDAD PROCESADORA

En la figura 3 se da el circuito de una unidad procesadora típica de RTS que usa un microordenador 8048 y una memoria externa HEF4720 con batería de repuesto recargable. Durante la interrupción de la alimentación, el circuito se autoprotege de la siguiente forma.

La tensión estabilizada Vp 5 de 5 V y la señal de potencia disponible POW se obtienen de una fuente de alimentación estabilizada aparte. Cuando se conecta el RTS, la señal POW pasa a un estado alto después que la fuente de 5 V se ha estabilizado. Si se interrumpe la tensión de entrada al estabilizador (debido por ejemplo a un corte de la red), POW pasa a un estado bajo (<1 V) unos 15 ms antes que la salida de 5 V del estabilizador comience a bajar. Esto corta el transistor TR_2 y como consecuencia TR_4 conduce y pone a cero el microprocesador a través de su entrada $\overline{RESET}$. Dado que TR_2 está bloqueado, se silencia el sintonizador (SILT = ALTO) y TR_3 conduce, conectando la dirección y las entradas de escritura de la memoria externa a la barra común a través de diodos y cortando a TR_5. El nivel alto en el colector de TR_5 inhíbe la memoria externa en la entrada $\overline{CS}$.

Si el corte en la alimentación ocurre durante el acceso a memoria, TR_1 mantiene conduciendo a TR_2 durante la transferencia de datos, que se habrá completado antes de que la fuente de 5 V empiece a caer pues el tiempo de acceso a memoria es sólo de 10 ms.

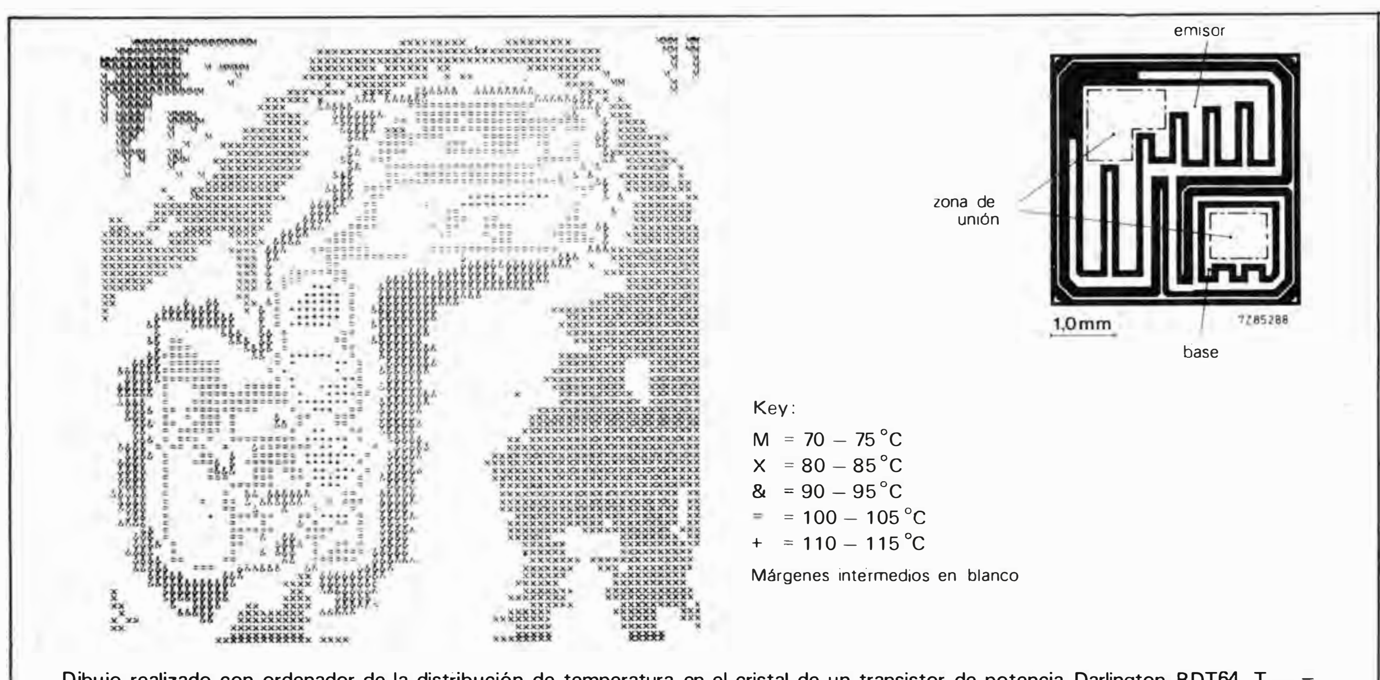
Los transistores TR_6 al TR_{13} separan las entradas de direcciones de la memoria de los interruptores no accionados de la matriz de pulsadores, minimizando con ello la radiación de la unidad.□

Montaje de transistores de potencia de baja frecuencia

Este artículo trata los transistores de potencia de baja frecuencia con los siguientes encapsulados: TO-126 (SOT-32), TO 229 (SOT-78), SOT 93 y el encapsulado de metal TO-3 (SOT-3). Estos transistores de potencia se usan ampliamente en audio, televisión y aplicaciones industriales de tipo general. Los encapsulados tienen un margen de máxima disipación de potencia entre 5 y 250 vatios.

Un tanto por ciento de fallos prematuros de los transistores de potencia se pueden atribuir a un falso montaje de los dispositivos sobre los disipadores. La mayoría de estos fallos proceden del funcionamiento durante mucho tiempo a elevadas temperaturas de la unión, o de condiciones de trabajo en las cuales se sobrepasa la máxima temperatura de la unión, o por rotura del cristal.

Es esencial que un transistor de potencia se monte co-



Dibujo realizado con ordenador de la distribución de temperatura en el cristal de un transistor de potencia Darlington BDT64, T_{mb} = 27° C, I_c = 2A. V_{ce} = 20V.
La geometría de difusión y la calidad de la soldadura del cristal a la base de montaje asegura un bajo gradiente de temperatura, lo que indica una excelente transferencia de calor del cristal a la base de montaje, es decir, una baja resistencia térmica (1 KW) entre ellos. Esta baja resistencia térmica se pierde si el transistor no se monta correctamente. Un montaje malo incrementa la temperatura de funcionamiento de la unión y de la base de montaje, reduciendo extremadamente la vida del transistor. (El recuadro muestra la disposición del cristal.)

rrectamente, cualquiera que sea el disipador empleado. Sólo de esta forma, se puede conseguir la disipación de potencia máxima a la que puede trabajar el dispositivo y una tasa baja de fallos. Por ejemplo, para una temperatura normal de trabajo de la unión de 105°C, la tasa de fallos de un típico transistor de potencia de baja frecuencia (que se aproxima a 10^{-7}/hora o 0,01%/1000 h) es casi dos órdenes de magnitud más baja que la observada a 150°C.

Existen tres métodos importantes de montaje de transistores de baja frecuencia:

- montaje con abrazadera,
- montaje con tornillo,
- montaje al aire libre.

Este artículo trata principalmente del acoplamiento entre la base de montaje del transistor y el disipador, para montajes con abrazadera y tornillo. Se muestra cómo obtener la máxima transferencia de calor para montajes no aislados (directos) y montajes aislados. Se examinan las causas que producen la alta resistencia térmica de contacto. Para montajes aislados, se debe evitar la conducción de electricidad a través de la superficie del aislador, así como la ruptura del aislador. Se dan reglas sencillas para el montaje de transistores de potencia de baja frecuencia. En los manuales de datos de Módulos y Transistores de Potencia de Baja Frecuencia aparecen las instrucciones específicas de montaje para cada encapsulado y los detalles referentes a los accesorios de montaje que se mencionan en este artículo.

METODOS DE MONTAJE

Montaje aislado y no aislado

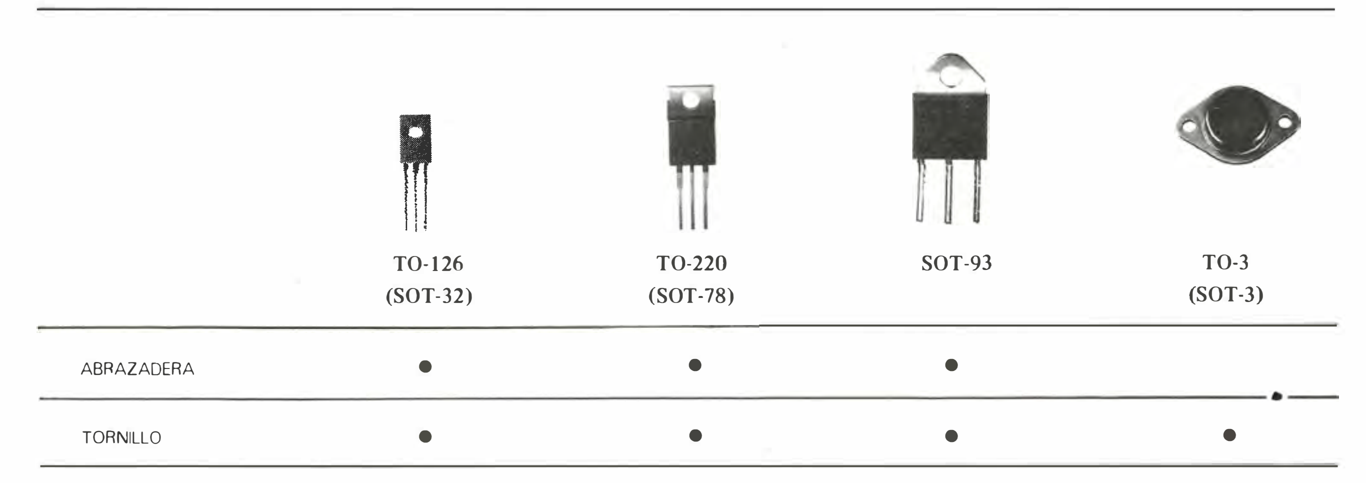
La elección de montaje aislado o no aislado viene frecuentemente determinada por el diseño del equipo. Un montaje aislado tendrá siempre una resistencia térmica más elevada entre la base de montaje del transistor y el disipador ($R_{th\ mb\text{-}h}$) que en un montaje comparable no aislado. Ambos tipos se pueden dividir en función del método usado, es decir, de abrazadera o de tornillo:

Aislado
- Montaje con abrazadera
- Montaje con tornillo

No aislado
- Montaje con abrazadera
- Montaje con tornillo

Montaje con abrazadera y con tornillo

Los dos métodos de montaje pueden dar resultados aceptables si se siguen las instrucciones. En general, un montaje con abrazadera da una $R_{th\ mb\text{-}h}$ similar a un buen montaje con tornillo. El montaje con abrazadera reduce los costos de ensamblado y de servicio. Por esto, es una solución atractiva para los fabricantes de equipos. La tabla 1 a los métodos de montaje más adecuados para los transistores de potencia de baja frecuencia mencionados al comienzo del artículo.



	TO-126 (SOT-32)	TO-220 (SOT-78)	SOT-93	TO-3 (SOT-3)
ABRAZADERA	●	●	●	
TORNILLO	●	●	●	●

Tabla. 1. Métodos de montaje diferentes para transistores de potencia de baja frecuencia.

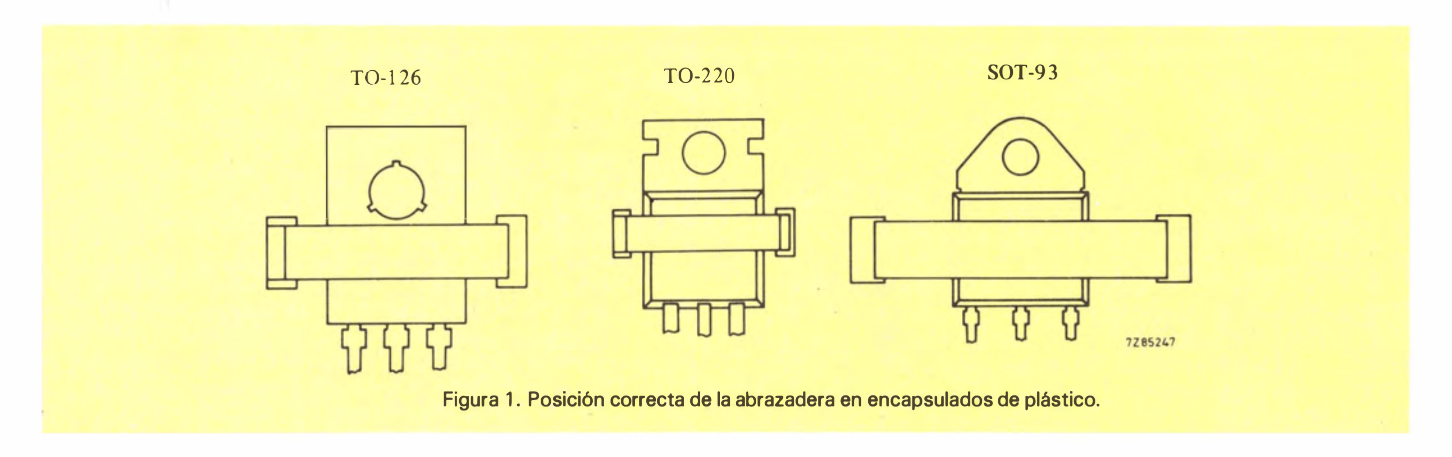


Figura 1. Posición correcta de la abrazadera en encapsulados de plástico.

INSTRUCCIONES PARA EL MONTAJE DE TRANSISTORES DE POTENCIA DE BAJA FRECUENCIA

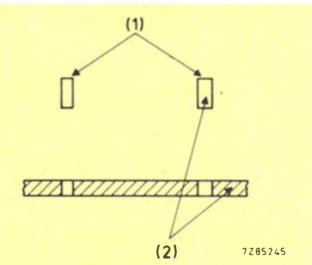
Un buen montaje depende de algunas reglas. Los montajes aislados de un encapsulado TO-220 (fig. 2) y las figuras 3 a 29, muestran los principales aspectos de montaje de transistores de potencia de baja frecuencia.

Reglas generales

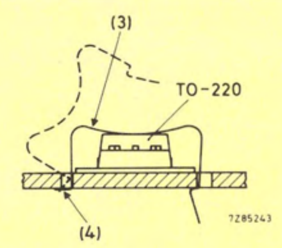
1.— Asegurarse de que se emplean los accesorios correctos para una determinada forma de montaje. Algunos accesorios son similares, pero no se pueden intercambiar.
2.— Conectar el transistor al disipador antes de soldar los terminales.
3.— Aplicar las torsiones de montaje recomendados (montajes con tornillo).
4.— Evitar cualquier fuerza en el encapsulado y los terminales durante la soldadura.
5.— No intentar corregir la posición del transistor o sus terminales después de la soldadura.
6.— Tener las herramientas de montaje (por ejemplo el destornillador) sin recubrir con plástico.
7.— En general, no se puede soldar la tapa metálica del transistor al disipador; en este caso, se excedería la temperatura máxima permitida de la unión.

Instrucciones adicionales para montaje con abrazadera

1.— Colocar el transistor con el aislador sobre el disipador, aplicando una sustancia aislante para disipadores a la parte inferior de ambos, transistor y aislador.
2.— Empujar el terminal corto de la abrazadera hacia la ranura estrecha del disipador con un ángulo de 10° a 30° respecto a la vertical.
3.— Empujar hacia abajo la abrazadera sobre el transistor hasta que su terminal largo, encaje en la ranura ancha del disipador.

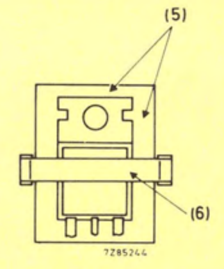


Exigencias del disipador
(1) Ranuras, no agujeros
(2) Las dimensiones de la ranura y el grosor del disipador deben ser exactos ver Data Handbook SC2.

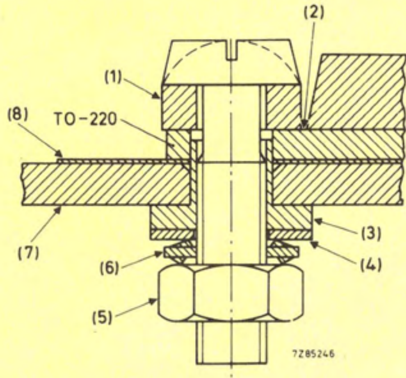


Montaje
(3) Abrazadera correcta para el encapsulado y para el montaje.
(4) Terminal corto de la abrazadera en la ranura más estrecha.

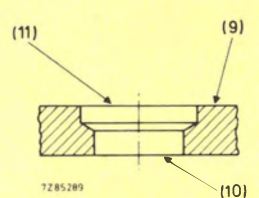
(a) Montaje con abrazadera aislado



Posición del transistor
(5) Encapsulado centrado en el aislador para proporcionar un aislamiento eléctrico correcto.
(6) La abrazadera se sostiene sobre el encapsulado de plástico, no sobre la carcasa de metal.



Montaje
(1) Se puede necesitar una arandela especial
(2) El empleo de accesorios adecuados de montaje da espacio entre el encapsulado, el tornillo y la arandela
(3) Cojinete de aislamiento adecuado para el encapsulado y para el montaje.
(4) Arandela plana para evitar la deformación del cojinete cuando la arandela está apretada
(5) Presión recomendada aplicada al tornillo y a la tuerca
(6) Arandela de fijación
(7) Grosor correcto del disipador
(8) Aislador de mica. No se deberían usar aisladores flexibles



Exigencias del disipador para aislamiento en alta tensión
(9) Superficie de montaje plana
(10) El agujero debe ser perpendicular al plano de la superficie de montaje
(11) El agujero debe estar ensanchado y libre de impurezas.
Los agujeros se deben hacer muy precisos para asegurar grandes distancias necesarias para evitar arcos eléctricos y para evitar la deformación del encapsulado durante el ensamblado

(b) Montaje con tornillo aislado

Figura 2. Principales características de montaje de un transistor.

TO-126 (SOT-32)

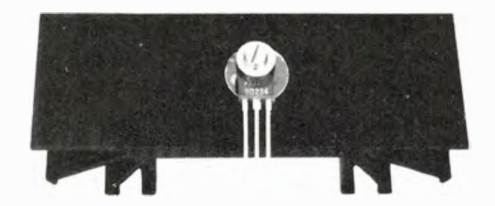


Figura 3. Montaje con tornillo aislado del encapsulado TO-126.

Ejemplos de montaje correcto

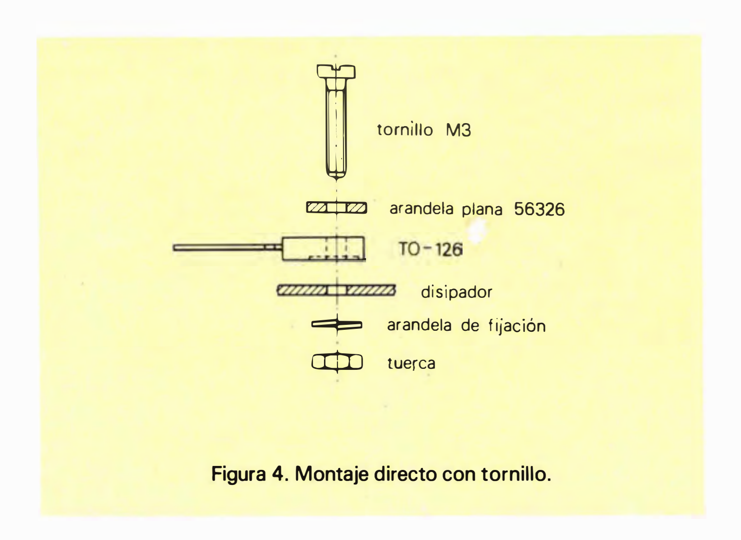


Figura 4. Montaje directo con tornillo.

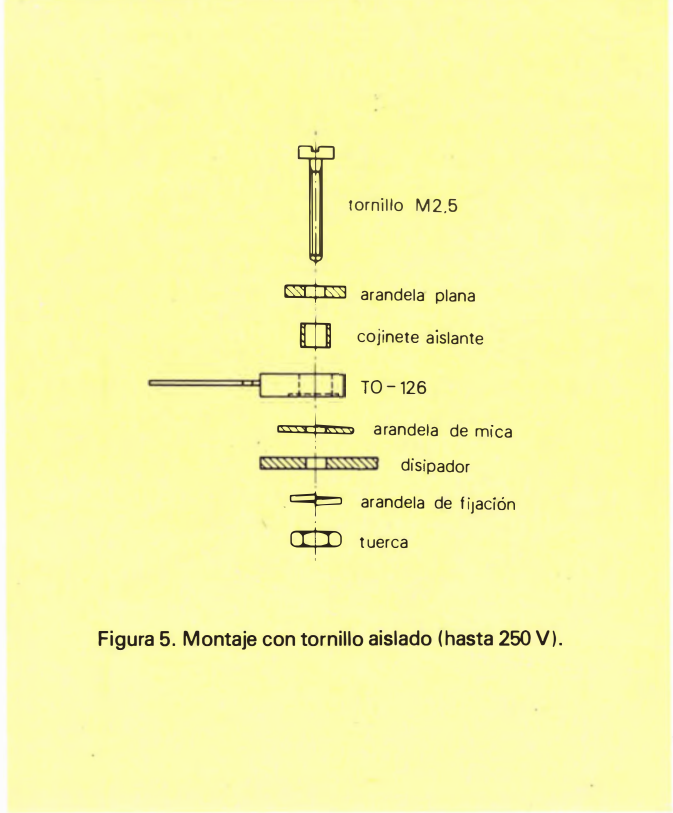


Figura 5. Montaje con tornillo aislado (hasta 250 V).

La arandela 56326 no se puede usar en el montaje con tornillo aislado. Se debería usar el Kit de montaje 56333, que está formado por una arandela especial de metal, una arandela de mica y un cojinete aislante.

30°
10°
2,0
1,5
7Z78763

Montaje

(1) Abrazadera elástica 56353
(2) Aislador 56354

7Z85250

Posición del transistor (vista superior)

Figura 6. Montaje de abrazadera aislado (hasta 1000 V).

Ejemplo de falso montaje

Se usa una arandela pequeña en vez de una arandela especial (número 56326).

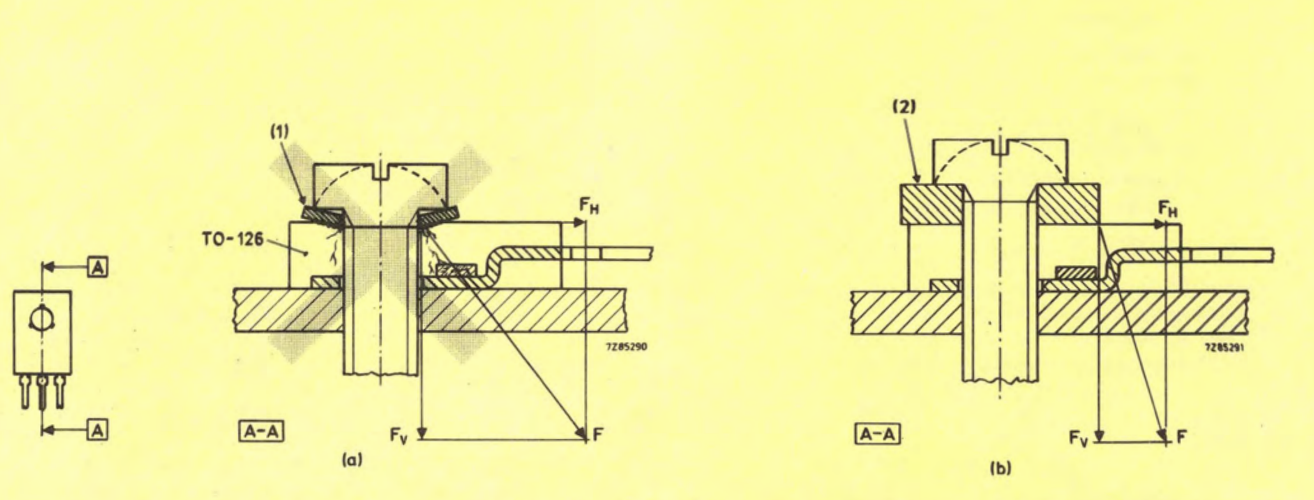


Figura 7. (a) Sección A-A de un montaje directo falso (b) Sección A-A- de un montaje directo correcto. En la fig. 7 (a), la arandela delgada deforma el encapsulado de plástico. El uso de una arandela especial (2) fig. 7 (b) desplaza el punto de aplicación de las fuerzas y reduce la componente horizontal.

TO-220 (SOT-78)

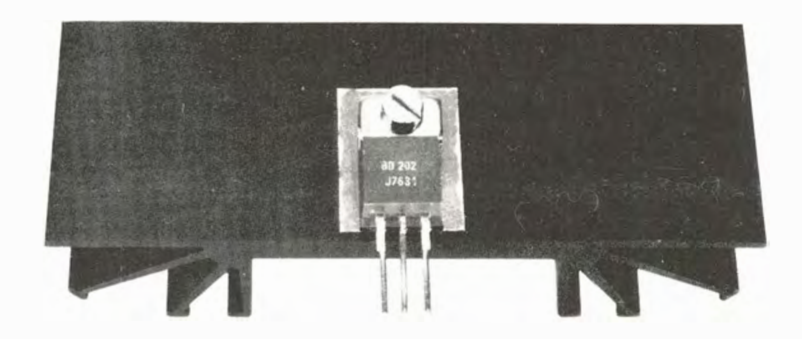


Figura 8. Montaje con tornillo aislado del encapsulado TO-220.

Ejemplos de montaje correcto

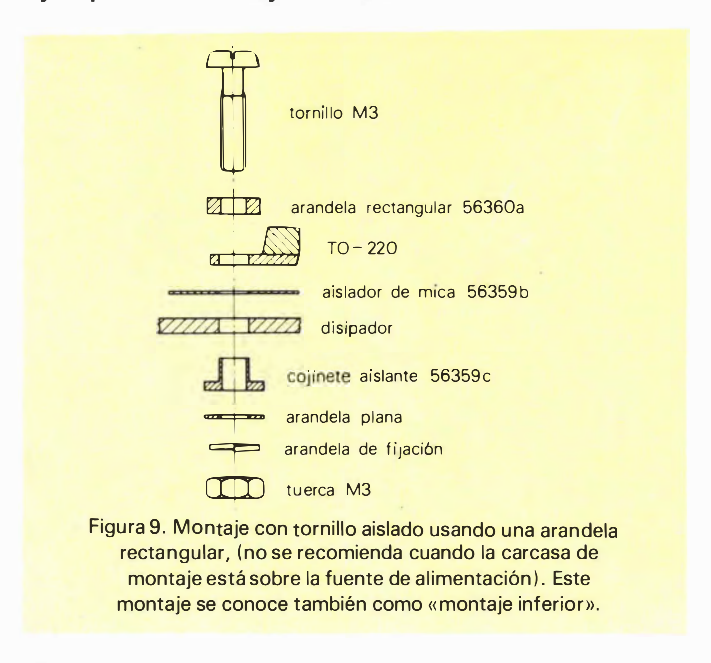


Figura 9. Montaje con tornillo aislado usando una arandela rectangular, (no se recomienda cuando la carcasa de montaje está sobre la fuente de alimentación). Este montaje se conoce también como «montaje inferior».

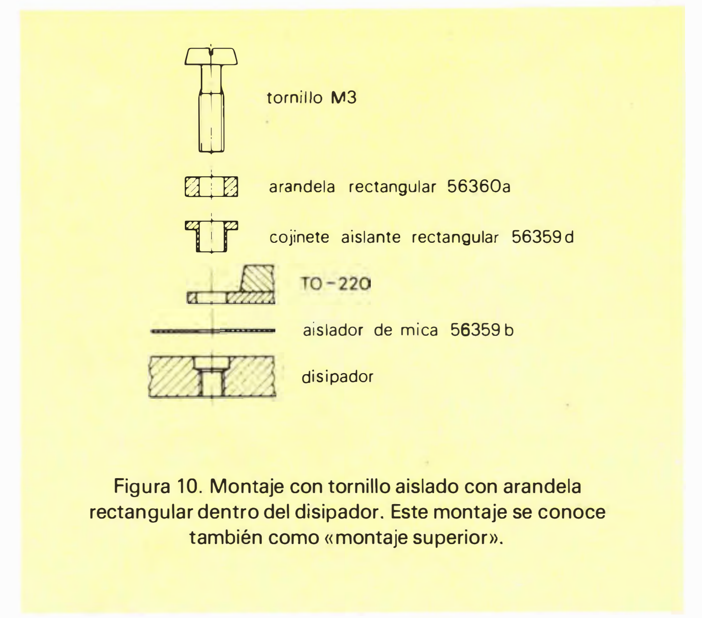


Figura 10. Montaje con tornillo aislado con arandela rectangular dentro del disipador. Este montaje se conoce también como «montaje superior».

Notas

1. — Se necesita una arandela rectangular de latón (tipo 56360a) para todos los montajes con tornillo del encapsulado TO-220.

2. — Existen dos tipos de cojinetes para montajes con tornillo aislados del encapsulado T0-220:

El cojinete 56359c se emplea en «montajes inferiores».
El cojinete 56359d se emplea en «montajes superiores».
Estos cojinetes no son intercambiables.

3. — Para un montaje con tornillo directo del encapsulado TO-220, no se deben poner ni el aislador de mica ni el cojinete; sólo se necesita la arandela rectangular.

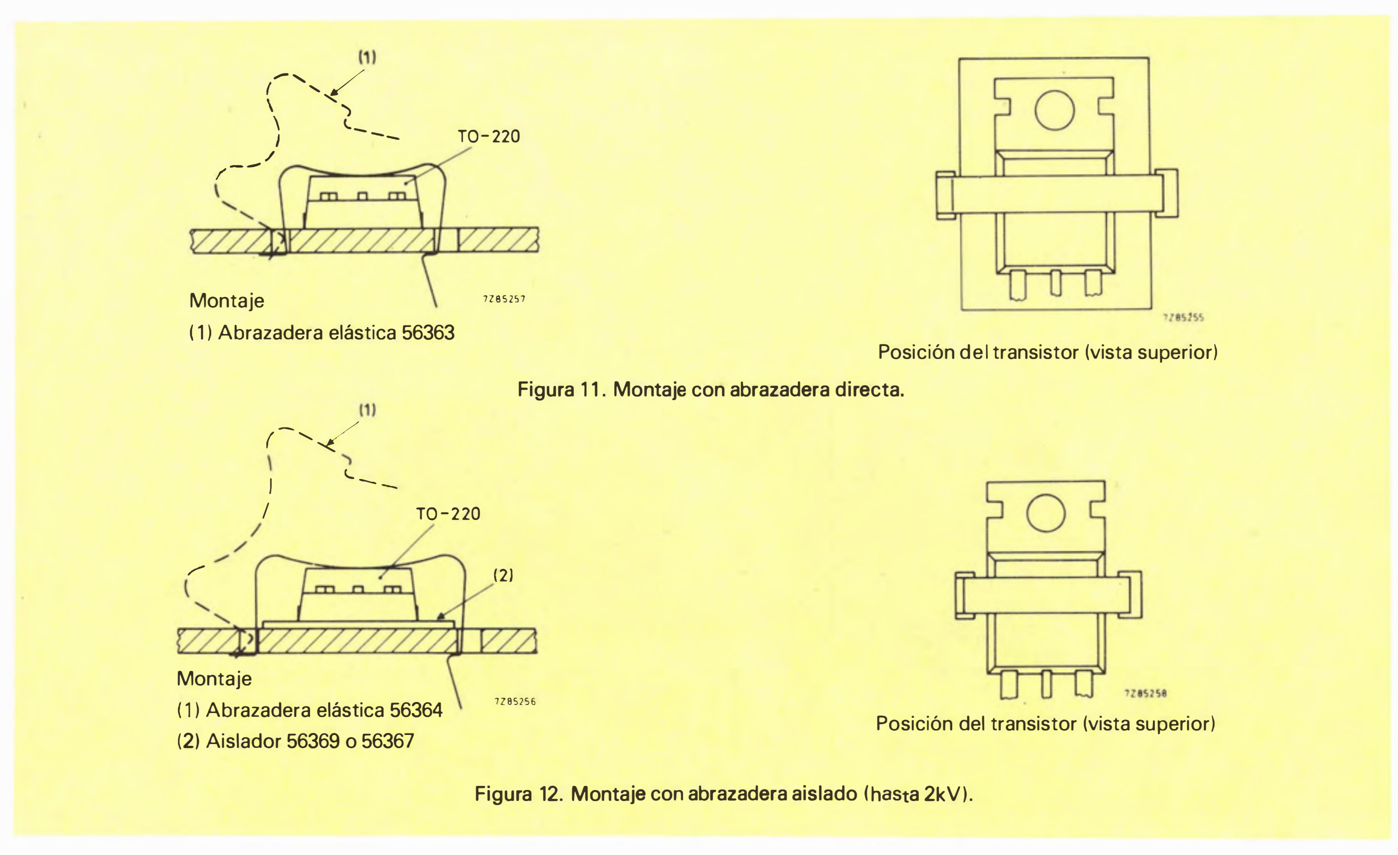


Figura 11. Montaje con abrazadera directa.

Figura 12. Montaje con abrazadera aislado (hasta 2kV).

1. — La abrazadera 56363 no se puede usar en el montaje con abrazadera aislada del TO-220.

2. — Existe un aislador de alumina (tipo 50367) para montar con abrazadera el encapsulado TO-220.

La alumina tiene una conductividad térmica más alta que la mica, pero es más frágil.

Ejemplo de falso montaje

Ensanchamiento demasiado grande

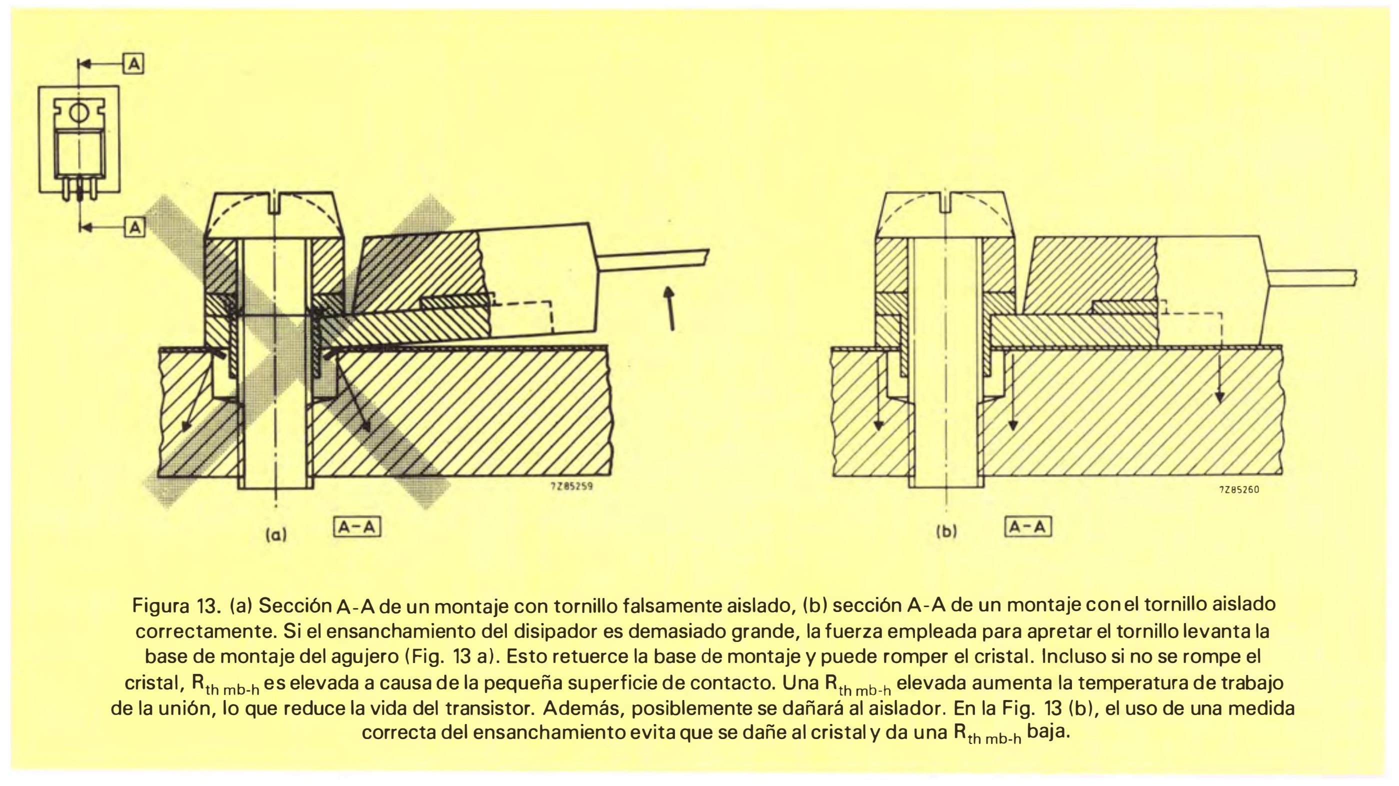


Figura 13. (a) Sección A-A de un montaje con tornillo falsamente aislado, (b) sección A-A de un montaje con el tornillo aislado correctamente. Si el ensanchamiento del disipador es demasiado grande, la fuerza empleada para apretar el tornillo levanta la base de montaje del agujero (Fig. 13 a). Esto retuerce la base de montaje y puede romper el cristal. Incluso si no se rompe el cristal, $R_{th\ mb\text{-}h}$ es elevada a causa de la pequeña superficie de contacto. Una $R_{th\ mb\text{-}h}$ elevada aumenta la temperatura de trabajo de la unión, lo que reduce la vida del transistor. Además, posiblemente se dañará al aislador. En la Fig. 13 (b), el uso de una medida correcta del ensanchamiento evita que se dañe al cristal y da una $R_{th\ mb\text{-}h}$ baja.

SOT-93

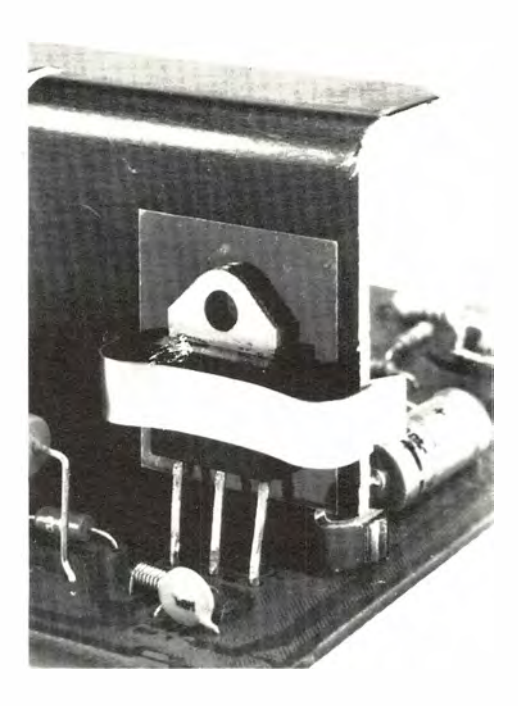
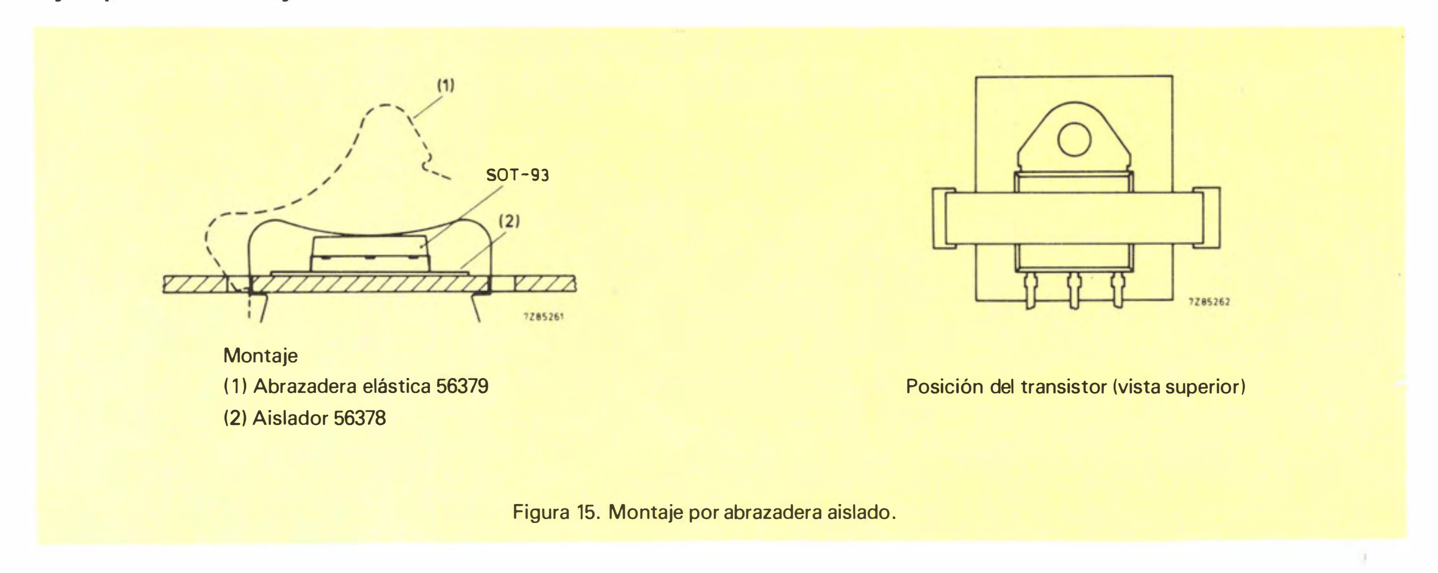


Figura 14. Montaje con abrazadera aislado del encapsulado SOT-93. En este ejemplo, sólo se necesita una ranura en el disipador, la otra se reemplaza por el borde del disipador. A diferencia del encapsulado TO-3, que no lo permite, se puede montar y hacer las conexiones a los terminales del encapsulado SOT-93 desde el mismo lado del disipador.

Ejemplos de montaje correcto



Montaje
(1) Abrazadera elástica 56379
(2) Aislador 56378

Posición del transistor (vista superior)

Figura 15. Montaje por abrazadera aislado.

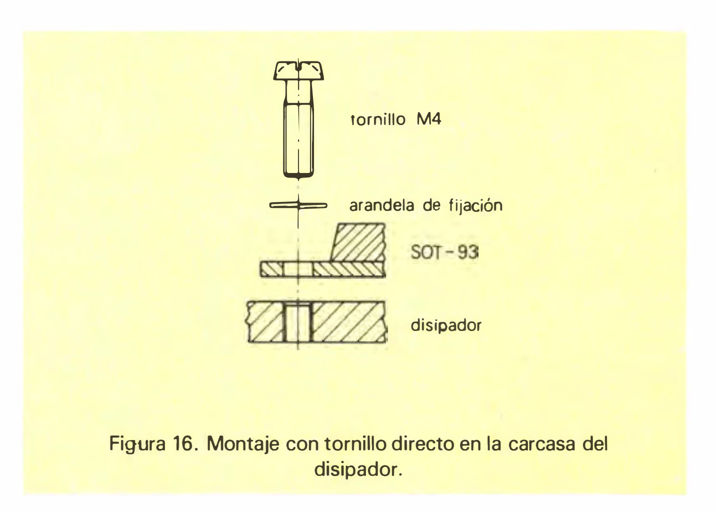


Figura 16. Montaje con tornillo directo en la carcasa del disipador.

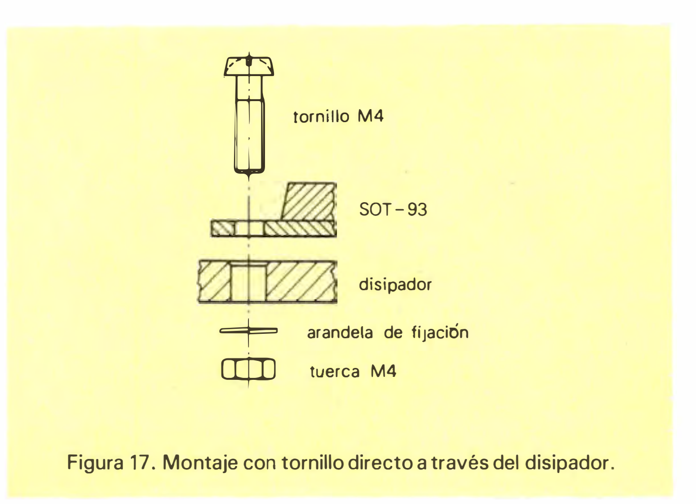
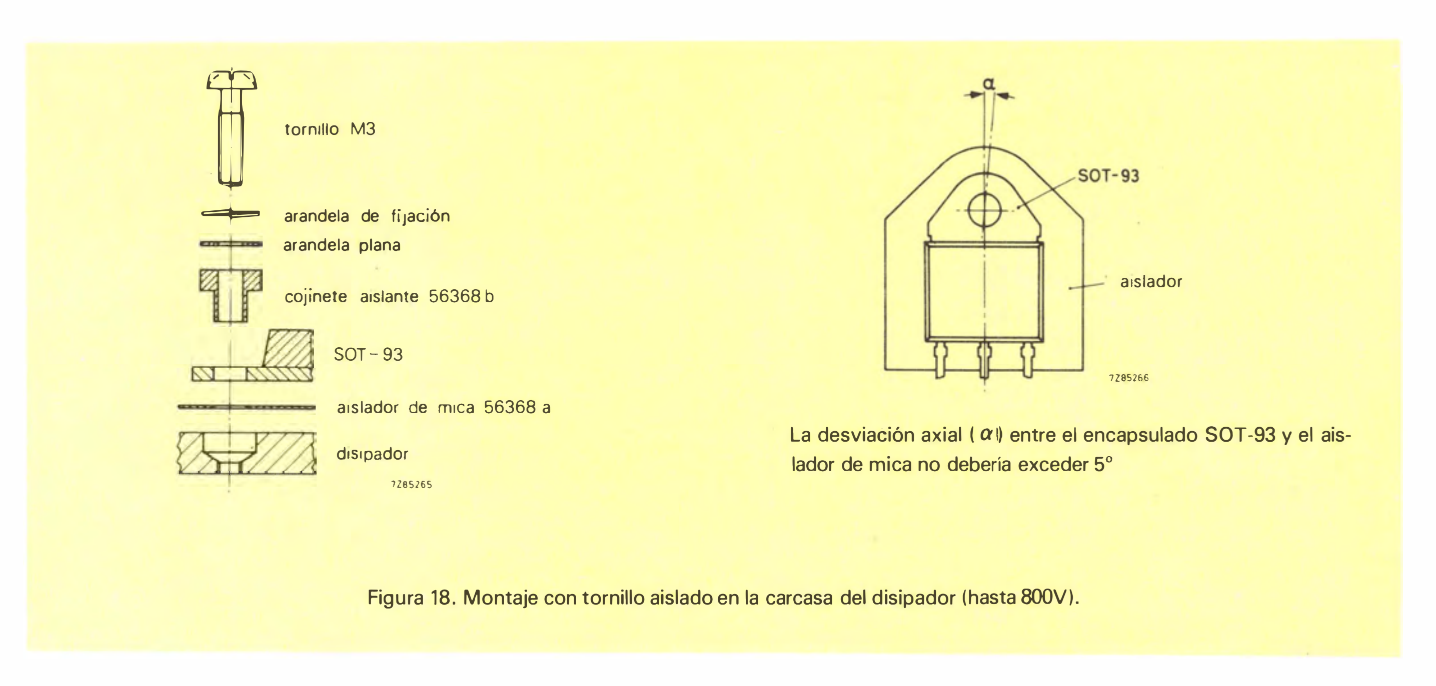


Figura 17. Montaje con tornillo directo a través del disipador.



La desviación axial (α) entre el encapsulado SOT-93 y el aislador de mica no debería exceder 5°

Figura 18. Montaje con tornillo aislado en la carcasa del disipador (hasta 800V).

Nota
Se debe usar un tornillo M4 en el montaje con tornillo directo y un tornillo M3 en el montaje aislado.

Ejemplo de falso montaje

Se utiliza demasiada sustancia aislante para disipadores

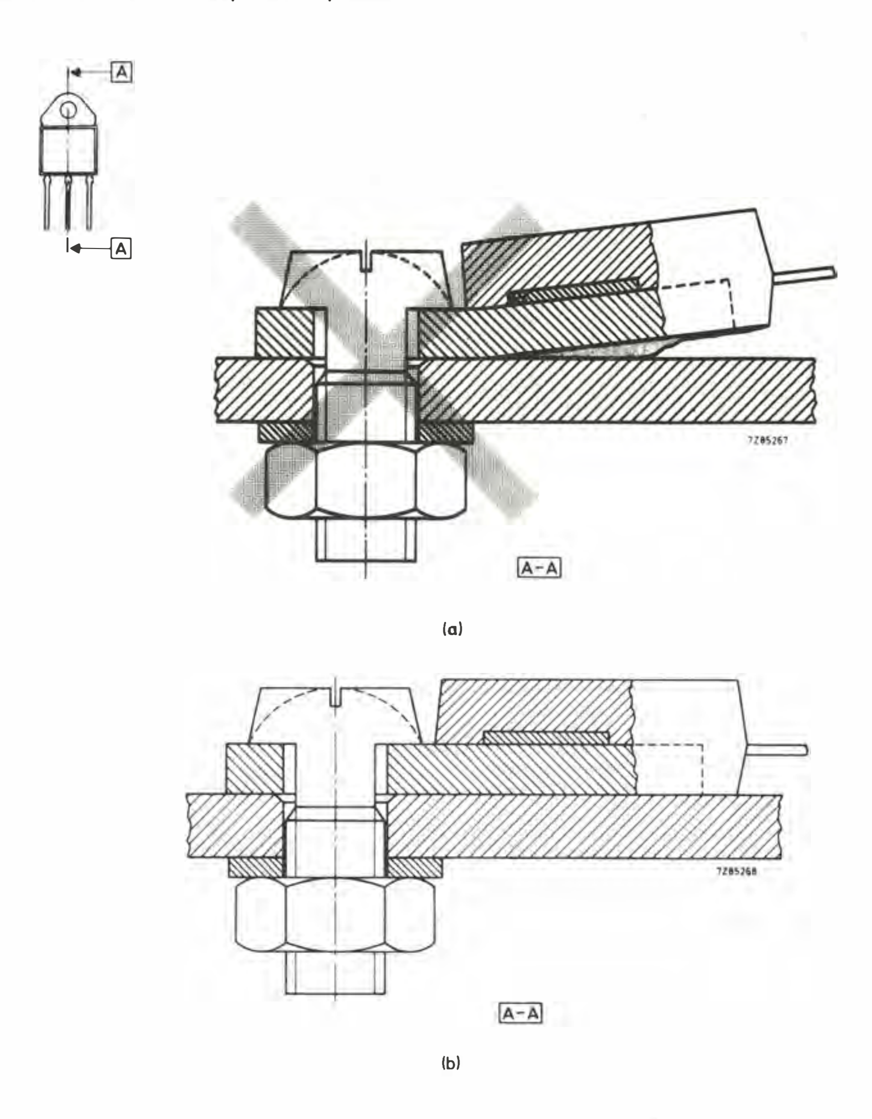


Figura 19. (a) Sección A-A de un falso montaje con tornillo directo, (b) sección A-A de un montaje con tornillo directo correcto. Cuando se monta con tornillo el encapsulado SOT-93, es muy importante aplicar una capa lisa y delgada de compuesto para disipadores a la base de montaje, y presionar el tornillo lentamente para que el compuesto tenga tiempo de deslizarse y no se deforme la base de montaje. La mayoría de los encapsulados SOT-93 contiene un cristal más grande del normal, y se puede romper fácilmente si se deforma la base de montaje, ver Fig. 19 (a).

TO-3 (SOT-3)

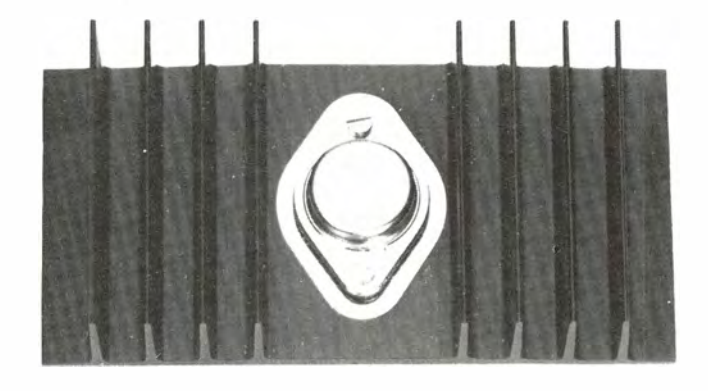


Figura 20. Montaje con tornillo aislado (1500V) del encapsulado TO-3.

Ejemplos de montaje correcto

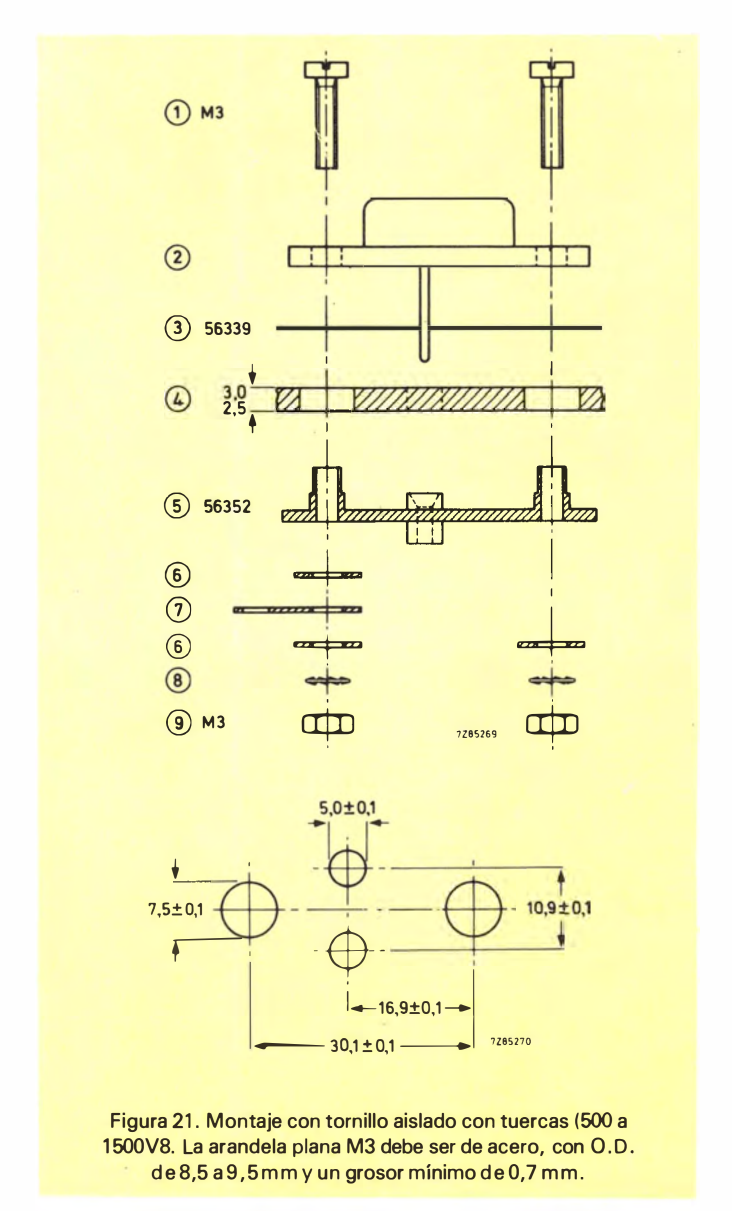


Figura 21. Montaje con tornillo aislado con tuercas (500 a 1500V8. La arandela plana M3 debe ser de acero, con O.D. de 8,5 a 9,5 mm y un grosor mínimo de 0,7 mm.

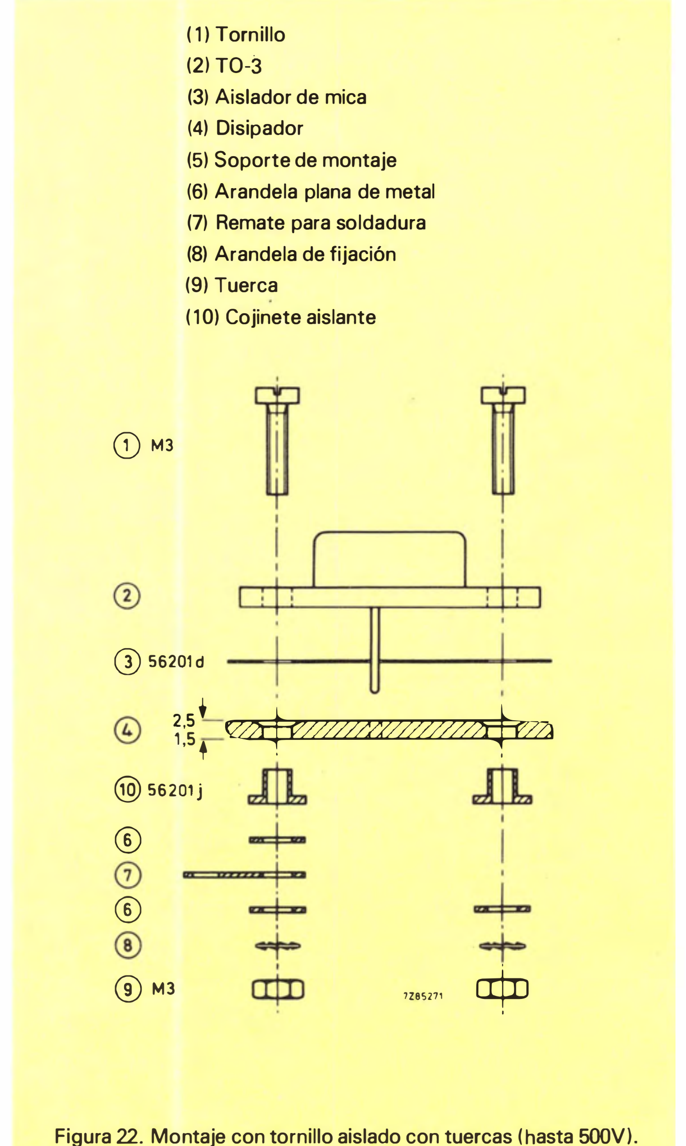


Figura 22. Montaje con tornillo aislado con tuercas (hasta 500V).

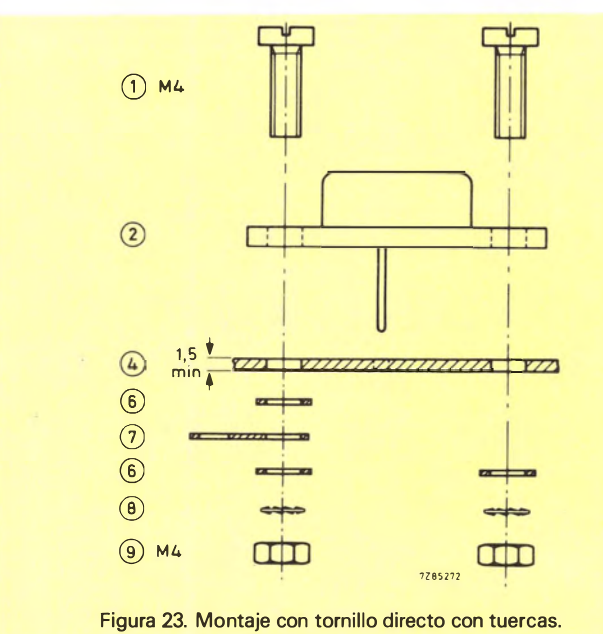


Figura 23. Montaje con tornillo directo con tuercas.

Notas

1.— Se debe usar un tornillo M4 en el montaje directo, y un tornillo M3 en el montaje aislado.

2.— El grosor del disipador es importante; para una buena transferencia de calor al ambiente exterior es necesario 1,5 mm. en el montaje directo; en un montaje aislado, el grosor del disipador viene fijado por las dimensiones del soporte o por el cojinete aislante (en «montajes superiores» viene fijado por las dimensiones del ensanchamiento).

3.— El disipador debe ser plano en el área de montaje.

4.— En el montaje aislado de 1500 V, la posición del transistor se fija por los agujeros de los terminales de la base y el emisor en el soporte de montaje y no por los agujeros de fijación exteriores. Los conectores exteriores del soporte de montaje se deben poder mover 7,5 mm en los agujeros de fijación.

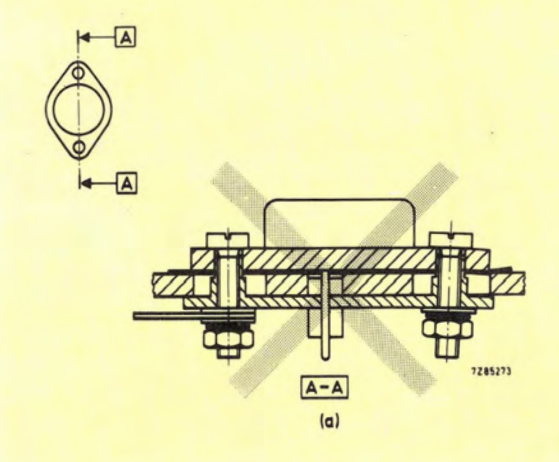
5.— Existen dos aisladores de mica:

Tipo 56201d se emplea para aislamiento hasta 500 V.

Tipo 56339 se emplea para aislamiento entre 500 y 1500 V.

Ejemplo de falso montaje

Agujeros de fijación demasiado grandes



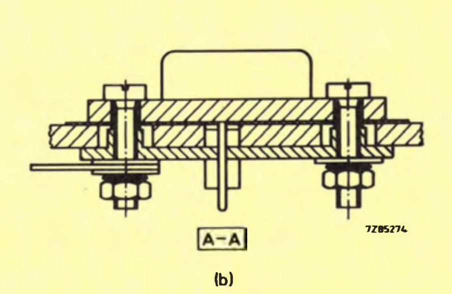


Figura 24. (a) Sección A-A de un falso montaje aislado (L500V); (b) Sección A-A de un montaje aislado correcto (1500V) . . . La figura 24 (a) muestra un montaje de un encapsulado TO-3 en el que los agujeros de fijación del disipador son demasiado grandes.Un extremo del encapsulado ha sido atraido al agujero, deformando la base de montaje y rompiendo el aislador de mica. El enganche del cristal al metal del transistor soporta mucha presión debido a la curvatura del terminal.

TRANSISTORES DE POTENCIA

El calor generado por la disipación de potencia eléctrica en un transistor debe ser eliminado de forma que no se sobrepase la máxima temperatura permitida en la unión del dispositivo. El cristal de un transistor de potencia se encapsula para suministrar alta conductividad térmica entre el cristal y la base de montaje. Hoy en día, la unión del cristal a la base de montaje se suelda muy frecuentemente empleando una soldadura eutéctica de oro-silicio. Esto da una resistencia termica baja entre el cristal y la base de montaje.

Al montar un transistor de potencia sobre un disipador, se aumenta el área de disipación de calor de la base de montaje, lo que reduce la resistencia térmica entre la unión y el exterior. Existen numerosos disipadores para conseguir este efecto.

La máxima temperatura permitida a la unión es la misma para todos los transistores de potencia fabricados con los mismos materiales y empleando parecidas tecnologías. Por esto, para un determinado encapsulado, los transistores con un valor de potencia más alto, deben tener una unión más baja al encapsulado, y éste debe refrigerar resistencias térmicas medias. La figura 25 muestra la disipación máxima de potencia de los transistores de potencia de baja frecuencia para cada uno de los 4 tipos de encapsulado antes mencionados. Para un transistor dado, el factor que limita la disipación de potencia es $R_{th\ mb\text{-}h}$ más $R_{th\ h\text{-}a}$.

En ciertas aplicaciones de baja frecuencia, los transistores de potencia se pueden montar sin disipadores. La mayoría de aplicaciones requieren la selección de:

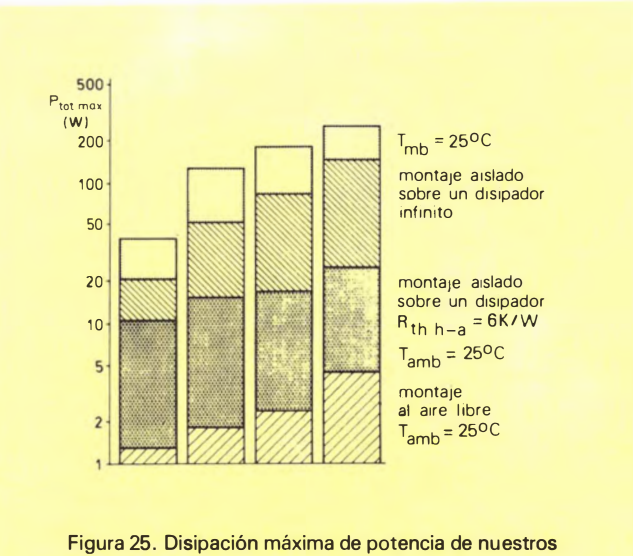


Figura 25. Disipación máxima de potencia de nuestros transistores de potencia de baja frecuencia que muestra la restricción de disipación debido a las condiciones de montaje.

— transistor,
— accesorios de montaje,
— disipador.

Existe una combinación económica óptima de transistor y disipador para cada montaje. A menudo, el disipador es la parte más cara del diseño.

Si el transistor se monta defectuosamente, la elección de la combinación correcta transistor-disipador no sirve de nada.

RESISTENCIA TERMICA

La resistencia térmica (R_{th}) es una medida de la eficiencia de la transferencia de calor en un medio o de un medio a otro. La disipación máxima permisible en estado estacionario de un transistor ($P_{tot\,máx}$) viene dada por:

$$P_{tot\,máx} = \frac{T_{j\,máx} - T_{amb}}{R_{th\,tot}}$$

donde:

— $T_{j\,máx}$: temperatura máxima permisible de la unión (°C),
— T_{amb}: temperatura ambiente (°C),
— $R_{th\,tot}$: resistencia térmica total entre la unión y el ambiente exterior (K/W).

Como consecuencia, para que el transistor pueda desarrollar la potencia adecuada, es básico que R_{th} sea baja.

La resistencia térmica entre la unión y el ambiente exterior de un transistor con disipador consta de varios términos, ver la figura 26. $R_{th\,j\text{-}a}$ representa el calor perdido a través del encapsulado directamente al exterior. Esta pérdida de calor es pequeña (es decir, $R_{th\,j\text{-}a}$ es grande) y se puede despreciar. La resistencia térmica entre la unión y el exterior viene dada por:

$$R_{th\,tot} = R_{th\,j\text{-}mb} + R_{th\,mb\text{-}h} + R_{th\,h\text{-}a}$$

donde:

$R_{th\,j\text{-}mb}$: resistencia térmica entre cristal y la base de montaje.

$R_{th\,mb\text{-}h}$: resistencia térmica de contacto entre la base de montaje y el disipador.

$R_{th\,h\text{-}a}$: resistencia térmica entre el disipador y el exterior,

$R_{th\,mb\text{-}h}$: depende del método y de si se emplea disipador compuesto. Para un montaje aislado:

$$R_{th\,mb\text{-}h} = R_{th\,i1} + R_{th\,ins} + R_{th\,i2}$$

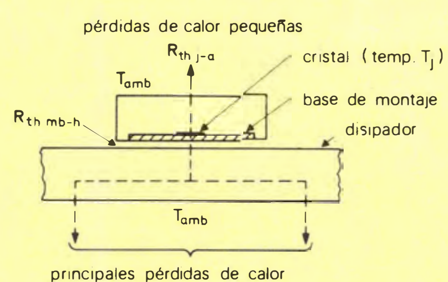
donde:

$R_{th\,i1}$ y $R_{th\,i2}$: son las resistencias térmicas de contacto de interconexión.

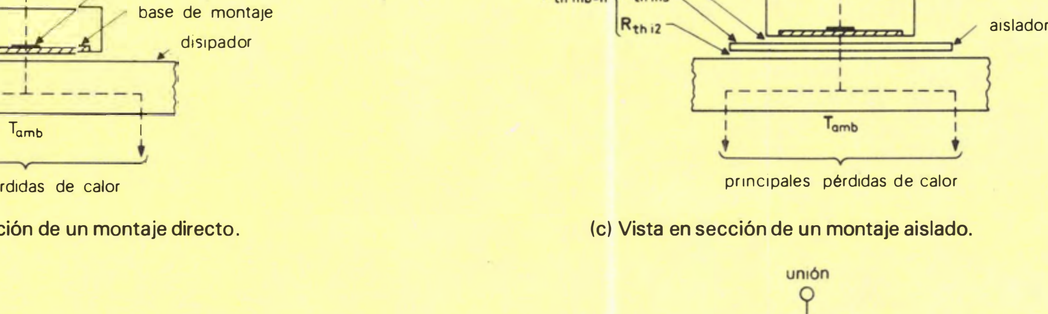
$R_{th\,ins}$: es la resistencia térmica del aislador.

Recomendamos el uso de una sustancia aislante para disipadores para reducir la resistencia térmica de contacto. Sin embargo, esta sustancia sólo puede compensar las rugosidades de la superficie. Nunca se puede mejorar la resistencia térmica de contacto de superficies secas, perfectamente lisas y aplanadas. Esto es útil porque se adapta a las irregularidades de la superficie de un disipador práctico, ver figura 27, y tiene una conductividad térmica veinte veces superior a la del aire.

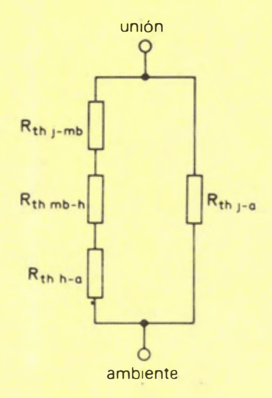
En un esfuerzo por eliminar la necesidad de sustancia aislante para disipadores y para vencer los problemas asociados con la fragilidad del aluminio y de la mica, se han fabricado varios tipos de aisladores flexibles; pero no se recomiendan porque tienen un comportamiento térmico inferior.



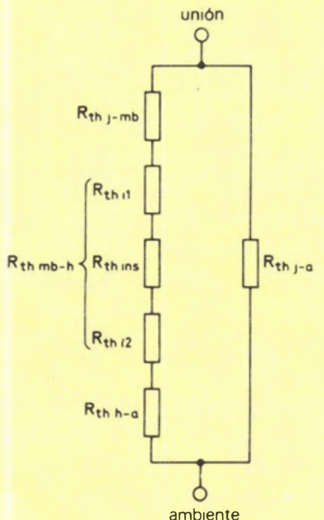
(a) Vista en sección de un montaje directo.



(c) Vista en sección de un montaje aislado.



(b) Resistencia térmicas y equivalentes del montaje directo.



(d) Resistencia térmicas equivalentes del montaje aislado.

Figura 26. Varias contribuciones a la resistencia térmica total de un transistor de potencia sobre un disipador.

transistor
cristal
disipador
superficie de montaje plana
transferencia máxima de calor del cristal al disipador
$R_{th\ mb-h}$ más baja posible

(a) Montaje ideal

superficie de contacto pequeña
superficie de contacto pequeña
aire: resistencia térmica alta
transistor
disipador
pobre transferencia de calor del cristal al disipador
alta $R_{th\ mb-h}$

(b) Montaje práctico.

sustancia aislante para disipadores
buena transferencia de calor del cristal al disipador
baja $R_{th\ mb-h}$

(c) Montaje práctico con compuesto para disipadores.

Figura 27. Efecto del estado de la superficie de montaje y el uso de sustancia aislante para disipadores en $R_{th\ mb\text{-}h}$.

ACCESORIOS Y EXIGENCIAS DE LOS DISIPADORES

Disipadores

— El disipador se debe situar plano y limpio en la zona de montaje.

— Los agujeros de montaje deben estar libres de impurezas y perpendiculares al plano de la zona de montaje.

— Los agujeros deben estar al mismo nivel que la base de montaje.

— En montajes aislados se requieren frecuentemente agujeros taladrados.

Compuesto para disipadores

Se debería usar uno de óxido metálico (tal como el Dow Corning 340). Debe satisfacer las siguientes características:

- pequeño tamaño del grano de relleno,
- alta conductividad térmica,
- estabilidad a altas temperaturas,
- que sea viscoso, tal que el compuesto no se deslice y sea fácil de extender en forma de película delgada,
- buen aislamiento eléctrico.

El uso de grasa de silicona ordinaria no está recomendado.

Para montajes aislados hay que aplicar la sustancia aislante a la base del dispositivo y del aislador, ver la figura 28.

Hay que asegurarse que la sustancia aislante no se haya desparramado más allá del área de montaje. Un exceso de esta sustancia atrae el polvo y absorbe humedad, lo que puede ser causa de fallo, ver la figura 29.

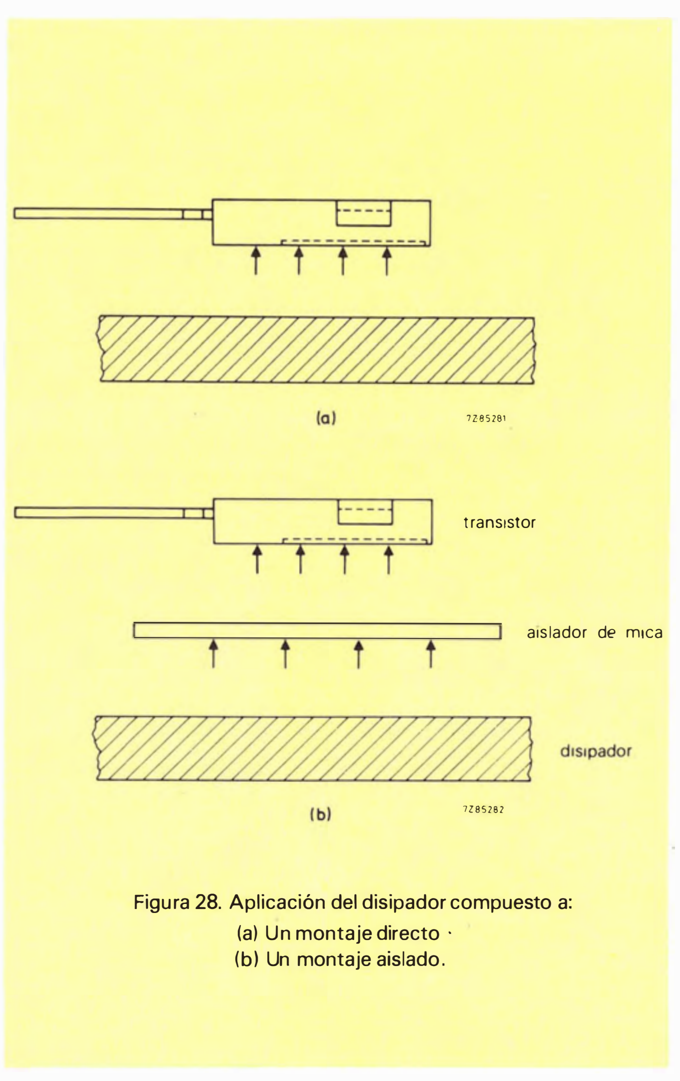


Figura 28. Aplicación del disipador compuesto a:
(a) Un montaje directo ·
(b) Un montaje aislado.

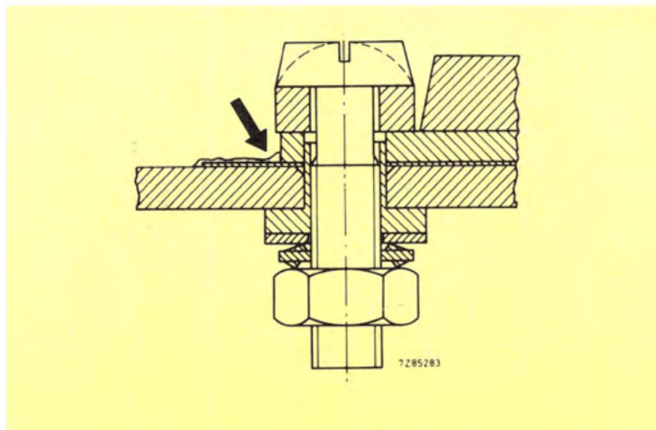


Figura 29. Aplicación de demasiado compuesto para disipadores en un montaje con tornillo aislado en un encapsulado TO-220. Durante el ensamblado sobresale demasiado compuesto. Esto atraerá polvo. Absorberá humedad y disminuirá las distancias necesarias para evitar arcos eléctricos reduciendo la protección aislante.

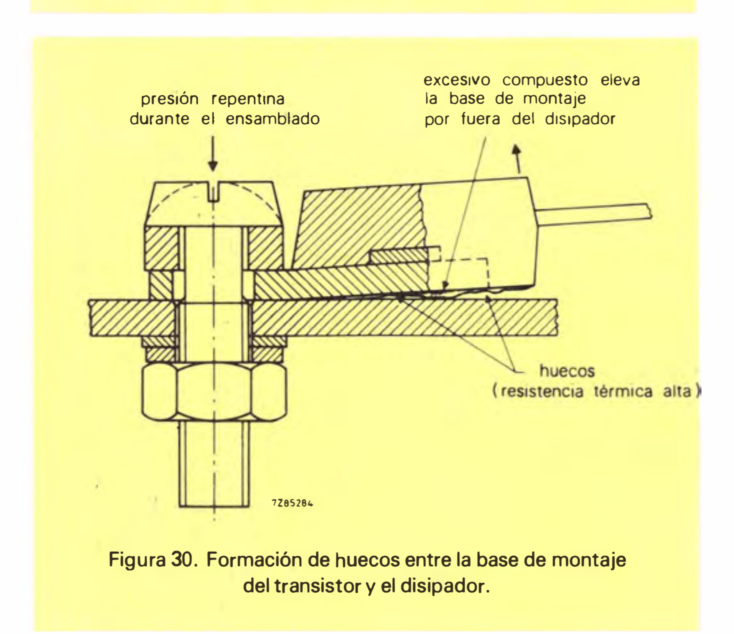


Figura 30. Formación de huecos entre la base de montaje del transistor y el disipador.

Durante el ensamblado, apretar lentamente el transistor, cualquiera que sea la sustancia aislante utilizada. Esto es necesario para que esta sustancia se deslice correctamente. Si se aprieta repentinamente, se pueden formar huecos bajo la base de montaje, ver la figura 30.

Aisladores de mica

La mica es frágil. Vigilar que el aislador de mica no se rompa o se astille al montar un dispositivo.

Los aisladores de mica tienen las siguientes ventajas sobre los aisladores flexibles:

- estables a altas temperaturas,
- alta conductividad térmica,
- no se tuercen fácilmente, lo que evita la reducción de las distancias necesarias para evitar arcos eléctricos durante el ensamblado.

Cojinetes aislantes

Cada cojinete se emplea en un montaje específico. No se debería usar en cualquier aplicación.

Agujeros ensanchados (montajes con tornillo aislados)

Un agujero ensanchado evita la ruptura eléctrica, mediante alargamiento de las distancias necesarias para evitar arcos eléctricos y por prolongación de las vías de rotura del ambiente exterior.

El diámetro del agujero de un aislador de mica para un montaje con tornillo es ligeramente más grande que el diámetro externo del cojinete aislador. Por esto, si el agujero del disipador no está al mismo nivel que la base de montaje, la máxima distancia necesaria para evitar arcos eléctricos y la mínima trayectoria al ambiente exterior para prevenir la rotura, es sólo el grosor del aislador de mica (valor típico de 0,05 mm.), ver figura 31(a). En el caso óptimo,

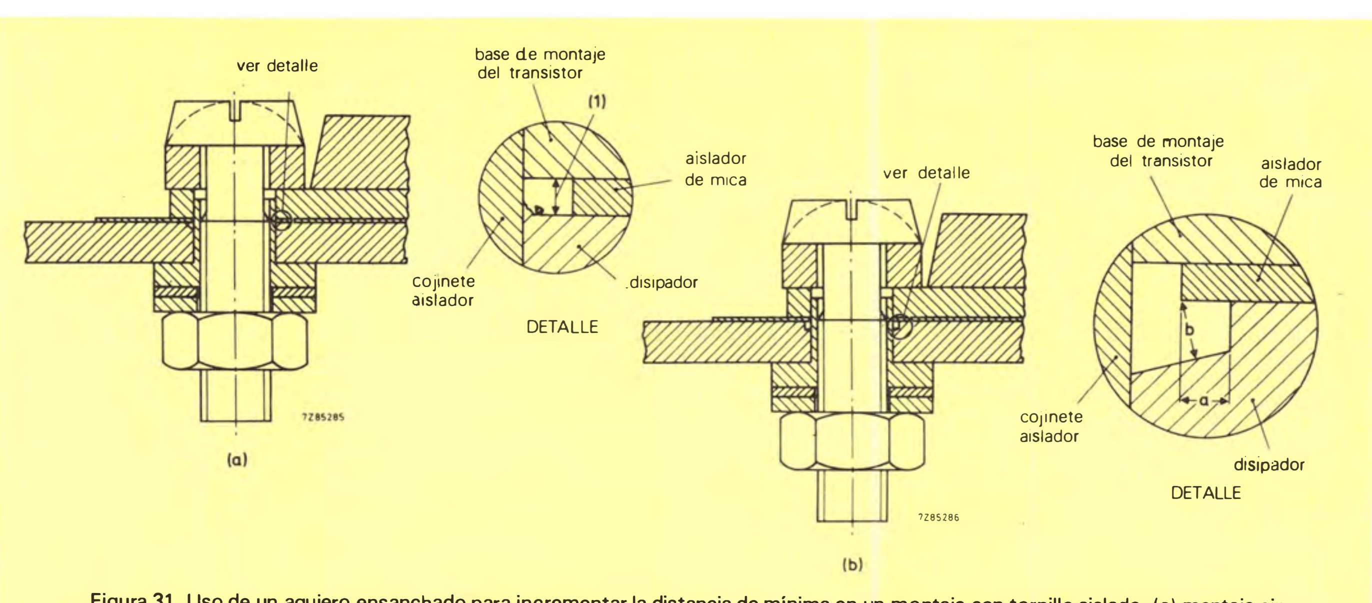


Figura 31. Uso de un agujero ensanchado para incrementar la distancia de mínima en un montaje con tornillo aislado, (a) montaje sin agujero del disipador (b) montaje con agujero del disipador.

esta distancia evita la rotura hasta los 50 V. Las impurezas y los disipadores que no sean completamente planos pueden acortar además el camino al ambiente exterior. Los restos de suciedad pueden cortocircuitar la base de montaje y el disipador.

La figura 31(b), muestra un montaje aislado con los agujeros del disipador hundidos. Esto incrementa la distancia en «a» y el camino al exterior en «a» o «b». La medida del ensanchamiento se determina mediante la protección de tensión necesaria y por el encapsulado. La protección de tensión se reducirá por cualquier deformación que tenga el transistor o el disipador durante el ensamblado. Esto puede ser causado por sobrepasar los tornillos de montaje, por ensanchamientos demasiado grandes o por los dos motivos simultáneamente.

EFECTO DEL PAR DE MONTAJE Y DE LA SUSTANCIA AISLANTE DEL DISIPADOR SOBRE $R_{th\ mb\text{-}h}$ PARA MONTAJES CON TORNILLO

Para cada encapsulado hay un margen recomendado de presión. Las especificaciones completas aparecen en el manual de datos de transistores de potencia de baja frecuencia.

En la figura 32 se puede ver que una buena transferencia de calor exige una presión mínima, la presión máxima viene fijada por la rotura del cristal y por la distorsión de la base de montaje.

$R_{th\ mb\text{-}h}$ PARA MONTAJE CON TORNILLO Y CON ABRAZADERA

Si los anteriores requisitos para un buen montaje se han satisfecho, el valor de $R_{th\ mb\text{-}h}$ para cada encapsulado será el que se da en la tabla 2.

COMPARACION ENTRE EL MONTAJE CON TORNILLO Y CON ABRAZADERA

Montaje con abrazadera

Ventajas:

1. — Montaje directo, rápido y por un solo lado. Menos posibilidades de averías mecánicas en el dispositivo y en el aislador durante el montaje.
2. — Facilidad de acceso al dispositivo.
3. — Resistencia térmica reproducible.
4. — Superior aislamiento para aplicaciones de alta tensión.

Desventajas:

1. — Sólo se puede usar con disipadores delgados.
2. — La posición del dispositivo y del aislador durante el montaje es más crítica.
3. — Se requieren ranuras en vez de agujeros en el disipador.

Montaje con tornillo

Ventajas:

1.— Adecuado para todo tipo de disipadores.
2.— La posición del dispositivo y del aislador durante el ensamblado es fija.

Desventajas:

1.— Más complicado y más componentes.
2.— Requiere un control cuidadoso de la presión de montaje para lograr buenos resultados.

Tabla 2. $R_{th\ mb\text{-}h}$ (K/W) para montaje con abrazadera y con tornillo

		abrazadera		tornillo	
	compuesto disipador	No aislado	aislado	No aislado	aislado
TO-126	no	2,0	6,0	1,0	6,0
	sí	1,0	3,0	0,5	3,0
SOT-82	no	2,0	5,0	—	—
	sí	0,4	2,0	—	—
TO-220	no	1,4		1,4	3,0/4,5*
	sí	0,3	2,2	0,5	1,4/1,6*
SOT-93	no	1,5	3,0	0,8	2,2
	sí	0,3	0,8	0,3	0,8
TO-3	no	—	—	0,6	1,0/1,25*
	sí	—	—	0,1	0,3/0,5*

* Dependiendo del método de aislamiento, ver el Manual de Transistores y Módulos de Potencia de Baja Frecuencia.

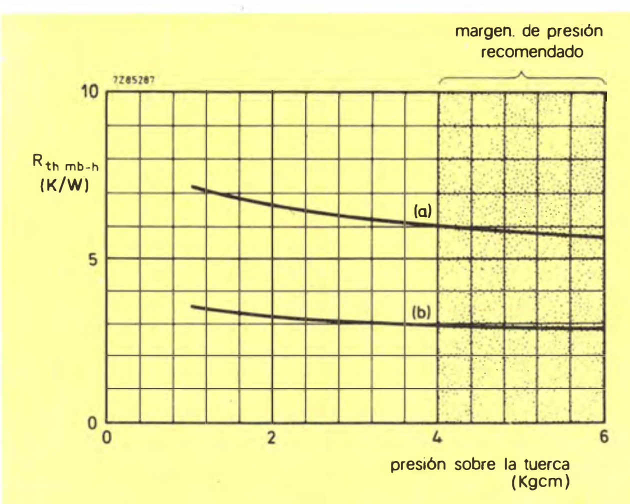


Figura 32. Resistencia térmica entre la base de montaje y el disipador para un montaje con tornillo aislado de un encapsulado TO-126 en función de la presión sobre la tuerca de montaje: a) sin compuesto para disipadores, b) con compuesto para disipadores.

SIMO II. SINTETIZADOR DE UN SOLO CHIP (SAA 1057)

COPRESA presenta un nuevo módulo sintetizador, SYMO II, que incorpora todas las funciones necesarias para sintonía digital en un receptor de radio en un solo circuito integrado LSI. Utilizando sólo el SAA 1057 y 16 componentes periféricos puede reemplazar al anterior sistema que se componía de 3 circuítos integrados y 67 componentes, mejorando además su consumo de corriente que es sólo de 20 mA frente a 100 mA del sistema comparable más cercano.

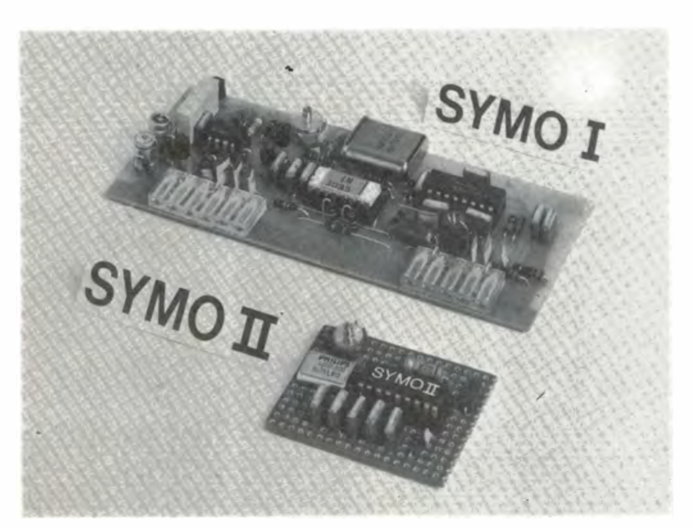
Una gran variedad de sistemas de control pueden ser conectados al SYMO II para satisfacer las necesidades del fabricante. El sistema es modular, lo que permite montar la parte de tratamiento de señal cerca del sintonizador, y la parte central y visualización cerca del panel de mandos frontal. Esto hace que la radiación sea mínima y reduce los problemas de cableado, ahorrando tiempo y dinero al diseñador. El SYMO II se puede utilizar fácilmente en cualquier sistema de sintonía electrónica en el cual la FM y AM se sintonicen por diodo varicap. Recordemos que la sintonía digital en un receptor reemplaza componentes móviles caros como el condensador de sintonía y potenciómetros por circuitos electrónicos, ahorrando espacio, incrementando la fiabilidad y permitiendo incluir en el receptor una amplia variedad de prestaciones adicionales.

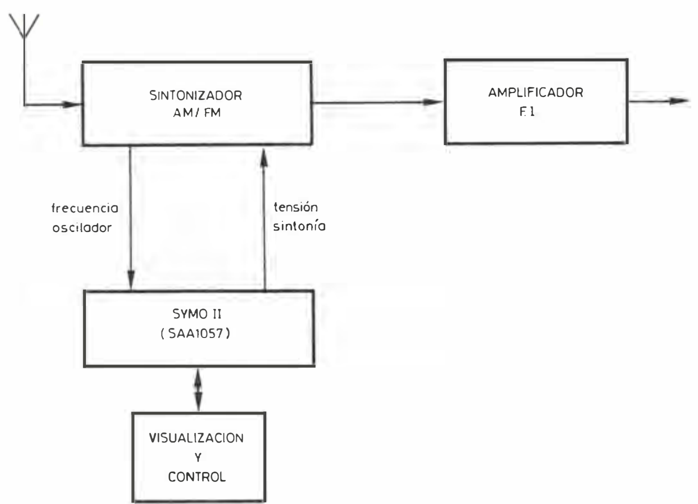
Se pueden utilizar varias visualizaciones distintas (LED, LCD, de descarga, de gas, etc.) cambiando sólo la etapa excitadora. Así mismo, puede ser utilizado en receptores con especificaciones muy distintas (número de estaciones memorizadas, excistencia o no de búsqueda automática etc.) con los mínimos cambios en el diseño, utilizando diferentes microprocesadores y memorias (por ejemplo el sistema RTS que también ofrece COPRESA).

A continuación se da un diagrama que muestra un SYMO II en un receptor básico. A este simple diagrama pueden añadirse muchas otras prestaciones tales como: visualización de volumen/graves/agudos, visualización del balance, silenciador, señales de control para amplificadores, búsqueda de sintonía y control local/remoto.

El Symo II combina tres funciones que antes debían realizarse con tres circuítos integrados separados: el sintetizador, el divisor (prescaler) y el amplificador y filtro de lazo. La sección de sintonía del SYMO II contiene dos preamplificadores de alta sensibilidad y divisores de frecuencia para A.M. y F.M., y un sintetizador PLL que puede ser programado directamente. El circuíto integrado tiene una única frecuencia para las os bandas A.M. y F.M. y el contador pro_ramable da la posibilidad de elegir entre dos pasos de sintonía: 1 o 1,25 kHz. para A.M. en un margen de frecuencias de 0,5 a 32 MHz, y 10 o 12 kHz para F.M. en un margen de frecuencias de 60 a 120 MHz.

El SAA 1057 tiene un área de 14,4 mm^2 y se hallará disponible en el mes de septiembre.





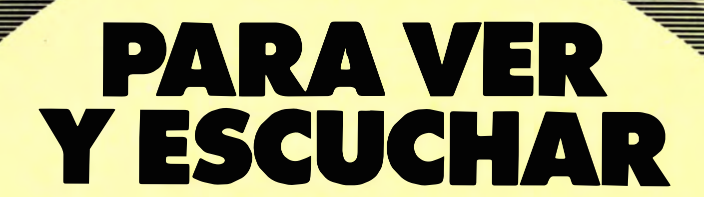
SISTEMA DE COLOR DE ALTA RESOLUCION M37-102X/3130

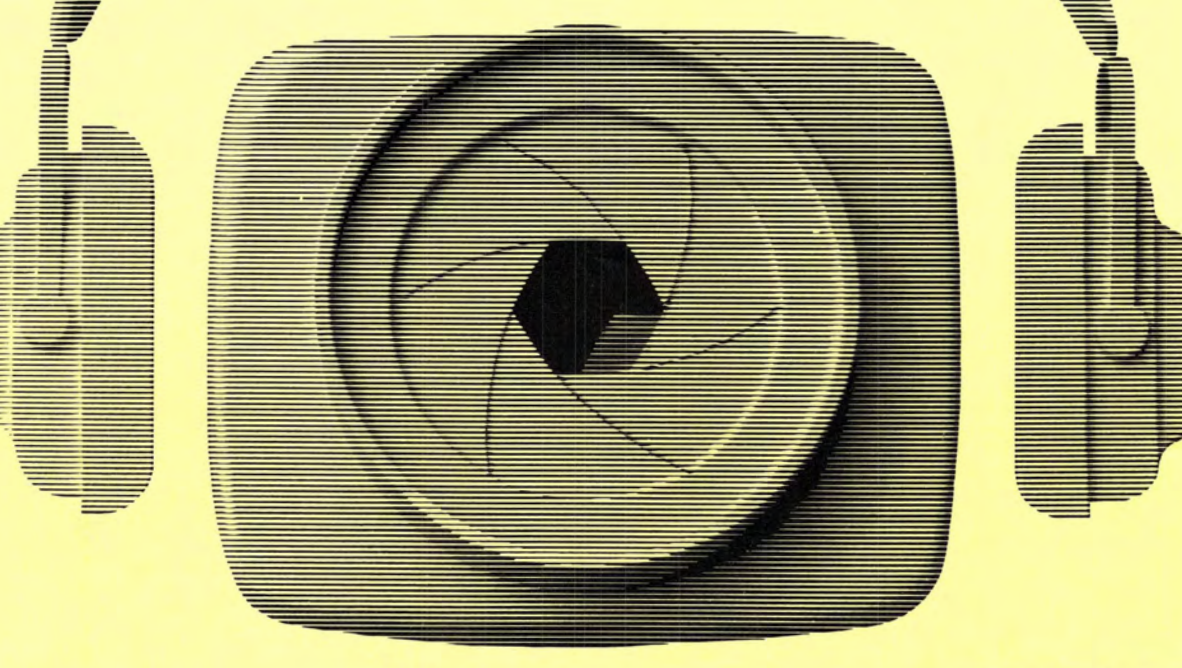
Copresa dispone desde ahora, de un sistema de Color de Alta Resolución, 800 puntos por línea. El sistema consta del tubo de 14 pulgadas M37-102X y de la bobina AT 1331/30 que viene montada y preajustada de origen. Está pensado para aplicaciones alfanuméricas y gráficas donde sea necesario la escritura de hasta 80 caracteres por línea.

El tubo es autoconvergente con los cañones alineados y la bobina de desviación es del tipo híbrido (silla-toroidal). La Alta Resolución se debe por una parte a la gran densidad de luminóforos dispuestos en forma de puntos circulares (2.070.000 puntos), con un paso de máscara de 0.3 mm y por otra parte a las características de su cañón.

El diámetro del cuello del tubo es de 29,1 mm y su ángulo de desviación es de 90° Los cátodos son de caldeo rápido y el blindaje es interno.

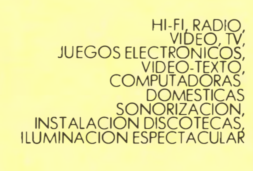
Siguiendo en esta línea de productos, Copresa tiene la intención de introducir antes de finalizar este año, un sistema similar de 20 pulgadas.





sonimag 19

XIX SALON INTERNACIONAL DE LA IMAGEN, EL SONIDO Y LA ELECTRONICA





EQUIPOS DE VOCES,
GUITARRAS CLASICAS
Y ELECTRICAS,
INSTRUMENTOS DE
PERCUSION, VIENTO
Y CUERDA,
ACORDEONES, ARMONICAS,
ORGANOS, ORGANOS
ELECTRONICOS,
PIANOS DE COLA VERTICALES,
SINTETIZADORES

FOTOGRAFIA Y CINE PARA
AFICIONADOS,
EQUIPOS PROFESIONALES,
ILUMINACION,
MATERIAL PARA GRANDES
LABORATORIOS,
MEDIOS AUDIOVISUALES



Sector EXPOTRONICA:
ELECTRONICA PROFESIONAL,
COMPONENTES
ELECTRONICOS,
MAQUINARIA, EQUIPOS
Y PRODUCTOS PARA
CIRCUITOS IMPRESOS,
INSTRUMENTOS PARA
MEDICION Y CONTROL,
RADIODIFUSION (Profesional
y Aficionados),
TELECOMUNICACIONES



28 SEPTIEMBRE - 4 OCTUBRE 1981

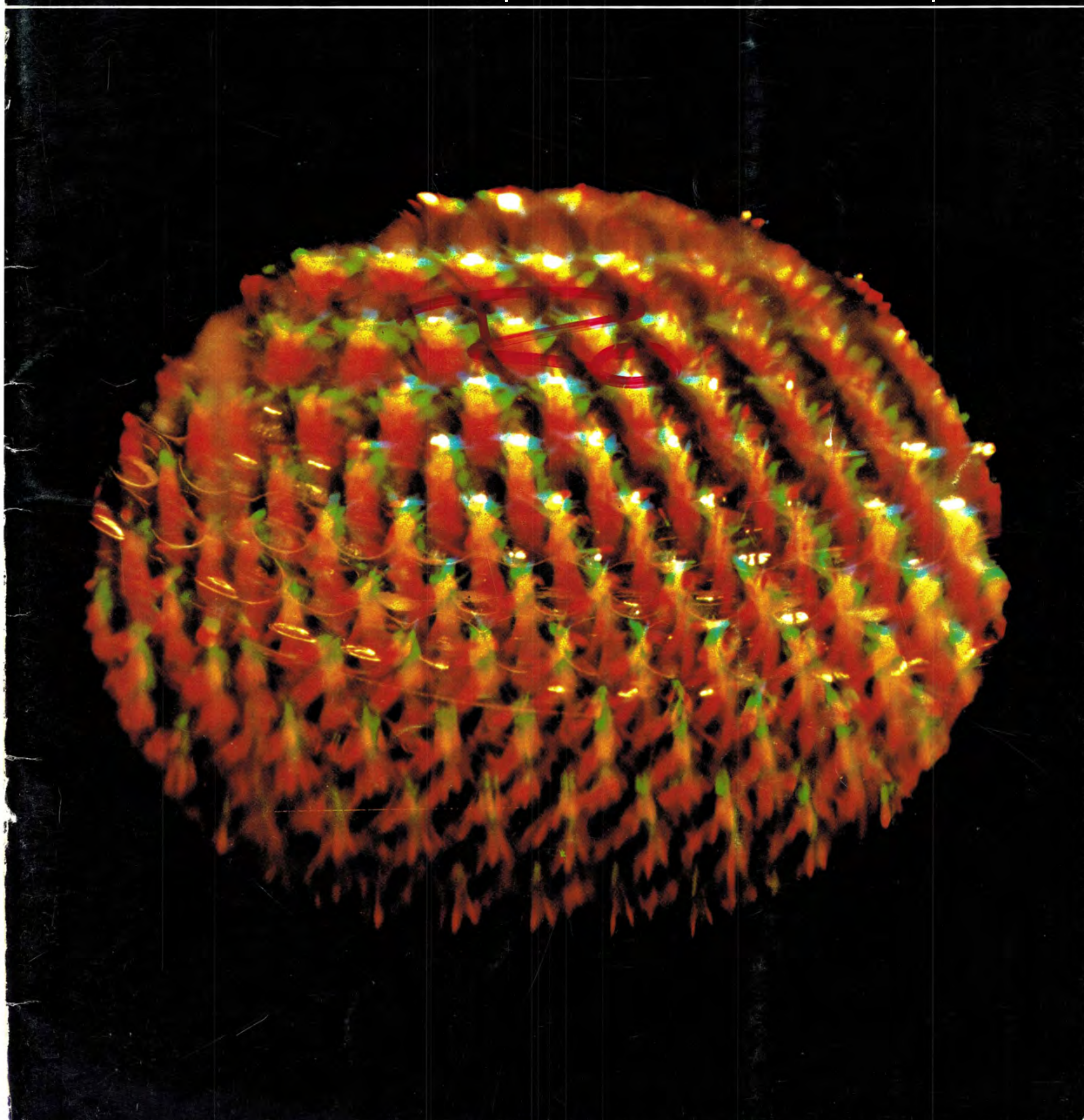


INFORMACION: SONIMAG, Plaza de España, BARCELONA-4 Tel. 223 3101 - Telex 50458 FOIMB-E

signetics

Miniwatt

Vol. 20 Núm. 8-9 Septiembre 1981 125 ptas.



Director

D. José M.ª Llevat Grau

Editor

Miniwatt, S.A.
Departamento de Publicaciones Técnicas
D. José Albiol Fernández

Coordinación

D. Enrique Riverola García
D. Rafael Rizo Aramburu

Redacción

D.ª M.ª Dolores Forns-Samsó

Consejo Asesor de Redacción

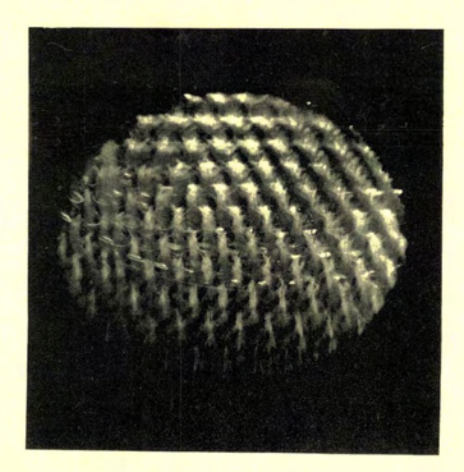
D. Antonio Griñó Berjón
D. Ernesto Tassis Bosch

Suscripciones

D.ª M.ª Angeles García Ferrer

Producción

GENERAL GRAFIC, S.A.
Caspe, 172
Barcelona-13
Depósito Legal: B-18387—61



Portada:
Modelo de interferencia de luz
producida por una placa de microcanal.







Vol. 20 Núm. 8-9 Septiembre 1981 125 ptas.

Indice

Revista Miniwatt

Publicada por:

Miniwatt, S.A.
Balmes, 22—Teléfono 301 63 12—Barcelona-7
Suscripción anual (11 números) . . . . Ptas. 1.100
Precio Ejemplar . . . . Ptas. 125
Cambio domicilio . . . . Ptas. 25

Editorial

Este ejemplar de la Revista Miniwatt, presenta una pequeña diferencia que quizás pasará inadvertida para el lector, pero que nosotros queremos destacar dada la importancia que para el equipo que colabora en su aparición tiene.
Des el pasado primero de Agosto, MINIWATT S.A. se ha hecho cargo de la comercialización de los productos que hasta ahora se venía realizando por COPRESA, cesando esta en su actividad.
Para garantizar la continuidad de la eficacia desarrollada por el equipo editor, coordinador, redactor y asesor de la revista "MINIWATT S.A." lo ha incorporado a su División Comercial, con la seguridad de que la aportación de su experiencia contribuirá en mantener y mejorar el buen nexo de conexión entre la Empresa y los lectores de su revista. Por lo tanto, a partir de este número, la revista sigue su trayectoria iniciada hace casi un año, pero es publicada y editada por MINIWATT S.A.

El especial énfasis que se está poniendo sobre el tema de control de velocidad de motores de corriente alterna es debido al esfuerzo de divulgación que se entiende debe realizarse sobre aquellas soluciones que comportan la resolución de problemas que el avance tecnológico nos proporciona.
En para lelo con esta aplicación, la aparición de los elementos GTO, POWERMOS como elementos de potencia tiende a simplificar las etapas de salida de aquellos sistemas que precisan control sobre tensiones elevadas con grandes corriente, simplificación fuera de las posibilidades de los semiconductores anteriores.

En este número el lector encontrará un índice de los productos que se expondrán en SONIMAG 1981 en el recinto que Miniwatt dedicará a tal fin. Este avance pretende resumir, como introducción a una publicación más detallada, los productos relacionados sobre los que gustosamente en nuestro stand daremos más amplia información.

Sistema de control analógico para accionamiento de velocidad variable de motores de c. a. por modulación de anchura de impulsos (PWM).

En este artículo, el cuarto de una serie, se describe un sistema analógico de control que ha sido desarrollado para ser utilizado en accionamientos de velocidad variable para motores trifásicos de c.a que utilizan modulación de anchura de impulsos (PWM). Los artículos previos han sido publicados en nuestra revista en los siguientes números: volumen 19, número 10 y volumen 20 números 2 y 4. En el primer artículo se dio una introducción general al sistema de excitación por PWM, en el segundo se describió un circuito inversor especialmente diseñado para ello, y en el tercero se describió un circuito integrado de gran escala de integración tipo HEF4752V desarrollado específicamente para generar las señales necesarias en los accionamientos por PWM.

Los motores trifásicos de corriente alterna son notables por su simplicidad de construcción. Esta simplicidad contrasta con la complejidad de los sistemas de control que funcionan en condiciones variables de velocidad y carga. Las características de tales sistemas vienen determinadas por tres factores; las características inherentes comunes a todos los motores de c.a., el método utilizado para variar la velocidad, y las necesidades particulares exigidas por el usuario del motor. El sistema de control que se describe en este artículo ha sido diseñado para cumplir las necesidades de la mayoría de los usuarios sin grandes complicaciones. Por supuesto, es posible diseñar sistemas alternativos más o menos refinados. Antes de describir detalladamente el sistema y su funcionamiento, daremos un repaso a las características de funcionamiento de los motores de c.a. y a las prestaciones principales de la excitación de velocidad variable por PWM.

EL MOTOR DE C.A.

El motor de c.a. trifásico de inducción (asíncrono) consta de un estator bobinado conectado a una alimentación de corriente alterna trifásica y de un rotor en forma de jaula de ardilla sin conexiones exteriores. Las corrientes en el estator producen un flujo magnético rotativo cuya velocidad de rotación (velocidad síncrona) n_s viene expresada por:

$$n_s = \frac{f_s}{p} \times 60 \text{ rev/min.} \qquad (1)$$

en la que f_s es la frecuencia de alimentación del estator, y

p es el número de pares de polos del estartor. El campo giratorio del estator induce una f.e.m. en los conductores del rotor y como estos conductores están en cortocircuito, ésto da lugar a corrientes en el rotor. El par motor se produce por la interacción entre el flujo del estator y las corrientes del rotor. La contribución de cada conductor del rotor al par T es proporcional al producto de la componente en fase de la corriente rotórica y el flujo en el entrehierro, es decir:

$$T \propto I_r \cos\theta_r \varnothing \qquad (2)$$

donde I_r es la corriente en el rotor, $\cos\theta_r$ el factor de potencia del rotor y $\varnothing$ el flujo por polo en el entrehierro.

Para que puedan ser inducidas corrientes en el rotor, su velocidad n_r debe ser diferente de la velocidad síncrona. Esta diferencia de velocidad es llamada deslizamiento, y se expresa usualmente como una fracción de la velocidad de sincronismo, es decir:

$$s = \frac{n_s - n_r}{n_s} \qquad (3)$$

La velocidad del rotor relativa al campo del estator es $(n_s - n_r)$, y la frecuencia de la f.e.m. del rotor, f_r es por lo tanto igual a:

$$f_r = \frac{n_s - n_r}{n_s} f_s,$$

o

$$f_r = sf_s \qquad (4)$$

Para un flujo constante, el valor de la f.e.m. y por lo tanto de la I_r en el rotor, es proporcional a s, de forma que cuando se aplica la carga al motor de inducción, se produce un par adicional a expensas de un aumento en el deslizamiento relativo. Como la impedancia del motor es baja, un pequeño aumento del deslizamiento provoca un gran aumento en la corriente del rotor, de forma que el deslizamiento a plena carga es del orden del 3 al 5% . Al aumento de la corriente en el rotor, corresponde un aumento en la corriente del estator.

Siempre que el deslizamiento relativo sea pequeño, el par aumentará con el aumento del deslizamiento. Sin embargo, al aumentar el deslizamiento aumentará la frecuencia de la f.e.m. en el rotor (ver ecuación 4) de modo que la reactancia del rotor aumentará, junto con el ángulo de fase θ_r. Al aumentar el deslizamiento, el par motor alcanza un máximo y decrece seguidamente. A este valor máximo se le conoce por par de arranque y el valor se bloqueará si se excede este valor de pico. El funcionamiento con velocidad controlada exige por lo tanto que las variaciones del deslizamiento no excedan el límite definido por el par de arranque.

En la figura 1 se muestra la variación del par en función del deslizamiento relativo en un motor de jaula de ardilla típico. La curva ha sido extendida al modo de funcionamiento como generador, en el que la velocidad del rotor

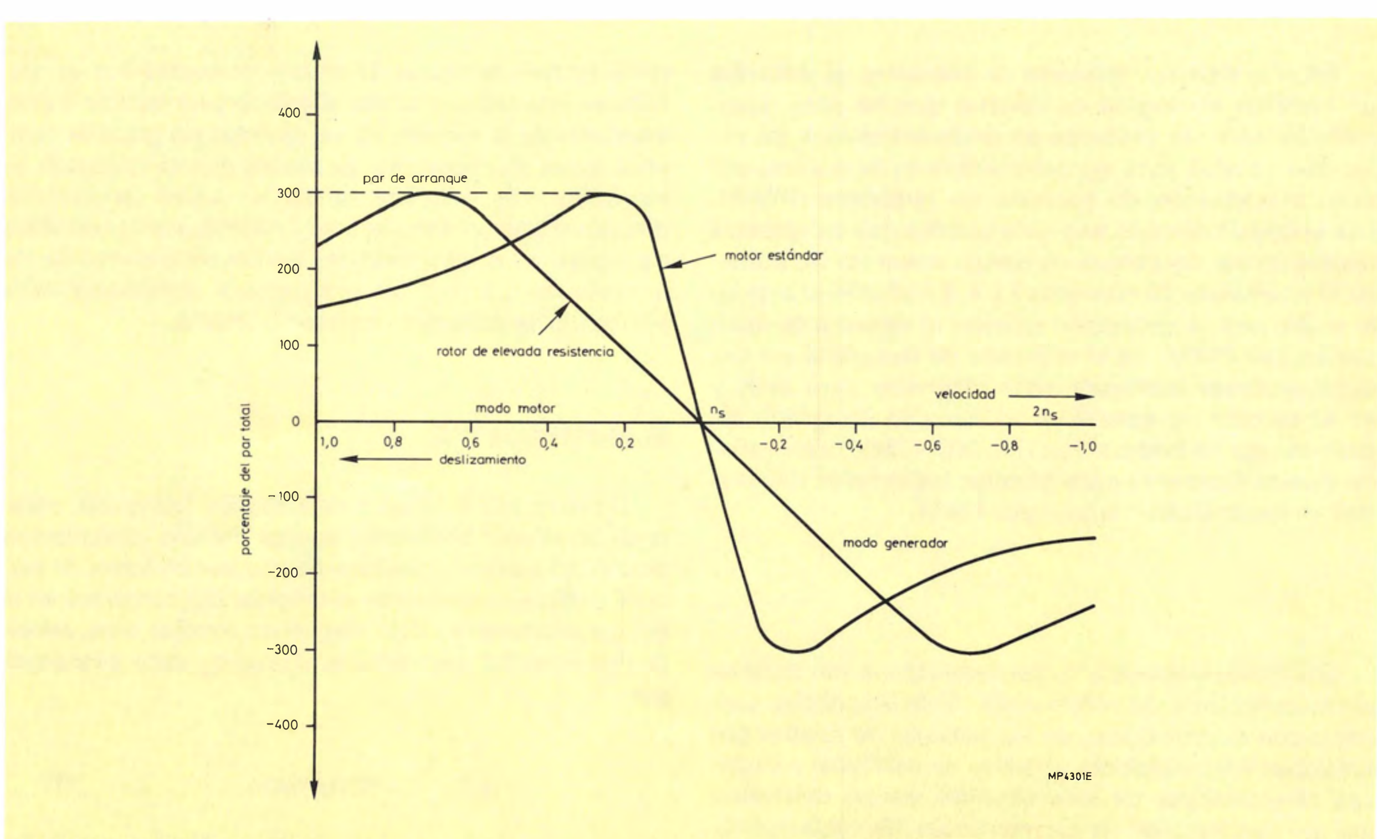


Fig. 1.— Variación del par en función del deslizamiento en un motor de jaula de ardilla estándar, y en un motor con elevada resistencia en el rotor.

es más elevada que la de sincronismo. En esta región, el motor convierte energía mecánica en energía eléctrica que es absorbida parcialmente por el sistema convertidor, o retornada a la alimentación. El modo generador se presenta cuando la carga excita al motor a velocidades superasíncronas. Esto sólo puede ocurrir en un sistema de frecuencia variable cuando se reduce rápidamente la frecuencia de alimentación.

Bajo condiciones de arranque directo, el deslizamiento relativo es la unidad, de forma que tanto la frecuencia en el rotor como la reactancia son elevadas. Esto implica una elevada corriente en el motor con un factor de potencia bajo de modo que el par de arranque es bajo (ver la ecuación 2). Aumentando la resistencia del rotor, se puede aumentar el factor de potencia y mejorar el par de arranque (ver la fig. 1). Sin embargo, en condiciones de funcionamiento, el motor funcionará con rendimiento reducido debido a las altas pérdidas por I^2R. En la práctica, el diseño del rotor es un compromiso entre el rendimiento y las características de arranque, y aunque hay formas de paliar el conflicto, como es el diseño de una jaula doble, el arranque sigue siendo una potencial debilitadora del motor de inducción cuando opera en condiciones de frecuencia constante.

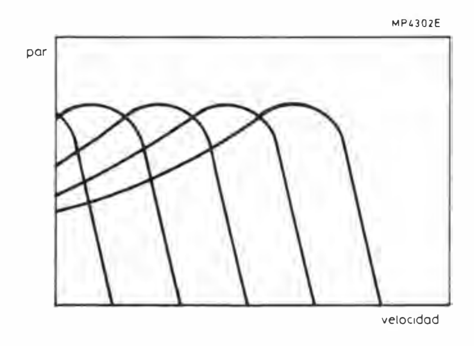


Fig. 2. — Características par/velocidad de un motor de inducción alimentado con frecuencia variable y flujo constante.

ACCIONAMIENTO POR PWM DE MOTORES DE C.A.

A partir de la ecuación 1 se puede ver que la variación de la frecuencia de entrada al estator da lugar al cambio correspondiente en la velocidad síncrona. Como condiciones de funcionamiento normal, la velocidad del rotor es solamente un pequeño porcentaje inferior a la velocidad síncrona, ésto proporciona un método para variar gradualmente la velocidad del motor. Para que se mantenga el par a plena carga, el flujo en el entrehierro debe ser mantenido constante, y esto exige que la tensión aplicada varíe en proporción lineal con la frecuencia de entrada. La figura **2** muestra las características par/velocidad de un motor que opera bajo frecuencia variable y flujo constante.

El sistema de excitación por PWM descrito en la Revista Miniwatt vol. 19 n.º 9 ha sido diseñado para que proporcione este tipo de funcionamiento de velocidad variable y par constante. La figura 3 muestra el diagrama de bloques del sistema. La red trifásica se conecta a un puente rectificador a través de un filtro de interferencias. La tensión contínua V_{Cb} es filtrada por un condensador de entrada (con potencias más elevadas se puede utilizar un filtro de entrada de choque), y aplicada seguidamente al inversor. Las salidas de las tres fases del inversor consisten en impulsos de anchura variable equivalentes a la amplitud de una senoide según la frecuencia portadora determinada; ésto produce en el motor corrientes senoidales con bajo conte-

Fig. 3. — Sistema de accionamiento de motores por PWM.

nido de armónicos. La forma de onda de la salida del inversor viene determinada por la posición de los impulsos de disparo generados por el circuito integrado PWM tipo HEF4725V. Este circuito integrado es el corazón del sistema excitador por PWM, y la sección analógica del control efectúa los cambios en el funcionamiento del motor variando únicamente las entradas del circuito integrado. El funcionamiento del circuito integrado viene determinado por una señal digital CW, que controla el sentido de rotación del motor, y cuatro entradas de reloj FCT, VCT, RCT y OCT. Estas cuatro entradas de reloj tienen las siguientes funciones:

— FCT (Reloj disparador de frecuencia). Determina la frecuencia en el estator, controlando por lo tanto la velocidad del motor.
— VCT (Reloj disparador de tensión). Determina la relación frecuencia/tensión en el estator.
— RCT (Reloj disparador de referencia). Determina la frecuencia máxima de conmutación del inversor.
— OCT (Reloj disparador de salida). Determina la anchura mínima de los impulsos disponibles.

Las entradas de reloj FCT y VCT están determinadas por osciladores controlados por tensión de amplio margen de frecuencia (VCO), mientras que las entradas de reloj RCT y OCT son fijas para una determinada aplicación, y pueden ser controladas por VCO, o por osciladores fijos.

La sección analógica del control entrega tres salidas: la señal digital CW y las tensiones de referencia R_{FCT} y R_{VCT} para los osciladores VCO de FCT y VCT. Las entradas a la sección analógica del control son seis. Tres son señales de realimentación. Las tres señales de realimentación son: la tensión V_{Cb} que es proporcional a la tensión en el condensador de filtro, la señal de corriente en el motor $I_{M(1)}$, detectada por un transformadfor de c.c.. El transformador de corriente (DCCT) en las conexiones al motor, y una señal digital $\overline{M}$/G, obtenida del rectificador de potencia/filtro, indican si el motor actúa como tal o como generador. Las señales fijadas por pontenciómetros V_{ref}, $I_{M(ref)}$ y $V_{Cb(ref)}$ determinan respectivamente la velocidad del motor, el límite de corriente actuando como motor, y el límite de tensión de c.c. actuando como generador. En la sección siguiente se da una explicación más amplia de la función de las diferentes señales de entrada/salida.

SECCION ANALOGICA DEL CONTROL

La sección analógica del control ha sido diseñada para asegurar un control eficaz de la velocidad en condiciones de carga y de velocidad variables. Proporciona las siguientes características:

— Control bidireccional de la velocidad del motor desde cero hasta el doble de la velocidad nominal, con una respuesta rápida.
— Ajuste de la corriente máxima en el motor hasta alrededor del 140% del valor nominal.
— Ajuste de los tiempos de aceleración y deceleración durante las variaciones de velocidad del motor.
— Limitación de la corriente y de la tensión en el motor para proteger al inversor y mantener el funcionamiento del motor dentro del margen de deslizamiento especificado.
— Corrección ajustable del deslizamiento para mejorar la regulación de la velocidad con carga variable.
— Compensación ajustable de IR para aumentar el par de arranque.
— Circuitos de protección para asegurar una puesta en marcha y desconexión segura.

Esta sección de control puede ser subdividida en cuatro

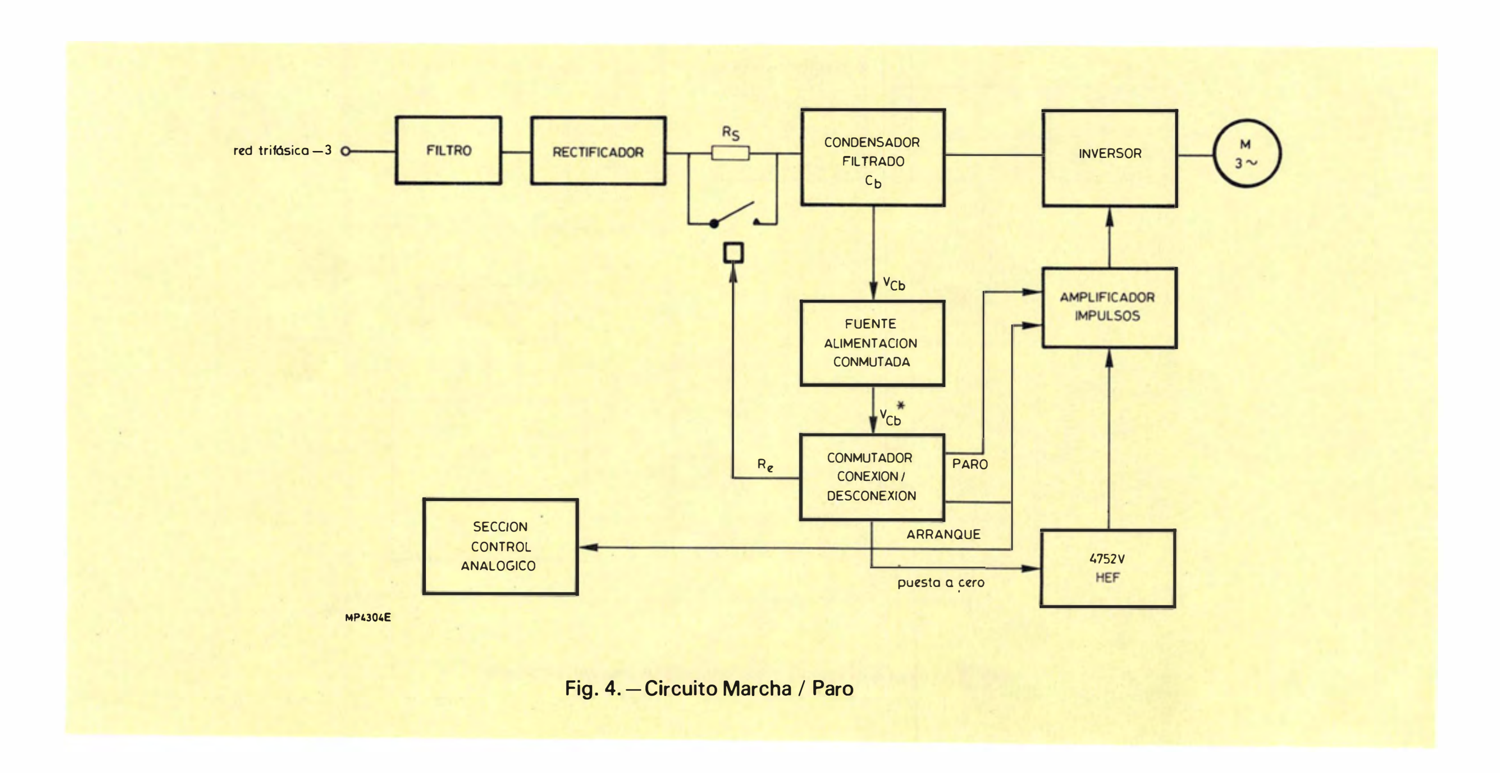


Fig. 4.—Circuito Marcha / Paro

circuitos separados, pero interrelacionados: el circuito arranque /paro, el circuíto de referencia de la velocidad, el circuíto de control de corriente/tensión y el circuíto de compensación de IR. A continuación estudiaremos cada uno de estos cuatro circuitos.

Circuito marcha/paro

Estríctamente hablando, el circuito de marcha/paro es periférico a la sección analógica del control representada como un bloque en la figura 3. Sin embargo, proporciona un buen número de importantes funciones esenciales para un funcionamiento seguro del sistema, y se da por lo tanto una breve descripción de su funcionamiento. La figura 4 muestra un diagrama de bloques del circuito de marcha/paro, y de su posición en el sistema completo.

El circuito protege al sistema contra condiciones adversas de arranque o de paro y proporciona la señal de puesta a cero del C.I. de PWM. Una vez conectado, el rectificador trifásico carga el condensador de filtro C_b a través de un resistor limitador R_s, que protege a los diodos rectificadores contra las corrientes iniciales. Cuando V^*_{Cb} sobrepasa el 80% de su valor nominal, la señal R_c cierra el relé que cortocircuita a R_s. Pasado un tiempo, determinado por la acción de un generador de rampa, el circuíto integrado de PWM es puesto a cero. Con la puesta a cero del C.I., la señal de marcha pasa a ser alta y se completa la secuencia de arranque.

Cuando se desconecta el sistema de la red, el condensador C_b empieza a descargarse. Cuando la tensión V^*_{Cb} alcanza el 80% de su valor nominal, la señal de PARO pasa a ser ALTA, inhibiendo el funcionamiento del inversor. Por debajo de este nivel las corrientes de conmutación son demasiado bajas para que la conmutación de las corrientes del motor sea segura. La señal de PARO permanece ALTA hasta que C_b se haya descargado. La figura 5 muestra las diversas señales asociadas con la secuencia de marcha/paro.

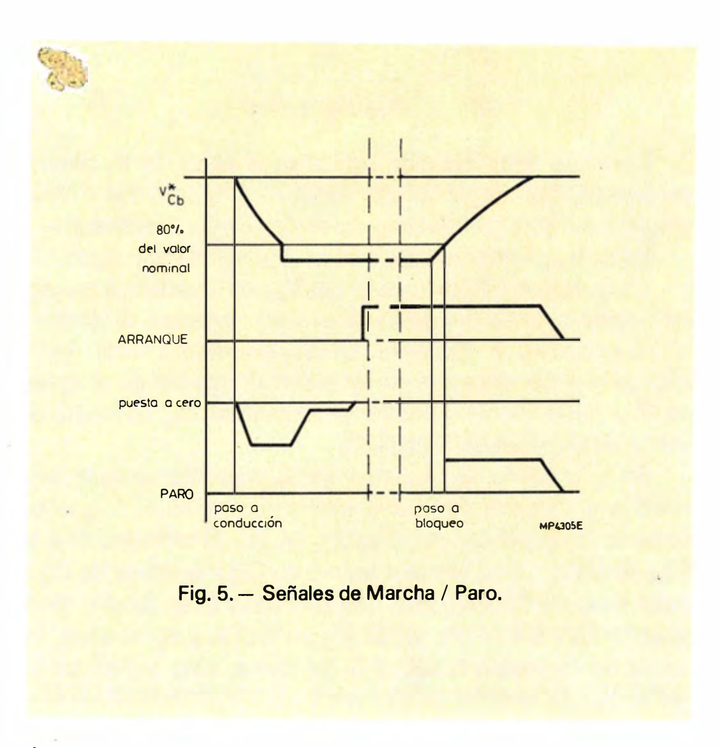


Fig. 5.— Señales de Marcha / Paro.

CIRCUITO DE REFERENCIA DE LA VELOCIDAD

La rapidez con la que puede ser variada la velocidad de un motor viene limitada por la inercia del motor y su carga, y por el par motor disponible. Como la frecuencia del motor es alterada, existe un retraso inevitable en la respuesta del motor, que da como resultado un aumento del deslizamiento. Si no existe limitación alguna en la rapidez bajo la cual la frecuencia del estator puede variar, el aumento del deslizamiento puede hacer que se exceda el par de tiro máximo y se bloquee el motor. El circuito de referencia de la velocidad proporciona además de la variación de la velocidad bidireccional, el control en la rapidez máxima de su aumento (control de la aceleración), y disminución (control de frenado) de la frecuencia en el estator.

La figura 6 muestra un diagrama simplificado del circuito. La velocidad del motor es determinada por la posición del potenciómetro V_{ref}. Puede variar entre +10 y −10 V, cambiando la velocidad del motor entre el máximo en un sentido al máximo en sentido contrario. La señal de velocidad V_N se obtiene de V_{ref} a través del comparador CI_7 y el integrador CI_{16} de forma que $V_N = -k\ (V_{ref})$. Una variación en escalón de V_{ref} da como resultado un aumento o disminución lineal de la señal de salida V_N. La rapidez de la variación de V_N puede ser ajustada por medio de los potenciómetros limitadores de aceleración/deceleración P_1 y P_3. La salida V_N es cortocircuitada a masa mientras la entrada MARCHA sea baja. La tensión de salida R_{FCT}, proporcional a V_N, controla la frecuencia del reloj FCT, que a su vez determina la frecuencia de salida del inversor y por lo tanto la velocidad del motor. La tercera salida CW, controla el sentido de rotación del motor. Las entradas I_{ML} e I_{GL} protegen al inversor contra sobrecargas, mientras que la entrada $I_{M(2)}$ proporciona una mejora en la regulación de la velocidad para grandes variaciones de carga. La acción de estas tres entradas se considera con más detalle en la discusión del circuíto de control de tensión y corriente.

Funcionamiento del circuito

En la figura 7 se muestra la influencia de los cambios en las entradas V_{ref} y MARCHA en las señales de salida V_N y CW. A continuación se consideran las particularidades del circuito que dan lugar a los resultados de la figura 7.

En el instante t_0, la señal MARCHA es BAJA, V_{ref} es positiva y CW es ALTA. Las salidas de CI_2 y CI_3 serán por lo tanto ALTAS, y por lo tanto los conmutadores MOS S_1 y S_2 estarán abiertos y no suministrarán señal de referencia al comparador CI_7. La salida de CI_{14} será baja y por lo tanto el conmutador MOS S_3 estará cerrado y el condensador C_4 cortocircuitado. La señal de salida de velocidad V_N será entonces cero.

En t_1, la señal MARCHA pasa a ser ALTA junto con la salida de CI_{14}, ya que S_3 se abre. La salida de CI_3 pasa a ser BAJA, S_2 se cierra, y V_{ref} es transferida a la entrada no inversora del comparador CI_7. La salida de CI_7 es positiva y el integrador CI_{16} avanza hacia un valor negativo. La pendiente de la tensión de salida del integrador es determinada por la tensión V_x, los resistores R_9 y R_{11} y el condensador C_4, de forma que:

$$\frac{dV}{dt} = \frac{V_x}{C_4\,(R_9 + R_{11})} \qquad (5)$$

Como se describe más adelante, el valor de V_x puede ser limitado por los pontenciómetros P_1 y P_3 para determinar respectivamente los máximos de aceleración y deceleración.

En t_2, V_{ref} aumenta y V_N avanza a un valor más negativo.

En t_3, la entrada de referencia V_{ref} es invertida a un valor negativo, la salida de CI_7 pasa a ser negativa, la tensión V_x es negativa, y el integrador CI_{16} empieza a subir. Esto implica una deceleración en el motor. El cambio en el signo de V_{ref} hace que el detector de polaridad CI_4 conmute la salida de CI_5 de ALTO a BAJO.

En t_4, la salida de CI_{16} alcanza un valor ligeramente positivo, y el detector de la polaridad de la referencia CI_{19} conmuta la salida del CI_{17} de BAJO a ALTO. El biestable CI_{11} y CI_{12} se pone a uno ahora a través de CI_9 y la salida de CI_{11} pasa a ser ALTA de forma que CW pasa a ser BAJA. Con la señal CW BAJA, la salida CI_3 es ALTA y S_2 se abre, la salida de CI pasa a BAJO y S_1 se cierra. Esto transfiere la señal V_{ref} de la entrada no inversora a la inversora de CI_7.

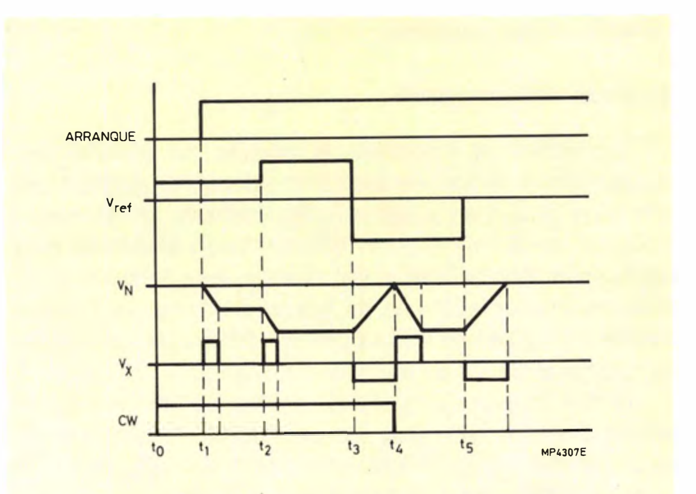


Fig. 7. — Señales de entrada / salida del circuito de referencia de velocidad

Fig. 6. — Circuito de referencia de la velocidad.

Esta acción asegura que la salida de CI_7 sea positiva si el motor está acelerando, con independencia de la dirección de rotación. La salida V_N desciende en rampa a un valor determinado por la posición de V_{ref} en el instante t_3.

En t_5, V_{ref} es ajustada a cero, la salida de CI_7 pasa a ser negativa, y V_N asciende en rampa hasta cero, llevando el motor al paro.

Limitación de la rapidez de variación de la velocidad

La rapidez máxima de variación de la velocidad es limitada controlando los valores positivos y negativos máximos de V_x. El máximo valor positivo $V_{x(máx)}$ es determinado por la posición del potenciómetro P_3 y el amplificador operacional inversor CI_{15}, es decir:

$$V_{x(máx)} = -V_{p3}\frac{R_{12}}{R_{10}} \qquad (6)$$

donde V_{p3} es la tensión entregada por el potenciómetro P_3. En forma similar, el máximo valor negativo de V_x es determinado por el potenciómtero P_1 y el amplificador operacional inversor CI_6.

Supóngase que el motor está acelerado; V_x será positiva. Si V_x excede a $V_{x(mmáx)}$, el diodo D_8 conducirá fijando V_x a $V_{x(máx)}$. Si V_x excede al valor máximo predeterminado, D_2 conducirá, fijando V_x al valor negativo máximo. De esta forma se consigue un control independiente de aceleración y de deceleración.

Circuito de control de tensión y corriente

La finalidad de este circuito es proporcionar las señales I_{ML}, I_{GL} e $I_{M(2)}$ al circuito de referencia de velocidad. Como se explicó antes, I_{ML} e I_{MG} limitan la tensión y la corriente aplicadas al motor a valores inferiores a la capacidad máxima del inversor mientras que $I_{M(2)}$ proporciona cierto grado de estabilización de la velocidad con cargas elevadas. En primer lugar se considera la portección del inversor.

Protección del inversor

Para considerar el problema de la protección del inversor, es necesario examinar separadamente los requisitos del motor actuando como tal y como generador.

Actuando como motor, si la demanda de par es demasiado alta o la aceleración es excesiva se tendrá como resultado elevadas corrientes a través del motor. Ambas situaciones provocarán un fuerte aumento del deslizamiento en sentido positivo con la correspondiente elevación de la corriente. Entonces, la corriente es controlada reduciéndose la velocidad de sincronismo de forma que se reduzca también el deslizamiento.

Actuando como generador, pueden aparecer corrientes elevadas durante el frenado, o cuando la carga arrastra al motor. En ambos casos, la velocidad del motor puede exceder a la de sincronismo, dando como resultado deslizamiento negativo. Si el deslizamiento negativo es elevado, la corriente a través del motor será excesiva. Aumentando la velocidad de sincronismo se reduce el deslizamiento y la corriente del motor se pone bajo control. Hay otra complicación cuando el motor actúa como generador, el sistema de control no permite el retorno de energía a la alimentación, aunque en su lugar cierta cantidad de energía es en principio almacenada en el condensador de filtro. Si no existe ninguna limitación en la velocidad con la que la energía es llevada a este condensador, la tensión en él puede exceder las posibilidades de tensión de funcionamiento del inversor. Para asegurar que esta tensión no excede un valor máximo determinado de antemano, el circuito reduce la velocidad de sincronismo a aquella en la que la generación de potencia sea justamente compensada por las pérdidas en el inversor y en el motor. En la práctica, el limitar el par de frenado de esta manera proporciona una acción de frenado rápida incluso si la carga tiene gran inercia.

En la figura 8 se muestra un esquema del circuito. El circuito tiene tres entradas de señal, $IM_{(1)}$, M/G y V_{Cb}. Las señales de salida son I_{ML}, I_{GL} e $IM_{(2)}$. La señal I_{ML} es la señal de limitación de corriente actuando como motor, mientras que I_{GL} es la señal de limitación de corriente actuando como generador. Para reducir la corriente cuando actúa como motor, I_{ML} es llevada a negativo. El diodo D_5 de la figura 6 conduce entonces de tal forma que se reduce el valor negativo de V_N, con lo que cae la velocidad de sincronismo y se reduce el deslizamiento. Si la corriente en el motor es excesiva, actuando como generador I_{GL} es llevada a positivo. Conduce entonces el diodo D_6 de la figura 6, el valor negativo de V_N aumenta, la velocidad de sincronismo sube y el deslizamiento es reducido de nuevo.

La conmutación entre I_{ML} e I_{GL} es controlada por la entrada $\overline{M}$/G. La señal $\overline{M}$/G es baja cuando actua como motor y ALTA cuando actua como generador. Con $\overline{M}$/G BAJA la salida de CI_3 (fig. 8) es ALTA. Esto fija la salida de CI_3 (fig. 8) en un valor negativo, de tal forma que el diodo D_6 (fig. 6) inhibe la señal I_{GL}. Con $\overline{M}$/G ALTA, la salida de CI_6 (fig. 8) es ALTA, manteniendo a I_{ML} a un nivel elevado de tal forma que el diodo D_5 (fig. 6) inhibe la señal I_{ML}.

La señal de medida de la corriente en el motor $I_M(1)$, detectada en las conexiones del motor por el DCCT, es amplificada y filtrada por CI_1 (fig. 8), filtrada de nuevo por C_2 para eliminar el rizado de la frecuencia de muestreo del circuito de medida. La salida de CI_1, la señal $I_{M(2)}$ es entonces suministrada al amplificador de control de la limitación de corriente CI_5, en el que es comparada con la señal de referencia de corriente actuando como motor $I_{M(ref)}$. Este circuito trabaja como un amplificador de error de 3 términos con una acción de control proporcional integral-derivativa. La ganancia proporcional del circuito es determinada por R_{18}/R_{11}. Las frecuencias de cruce de la acción deferenciadora son determinadas por los valores R_{11}, R_{12}, y C_7, mientras que las correspondientes a la acción integradora son determinadas por C_8, R_{17} y R_{18}. El empleo de una red diferenciadora proporciona una respuesta óptima a la señal de limitación de corriente y evita la sobrecompensación. La corriente máxima en el motor actuando co-

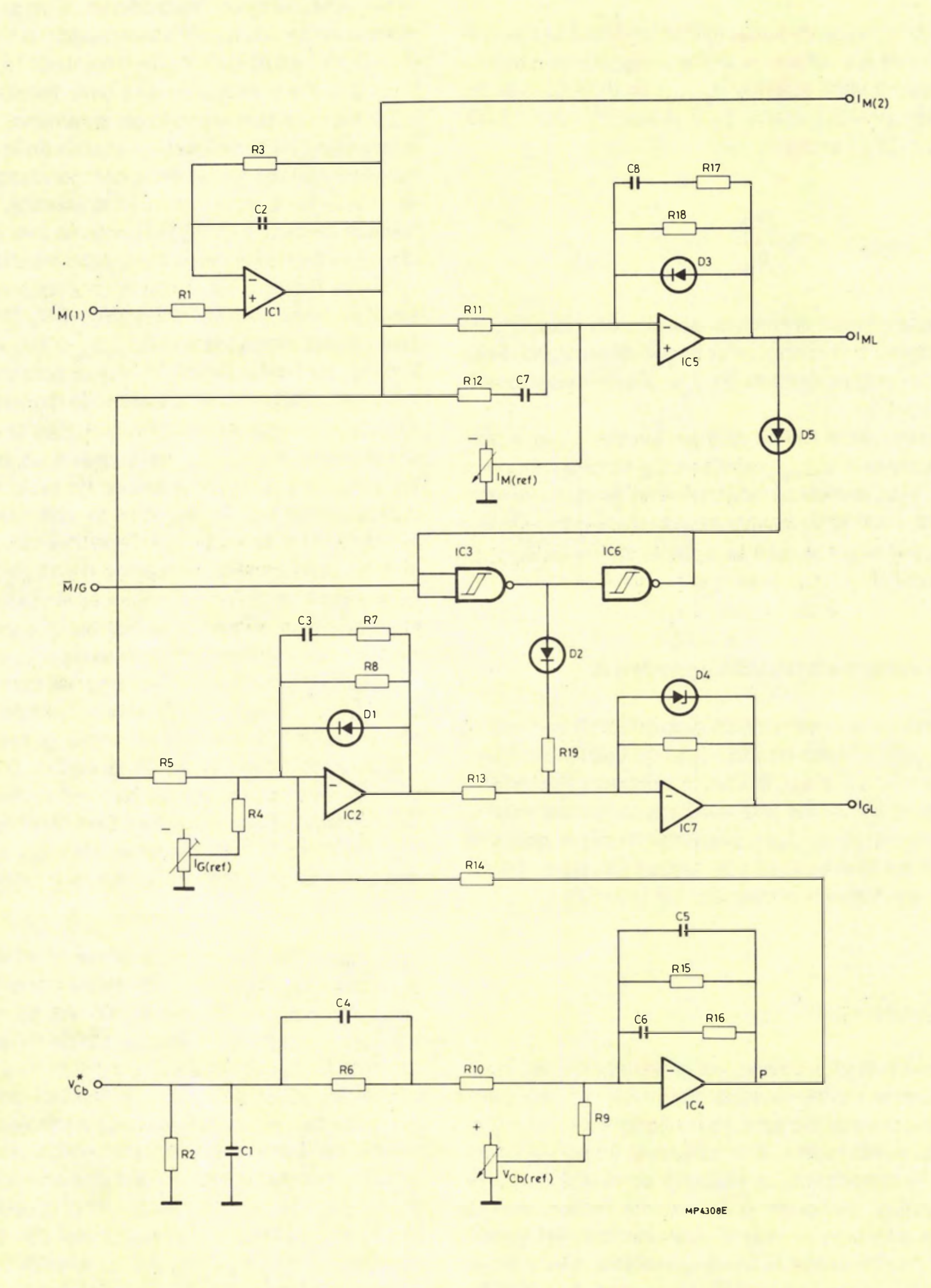


Fig. 8.— Circuito de control de la tensión y la corriente.

mo tal puede ser variada entre el 70 y el 140% de la nominal ajustando el potenciómetro $I_{M(ref)}$. Limitando la corriente por debajo del 70% puede provocar inestabilidades debido a que la corriente en el motor no puede ser reducida por debajo de la corriente magnetizante.

El control de la corriente del motor actuando como generador se consigue suministrando la señal $I_{(2)}$ al segundo amplificador de error CI_2, en el que es comparada con la señal de referencia preajustada $I_{G(ref)}$. Tan pronto $I_{M(2)}$ excede a $I_{G(ref)}$, que determina el limite de corriente actuando como generador, la salida de CI_2 pasa a ser negativa. Esta señal es llevada al amplificador inversor de ganancia unidad CI_7, y la señal positiva resultante I_{GL} ataca al circuito de referencia de velocidad en el que hace aumentar la velocidad de sincronismo cuando es limitada la corriente actuando como generador.

Para limitar la tensión aplicada actuando como generador, la señal negativa V^*_{Cb} que es proporcional a la tensión en el condensador de filtro, es aplicada a un tercer amplificador de error CI_4, y comparada con el valor de referencia máximo ajustable $V_{Cb(ref)}$. Si V_{Cb} es más elevada que $V_{Cb(ref)}$, la señal de salida de CI_4, P, pasa a ser positiva. Esta señal es llevada a la entrada de CI_2 donde efectivamente reduce el nivel de la referencia de corriente, actuando como generador, hasta que la potencia regenerada sea justo igual a las pérdidas en el inversor y en el motor. La respuesta del circuito de control de la tensión y la corriente en condiciones de velocidad variable se muestra en la figura 9. La traza inferior de la figura 9b muestra la variación de la velocidad de sincronismo frente a un cambio en escalón en la entrada del circuito de referencia de velocidad V_{ref}. Muestra una rápida respuesta de la velocidad, con un tiempo de aceleración de 0,8 segundos, y un tiempo de frenado de un segundo. La corriente en el motor es limitada a 8A en aceleración, y a un valor de pico en 7A en frenado (traza inferior de la figura 9a). La tensión máxima durante el frenado es de 700 V (traza superior de la figura 9a).

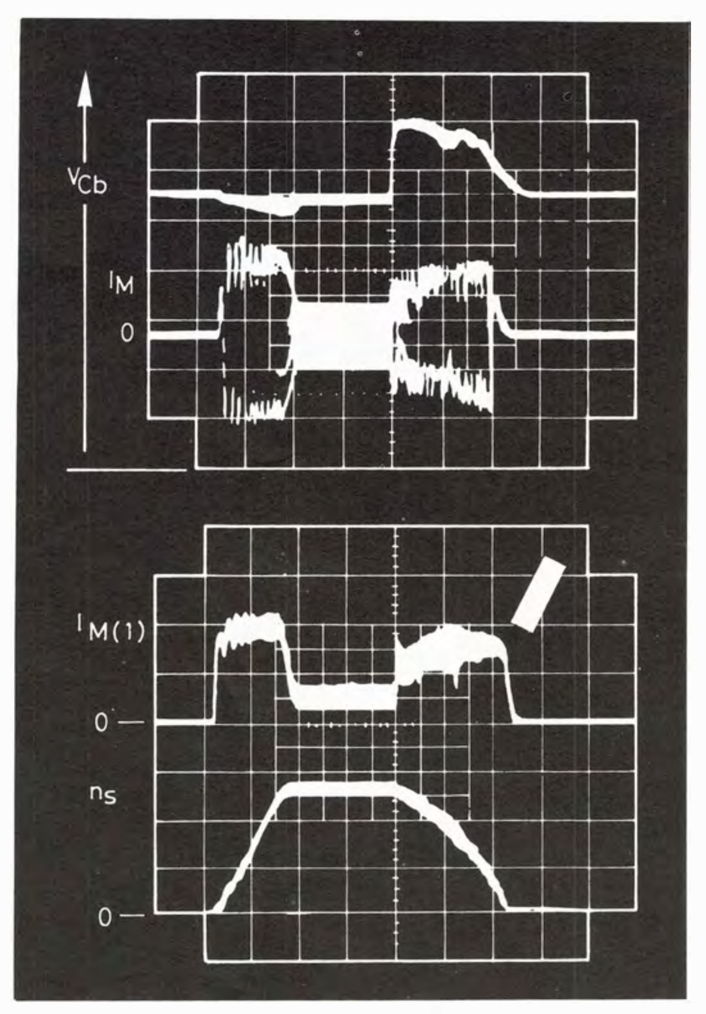


Fig. 9. — Formas de onda de la tensión y la corriente durante un cambio de la velocidad
a) trazo superior — tensión de alimentación V_{CB}(100V/división)
trazo inferior — corriente en el motor I_M(5A/división)
b) trazo superior — salida DCCT $I_{M(1)}$(corresponde a una I_m de aproximadamente 3,5 A/división)
trazo inferior — velocidad de sincronismo (aproximada-

Correción del deslizamiento

Si el par motor aumenta, el deslizamiento aumenta y por consiguiente disminuye la velocidad del motor para una determinada velocidad de sincronismo. La salida CI_1, señal $I_{M(2)}$, que es proporcional a I_{M1}, puede ser utilizada para obtener una mejora en la regulación de la velocidad en condiciones de carga variable.

La señal $I_{M(2)}$ es llevada a la entrada no inversora de CI_7 (fig. 6) en donde su efecto es hacer a V_N más negativa, entregando así una velocidad de sincronismo más alta y a su vez una mayor velocidad del motor. El grado de corrección del deslizamiento puede variarse por medio del potenciómetro P_2 (fig. 6).

La eficacia de esta técnica de regulación de velocidad se reduce con motores estándar de baja potencia en los que la corriente magnetizante es una parte importante de la corriente de carga. Sin embargo, incluso con motores de esta clase, la desviación de la velocidad entre la marcha en vacio y carga máxima puede ser reducida entre un 50 y un 80%.

Compensación de IR

En los sistemas de accionamiento por variación de frecuencia, el motor arranca con una frecuencia baja y es llevado a la velocidad de funcionamiento deseada con un progresivo aumento de la frecuencia y una tensión proporcional a ella. De esta manera, pueden evitarse las elevadas corrientes y el bajo factor de potencia asociados con el arranque con frecuencia fija. Sin embargo, la baja frecuencia inicial viene asociada con una tensión baja.

A frecuencias bajas la caida de tensión en la resistencia del estator es por lo tanto relativamente elevada comparada con la tensión aplicada. Estas elevadas pérdidas por IR darán como resultado un flujo bajo en el entrehierro y como consecuencia un par de arranque bajo. Si es necesario un elevado par de arranque, este puede ser obtenido aumentando la tensión aplicada a velocidades bajas.

El valor de la tensión aplicada con una determinada frecuencia es determinada por la frecuencia del reloj VCT al C.I.; si se reduce la frecuencia de este reloj aumentará la tensión aplicada para una determinada frecuencia, mientras que el aumento de la frecuencia de reloj tendrá el efecto

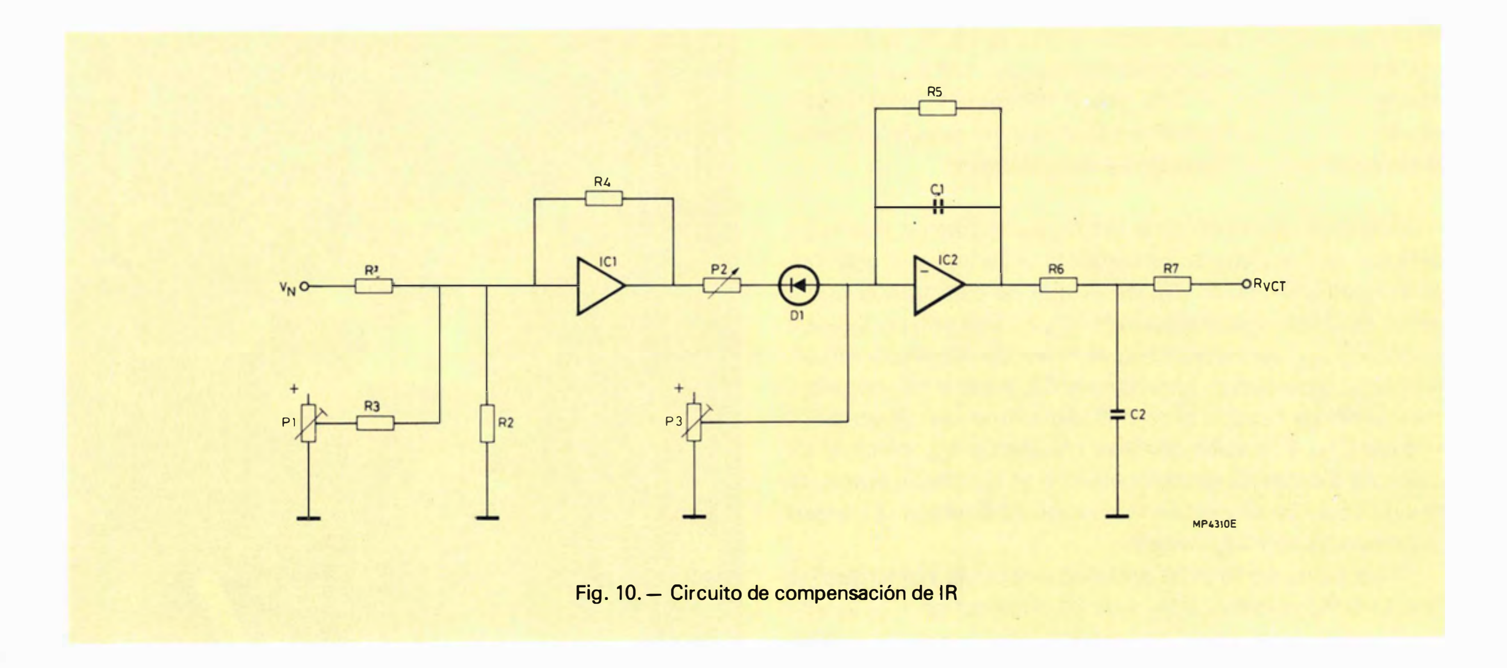


Fig. 10.— Circuito de compensación de IR

opuesto. Una discusión completa de la relación entre el reloj VCT y la frecuencia aparece en el artículo publicado en la «Revista Miniwatt» vol. 20 nº 4. La frecuencia de reloj VCT es determinada por la tensión de su señal de referencia R_{VCT}, de tal forma que la compensación de IR exige la modificación de R_{VCT} a bajas frecuencias.

La figura 10 muestra un circuito para obtener esta modificación. El circuito tiene una única entrada, la señal negativa de la velocidad V_N obtenida del circuito de referencia de la velocidad, y una única salida la R_{VCT}. Para valores de V_N que son menos negativos que los valores determinados por:

$$V_N = V_{p1} \frac{R_1}{R_3}, \qquad (7)$$

en donde V_{p1} es la tensión ajustada por el potenciómetro P_1, el circuito disminuye el valor negativo de R_{VCT}, mientras que para valores de V_N más negativos que el valor determinado por la ecuación 7, la señal de salida R_{VCT}, es ajustada por el potenciómetro P_3 para obtener la tensión nominal del motor. Por lo tanto, la ecuación 7 define la región en la que opera la compensación de IR. Para una V_N que cumple la ecuación 7, la salida de CI_1 es cero, mientras que para valores menos negativos la salida de CI_1 se vuelve progresivamente más negativa, lo que da como resultado que la salida de CI_2 y por lo tanto que R_{VCT} sea menos negativa. Para valores más negativos, la salida CI_1 es bloqueada por el diodo D_1. Dentro de la región de compensación de IR, la influencia de V_N en R_{VCT} puede ser ajustada por medio del potenciómetro P_2. La figura 11 muestra el efecto de la compensación de IR sobre la tensión media aplicada V_{AV}, e ilustra el papel de los tres potenciómetros, P_1, P_2 y P_3.□

El próximo artículo de esta serie describirá el transformador de corriente continua (DCCT), que se utiliza para detectar la corriente del motor.

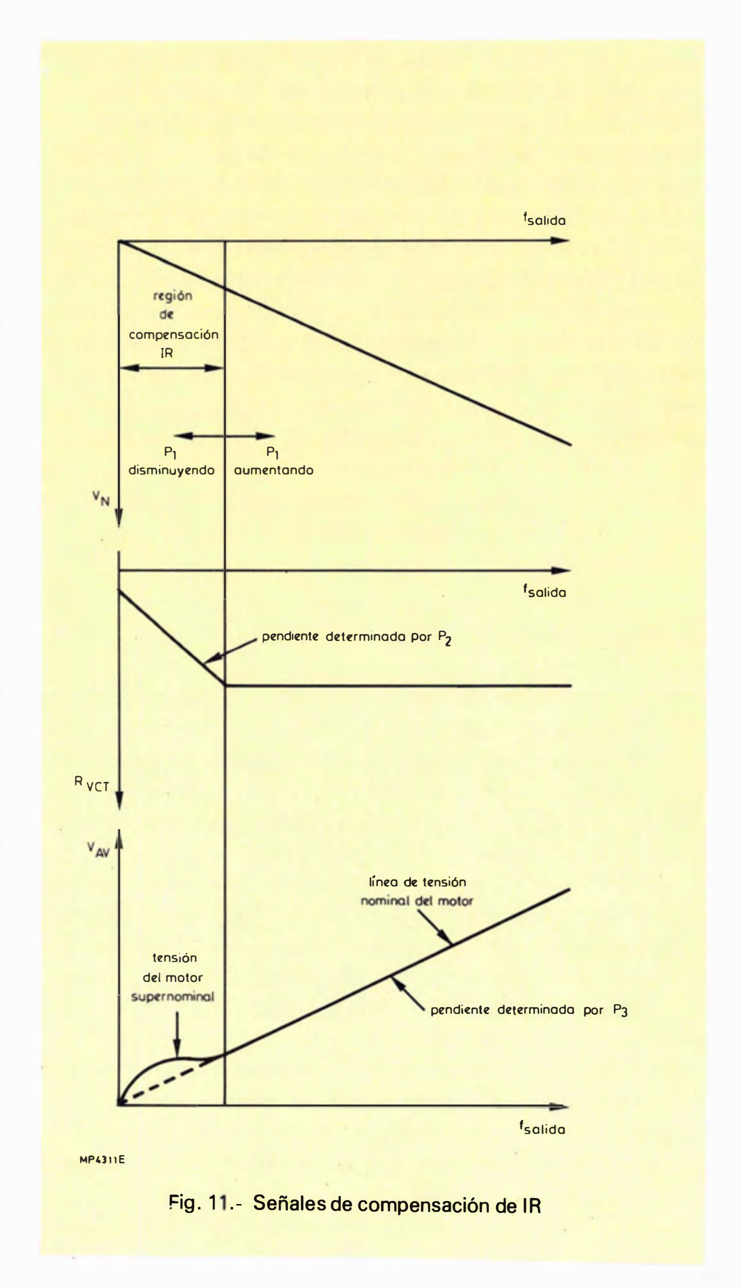


Fig. 11.- Señales de compensación de IR

Convertidores digital/analógicos

En este artículo se describen brevemente los convertidores digital/analógicos más representativos y como ilustración se dan tres esquemas de aplicación de uno de ellos.

CONVERTIDOR D/A DE 8 BITS MC1508/MC1408

La serie de convertidores digital/analógicos monolíticos de 8 bits MC1508/MC1408 proporciona una respuesta rápida con un bajo coste. Están diseñados para ser usados donde la corriente de salida está en relación con una palabra digital de 8 bits y una tensión analógica de referencia. Tiempo de ajuste de 300 ns.

CONVERTIDOR D/A DE 8 BITS DE ALTA VELOCIDAD NE5007/NE5008

La serie de convertidores digital/analógicos de 8 bits NE5007/NE5008 proporciona una alta velocidad de respuesta y un reducido coste con una gran flexibilidad de aplicaciones.

El diseño avanzado del circuito proporciona un tiempo de ajuste de 85 ns con picos muy pequeños en las transacciones y con bajo consumo. Acoplamiento directo a todas las familias lógicas con una total inmunidad al ruido y nivel de disparo de las entradas ajustable.

Posee salida normal y complementaria, incrementando su versatilidad y permitiendo el modo diferencial. Alta salida de tensión que elimina los amplificadores operacionales en muchas aplicaciones. Su diagrama de bloques se muestra en la figura 1.

Todas las series 5007/5008 garantizan una linealidad con una precisión del 0,1% dentro del margen de temperatura permisible. Tiene un gran margen de tensión de alimentación ± 4,5 V a ± 18 V.

Como aplicación principal cabe destacar la conversión Analógica-Digital de 8 bits en 1 μs.

CONVERTIDOR D/A DE 8 BITS DE ALTA VELOCIDAD — NE5009

El convertidor Digital-Analógico monolítico de 8 bits es una selección eléctrica de la serie de conversores D/A de 8 bits 5007/8. Tiene un tiempo de ajuste típico de 60 ns y máximo de 135 ns.

El componente ha sido especialmente diseñado para aplicaciones de precisión en control de procesos y sistemas militares.

CONVERTIDOR D/A COMPATIBLE CON MICROPROCESADORES DE 8 BITS NE5018/5019

El NE5018/5019 es un completo convertidor Digital-Analógico de 8 bits en un solo circuito integrado monolítico. Las entradas son memorizadas mediante el control de un terminal.

Las entradas de datos y la señal de control poseen una baja carga para el fácil acoplamiento a todos los sistemas lógicos.

Las entradas pueden quedar en modo transparente dependiendo de la señal de control. Esta característica permite el fácil acoplamiento a bastantes microprocesadores (2650, 8080...).

El circuito integrado posee también una tensión de referencia estable (5 V nominales) y un amplificador de salida.

CONVERTIDOR D/A COMPATIBLE CON MICROPROCESADORES DE 10 BITS—NE5020

El NE5020 es un circuito monolítico compatible con microprocesadores de 10 bits en subsistemas de conversión digital a analógica. Este componente ofrece 10 bits de resolución con etapa de salida de baja carga. Disparo ajustable y posibilidad de direccionamiento mediante microprocesadores y sistemas lógicos de control.

El NE5020 posee tensión interna de referencia, conversor digital/analógico y resistencias de carga. También están incluidos el amplificador de salida y un reforzador de las entradas.

CONVERTIDOR D/A DE 14 BITS—TDA1540

El TDA1540 es un circuito integrado monolítico convertidor digital/analógico de 14 bits. Incorpora un registro de desplazamiento de 14 bits en la entrada y un registro temporal de salida.

Como características, el circuito integrado está provisto de un circuito supresor de impulsos en la salida. El resultado de esto es obtener una relación señal/ruido típica de 85 dB en la banda de audio.

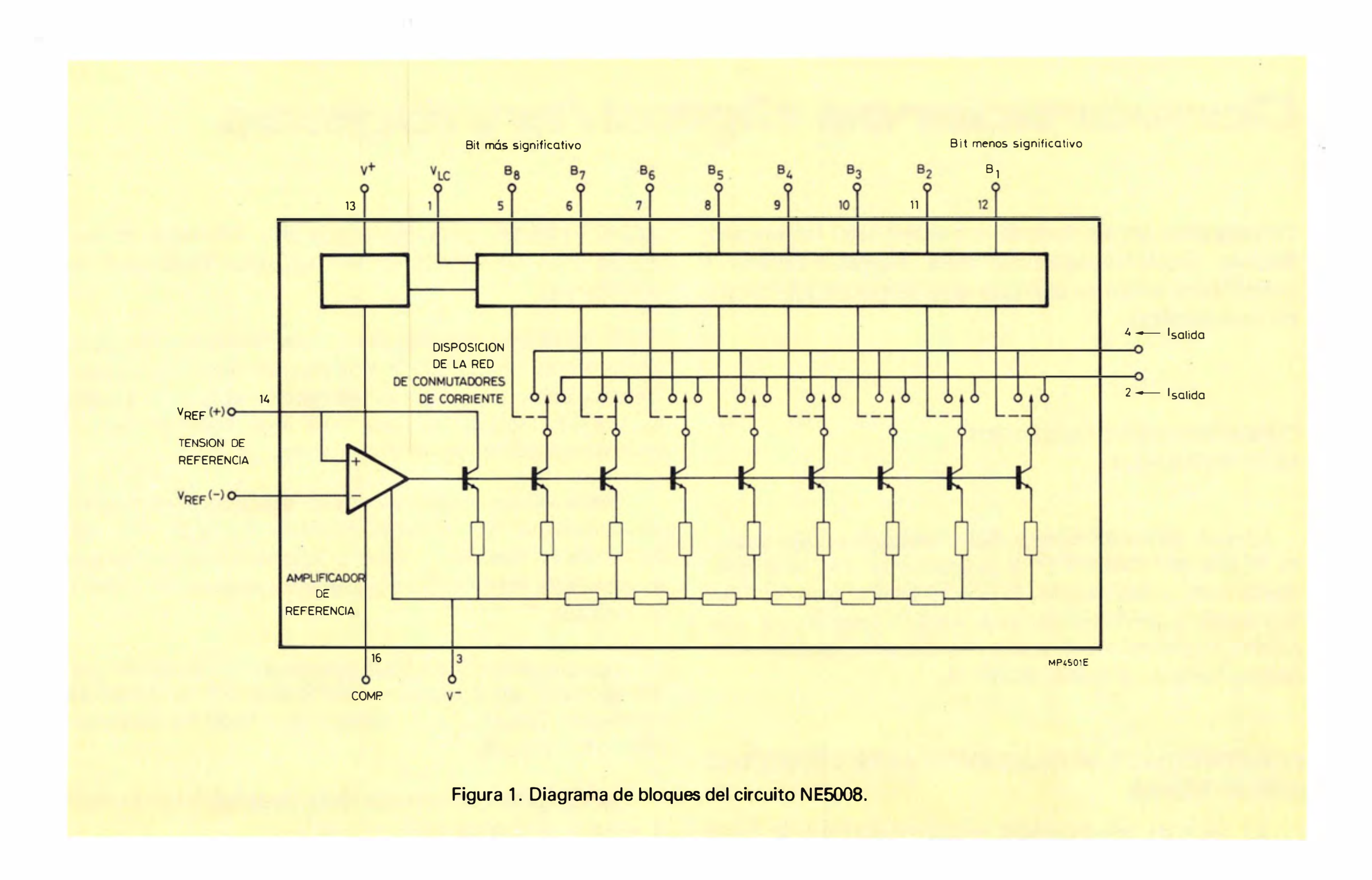


Figura 1. Diagrama de bloques del circuito NE5008.

APLICACIONES DEL CONVERTIDOR DIGITAL/ANALOGICO NE5007/5008

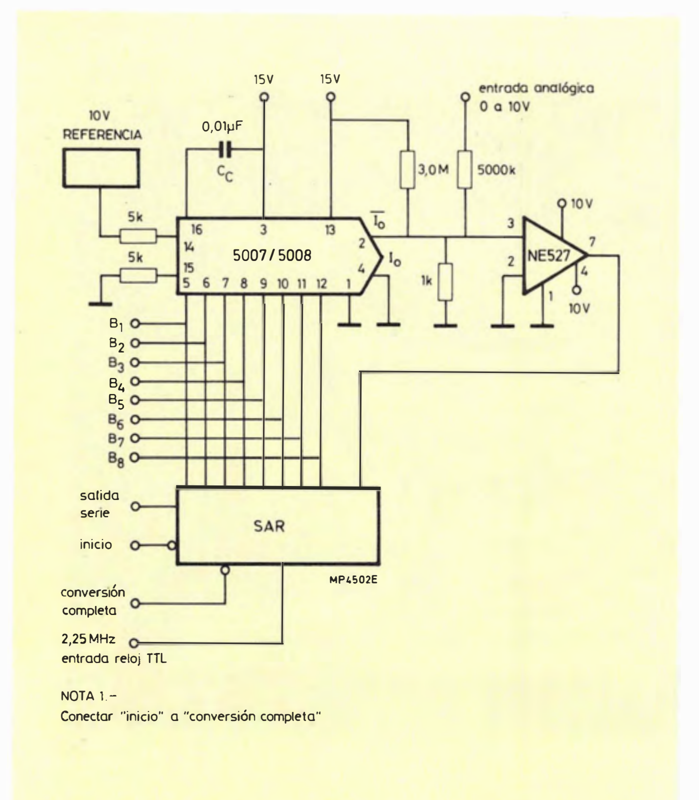


Figura 2. Convertidor A/D de bajo coste con tres circuitos integrados.

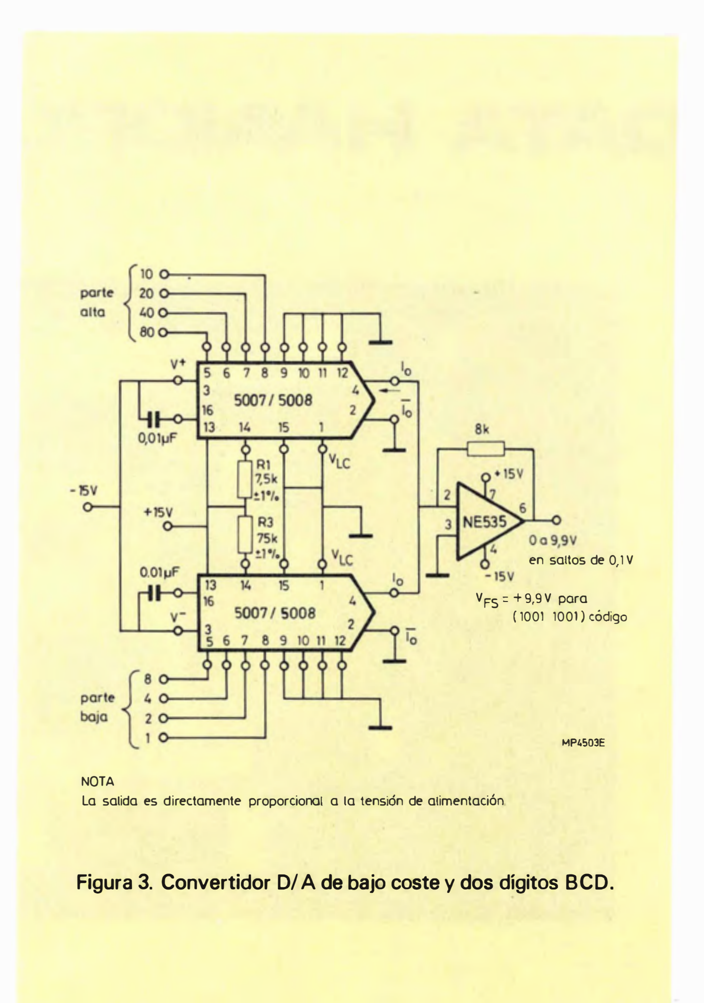
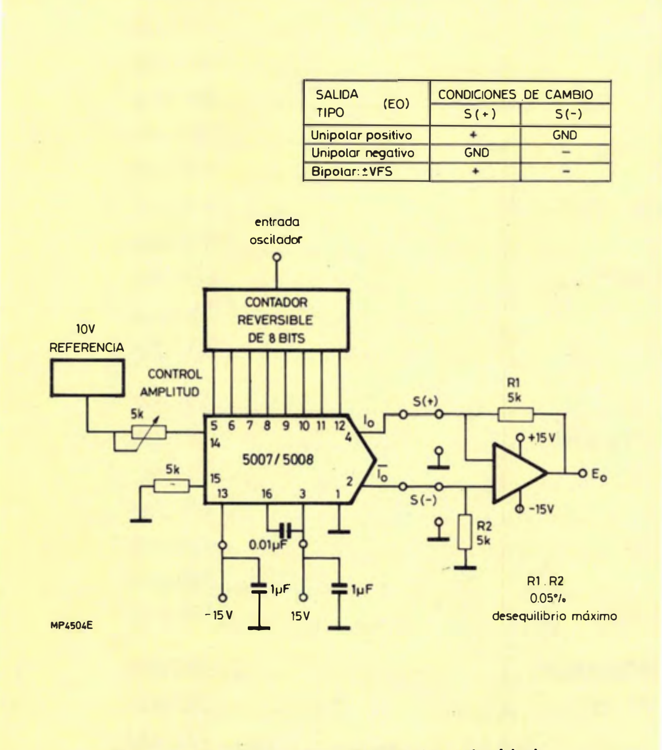


Figura 3. Convertidor D/A de bajo coste y dos dígitos BCD.



SALIDA TIPO (EO)	CONDICIONES DE CAMBIO	
	S(+)	S(−)
Unipolar positivo	+	GND
Unipolar negativo	GND	−
Bipolar: ±VFS	+	−

Figura 4. Generador de ondas de alta velocidad.

Notas:

(corresponde a la Fig. 4)

1. La salida bipolar es simétrica alrededor del cero, amplitud ajustable pico a pico.
2. Para onda triangular, cuenta hacia arriba, cambia y cuenta hacia abajo.
3. Para diente de sierra ascendiente, cuenta hacia arriba, borra y repite.
4. Para diente de sierra descendiente, cuenta hacia abajo, borra y repite.
5. Para otro tipo de ondas, usar una onda programada con la función deseada.

Unidad de acoplamiento del microprocesador 2650 a un audio-cassette.

El cassette compacto es un medio ideal para el almacenamiento y tránsporte de información en los sistemas de microordcenador; es pequeño, robusto y fácil de utilizar. Sin embargo, el precio de un grabador digital de cassette puede ser desproporcionadamente alto en comparación con el resto de un sistema de microordenador.

Una solución económica es utilizar un grabador de cassette de audio. Es un dispositivo relativamente barato, que mucha gente ya posee. Evidentemente, el uso de un grabador de cassette de audio acarrea compromisos en su funcionamiento, pero, con una unidad de acoplamiento cuidadosamente diseñada, el resultado puede ser un sistema de almacenamiento de datos barato y seguro. En este artículo se describen dos procedimientos : primero, una unidad de acoplamiento con un hardware simple; y segundo, una unidad de acoplamiento con un hardware más complicado.

1. HARDWARE SIMPLE CON SOFTWARE DE CORRECCION DE ERRORES

Este procedimiento utiliza una unidad de acoplamiento de hardware diseñada con un mínimo de componentes de fácil adquisición. No se necesitan cambios en el grabador de cassette ni se necesita un software especial. La unidad de acoplamiento es capaz de funcionar a una velocidad de hasta 1.200 baudios.

Para complementar este diseño de hardware simple, se describe un programa de corrección de errores que permite un funcionamiento seguro.

Hardware

La información se graba conectando y desconectando un oscilador de 5 kHz y grabando la señal resultante en el cassette. De esta forma, la presencia de una frecuencia de 5 kHz representa un uno y la ausencia de esta frecuencia representa un cero. Así pues, una cinta no grabada solo contendrá ceros. La figura 1 muestra el funcionamiento básico del hardware. La frecuencia uniforme de 5 kHz se ha elegido de forma que el circuito pueda utilizarse incluso con los cassettes más baratos y más sencillos. Este procedimiento ha demostrado en el laboratorio ser sumamente seguro, utilizando cassettes normales junto con el formato de objeto absoluto de detección de errores.

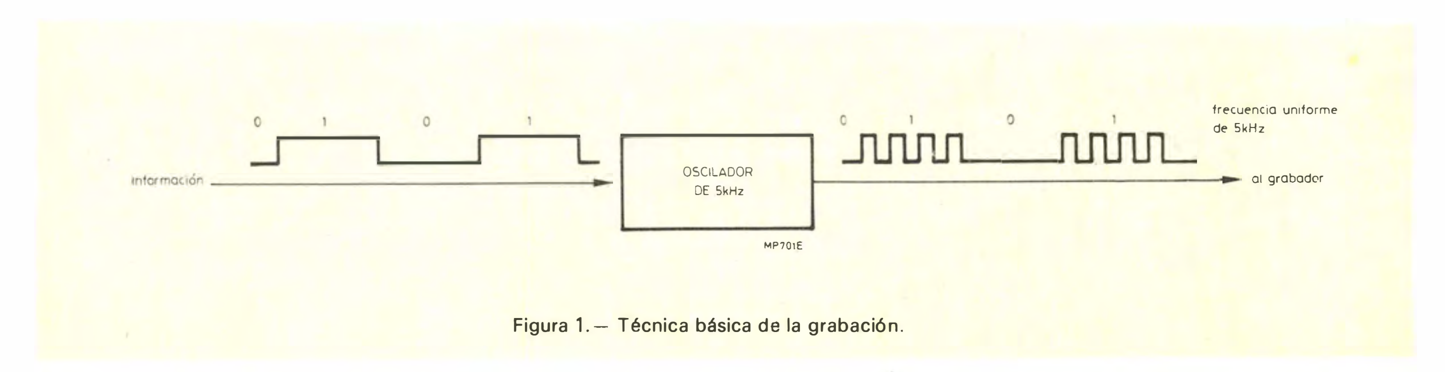


Figura 1.— Técnica básica de la grabación.

Circuito de grabación

La figura 2 muestra dos circuitos que producen la señal codificada para el grabador de cassette. Alternativamente, el software puede generar la señal de 5 kHz. La resistencia R_6 de la figura 2(a) se utiliza para asegurar un arranque rápido del oscilador. Sin embargo, el valor debe ser tal que el oscilador pueda ponerse correctamente a 1 y a 0.

Circuito de reproducción

El circuito de reproducción se muestra en la figura 3. La primera mitad del circuito integrado LM393 se utiliza para conseguir que la señal del grabador de cassette sea cuadrada, mientras que la segunda mitad actúa como un monoestable que produce impulsos de igual longitud.

Cuando se recibe una señal de 5 kHz, el tren de impulsos resultante evita que la tensión entre los bornes del condensador en el circuito de disparo Schmitt de la entrada, se eleve por encima de la tensión umbral, por lo cual produce la presencia de un uno en la salida de datos. Cuando la entrada del grabador es una señal cero (sin frecuencia de 5 kHz), no se descarga el condensador y la salida es un cero. La figura 4 muestra las formas de onda en el circuito de reproducción.

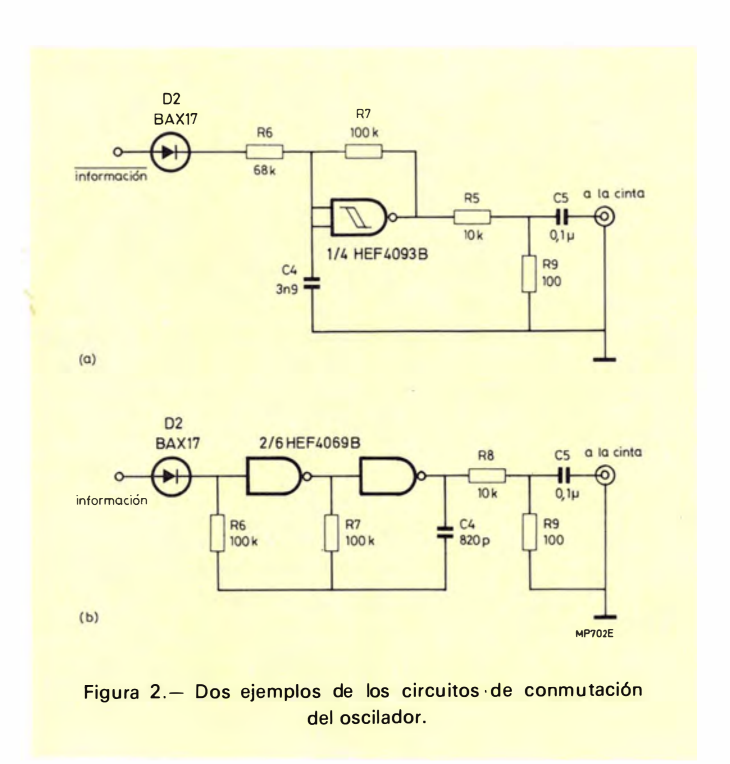


Figura 2.— Dos ejemplos de los circuitos de conmutación del oscilador.

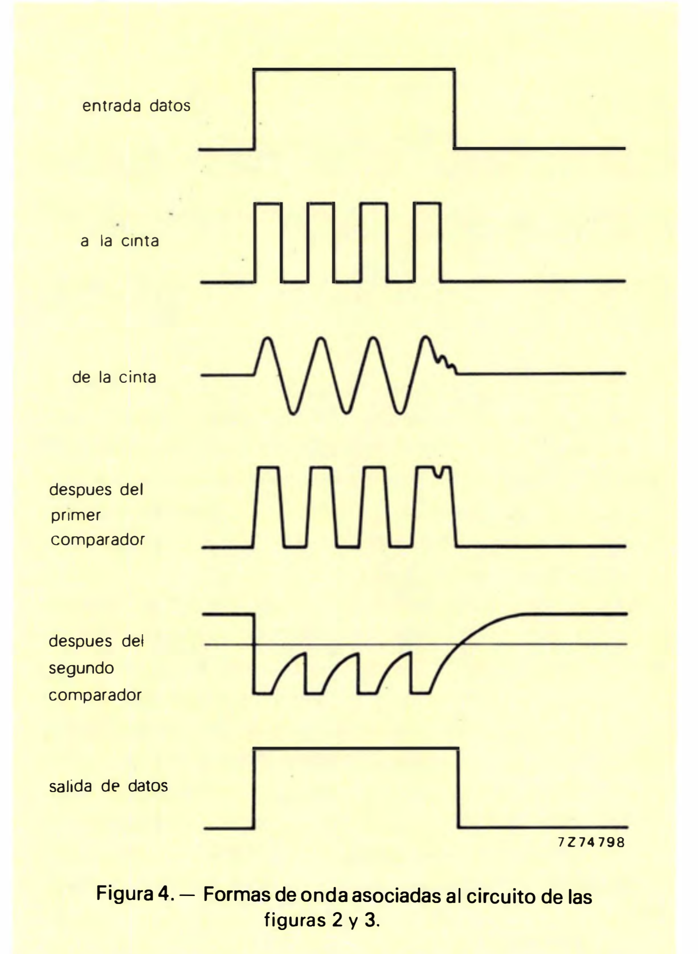


Figura 4.— Formas de onda asociadas al circuito de las figuras 2 y 3.

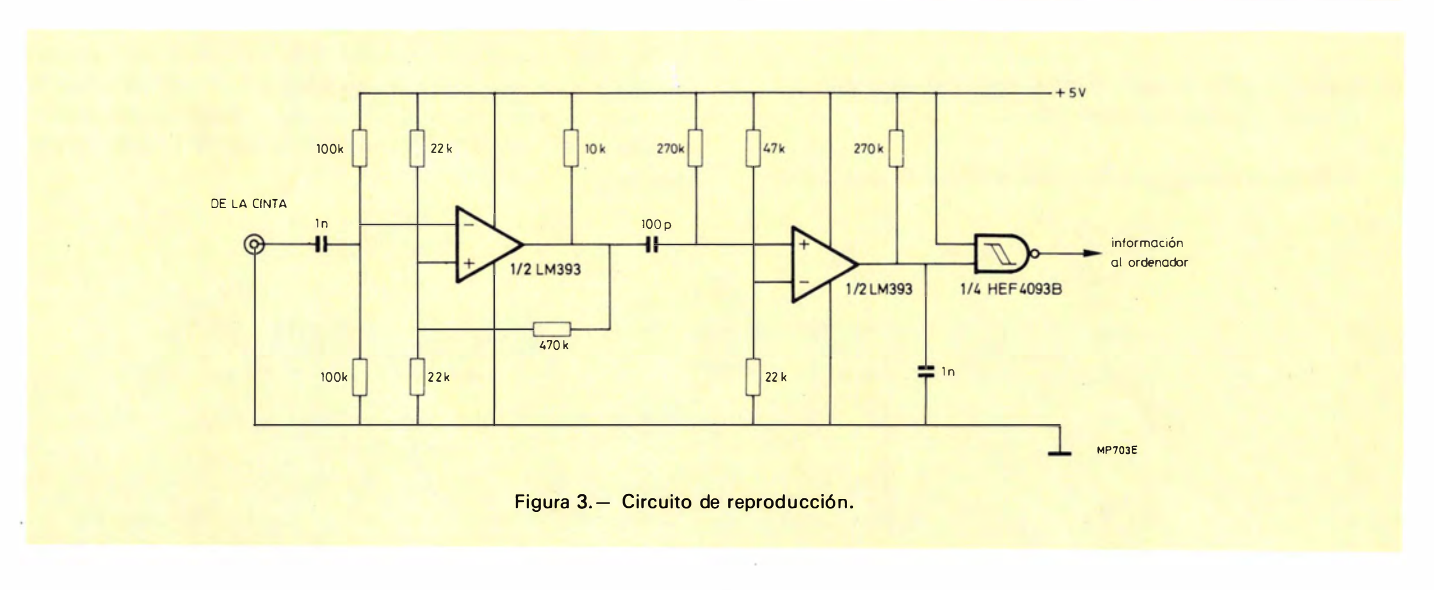


Figura 3.— Circuito de reproducción.

Software

El software determina el formato de datos, la velocidad de transmisión y las características de corrección de error del sistema de almacenamiento de datos. El grabador de cassettes de audio no tiene las posibilidades de arranque paro, inversión de marcha, etc., que son comunes a los grabadores digitales de cassette. Esto limita fuertemente las acciones que se pueden tomar cuando se detectan errores durante la lectura. A continuación se describe un programa que proporciona la corrección de errores para errores de aberración por defecto de hasta 511 bits de longitud cada 2049 bits. Alternativamente, cuando se usa un sistema TWIN, puede obtenerse un formato adecuado de salida desde la orden WH EX. Aunque esta alternativa no proporciona corrección de errores, ha demostrado en el laboratorio ser sumamente segura.

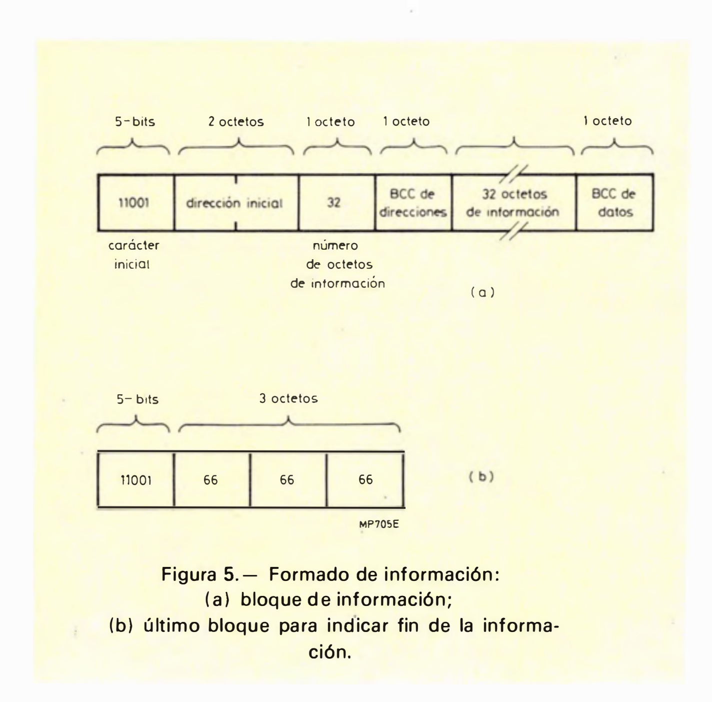


Figura 5.— Formado de información:
(a) bloque de información;
(b) último bloque para indicar fin de la información.

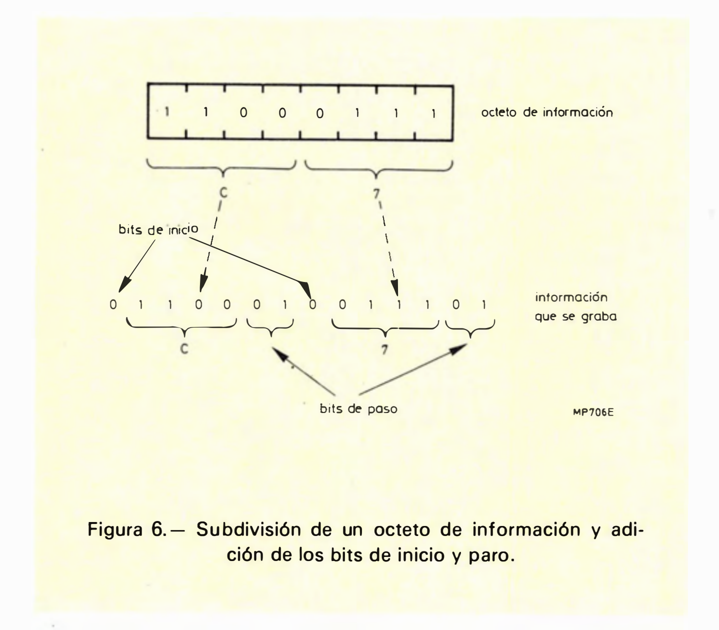


Figura 6.— Subdivisión de un octeto de información y adición de los bits de inicio y paro.

Formato de datos

La información se graba en bloques de 32 octetos de datos más 6 octetos de control. La figura 5 muestra el formato de un bloque. El número de octetos de entrada se fija en 32 excepto para el último bloque, donde se utiliza el valor 66 para indicar el final de la transmisión de datos. Los dos caracteres de control de bloque (BCC) se obtienen efectuando una operación O exclusiva con cada octeto de datos en el BCC, y haciendo girar luego el BCC una posición hacia la izquierda. El BCC inicial es un octeto "FF".

Dado que no se graba información sincronizada, la información debe tratarse como asíncrona, y por lo tanto cada octeto debe estar precedido y seguido por bits de inicio y paro respectivamente. En la figura 6 se divide un octeto de datos en dos caracteres hexadecimales y cada uno de ellos va precedido por un bit de inicio (0) y seguido por dos bits de paro (01).

Todo el bloque (información más octetos de control, con bits de inicio y paro) se registra tres veces para formar una triada. Entonces, el contador de direcciones se incrementa en 32 y el próximo bloque se registra tres veces. El último bloque no contiene datos; se utiliza para indicar final de información y consiste en un carácter de inicio seguido de tres octetos que contienen el valor 66. Así el programa detecta una longitud de bloque de 66 y reconoce el final de la información.

El control automático del nivel de grabación es una característica común entre los grabadores más baratos de cassette.

Esto puede producir un alto nivel de ruido al grabar ceros y una señal distorsionada al grabarse los primeros caracteres de una secuencia. Estos defectos se pueden evitar haciendo preceder los datos de una cabecera de guía de unos de aproximadamente 600 ms que permita estabilizar el nivel de grabación. Antes de cada bloque de datos se graba una corta secuencia de unos, para proporcionar la sincronización según posibles aberraciones por defecto.

Velocidad de transmisión de bits y de octetos

Estas velocidades determinan la capacidad de almacenamiento de la cinta y la sensibilidad de la grabación de aberraciones por defecto. Cuanto mayor es la velocidad de transmisión de bits, más bits quedan afectados por un mal segmento de cinta y se reduce el número de ciclos registrados de la frecuencia uniforme de 5 kHz. La velocidad de transmisión de octetos puede aumentarse, disminuyendo el número de repeticiones de cada bloque.

Corrección de errores

El sistema de corrección de errores se basa en la hipótesis de que los errores se producen con una longitud de 511 bits o menos, solamente una vez en cada secuencia de 2049 bits. Esto significa que al menos un bloque de cada triada estará libre de error.

La sección de lectura del programa busca un carácter de comienzo y luego almacena la dirección de comienzo, la longitud de bloque y el BCC de direcciones. Si el BCC de direcciones es correcto, el programa almacena los siguientes 32 octetos de datos. Si el BCC de datos es correcto, la próxima dirección de comienzo (dirección antigua + 32) se escribe en una posición de control de direcciones (ADCO). Los siguientes bloques de datos se almacenan solamente si la dirección en el ADCO corresponde a la dirección de comienzo del bloque y si la BCC de direcciones es correcta. Esto asegura que las repeticiones de un bloque, leído correctamente la primera vez, no sobregrabará dicho bloque.

Si uno de los caracteres BCC es incorrecto, o si la dirección en el ACDO no corresponde a la dirección de comienzo de bloque, el programa bifurca hacia ERRA y añade un uno a la cuenta de error (ERCN). Todavía podrían leerse correctamente los datos si el ERCN es 4, en el caso en que los errores se presenten en los últimos dos bloques de una triada y en los primeros dos bloques de la próxima triada. Por consiguiente, el programa se suspende anormalmente cuando ERCN alcanza 5. Si los otros tres bloques de una triada contienen errores, la dirección en el ADCO estará permanentemente fuera de paso con las siguientes direcciones de comienzo de bloque, y la cuenta de error aumentará en cada bloque hasta que el programa se suspenda anormalmente.

Características de funcionamiento

Las características de funcionamiento del sistema se resumen en la tabla 1.

Tabla 1.-Características de funcionamiento del hardware simple y sistema de grabación del software de corrección de errores.

Velocidad de transmisión de los bits grabados (bits/s)	1200
Velocidad de transmisión de los octetos de datos (octetos/s)	23,4
Capacidad de almacenamiento (octetos) en la cassette C60	126 K
Máxima aberración por defectos con corrección garantizada	511 bits en 2049 bits
Tolerancia en la velocidad de transporte.	$\pm$ 7,5%
Dimensión del programa	416 octetos + 9 RAM

Funcionamiento del grabador de cassette

Escritura

En primer lugar las direcciones iniciales y finales de la información a escribir (2 octetos cada uno) deben escribirse en las posiciones de memoria de la cinta, en la etiqueta ADRS (línea 16). Luego, debe conectarse el grabador de la cinta para grabar y debe grabarse una identificación oral de la cinta. Entonces, se dirige el procesador a la dirección inicial de escritura STRT (línea 28). A continuación el programa dará salida a una cabecera de guía de unos durante 600 ms, seguida de los octetos de información entre las direcciones especificadas y se parará en la dirección 4F0 (línea 105).

Lectura

Para reproducir la información del cassette, se dirige el procesador a la dirección STAR (línea 107) de comienzo de lectura y se conecta el grabador para la reproducción. El programa se parará en FINI (línea 158) si la información no ha sido correctamente recuperada.

2. SISTEMA DE CAMBIO DE FRECUENCIA (FSK)

En el sistema anteriormente descrito, la pérdida de un ciclo de la frecuencia uniforme de 5 kHz produciría la corrupción de la señal de datos. Esto puede evitarse aumentando la constante de tiempo del detector y disminuyendo la velocidad de transmisión para dar un mayor grado de redundancia. Esto es lo que se hace en el sistema FSK, (Frecuency Shift Keping), que utiliza una velocidad de transmisión de 880 baudios comparada con los 1200 baudios del sistema simple. El sistema FSK posee también una mayor inmunidad al ruido ya que debe discernir entre dos frecuencias separadas en lugar de utilizar un simple detector de amplitud.

El método FSK requiere mucho más hardware que el método simple anteriormente descrito. La necesidad de almacenamiento de software es casi la misma, aunque no se incluye la corrección de error. Sin embargo, el software ofrece más flexibilidad para el uso de las operaciones de lectura/escritura. La información se almacena a una velocidad de 880 baudios, de forma que cada lado de una cassette normal C60 puede almacenar fácilmente 64 K octetos. La información se escribe en bloques de tamaño variable, con las correspondientes direcciones de memoria de fuente o de destino especificadas en las órdenes de escritura o lectura.

Grabación FSK

En el sistema FSK, un uno se representa mediante una frecuencia uniforme alta, y un cero con una frecuencia uniforme baja. La elección de estas frecuencias se determina por el ancho de banda del grabador, la redundancia y la velocidad de transferencia del grabador y la relación de frecuencias requeridas por el demodulador.

La frecuencia máxima f_1, es de unos 7 kHz y la velocidad de transferencia se ha seleccionado igual a 880 baudios. El múltiplo entero de la velocidad de transferencia más próximo a 7 kHz es 8 x 800 = 7,04 kHz. Esto significa que un uno se grabará como una serie de ocho ondas senoidales. Dado que el demodulador trabaja todavía correctamente, aunque le falte uno o dos ciclos, la condición de redundancia en la grabación queda satisfecha.

La frecuencia para un cero, f_0, se determina por la relación de frecuencias requerida por el demodulador. Es adecuada una relación de $f_0/f_1 = 0,8$ que permite grabar el cero como seis ciclos de 5,28 kHz.

Formato de la información

Los ocho bits del octeto se graban en serie, con un bit de paridad impar para cada octeto. El uso del bit de paridad impar asegura que cada octeto grabado contiene un uno, lo que es necesario para mantener la sincronización.

En la figura 7 se muestra el formato de la información. La información va precedida de una cabecera de guía de unos durante unos 20 segundos. Esto permite estabilizar el nivel de grabación y proporciona la sincronización de reloj en la reproducción al mismo tiempo que facilita el funcionamiento manual del grabador. La cabecera de guía va seguida de un número de ceros que actúan como bits de inicio antes de que comience la información.

Con el fin de conseguir un mayor grado de sincronización, se utiliza un método FSK de retorno a cero. Esto significa que un cero está representado por f_0 para un tiempo completo de bit, mientras que un uno está representado por f_1 con solamente el 60% del tiempo de un bit siendo el 40% restante f_0. La figura 8 ilustra lo anterior.

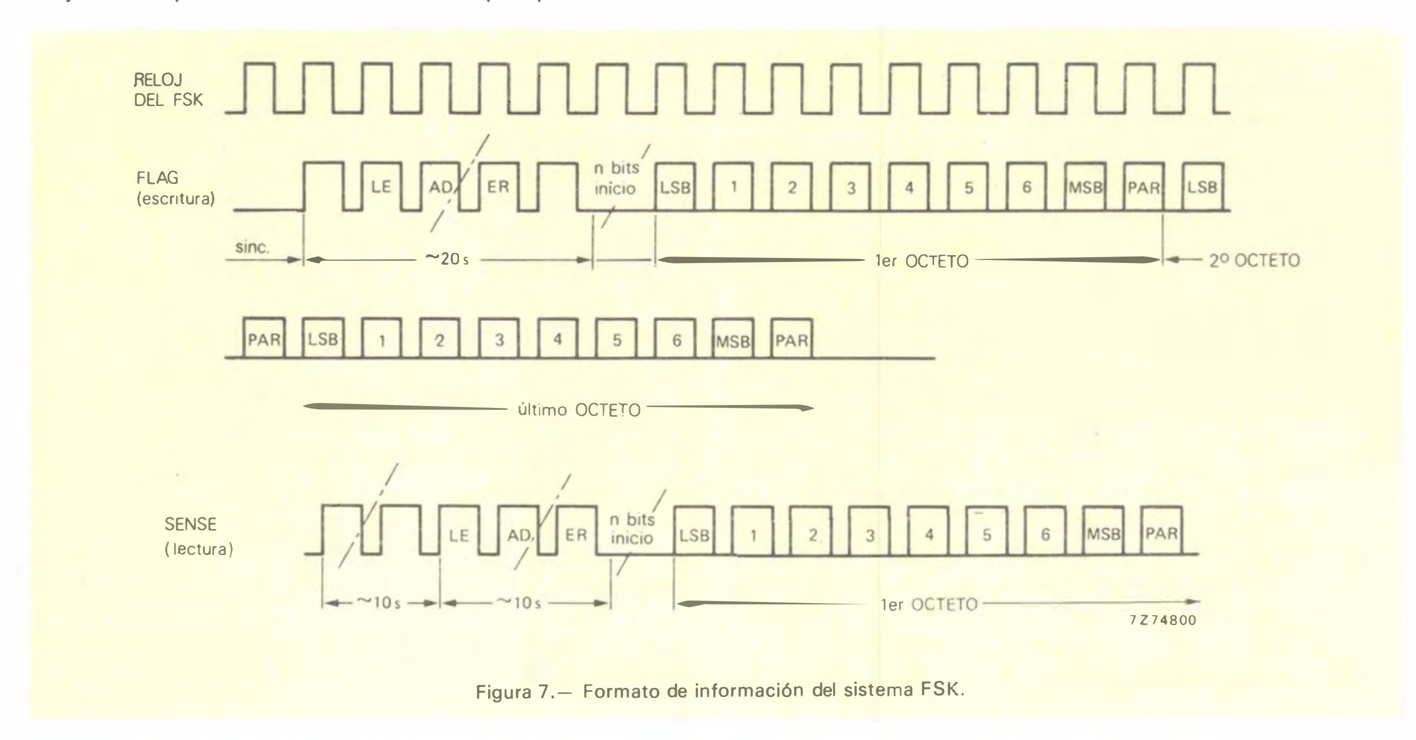


Figura 7.— Formato de información del sistema FSK.

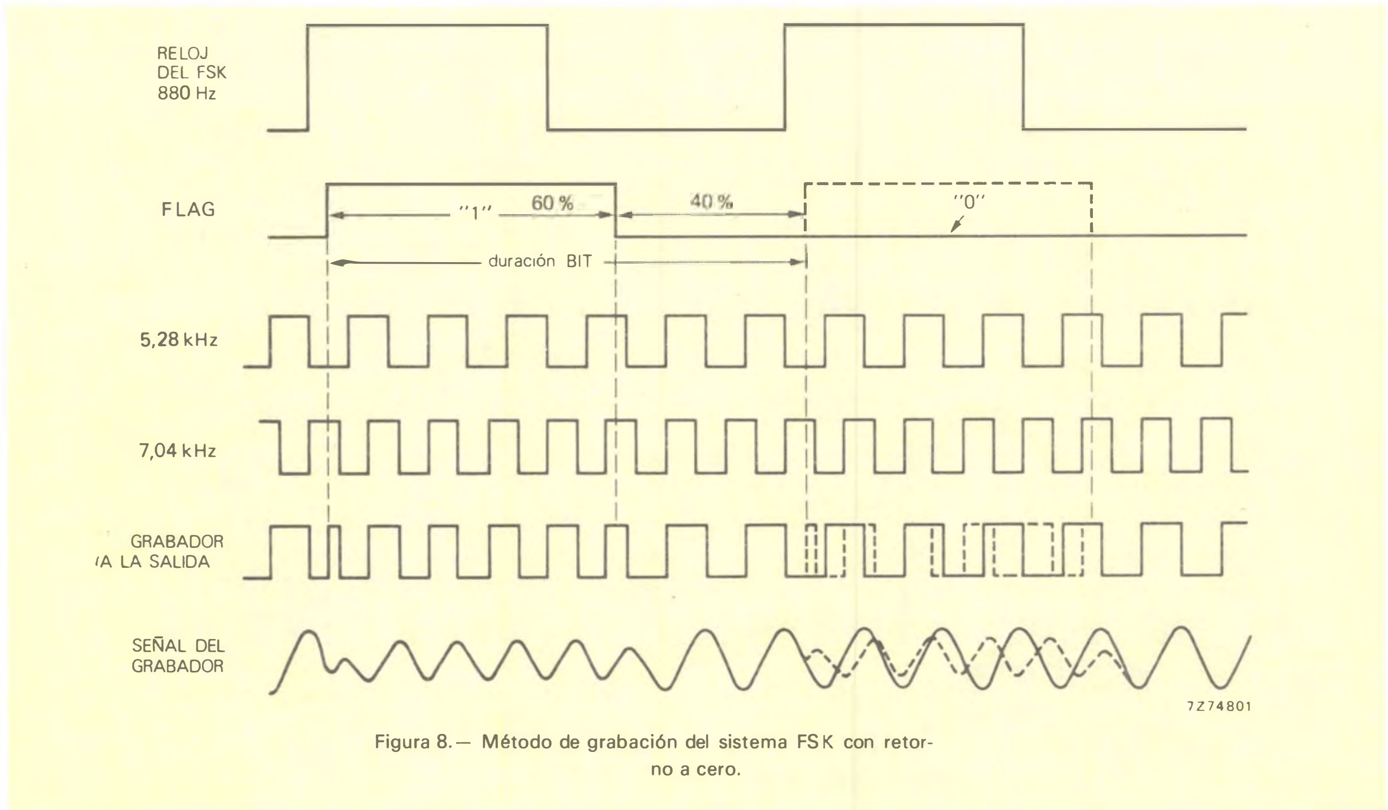


Figura 8.— Método de grabación del sistema FSK con retorno a cero.

Hardware

El grabador de cassette utilizado para este sistema es un grabador automático Philips tipo N2215. En la tabla 2 se dan algunas especificaciones de este grabador. El grabador tiene un control automático de nivel de grabación y un contador de posición de la cinta de tres dígitos. En esta aplicación puede utilizarse cualquier grabador de características similares o mejores.

La conexión entre el grabador y el sistema del microprocesador se indica en la figura 9 en forma de diagrama de bloques. Se necesitan solamente seis conexiones, tres para el microordenador y tres (2 señales y una común) para el grabador. La figura 10 muestra el diagrama del circuito del hardware del acoplador.

Tabla 2.— Especificaciones del grabador

Ancho de banda	80 — 10.000 Hz (± 8 dB)
Salida	1 V eficaz en 12 k Ω
Entrada necesaria	0,2 m V en 2 k Ω
Variaciones de velocidad	< 0,4%
Velocidad de cinta	4,76 cm/s ± 2%

Modulador

Para generar las tres frecuencias necesarias se utilizan circuitos PLL 880 Hz para la velocidad de transmisión, 5,28 kHz para f_0 y 7,04 kHz para f_1. La velocidad de transmisión se determina mediante el circuito U_3 y puede regularse mediante R_1. Los circuitos U_4 y U_5 generan f_1 y f_0 respectivamente, que se sincronizan con el reloj a una velocidad de transmisión de 880 Hz. Las puertas NAND de U_2 se utilizan de forma que la salida FLAG del microprocesador 2650 controle la frecuencia a grabar (f_0 o f_1); véase la figura 8.

Aunque las señales generadas por los circuitos de fase sincronizada sean ondas cuadradas, el ancho de banda limitado del grabador suprime los armónicos, reduciendo las señales de las ondas senoidales fundamentales.

Los elementos U_7 y U_8, que son contadores de cuatro bits, se utilizan para mejorar la sincronización de las frecuencias f_0 y f_1.

Demodulador

El demodulador es un circuito de lazo enclavado en fase (PLL), U_6, sintonizado a una frecuencia entre f_0 y f_1. Al ser accionado por la salida del grabador, el circuito PLL produce una tensión de error entre las patillas 6 y 7, que luego es detectada por los comparadores U_2 como cero o uno. Se utiliza una salida de los comparadores para sincronizar el reloj con una velocidad de transmisión de 880 Hz, y la otra proporciona la información demodulada a la entrada SENSE del microprocesador.

Cuando no hay entrada desde la cinta, hay que inhibir la salida del demodulador. Esto se lleva a cabo mediante el comparador U_2 y las patillas 8, 9 y 14, que inhiben la salida del demodulador cuando no hay señal de la cinta.

El demodulador puede regularse fácilmente por medio de R_2. Mientras se lee la cabecera de guía (todo unos), se ajusta R_2 para hacer que la señal en los terminales 4 y 5 de U_2 sea simétrica.

Sotware

El software es un programa que reacciona a las órdenes introducidas por el usuario desde el teclado/teletipo. Las acciones que pueden especificarse en las órdenes son: escribir cierto número de octetos o leer cierto número de octetos. El número de octetos se determina por las direcciones iniciales y finales que deben especificarse, de mo-

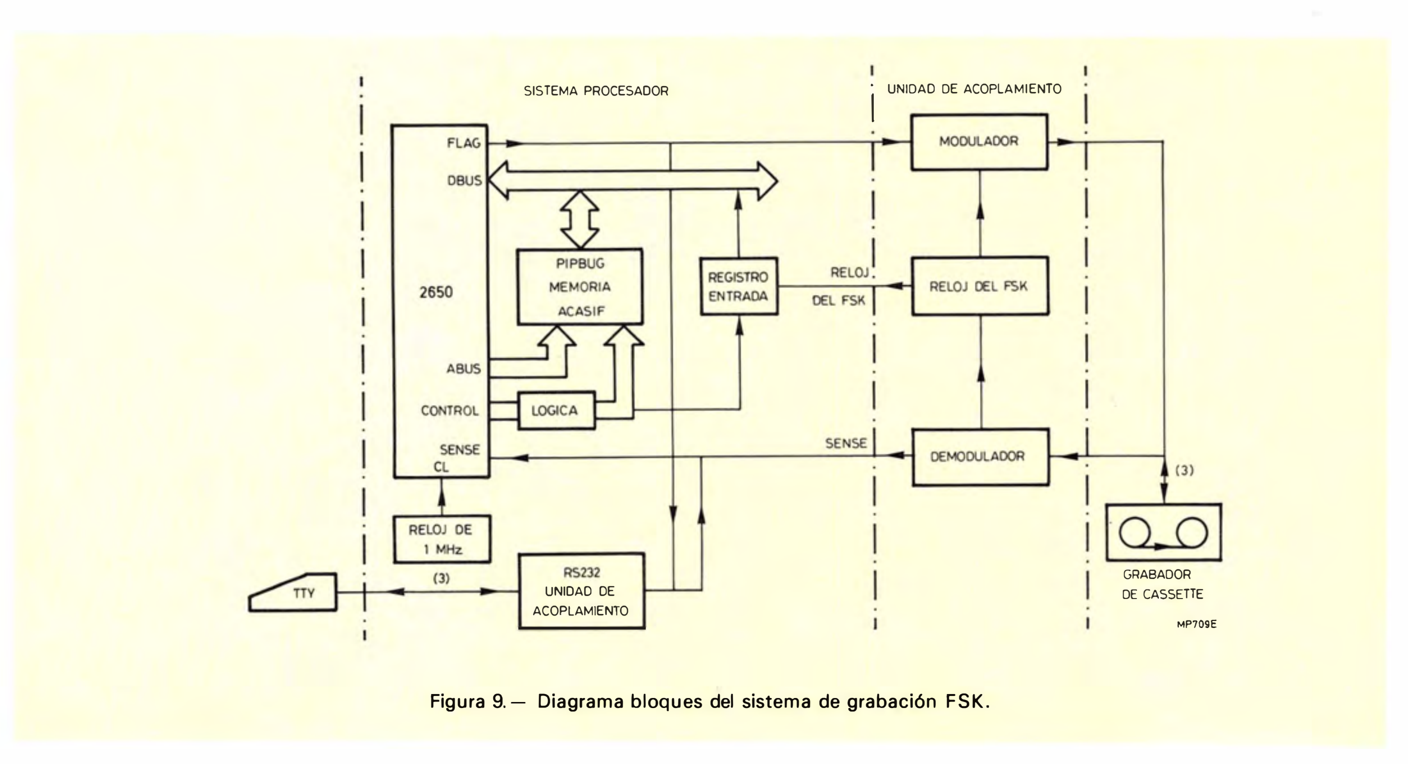


Figura 9.— Diagrama bloques del sistema de grabación FSK.

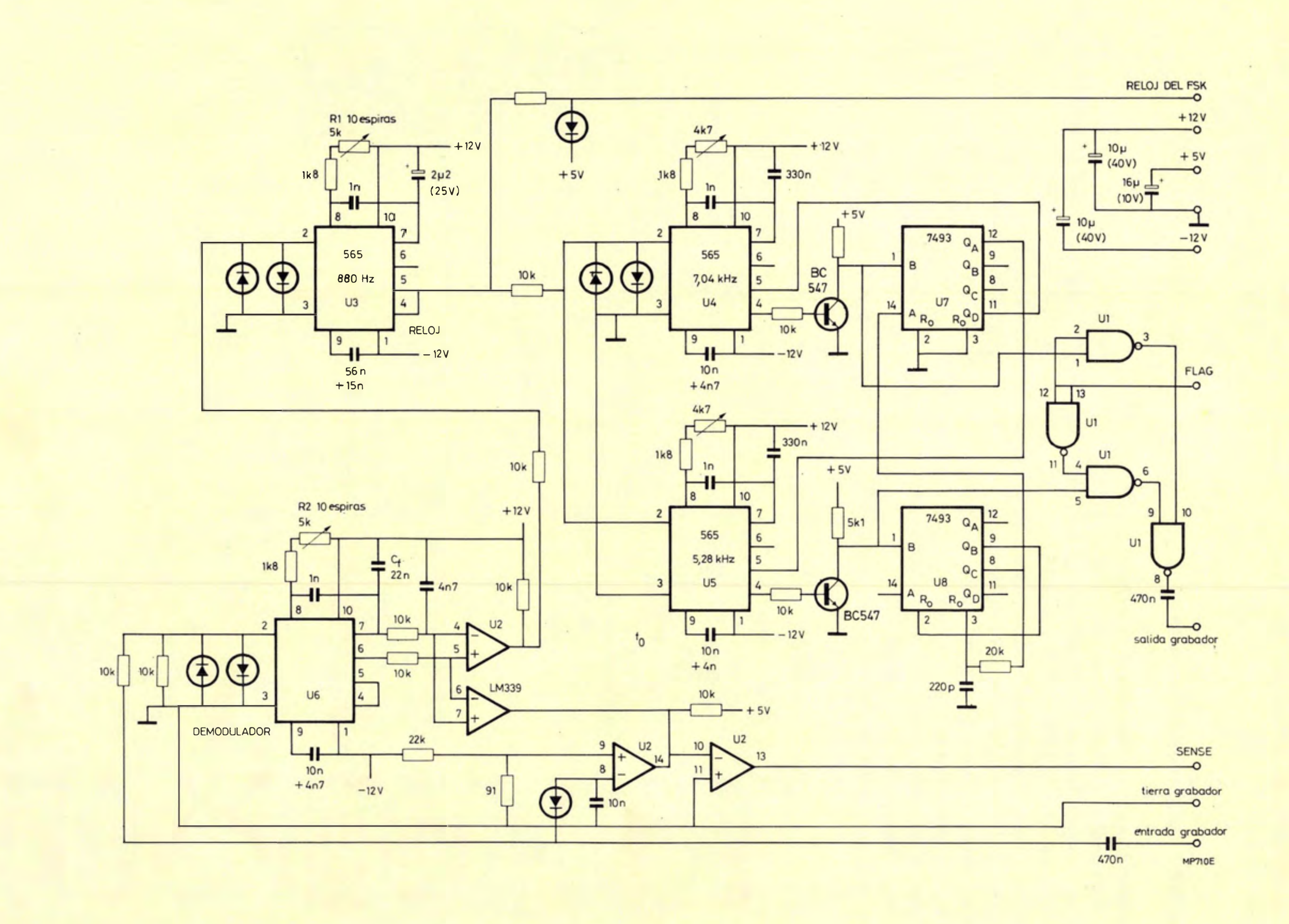


Figura 10.— Esquema del circuito de acoplamiento FSK.

do que la acción de lectura/escritura pueda acceder a cualquier parte de la memoria.

El programa se basa en el uso del monitor/cargador PIPBUG del 2650 que se supone reside en el sistema microordenador. La figura 11 muestra un organigrama simplificado del programa.

El programa no proporciona corrección de error, aunque puede ser incorporado sin dificultad, del mismo modo que en el sistema 1.

Funcionamiento del grabador de cassette

Si se ha hecho un uso cuidadoso del contador de posición de la cinta, pueden almacenarse en la misma cassette varios bloques independientes de información. Antes de la grabación, debe rebobinarse la cinta de forma que el principio del óxido haya pasado apenas la cabeza grabadora. Luego se pone a cero el contador de la cinta. En este momento, puede grabarse el primer bloque de información, la cinta marcha hacia adelante hasta que el contador de posición lee, por ejemplo, 50, y entonces se escribe el siguiente bloque de información.

Siempre que el usuario mantenga las anotaciones exactas de la posición en la cual se graba la información, dicha posición será recuperable. Una casette normal C60 puede contener fácilmente hasta ocho bloques de información, cada uno de ellos de 8 K octetos más la cabecera de guía, en cada lado.

Cuando se ha situado correctamente la cinta, debe introducirse el programa del cassette. Quedará visualizado el texto **ACASIF** y se introducirá la orden de lectura/escritura. El formato de

R nnnn aaaa
W nnnn aaaa
P

donde nnnn es el número de octetos a transferir de cuatro dígitos hexadecimales, aaaa es la dirección de iniciación de la información de cuatro dígitos hexadecimales, y R, W, P representan las órdenes de lectura, escritura o retorno al PIPBUG. Si no se ha rechazado la orden (?? visualizado) debe conectarse el grabador a reproducción/grabación, según sea el caso. Cuando se ha terminado la transferencia de datos, se visualiza el texto, **EOJ**, y el programa espera la próxima orden.

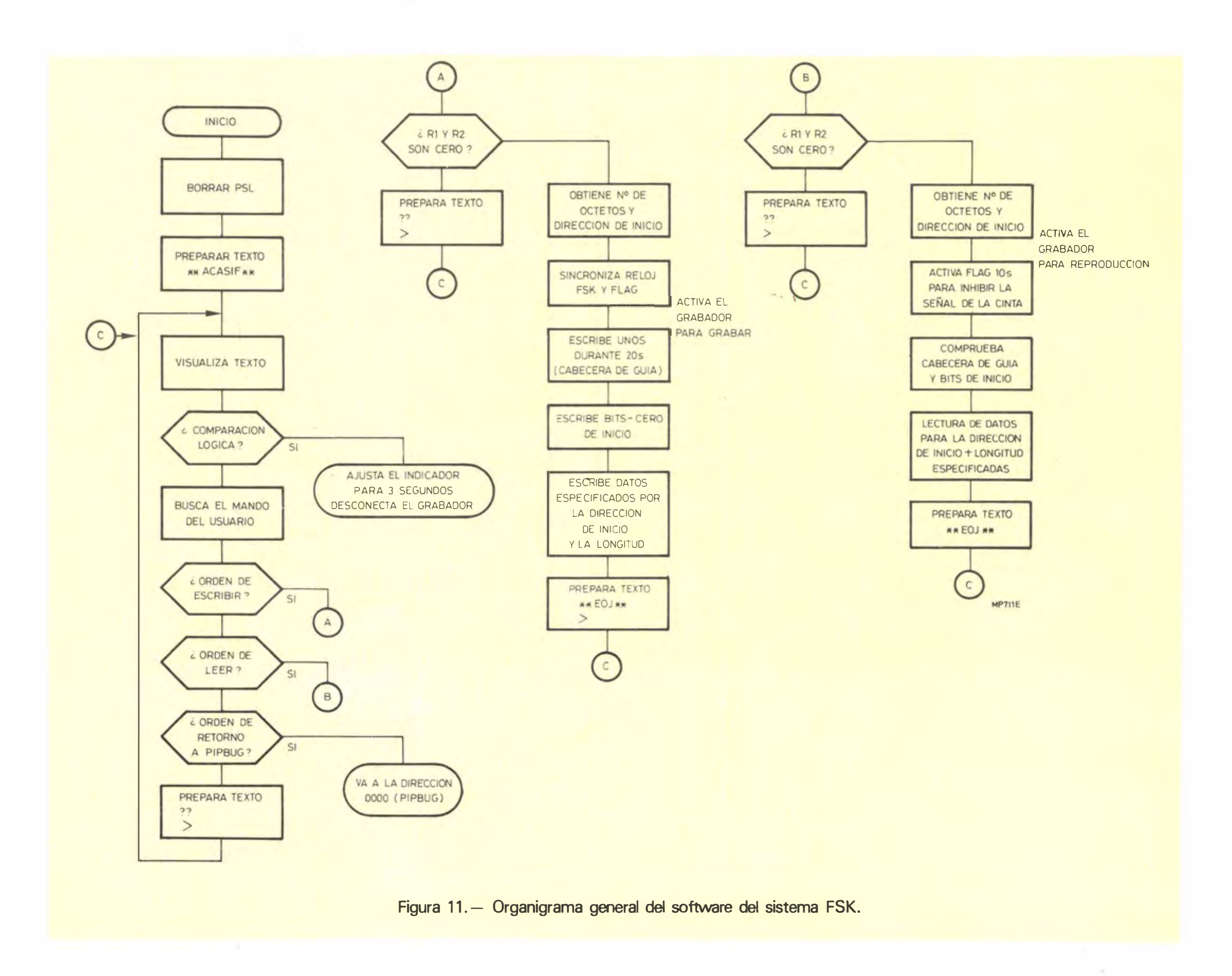


Figura 11.— Organigrama general del software del sistema FSK.

APENDICE

Listado en lenguaje ensamblador del programa de corrección de errores del sistema 1.

```
      PIP ASSEMBLER VERSION 2 LEVEL 1                                          PAGE    1

  LINE  ADDR  LABL  B1 B2 B3 B4 ERROR SOURCE

     1        0000                      R0   EQU      0
     2        0001                      R1   EQU      1
     3        0002                      R2   EQU      2
     4        0003                      R3   EQU      3
     5        0000                      Z    EQU      0
     6        0001                      P    EQU      1
     7        0002                      N    EQU      2
     8        0003                      UN   EQU      3
     9        0000                      EQ   EQU      0
    10        0001                      GT   EQU      1
    11        0002                      LT   EQU      2
    12        0010                      RS   EQU      H'10'
    13        0008                      WC   EQU      H'08'
    14        0002                      COM  EQU      H'02'
    15                                       ORG      H'440'
    16        0440                      ADRS RES      4          STRT/END ADRS
    17        0444                      HOLD RES      1
    18        0445                      ADCO RES      1          ADRS CONTROL
    19        0446                      STOR RES      1
    20        0447                      ERCN RES      1          ERROR COUNT
    21        0448                      ADRF RES      1          ADRS FLAG
    22                                  * PROGRAM STORES 2650 MEMORY BYTES ON AUDIO CASSETTE-
    23                                  * WITH ERROR CORRECTION FOR 511 BITS DROP OUT IN 2049-
    24                                  * BITS AND SPEED VARIATION OF + OR - 7.8 PER CENT.-
    25                                  * DATA RATE IS 23.4 BYTES/SEC (46.8 HEX CHARS/SEC).
    26                                  * WRITE CASSETTE STRT
    27  0449  0449  75 FF               STRT CPSL     H'FF'
    28  044B        76 40                    PPSU     H'40'
    29  044D        0C 04 42                 LODA,R0  ADRS+2     SUB STRT & END ADRS
    30  0450        0D 04 43                 LODA,R1  ADRS+3
    31  0453        AD 04 41                 SUBA,R1  ADRS+1
    32  0456        77 08                    PPSL     WC
    33  0458        AC 04 40                 SUBA,R0  ADRS
    34  045B        75 08                    CPSL     WC
    35  045D        CC 04 42                 STRA,R0  ADRS+2     ADRS+2 HOLDS NO. OF BYTES
    36  0460        CD 04 43                 STRA,R1  ADRS+3
    37  0463        07 00                    LODI,R3  0
    38  0465        04 FF                    LODI,R0  H'FF'
    39  0467        B0                       WRTC,R0
    40  0468  0468  20                  TIM1 EORZ     R0         LEADER OF N°1
    41  0469        F8 7E                    BDRR,R0  $
    42  046B        FB 7B                    BDRR,R3  TIM1
    43  046D  046D  06 03               BGN  LODI,R2  3
    44  046F  046F  07 00               BGNO LODI,R3  0
    45  0471        05 FF                    LODI,R1  H'FF'
    46  0473        77 10                    PPSL     RS
    47  0475        07 06                    LODI,R3  6
    48  0477        04 FF                    LODI,R0  H'FF'
    49  0479        B0                       WRTC,R0
    50  047A  047A  20                  TIM2 EORZ     R0         RE-SYNC FOR READ PROG.
    51  047B        F8 7E                    BDRR,R0  $
    52  047D        FB 7B                    BDRR,R3  TIM2
```

```
     PIP ASSEMBLER VERSION 2 LEVEL 1                                                    PAGE    2

LINE  ADDR  LABL  B1 B2 B3 B4 ERROR SOURCE

  53  047F        04 CF                   LODI,R0 H'CF'     O/P STRT CHAR CF
  54  0481        3F 05 D0                BSTA,UN OPR0
  55  0484        75 10                   CPSL    RS
  56  0486  0486  0F 64 40           BGN1 LODA,R0 ADRS,R3   BEGIN ADDRESS O/P
  57  0489        3F 05 B3                BSTA,UN OBYT
  58  048C        21                      EORZ    R1
  59  048D        D0                      RRL,R0
  60  048E        C1                      STRZ    R1        BCC STEP
  61  048F        87 01                   ADDI,R3 1
  62  0491        E7 02                   COMI,R3 2
  63  0493        98 71                   BCFR,EQ BGN1      BR TWICE
  64  0495        04 20                   LODI,R0 32
  65  0497        3F 05 B3                BSTA,UN OBYT      O/P BLK LENGTH
  66  049A        21                      EORZ    R1
  67  049B        D0                      RRL,R0
  68  049C        3F 05 B3                BSTA,UN OBYT      O/P ADRS BCC
  69  049F        05 FF                   LODI,R1 H'FF'     ADRS & BCC O/P COMPLETE
  70  04A1        07 00                   LODI,R3 0
  71  04A3  04A3  0F E4 40           BGN2 LODA,R0 *ADRS,R3  BEGIN DATA O/P
  72  04A6        3F 05 B3                BSTA,UN OBYT
  73  04A9        21                      EORZ    R1
  74  04AA        D0                      RRL,R0
  75  04AB        C1                      STRZ    R1
  76  04AC        87 01                   ADDI,R3 1
  77  04AE        E7 20                   COMI,R3 32
  78  04B0        98 71                   BCFR,EQ BGN2      BR 32 TIMES
  79  04B2        3F 05 B3                BSTA,UN OBYT      O/P DATA BCC
  80  04B5        FE 04 6F                BDRA,R2 BGN0
  81  04B8        20                      EORZ    R0        ADD 32 TO STRT ADRS
  82  04B9        05 20                   LODI,R1 32
  83  04BB        8D 04 41                ADDA,R1 ADRS+1
  84  04BE        77 08                   PPSL    WC
  85  04C0        8C 04 40                ADDA,R0 ADRS
  86  04C3        75 08                   CPSL    WC
  87  04C5        CD 04 41                STRA,R1 ADRS+1
  88  04C8        CC 04 40                STRA,R0 ADRS
  89  04CB        0D 04 43                LODA,R1 ADRS+3    SUB 32 FROM NO. OF BYTES
  90  04CE        0C 04 42                LODA,R0 ADRS+2
  91  04D1        A5 20                   SUBI,R1 32
  92  04D3        77 08                   PPSL    WC
  93  04D5        A4 00                   SUBI,R0 0
  94  04D7        75 08                   CPSL    WC
  95  04D9        CD 04 43                STRA,R1 ADRS+3
  96  04DC        CC 04 42                STRA,R0 ADRS+2
  97  04DF        9E 04 6D                BCFA,N  BGN
  98  04E2        04 CF                   LODI,R0 H'CF'     STRT CHAR
  99  04E4        3F 05 D0                BSTA,UN OPR0
 100  04E7        07 03                   LODI,R3 3
 101  04E9  04E9  04 66              EOFI LODI,R0 H'66'     END CHAR
 102  04EB        3F 05 B3                BSTA,UN OBYT
 103  04EE        FB 79                   BDRR,R3 EOFI
 104  04F0        40                      HALT              WRITE TO CASSETTE COMPLETE
```

```
     PIP ASSEMBLER VERSION 2 LEVEL 1                                                   PAGE     3

LINE  ADDR  LABL  B1 B2 B3 B4 ERROR SOURCE

 105                                     * READ CASSETTE STRT
 106  04F1  04F1  75 FF                  STRR CPSL     H'FF'
 107  04F3        76 40                       PPSU     H'40'
 108  04F5        04 01                       LODI,R0  1
 109  04F7        CC 04 48                    STRA,R0  ADRF
 110  04FA        20                          EORZ     R0
 111  04FB        CC 04 47                    STRA,R0  ERCN
 112  04FE  04FE  3F 05 71               FIND BSTA,UN  IBYT        FIND START CHAR.
 113  0501        18 7B                       BCTR,UN  FIND
 114  0503  0503  75 10                  NDST CPSL     RS
 115  0505        07 00                       LODI,R3  0
 116  0507        05 FF                       LODI,R1  H'FF'
 117  0509  0509  3F 05 71               L002 BSTA,UN  IBYT
 118  050C        CF 64 40                    STRA,R0  ADRS,R3     STR STRT ADRS
 119  050F        21                          EORZ     R1
 120  0510        D0                          RRL,R0
 121  0511        C1                          STRZ     R1          BCC
 122  0512        87 01                       ADDI,R3  1
 123  0514        E7 03                       COMI,R3  3
 124  0516        98 71                       BCFR,EQ  L002
 125  0518        04 66                       LODI,R0  H'66'       LOOK FOR END 66
 126  051A        EC 04 42                    COMA,R0  ADRS+2
 127  051D        1C 05 60                    BCTA,EQ  FINI
 128  0520        3F 05 71                    BSTA,UN  IBYT        3 ADRS IN
 129  0523        E1                          COMZ     R1          CHK ADRS BCC
 130  0524        9C 05 61                    BCFA,EQ  ERRA
 131  0527        04 01                       LODI,R0  1
 132  0529        EC 04 48                    COMA,R0  ADRF
 133  052C        18 08                       BCTR,EQ  HERE
 134  052E        0C 04 41                    LODA,R0  ADRS+1      CHK FOR NEXT BLOCK
 135  0531        EC 04 45                    COMA,R0  ADCO
 136  0534        98 2B                       BCFR,EQ  ERRA
 137  0536  0536  07 00                  HERE LODI,R3  0           ADRS CORRECT
 138  0538        05 FF                       LODI,R1  H'FF'
 139  053A  053A  3B 35                  L003 BSTR,UN  IBYT
 140  053C        CF E4 40                    STRA,R0  *ADRS,R3
 141  053F        21                          EORZ     R1
 142  0540        D0                          RRL,R0
 143  0541        C1                          STRZ     R1          BCC
 144  0542        87 01                       ADDI,R3  1
 145  0544        E7 20                       COMI,R3  32
 146  0546        98 72                       BCFR,EQ  L003
 147  0548        3F 05 71                    BSTA,UN  IBYT        32 BYTES IN
 148  054B        E1                          COMZ     R1          CHK DATA BCC
 149  054C        98 13                       BCFR,EQ  ERRA
 150  054E        0C 04 41                    LODA,R0  ADRS+1      DATA CORRECT
 151  0551        84 20                       ADDI,R0  32
 152  0553        CC 04 45                    STRA,R0  ADCO        INC. ADCO BY 32
 153  0556        20                          EORZ     R0
 154  0557        CC 04 47                    STRA,R0  ERCN        RESET ERCN
 155  055A        CC 04 48                    STRA,R0  ADRF        RESET ADRF
 156  055D        1F 04 FE                    BCTA,UN  FIND
```

```
PIP ASSEMBLER VERSION 2 LEVEL 1                                                    PAGE    4

LINE  ADDR  LABL  B1 B2 B3 B4 ERROR SOURCE

 157  0560  0560  40                   FINI HALT              PROGRAMME READ CORRECTLY
 158  0561  0561  04 01                ERRA LODI,R0 1
 159  0563        8C 04 47                  ADDA,R0 ERCN      INC. ERCN
 160  0566        CC 04 47                  STRA,R0 ERCN
 161  0569        E4 05                     COMI,R0 5
 162  056B        18 03                     BCTR,EQ ERRS      TOO MANY ERRORS
 163  056D        1F 04 FE                  BCTA,UN FIND
 164  0570  0570  40                   ERRS HALT              PROGRAMME NOT READ CORRECTLY
 165                                   * SUBROUTINES SUBROUTINES SUBROUTINES SUBROUTINES
 166                                   * I/P PGM BYTE IN TWO BYTES
 167  0571  0571  77 10                IBYT PPSL    RS
 168  0573        06 00                     LODI,R2 0         FIRST/SECOND FLAG
 169  0575  0575  05 00                ON0  LODI,R1 0
 170  0577        07 05                     LODI,R3 5
 171  0579  0579  30                   ON1  REDC,R0
 172  057A        1A 7D                     BCTR,N  ON1       BR IF BIT 7 = 1
 173  057C        3B 30                     BSTR,UN HABI      HALF BIT DELAY
 174  057E  057E  3B 2A                ON2  BSTR,UN FBIT      FULL BIT DELAY
 175  0580        30                        REDC,R0
 176  0581        44 80                     ANDI,R0 H'80'     TAKE BIT 7
 177  0583        61                        IORZ    R1
 178  0584        C1                        STRZ    R1
 179  0585        D1                        RRL,R1
 180  0586        FB 76                     BDRR,R3 ON2       BR FOR 5 BITS
 181  0588        3B 20                     BSTR,UN FBIT      STOP BIT
 182  058A        D1                        RRL,R1
 183  058B        D1                        RRL,R1
 184  058C        D1                        RRL,R1
 185  058D        E5 C8                     COMI,R1 H'C8'
 186  058F        1C 05 03                  BCTA,EQ NDST
 187  0592        45 F0                     ANDI,R1 H'F0'     TAKE FIRST HALF OF BYTE
 188  0594        E6 01                     COMI,R2 1
 189  0596        18 07                     BCTR,EQ OUT
 190  0598        06 01                     LODI,R2 1         FLAG = 1
 191  059A        CD 04 44                  STRA,R1 HOLD      STR MS HALF BYTE
 192  059D        1B 56                     BCTR,UN ON0
 193  059F  059F  D1                   OUT  RRL,R1
 194  05A0        D1                        RRL,R1
 195  05A1        D1                        RRL,R1
 196  05A2        D1                        RRL,R1            XXXX3210
 197  05A3        01                        LODZ    R1
 198  05A4        8C 04 44                  ADDA,R0 HOLD      ADD TWO HALF BYTES
 199  05A7        75 10                     CPSL    RS
 200  05A9        17                        RETC,UN
 201  05AA  05AA  04 50                FBIT LODI,R0 80        FULL BIT DELAY
 202  05AC        1B 02                     BCTR,UN HABD
 203  05AE  05AE  04 2B                HABI LODI,R0 43        HALF BIT DELAY
 204  05B0  05B0  F8 7E                HABD BDRR,R0 $
 205  05B2        17                        RETC,UN
 206                                   * O/P R0 IN TWO BYTES AND HOLD R0
 207  05B3  05B3  77 10                OBYT PPSL    RS
 208  05B5        C2                        STRZ    R2          PUT BYTE IN R2
```

```
     PIP ASSEMBLER VERSION 2 LEVEL 1                                                  PAGE     5

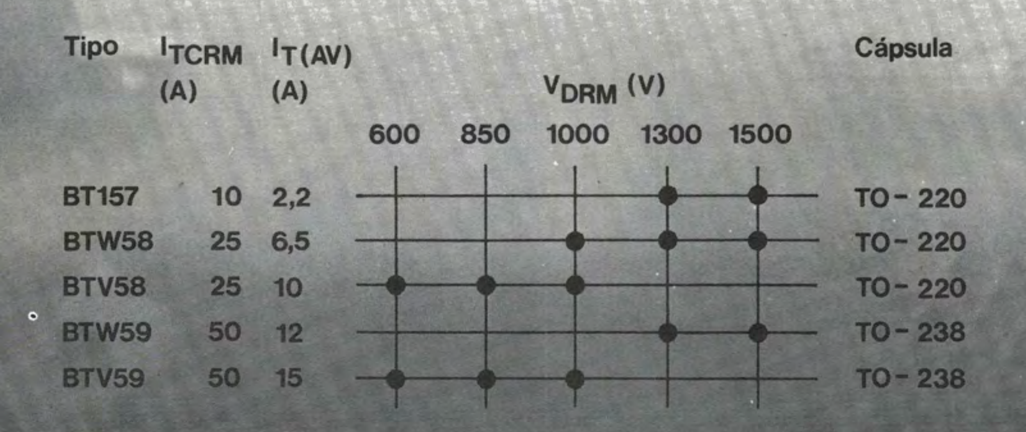
LINE   ADDR   LABL   B1 B2 B3 B4 ERROR SOURCE

 209   05B6          CC 04 44                 STRA,R0 HOLD
 210   05B9          46 0F                    ANDI,R2 H'0F'
 211   05BB          86 50                    ADDI,R2 H'50'      R2 = (0101)3210
 212   05BD          44 F0                    ANDI,R0 H'F0'
 213   05BF          84 05                    ADDI,R0 H'05'      R0 = 7654(0101)
 214   05C1          D2                       RRL,R2
 215   05C2          D2                       RRL,R2
 216   05C3          D2                       RRL,R2
 217   05C4          D2                       RRL,R2             R2 = 3210(0101)
 218   05C5          3B 09                    BSTR,UN OPR0       O/P R0 MS FIRST.
 219   05C7          02                       LODZ    R2
 220   05C8          3B 06                    BSTR,UN OPR0       LS SECOND
 221   05CA          0C 04 44                 LODA,R0 HOLD       REPLACE R0
 222   05CD          75 10                    CPSL    RS
 223   05CF          17                       RETC,UN
 224   05D0   05D0   CC 04 46            OPR0 STRA,R0 STOR       PUT BYTE IN STOR
 225   05D3          05 05                    LODI,R1 5          5 COUNTER
 226   05D5          20                       EORZ    R0         START BIT
 227   05D6          3B 0E                    BSTR,UN OPBI       O/P BIT 7 OF R0
 228   05D8          0C 04 46                 LODA,R0 STOR       LOAD BYTE INTO R0
 229   05DB   05DB   3B 09               OP8  BSTR,UN OPBI       O/P 76543
 230   05DD          D0                       RRL,R0
 231   05DE          C0                       NOP
 232   05DF          F9 7A                    BDRR,R1 OP8
 233   05E1          04 80                    LODI,R0 H'80'      STOP BIT
 234   05E3          3B 01                    BSTR,UN OPBI
 235   05E5          17                       RETC,UN
 236   05E6   05E6   07 53               OPBI LODI,R3 83         O/P OPC7
 237   05E8          B0                       WRTC,R0
 238   05E9          FB 7E                    BDRR,R3 $
 239   05EB          17                       RETC,UN
 240                                          END

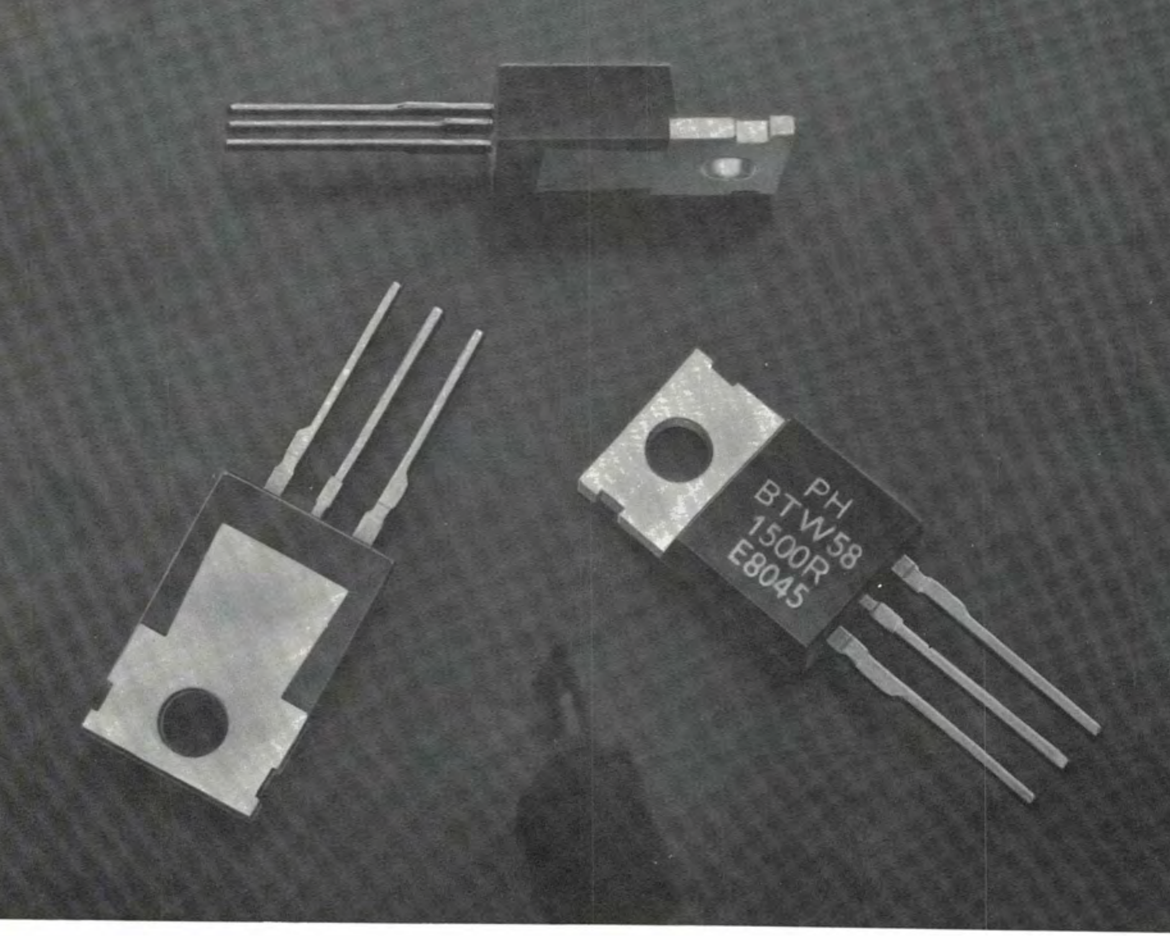

TOTAL ASSEMBLER ERRORS =     0
```

GTO

TIRISTOR RAPIDO BLOQUEABLE POR PUERTA



Tipo	I_{TCRM} (A)	$I_{T(AV)}$ (A)	V_{DRM} (V) 600	850	1000	1300	1500	Cápsula
BT157	10	2,2				●	●	TO-220
BTW58	25	6,5			●	●	●	TO-220
BTV58	25	10	●	●	●			TO-220
BTW59	50	12				●	●	TO-238
BTV59	50	15	●	●	●			TO-238



POWERMOS ó GTO.

Ultimamente han aparecido dos nuevos tipos de semiconductores de potencia: transistores POWERMOS y tiristores bloqueables por puerta (GTO), que hoy en día son los componentes de conmutación de potencia más avanzados. Los transistores bipolares de potencia han servido adecuadamente al mercado durante muchos años. Sin embargo, existen muchas aplicaciones en las que dispositivos de mayores prestaciones pueden proporcionar beneficios, y en las que puede ser adecuado utilizar POWERMOS o GTO en lugar de transistores bipolares de potencia.

La gama de tiristores GTO se describió en Revista Miniwatt, vol. 20 n.° 4, Abril 1981. Este artículo describe la gama de transistores POWERMOS y muestra cómo se complementan estos dispositivos para formar una de las más amplias gamas de dispositivos de potencia disponibles actualmente.

¿QUE ES EL POWERMOS?

POWERMOS es la denominación que da Philips a la gama de dispositivos MOSFET de potencia de canal N, que añade una nueva dimensión a la tecnología de semiconductores de potencia. Estos dispositivos tienen un margen de tensión de 50 a 1000 V y una capacidad para conducir corrientes de hasta 40 A.

Debido a su construcción, los transistores POWERMOS son intrínsecamente muy rápidos, con tiempos de paso a bloqueo y a conducción del orden de 100 ns. Los transistores POWERMOS también son robustos eléctrica y térmicamente. Sus características térmicas y su área de funcionamiento de seguridad extremadamente buenas hacen que estos dispositivos puedan ser conectados en paralelo sin problemas.

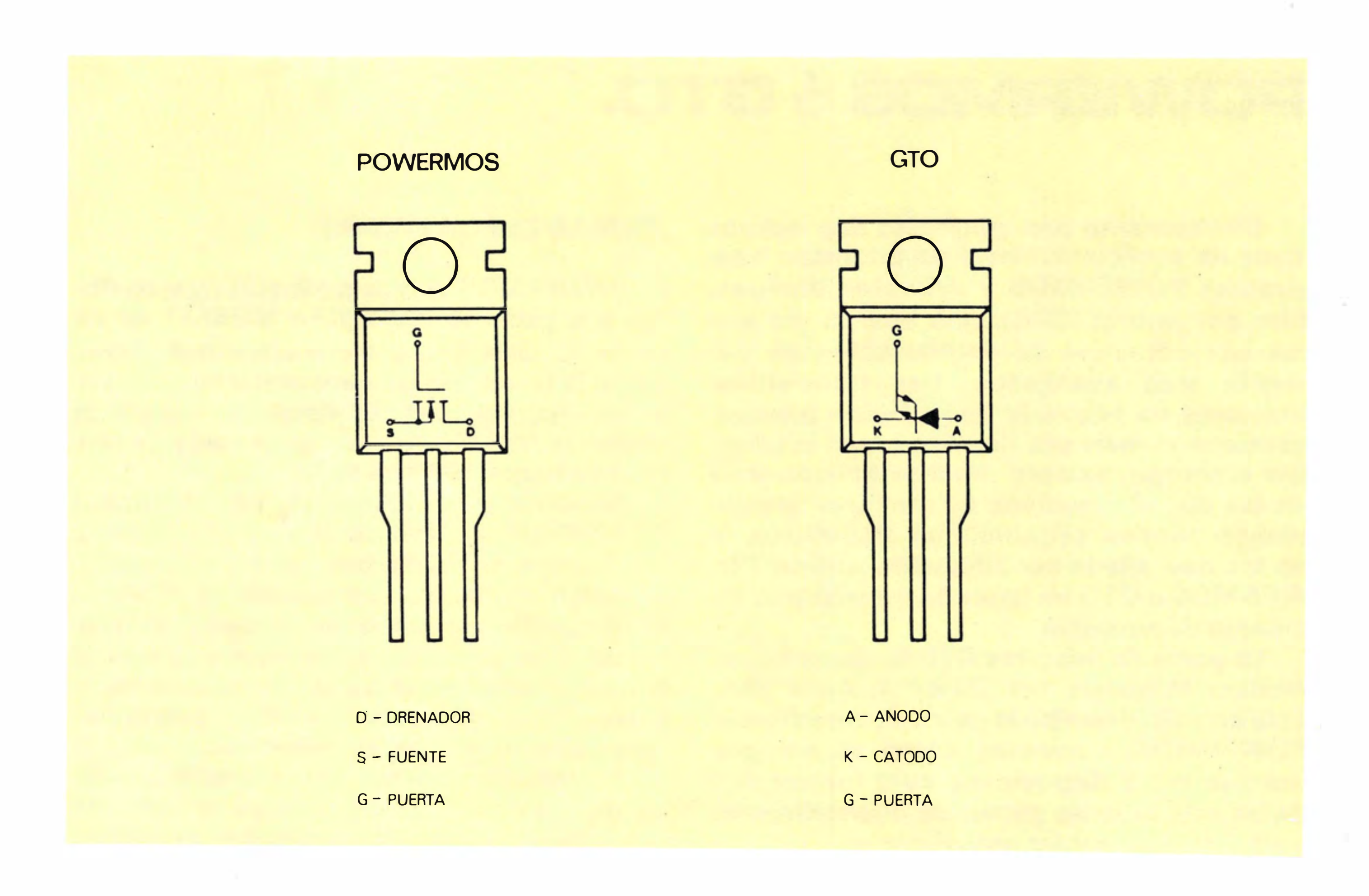
En contraste con los dispositivos bipolares, los dispositivos MOS son capaces de controlar una corriente de algunos amperios con una tensión

de puerta de pocos voltios y casi sin potencia de excitación. El POWERMOS es una familia de conmutadores de potencia compatibles con dispositivos LSI y microordenadores que pueden ser excitados directamente a partir de niveles de salida de dispositivos TTL o LSI (5 V), o a partir de registros de salida de microordenadores. Los dispositivos POWERMOS tienen también una velocidad de conmutación algunas veces mayor que los dispositivos bipolares. Su velocidad depende tanto de la capacidad de entrada como de las condiciones de excitación. Los efectos de la temperatura y de la corriente de carga en las capacidades de los dispositivos MOSFET son despreciables. Estas capacidades definen las características de conmutación del dispositivo.

Los transistores POWERMOS se fabrican en tecnología DMOS. La tecnología DMOS es una forma de tecnología MOSFET, en la cual la estructura produce circulación de corriente en sentido vertical. Como la metaliación de la fuente cubre la estructura completa, excepto el contacto de puerta, los diversos surtidores de las células quedan conectados en paralelo. Así, un transistor POWERMOS puede ser visto como un conjunto de un gran número de transistores MOS sencillos conectados en paralelo.

Con transistores POWERMOS no se produce segunda ruptura. Los transistores MOSFET de potencia son algunos órdenes de magnitud menos aptos a la segunda ruptura que los transistores bipolares debido a su coeficiente de temperatura positivo de resistencia en conducción. Como el transistor MOSFET se calienta, la resistencia en conducción aumenta, y por lo tanto disminuye la corriente. Si la densidad de corriente aumentara en un determinado punto del canal, el aumento de temperatura resultante actuaría limitando la corriente. Esto evita la formación de puntos calientes o la distribución irregular de la corriente mediante la ecualización automática a través del chip».

CONEXIONES EQUIVALENTES



COMPARACION DE CARACTERISTICAS

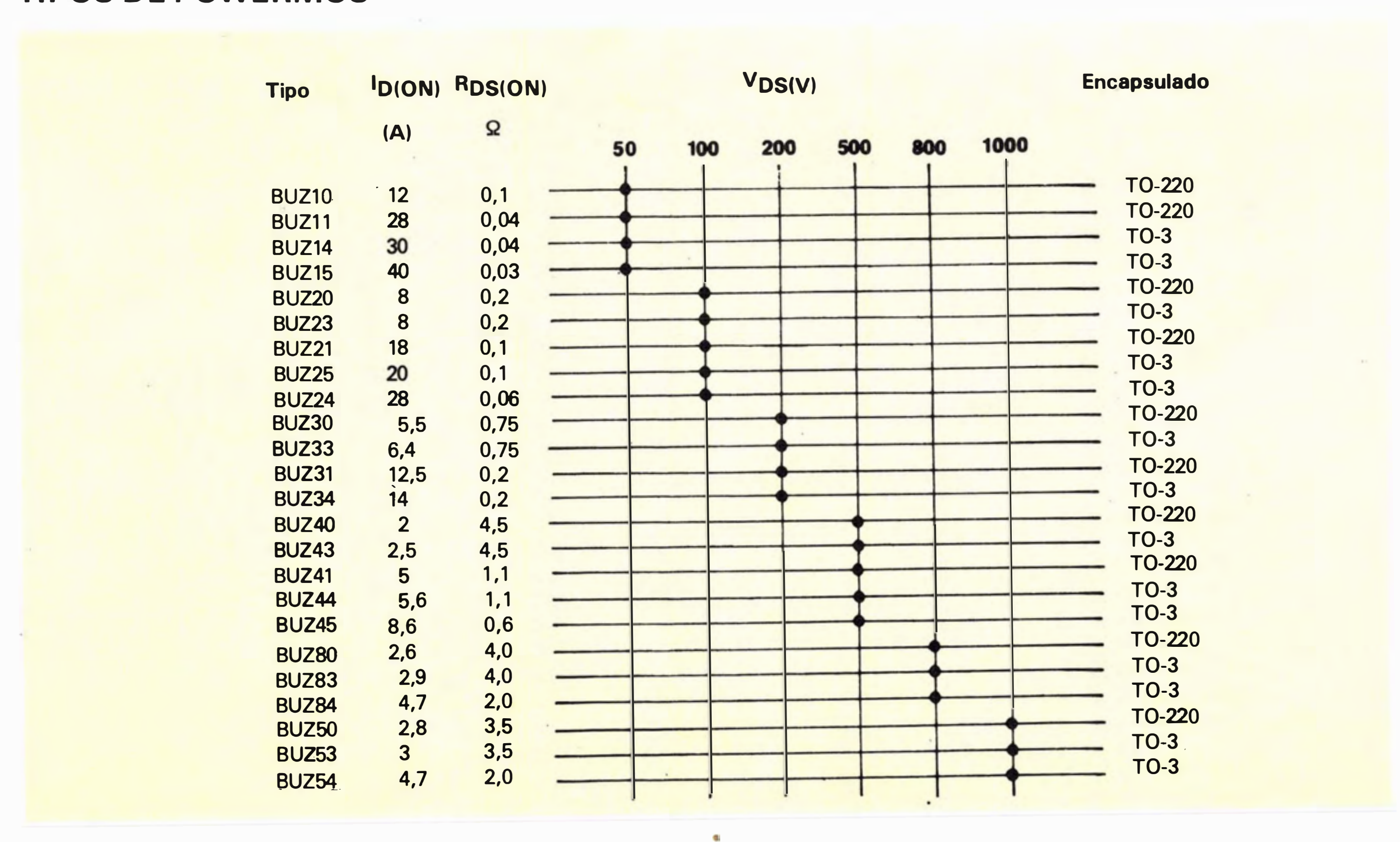
POWERMOS		GTO
Moderada	Disipación en estado de conducción	Moderada
Muy buena pero capacitiva	Facilidad de paso a conducción	Moderada
Muy buena	Facilidad de paso a bloqueo	Buena
Muy buena	Frecuencia de conmutación	Buena
Moderada (x5)	Capacidad para soportar sobrecorrientes	Muy buena (X 10 a 15)
Buena	Capacidad para soportar sobretensiones	Muy buena
Buena	Area de funcionamiento de seguridad (SOAR)	Muy buena
———	dV/dt	Muy buena
Positivo	Coeficiente de temperatura de la corriente en estado de conducción	Muy buena
Muy buena	Conexión en paralelo	Mala

TIPOS DE GTO

Tipo	I_{TCRM} (A)	$I_{T(AV)}$ (A)	V_{DRM} (V) 600	850	1000	1300	1500	Encapsulado
BT157	10	2,2				●	●	TO-220
BTW58	25	6,5			●	●	●	TO-220
BTV58	25	10	●	●	●			TO-220
BTW59*	50	12				●	●	TO-238
BTV59*	50	15	●	●	●			TO-238

*Tipos con base aislada

TIPOS DE POWERMOS



Tipo	$I_{D(ON)}$ (A)	$R_{DS(ON)}$ Ω	V_{DS}(V) 50	100	200	500	800	1000	Encapsulado
BUZ10	12	0,1	●						TO-220
BUZ11	28	0,04	●						TO-220
BUZ14	30	0,04	●						TO-3
BUZ15	40	0,03	●						TO-3
BUZ20	8	0,2		●					TO-220
BUZ23	8	0,2		●					TO-3
BUZ21	18	0,1		●					TO-220
BUZ25	20	0,1		●					TO-3
BUZ24	28	0,06		●					TO-3
BUZ30	5,5	0,75			●				TO-220
BUZ33	6,4	0,75			●				TO-3
BUZ31	12,5	0,2			●				TO-220
BUZ34	14	0,2			●				TO-3
BUZ40	2	4,5				●			TO-220
BUZ43	2,5	4,5				●			TO-3
BUZ41	5	1,1				●			TO-220
BUZ44	5,6	1,1				●			TO-3
BUZ45	8,6	0,6				●			TO-3
BUZ80	2,6	4,0					●		TO-220
BUZ83	2,9	4,0					●		TO-3
BUZ84	4,7	2,0					●		TO-3
BUZ50	2,8	3,5						●	TO-220
BUZ53	3	3,5						●	TO-3
BUZ54	4,7	2,0						●	TO-3

LA FAMILIA COMPLETA

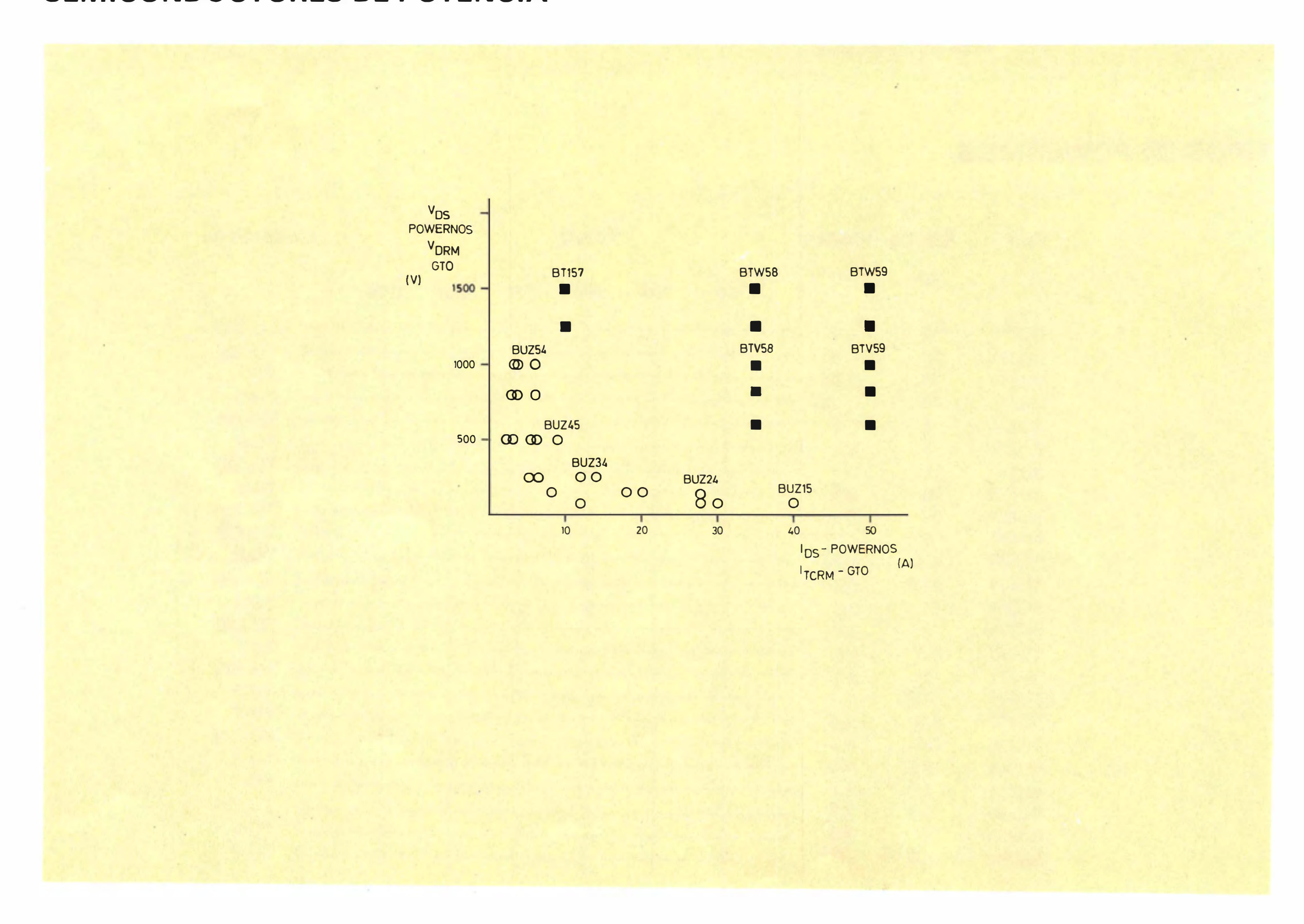
La comparación de la familia completa de los nuevos semiconductores de potencia no es tan fácil como se podría suponer. Esto es debido a que están especificados en forma ligeramente diferente. Los datos eléctricos de los POWERNOS están especificados para una temperatura de la cápsula de 25°C, así como la máxima disipación de potencia. Para la disipación de potencia con otras temperaturas de cápsula se da una curva de corrección. Esto está en línea con la práctica adoptada por otros fabricantes de dispositivos MOSFET.

Por otro lado, el GTO era único cuando se introdujo en 1980, y se especificó en términos de su temperatura de unión.

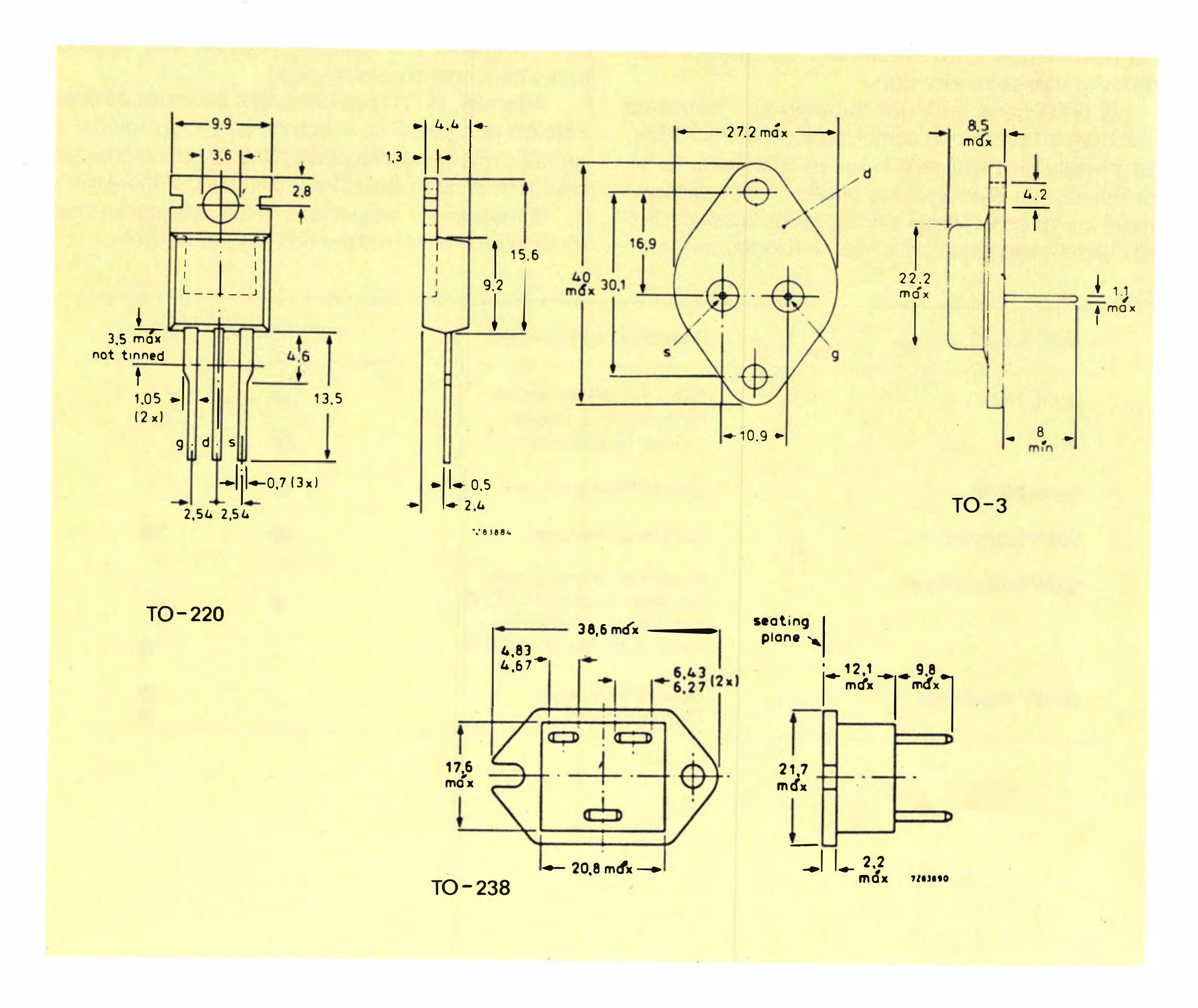
Para indicar simplemente la forma en que los dos tipos diferentes de dispositivos se complementan hay dos métodos posibles (aunque, por supuesto, existen muchos más). Un método es tomar una temperatura de cápsula normalizada de 85°C, y calcular entonces la corriente en estado de conducción de los dispositivos POWERMOS para esta temperatura. Otro método, y éste es el utilizado aquí, consiste en representar la máxima corriente de ánodo controlable I_{TCRM} del GTO con la máxima corriente de drenador I_{DS} de los dispositivos POWERMOS. Esto permite al lector comparar con los datos publicados y simplificar la presentación.

Se puede ver que los dos tipos de dispositivos se complementan y que, al ampliar ambas gamas de dispositivos, se cubrirá el espectro completo.

REPRESENTACION GENERAL DE LA FAMILIA COMPLETA DE LOS NUEVOS SEMICONDUCTORES DE POTENCIA



DETALLES DE LOS ENCAPSULADOS



APLICACIONES

Las características sobresalientes del SOAR y la fiabilidad de los transistores POWERMOS obtenidas como resultado de su autolimitación térmica lo hacen adecuado para acumulación de cargas inductivas.

Su aplicación potencial aumenta aún más por las elevadas velocidades de conmutación de los dispositivos debido a la forma de actuar de los portadores mayoritarios (sin tiempo de almacenamiento de portadores minoritarios).

Existen dos aplicaciones particulares en las que los POWERMOS son particularmente adecuados: fuentes de alimentación conmutadas y control de motores. El uso de POWERMOS es ideal para la tecnología de fuentes de alimentación conmutadas. Su carencia de segunda ruptura le permite desempeñar su función de forma fiable en cargas con un elevado número de componentes reactivos como las redes de filtrado. Utilizando transistores bipolares para conmutación, la frecuencia de funcionamiento de una fuente de alimentación conmutada está normalmente comprendida en el

margen de 20 a 50 kHz. Con transistores POWERMOS, se puede doblar el margen de frecuencia obteniendo como resultado un sistema con tamaño y peso menor aún.

El GTO tiene un lugar también en control de motores y fuentes de alimentación conmutadas. En particular, para aplicaciones trifásicas, la alta tensión de bloqueo que poseen estos dispositivos los hacen ideales para que los diseñadores consigan márgenes de seguridad adecuados de forma fácil. Su capacidad para soportar sobrecargas y para manejar una elevada corriente apuntan claramente a su aplicación en las más severas áreas del control de potencia.

Además, el GTO es ideal para sistemas de desviación horizontal de tubos de rayos catódicos, y en aplicaciones domésticas tales como en lavadoras, hornos de microondas y cocinas por inducción.

El margen de aplicaciones cubierto por ambos dispositivos se muestra en la siguiente tabla:

Máx. tensión inversa	Principales aplicaciones	POWERMOS	GTO
Hasta 100 V	Fuente de alimentación conmutada de batería	●	
	Control de motores	●	
hasta 200 V	Convertidores c.c./c.c.	●	
500 V hasta 800 V	Control de motores	●	●
800 V hasta 1000 V	Fuente de alimentación conmutada de red <200 W	●	
	Fuente de alimentación conmutada de red >200 W		●
1000 V hasta 1500 V	Control de motores		●
	Desviación TRC		●

Como ya es tradicional Miniwatt estará presente, una vez más, en la próxima edición de Sonimag en la cual exhibiremos los principales componentes objeto de nuestra actividad comercial.

Aprovechando la oportunidad que nos brinda la edición de esta revista a continuación les exponemos una lista esquemática de todos aquellos productos que figurarán en nuestro stand y sobre los cuales podrán obtener allí la información que deseen.

CIRCUITOS INTEGRADOS TTL

Serie:

54/7400	
54K/74H00	342 tipos
54S/74S00	
54LS/74LS00	

—Operaciones y funciones aritméticas.
—Contadores sincronos y asíncronos.
—Decodificadores / demultiplexores.
—Decodificadores.
—Excitadores para visualizadores.
—Registros temporales (latches) de 8 y 4 bits.
—Memorias.
—Multiplexores.
—Registros de entrada paralelo-salida paralelo de 8 y 4 bits.
—Registros de desplazamiento.
—Transmisores / receptores (transceivers)

Serie 8200 — 50 tipos
—Unidades aritméticas.
—Contadores.
—Decodificadores / excitadores para visualizadores.
—Generadores / verificadores.
—Multiplexores.
—Funciones de paridad.
—Registros de desplazamiento.

Serie 9300 — 6 tipos
—Registros de desplazamiento
—Comparadores.
—Multiplexores.

Serie de acopladores: 8T — 36 tipos
—Amplificadores (buffers)
—Inversores.
—Excitadores.
—Etc.

MEMORIAS

IFL: Integrated Fuse Logic

—FPLA (16 × 48 × 8) y (18 × 32 × 10).
—FPGA (16 × 9) y (18 × 12).
FPLS (16 × 48 × 8) y (16 × 32 × 12).
—FPRP (16 × 48 × 8).

Bipolares

—CAM: Memoria de contenido direccionable ECL (8 × 2).
—RAM: (16 × 4, 32 × 2, 256 × 1, 64 × 9, 256 × 4 ECL, 1024 × 1 ECL, 256 × 8 y 256 × 9).
—PROM: (32 × 8, 256 × 4, 256 × 4 ECL, 512 × 4, 512 × 8 (normal /de alta velocidad), 1024 × 4 (normal / de alta velocidad), 1024 × 8 (normal / de alta velocidad / de bajo consumo), 2048 × 4, 2048 × 8 (normal / de alta velocidad).

MOS ROM estáticas

—(8K, 16K, 32K, 64K, 128K).

MICROPROCESADORES

NMOS

—Familia 8048 (8 bits)
—Familia 2650 (8 bits)
—Familia 8400 (8 bits)
—Familia 68000 (16 BITS)

CMOS

—Familia 80C48 (8 bits)
—Familia 85100 (8 bits)

Bipolares

—8 × 300 (8 bits)
—2901-1 (4 bits)

PERIFERICOS DE COMUNICACIONES

—2621: Generador universal de sincronismos. (PAL).
—2622: Generador universal de sincronismos. (NTSC).
—2636: Acoplador programable para video.
—2652: Controlador de comunicaciones por multiprotocolo.
—2653: Generador de polinomios para verificación.
—2656: Acoplador de memoria al sistema.
—2641: Acoplador programable asíncrono para comunicaciones.

—2651: Acoplador programable sincrono/asincrono para comunicaciones. —2661: Acoplador programable sincrono/asíncrono para comunicaciones, superior.
—2670: Generador de caracteres y gráficos.
—2671: Controlador programable para comunicaciones y teclado.
—2672: Controlador programable para temporizador de video.
—2673/2673A: Controlador de atributos de caracteres de video.

MICROENCAPSULADOS

—Diodos (Zener)
—Transistores (LF, HF, FET, etc.)
—Circuitos integrados analógicos
—Circuitos integrados CMOS.

Versiones	SO-8	máx.	5 × 4 mm.
	SO-14	"	8,75 × 4 mm.
	SO-16	"	10 × 4 mm.

CIRCUITOS PARA RELOJES

—Digitales o analógicos.
—Tecnología C-MOS
—Presentación como chip o encapsulado.
—Gama completa.

PRODUCTOS ESPECIALES PARA TELEFONIA

—Circuitos integrados CMOS (generador tonos, amplificadores, microprocesadores).
—Puente rectificador (supresor transistorios).
—Cristales de cuarzo.
—Altavoces.
—Componentes pasivos (VDR).

OPTOELECTRONICA

—Fototransistores.
—Fotodiodos.
—Diodos LED.
—Visualizadores de LED.
—Fotoacopladores.
—Detectores de infrarojos.
—Fotoelementos para comunicaciones por fibras ópticas.
—Fotoelementos para la emisión LASER.
—Cálulas fotoconductoras de sulfuro de cadmio.

SEMICONDUCTORES DE POTENCIA

—Transistores MOS de potencia (POWERMOS).
—Tiristores GTO.
—Diodos rectificadores de potencia.

FERRITAS

—Núcleos roscados.
—Núcleos U (U-15, U-20, U-25).
—Productos axiales.
—Barras/tubos soldadura.
—Tubos/varillas anti-interferencia.
—Toroides.
—Segmentos.

CIRCUITOS HIBRIDOS

—Amplificadores antena con OM 335.
—Amplificador audio con OM 961.
—Detector proximidad OM286 y OM287.

MOTORES

—Motor híbrido paso a paso.
—Motores para: máquinas de coser, relojería, aparatos control, cassette, telefonía.

IMPRESORAS (CABEZALES).

CABEZAS MAGNETICAS.

CONECTORES.

TELEVISION

—Sistema 30AX:

Tubo	Bobina
A66-540XM	AT 1270
A56-540XM	AT 1260
A51-540XM	AT 1250

—Sistema 20''-90°

Tubo
A51-580XM/00 y
A51-580XM/40

—Tubos B/N para monitores profesionales (D.G.D.), (9'', 12'' y 15'').
—Sistema de color de alta resolución.
—Componentes bobinados para B/N.
—Componentes bobinados para color (Diode Split Trafo).
—Línea de retardo de luminancia DL 330.
—Sintonizador de televisión para V.H.F./U.H.F. (UV 411).
—Líneas de retardo de crominancia.
—Cristales de cuarzo.

ALTAVOCES

—Baja potencia.
—Media potencia.

—Alta potencia.
—Radiadores pasivos.
—Filtros separadores de frecuencia.
—Sistemas de altavoces.

CONDENSADORES

—Condensadores electrolíticos de alta tensión y gran capacidad para aplicaciones industriales C114... y C115
—Condensadores cerámicos plaqueta.
—Condensadores chip de multicapa cerámicos C851... y C863...
—Trimmers con dielectrico de propileno C808...

RESISTENCIAS

—Resistores de película metálica MR25, MR30, MR52.
—Resistores miniplaca RC-01
—Resistores no lineales: VDR, LDR, NTC, PTC.

SENSORES CAPACITIVOS DE HUMEDAD

PRODUCTOS MEPCO/ELCTRA

—Resistores de película metálica.
—Redes de resistores de película metálica.
—Potenciómetros de cermet.
—Condensadores electrolíticos de aluminio
—Condensadores de poliester y policarbonato.
—Condensadores de tántalo.

PRODUCTOS CENTRALAB

—Conmutadores rotativos.
—Conmutadores de teclado.
—Potenciómetros.
—Paneles de teclado.
—Condensadores cerámicos de disco
—Condensadores monolíticos, de cristal, epoxi, miniplaca.
—Circuitos híbridos.
—Redes de resistores con los terminales en posición axial o en paralelo (single y dual in line).

SEMICONDUCTORES DE FABRICACION NACIONAL

—Diodos de silicio de pequeña señal encapsulados en SOD27.
—Diodos Zener de 400 mW encapsulados en SOD27.
—Diodos varicap para aplicaciones de UHF/VHF encapsulados en SOD23.
—Transistores de pequeña señal y baja frecuencia encapsulados en SOT54.
—Transistores de pequeña señal, alta frecuencia en SOT54.
—Transistores de potencia encapsulados en SOT32.
—Encapsulados:
  —Cápsula SOD68
  —Cápsulas SOT23 y SOT89
  —Cápsula SOT37.
—Transistores en SOT54 embandados.

CIRCUITOS INTEGRADOS PARA RADIO Y AUDIO

Radio

—Receptor de AM de alta calidad.
—Receptor de AM-FM.
—Decodificador estéreo
—Supresor interferencias en FM
—SYMOII, circuito integrado que comprende todas las funciones del sintetizador de frecuencia en un sistema de sintonía digital.

Audio

—Preamplificadores de la serie económica.
—Preamplificadores de muy bajo ruido
—Salida de audio clase B, 6 W.
—Salida de audio de 2 a 6 W para baterías.
—Salida de audio de 4 W con control de volumen por corriente contínua.
—Salida de audio Hi-Fi de 12 a 20 W.
—Circuitos para auto-radios.

Varios

—Regulador de motor.
—Conmutadores analógicos
—Frecuencímetro para AM y FM
—Divisor de frecuencias para órganos electrónicos
—Control de volumen y balance
—Control de graves y agudos.

CIRCUITOS INTEGRADOS PARA TELEVISION

—F.I. de video
—Sonido T.V.
—Decodificador de color
—Sincronismo
—Desviación vertical
—Mando a distancia

CIRCUITOS INTEGRADOS PARA TELETEXTO Y VIDEOTEX

Disponemos de soluciones integradas para los sistemas Antiope y Prestel tanto el proceso interactivo como tele difundido.

PARA VER Y ESCUCHAR

sonimag 19

XIX SALON INTERNACIONAL DE LA IMAGEN, EL SONIDO Y LA ELECTRONICA



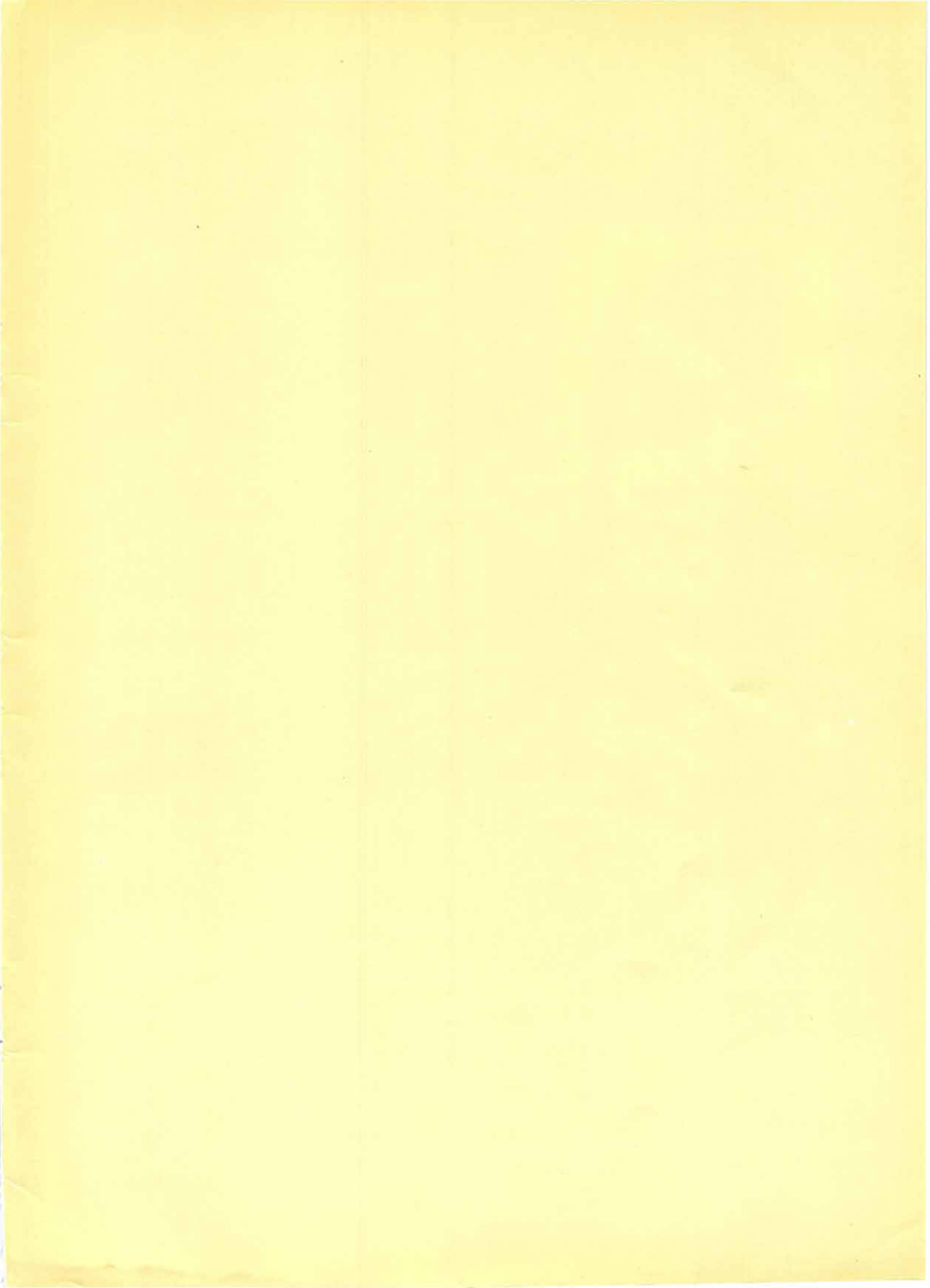


28 SEPTIEMBRE - 4 OCTUBRE 1981



TRANSPORTISTA OFICIAL

INFORMACION: SONIMAG, Plaza de España, BARCELONA-4 Tel. 223 31 01 - Telex 50458 FOIMB-E



¿Qué es lo que hace del 30 AX algo tan especial?



· Tubos de imagen 30 AX

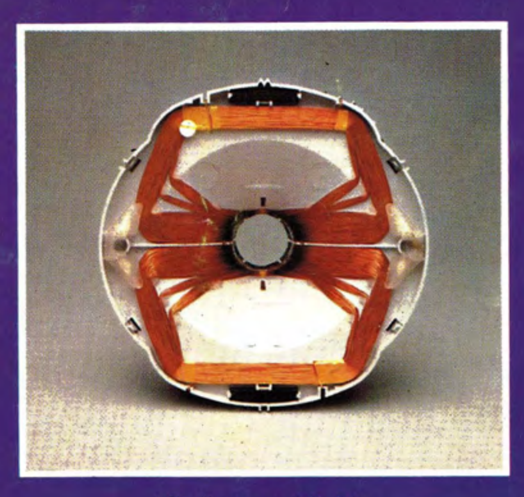
El sistema 30 AX se ha desarrollado a partir de la experiencia ganada con los sistemas autoconvergentes ya existentes como el 20 AX, y mediante posteriores investigaciones se ha logrado una distribución de campos magnéticos dinámicos (campos de desviación) y estáticos (campos de corrección de tolerancias mecánicas) que combinadas con una especial morfología del tubo, permiten obtener un barrido de pantalla libre de distorsiones y exento de errores de convergencias dinámica y estática, sin necesidad de ningún ajuste manual y conservando la ventaja de "bobina separada", es decir que cualquier bobina puede montarse con cualquier tubo.

Procedimiento:

a) El propio tubo está dotado de tres protuberancias en su cono que situan la *bobina en su posición axial correcta automáticamente.* (ver portada)

b) Una de las anteriores protuberancias se alberga en un alojamiento que al efecto posee la bobina, situándola en su *posición angular correcta.*

c) *No existe unidad multipolo,* se sustituye por un anillo magnético, en el interior del tubo y magnetizado automáticamente en fabricación.



· Deflectora 30 AX

Prestaciones:

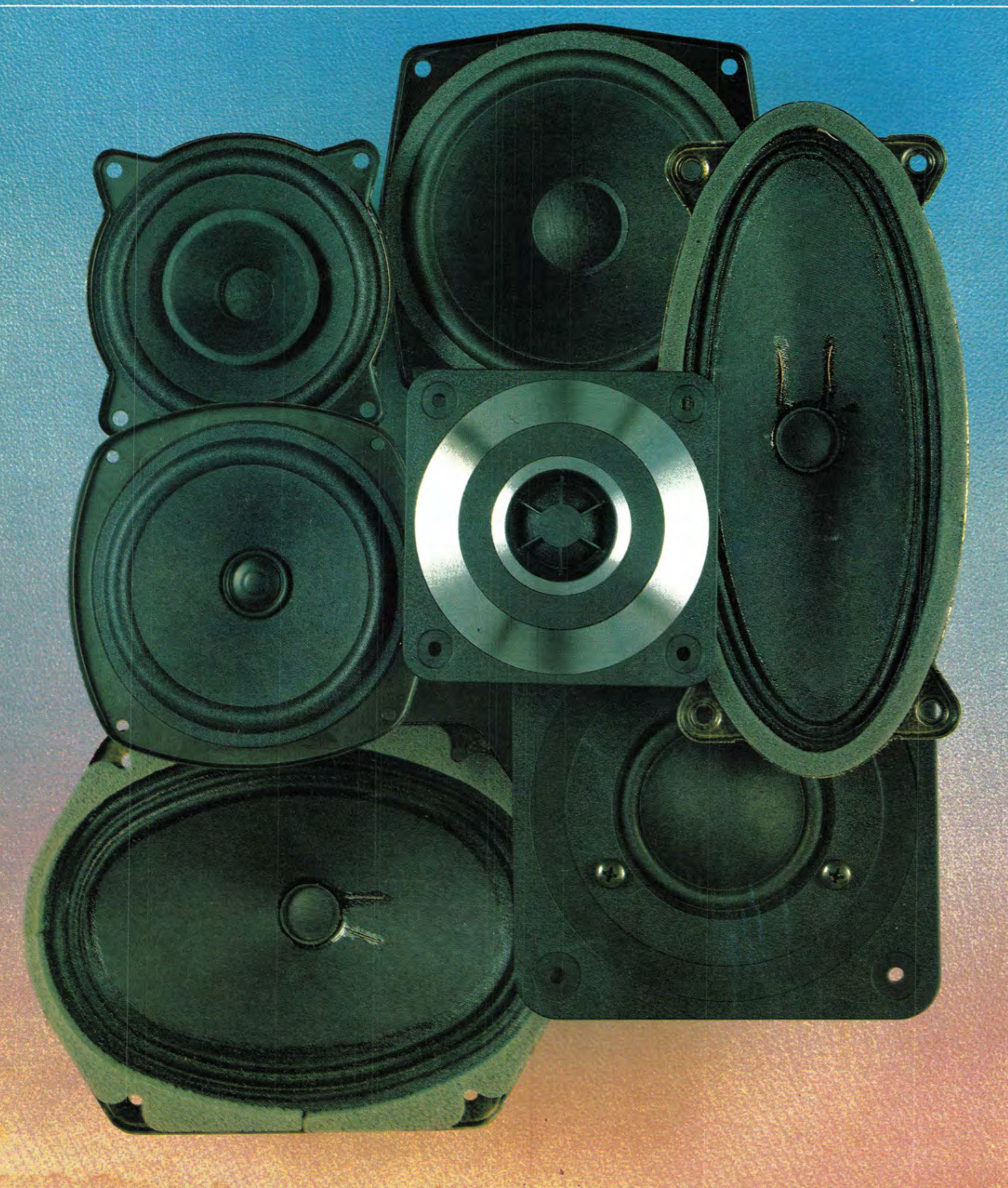
- Bobina intercambiable y autoposicionable.
- No hay ajustes de convergencias dinámica y estática, ni de pureza de color, ni de orientación de trama.
- Mayor sensibilidad y mejor forma de trama por el empleo de una nueva bobina de desviación.
- Menor área de impacto (spot) y mayor uniformidad de enfoque por el empleo de un nuevo cañón.
- Contorno de imagen curvilíneo, por el empleo de nuevo ranurado de la máscara que sigue los bordes de la pantalla.

	Tubo	Bobina
20"	A51-540X	AT 1250
22"	A56-540X	AT 1260
26"	A66-540X	AT 1270

signetics

Miniwatt

Vol. 20 Núm. 10 Octubre 1981 125 ptas.



Director

D. José M.ª Llevat Grau

Editor

Miniwatt, S.A.
Departamento de Publicaciones Técnicas
D. José Albiol Fernández

Coordinación

D. Enrique Riverola García
D. Rafael Rizo Aramburu

Redacción

D.ª M.ª Dolores Forns-Samsó

Consejo Asesor de Redacción

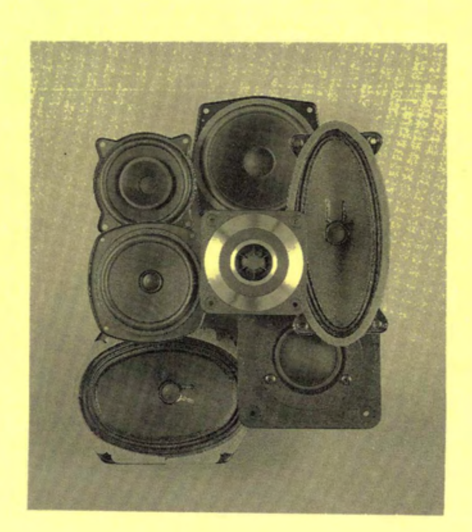
D. Pedro Barrera Vázquez
D. Jaime Borrull Subirana
D. Luis Marco Loras
D. Angel Suso San Miguel

Suscripciones

D.ª M.ª Angeles García Ferrer

Producción

GENERAL GRAFIC, S.A.
Caspe, 172
Barcelona-13
Depósito Legal: B-18387-61
ISSN: 0210-2641



Portada

Nuevos diseños de altavoces para televisión y alta fidelidad incluidos en la gama Miniwatt.

signetics

Miniwatt

Vol. 20 Núm. 10 Octubre 1981 125 ptas.

Indice

Revista Miniwatt

Publicada por:

Miniwatt, S.A.
Balmes, 22 - Teléfono 301 63 12 - BARCELONA - 7
Suscripción anual (11 números)........ Ptas. 1100
Precio ejemplar........ Ptas. 125
Cambio domicilio........ Ptas. 25

Editorial

Números atrás apuntábamos desde estas páginas la línea futura de desarrollo de la Televisión en el camino que allí definimos como sistemas añadidos en torno a un receptor de T.V. convencional. De algunos de ellos nos hemos ocupado ya en diferentes números.

En la recientemente clausurada edición de Sonimag, dentro de la oportunidad y satisfacción que Miniwatt ha tenido de poder comunicar en su stand directamente a muchos de nuestros estimados lectores las novedades de productos que anticipamos en el último número, hemos recogido también el interés particular que se ha despertado hacia los nuevos sistemas para T.V. en la línea de añadidos entorno al receptor, destacando en este sentido el Sonido Estéreo /Doble canal en televisión y el sistema de Modulación de la Velocidad de Barrido en un televisor aplicando nuestro sistema 30AX A66-540X y A56-540X.

La transmisión de señal de TV con sonido estéreo y doble canal es uno de los próximos incentivos que aparecerán en T.V. de indudable interés y haciéndonos eco de ello recogemos en estas páginas la información de nuestro nuevo sistema de canal de sonido decodificador de estéreo con los circuitos integrados decodificadores TDA3800/3801, quasi paralelo TDA2546/2545 y F.I. TDA-540.

Damos paso tambien en estas páginas a los nuevos sistemas de sintonía en televisión con la descripción de nuestro sistema VTS aplicando microordenador y preparado para la necesidad de sintonía de múltiples informaciones que en un próximo futuro deberá manejar un receptor de T.V.

Sonido estéreo / doble canal en alta fidelidad para TV

La transmisión de TV con sonido estéreo/doble canal que se va a introducir en un futuro próximo requiere una modificación en los circuitos de sonido del receptor. Este artículo describe nuevos circuitos integrados para sistemas de sonido de TV de alta fidelidad y da detalles de un circuito integrado de próxima aparición para decodificar las transmisiones de sonido estéreo/doble canal.

Los modernos receptores de TV están lejos de los aparatos de hace algunos años que consumían una gran cantidad de potencia. La casi completa integración de los circuitos, el uso de fuentes de alimentación conmutadas y el desarrollo de tubos autoconvergentes de cuello delgado y circuitería de desviación simplificada han reducido los costos de fabricación, mejorando la fiabilidad y reduciendo el consumo de potencia. El desarrollo de circuitos LSI ha permitido innovaciones tales como control remoto, sintonía controlada por microprocesador, información de la sintonía en pantalla y sistemas de presentación de datos como teletexto y videotex. El siguiente paso es la mejora de los circuitos de sonido para permitir la reproducción en alta fidelidad junto con la posibilidad de recibir sonido estéreo y doble canal (por ejemplo bilingue).

En Alemania Occidental, está prevista para este año la inauguración de transmisiones de sonido estéreo/doble canal, y se espera que otros países continúen esta tónica en breve. Muchos de los receptores de TV en color fabricados en Alemania Occidental este año, podrán recibir las nuevas transmisiones. Dentro de pocos años, la mayor parte de las televisiones en color fabricadas en Europa y algunas en blanco y negro estarán equipadas con los circuitos necesarios para estas nuevas prestaciones de sonido.

FILOSOFIA DEL SONIDO EN ALTA FIDELIDAD PARA TV

El sistema de sonido interportadora convencional que se muestra en la figura 1 da un compromiso entre costo y comportamiento y se emplea en casi todos los receptores de TV existentes. En este sistema, las señales de frecuencia intermedia, de sonido y video se amplifican conjuntamente y pasan a través del mismo demodulador síncrono donde se obtiene una señal de video, y una señal de sonido modulada a una frecuencia igual a la diferencia entre las frecuencias de las portadoras de video y sonido (5,5 MHz en casi toda Europa).

La señal de sonido modulada en frecuencia se separa entonces de la información de video, se amplifica y se limita en amplitud antes de pasar a través de un demodulador de f.m. En este sistema, la forma de la característica de transferencia del filtro paso banda que sigue al sintonizador, debe ser un compromiso entre los requerimientos de los canales de sonido y video. Además, las alinealidades en el circuito de amplificación común producen modulación de amplitud espúrea de la señal de sonido que causa zumbido de interportadora en el canal de sonido.

A primera vista, una solución obvia podría ser la separación de los canales de video y sonido inmediatamente después del sintonizador, como se muestra en la figura 2. De esta forma, al separar los diferentes canales, se puede optimizar cada uno de ellos para realizar su propia función. Teóricamente, este sistema sería ideal para reproducción de sonido en alta fidelidad, pero, en la práctica, hay varios inconvenientes. Por ejemplo, uno de ellos es que el sistema es sensible a la inestabilidad del oscilador local.

Una solución práctica consiste en el sistema de sonido casi-separado que se muestra en la figura 3. Aquí, las señales de sonido y de video se separan inmediatamente después del sintonizador, de tal forma que las características de los filtros se puedan optimizar para cada canal. Además, la frecuencia de referencia de los demoduladores de video y sonido es 38,9 MHz (la f.i. de video). Como se muestra en la figura 3, una trampa de sonido en el canal de video minimiza la interferencia de sonido en la imagen y permite ampliar la anchura de banda del canal de video. El filtro al comienzo del canal de sonido tiene una respuesta con dos picos. Un pico está centrado a la frecuencia portadora de video, y el otro en la de sonido. Como consecuencia, el filtro atenúa las frecuencias de f.i. que podrían causar armónicos de segundo orden que diesen 5,5 MHz durante la demodulación. Dado que no se atenúa la portadora de sonido, la relación señal-ruido del sistema casi-separador es mejor que la del sistema convencional. La característica de retardo de grupo del filtro de f.i. debe ser idéntica para el sonido y el vídeo. Esto es esencial para una regeneración lineal de la fase de la portadora de referencia del demodulador de sonido porque permite el ajuste simétrico del circuito de referencia (sin compensación). Se debería usar un demodulador lineal en cuadratura para demodular el sonido en f.m., pues este tipo de circuito

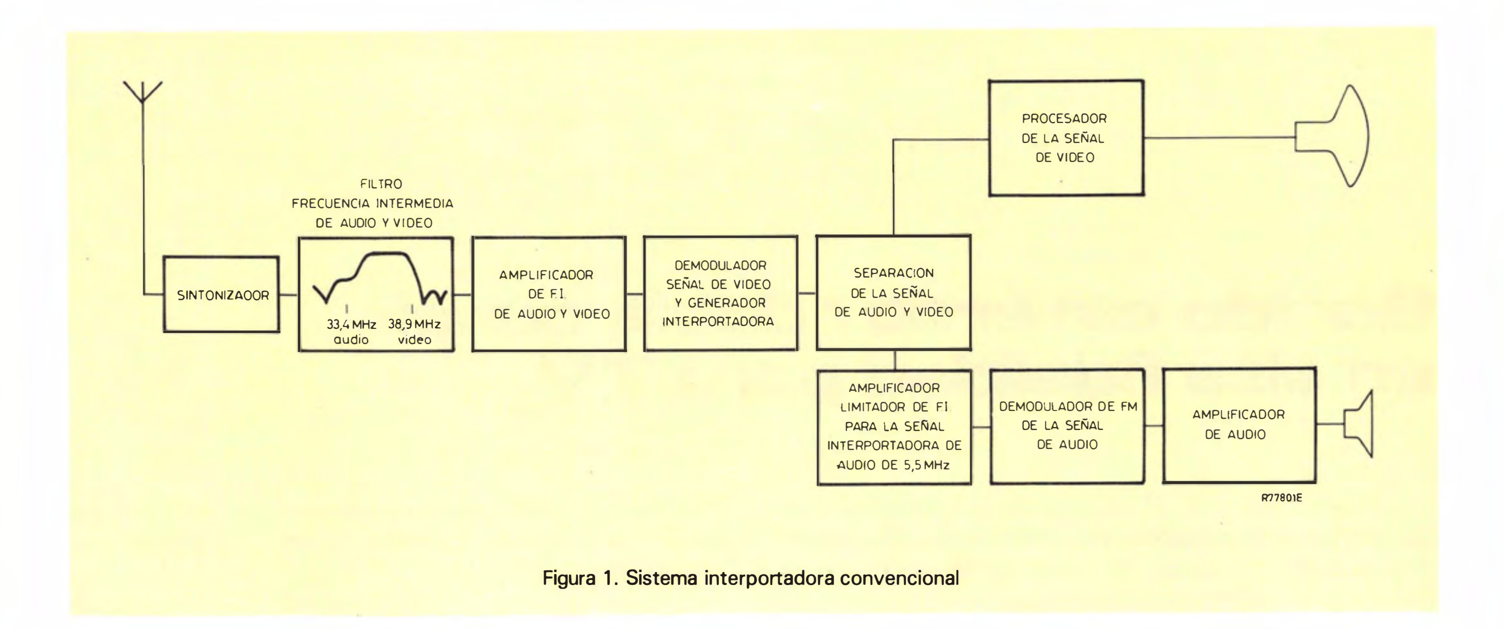


Figura 1. Sistema interportadora convencional

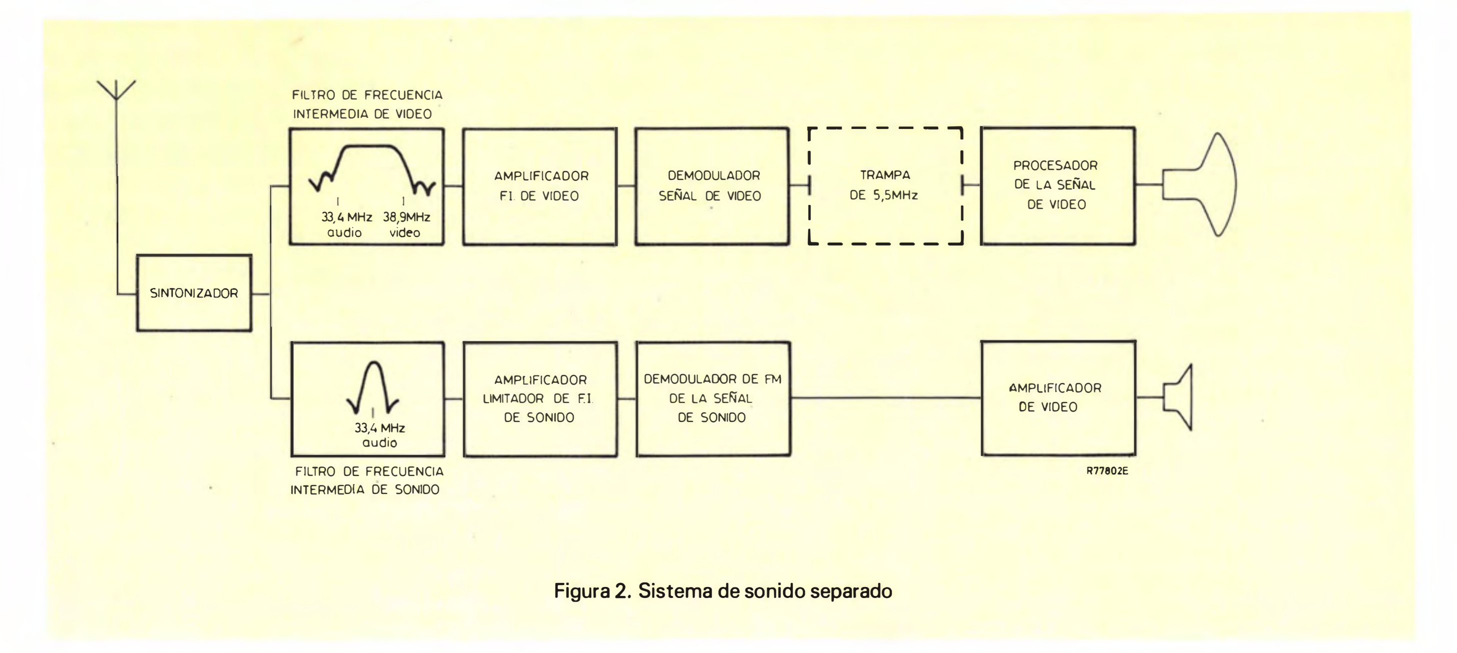


Figura 2. Sistema de sonido separado

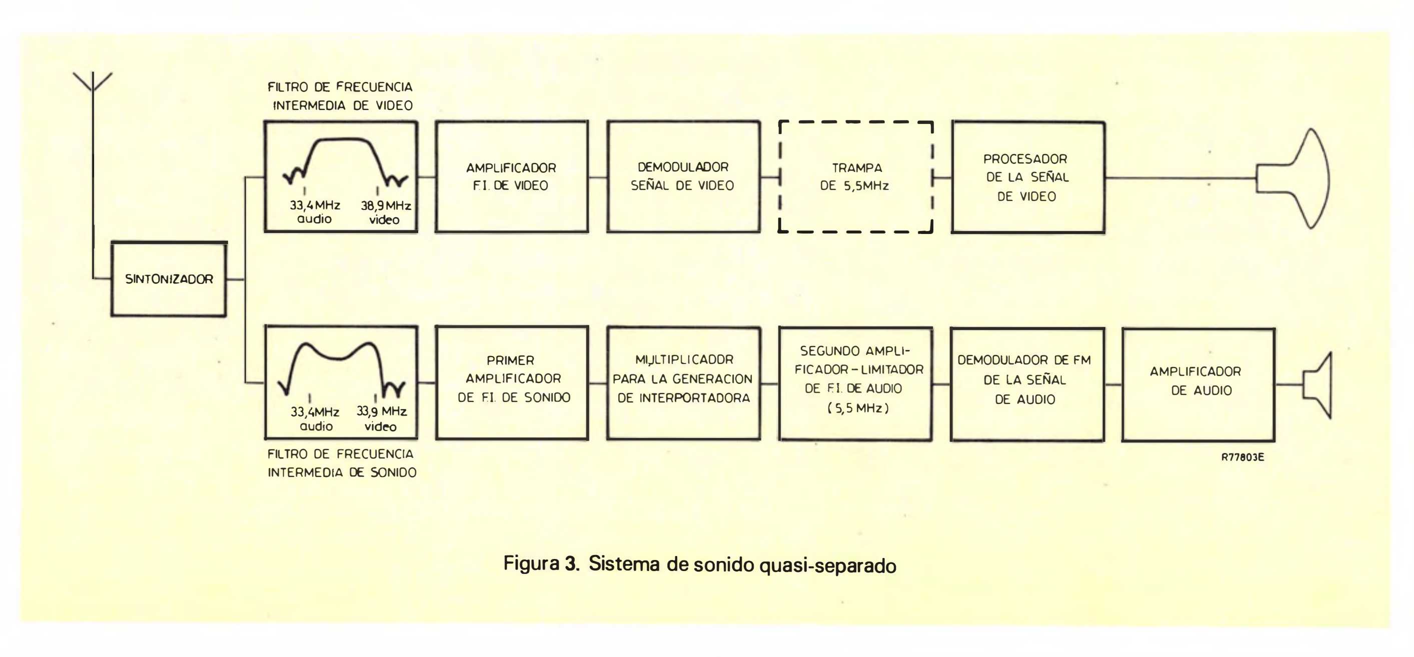


Figura 3. Sistema de sonido quasi-separado

produce baja distorsión armónica y pocos productos de intermodulación (bandas laterales residuales causadas por la modulación de video).

El sistema de sonido casi-separado con demodulación en cuadratura f.m. es también insensible a las variaciones de amplitud de las señales de video y audio, que producen batidos entre la croma y el sonido y una pobre calidad de sonido en otros sistemas. Por esto hemos seleccionado el sistema casi-separado para nuestro canal de sonido en alta fidelidad para TV y hemos desarrollado nuevos circuitos integrados para canales de sonido mono y estéreo/doble canal que utilicen este sistema.

SONIDO MONOAURAL EN ALTA FIDELIDAD

Canal de sonido monoaural en alta fidelidad casi-separado

La figura 4 muestra la disposición de nuestros circuitos integrados para un canal de sonido monoaural en alta fidelidad casi separado. Emplea el nuevo circuito TDA2545 que consiste en un amplificador de la primera f.i. y un demoduladdor interportadora, cuyo diagrama de bloques se representa en la figura 5. El TDA2791 que se muestra en la figura 6 proporciona control en contínua del volumen con corrección fisiológica y control en contínua de graves y agudos. El amplificador de potencia TDA1512 mostrado en la figura 7 da una salida de 13 W, según normas de alta fidelidad.

SONIDO ESTEREO/DOBLE CANAL

Normas de transmisión

Las normas de TV con sonido estéreo/doble canal de Alemania Occidental se dan en la tabla 1. Las transmisiones consistirán en la portadora de video normal, una primera portadora de sonido (diferencia en frecuencia de 5,5 MHz) y una segunda portadora de sonido (diferencia en frecuencia 5,5 MHz + 242,1875 kHz). El espectro de f.i. de

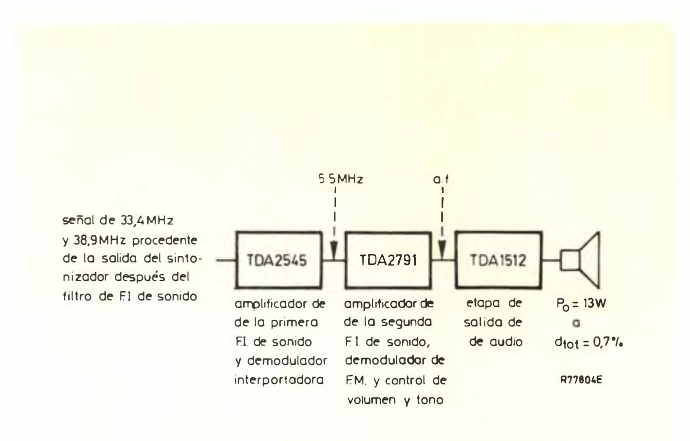


Figura 4. Sistema de sonido mono en alta fidelidad

Figura 5. Diagrama de bloques del TDA2545

entrada de alta frecuencia
+12V
VCR
TDA 2791
AMPLIFICADOR-LIMITADOR
DETECTOR DE F.M.
CONTROL FISIOLOGICO DE VOLUMEN
CONTROL DE AGUDOS
CONTROL DE GRAVES
salida de audiofrecuencia
control de volúmen por contínua
control de agudos por contínua
control de graves por contínua
R77806E

Figura 6. Diagrama de bloques del TDA2791

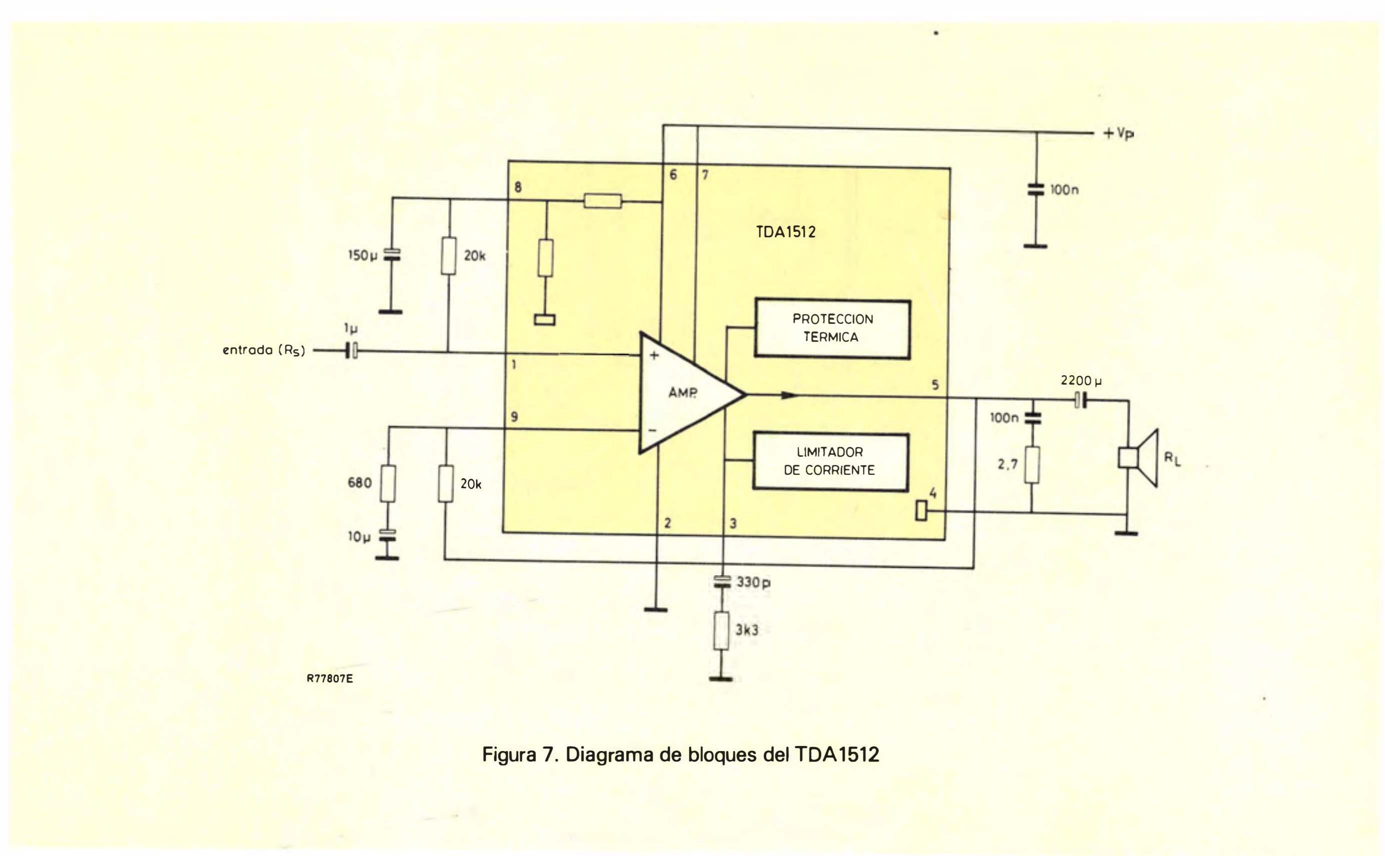


Figura 7. Diagrama de bloques del TDA1512

las tres portadoras se muestra en la figura 8. Para asegurar que los receptores puedan recibir sonido monoaural a partir de las nuevas transmisiones estéreo, la portadora de sonido normal (SC1) se modula en frecuencia con información L + R. La portadora de sonido adicional (SC2) se modula también en frecuencia (± 2,5 kHz de desviación) con una señal de identificación. Esta señal de identificación consta de una portadora piloto de 54,6875 kHz que no se modula para transmisiones monoaurales, y se modula en amplitud al 50% con 117,5 Hz (frecuencia de línea/133) para estéreo o con 274,1 Hz (frecuencia de línea/57) para transmisiones de doble canal. Después de la mezcla, el espectro de frecuencia de las dos interportadoras es como se muestra en la figura 9.

Después de pasar por un filtro paso banda y de la demodulación de f.m., las señales de audio extraídas de CI1 (5,5 MHz) y de CI2 (5,742 MHz) tienen la forma mostrada en la tabla 1. La información estéreo se puede decodificar simplemente amplificando la señal demodulada en CI1 (L + r) en un factor de 2 y restándole la señal demodulada en CI2 (2R), es decir, 2 (L + R) — 2R = 2L. Después que la señal de identificación se ha demodulado, se convierte a un código binario de 2 bits que se usa para activar la circuitería lógica que excita los indicadores de estado y conmuta la información de audio decodificada a los circuitos de salida.

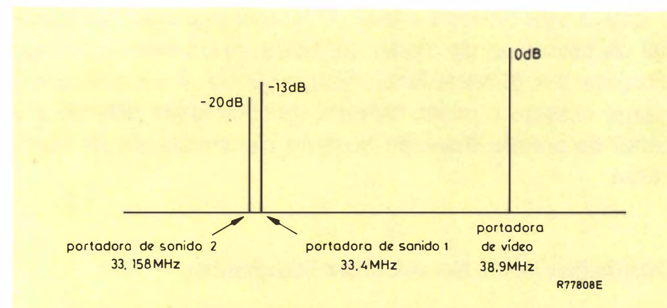


Figura 8. Espectro de los portadores de F.I. en el sistema de transmisión de sonido estéreo/doble canal de Alemania Occidental

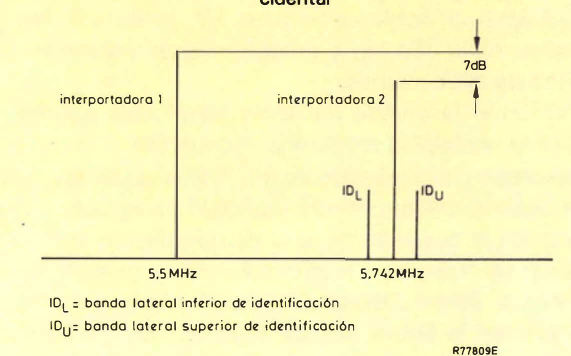


Figura 9. Espectro de frecuencia interportadora del sistema de transmisión de sonido estéreo/doble canal de Alemania Occidental

TABLA 1
Valores estándar en transmisión de sonido estéreo/doble canal

Portadores de sonido (nota 1)		
	Canal 1	Canal 2
Frecuencias portadoras de sonido	f_v + 5,5 MHz	f_v + 5,7421875 MHz
Estabilidad de la portadora de sonido	± 500 Hz	± 500 Hz
Diferencia de potencia entre video/sonido	13 dB	20 dB
Anchura de banda de audio	40 Hz a 15 kHz	40 Hz a 15 kHz
Desviación de frecuencia requerida debido a la modulación de 500 Hz para máximo volumen	± 30 kHz	± 30 kHz
Pre-énfasis	50 μs	50 μs
Desviación de frecuencia debida a la modulación con señal de identificación portadora (piloto + modulación)	—	± 2,5 kHz (± 500 Hz)
Identificación del modo de transmisión (nota 2)		
		Canal 2
Frecuencia portadora piloto		54,6875 kHz (± 5 Hz)
Tipo de modulación		a.m.
Profundidad de modulación		50 %
Frecuencia de modulación:		
mono		no modulado
estéreo		$f_{línea}/133 \approx 117,5$ Hz
doble canal		$f_{línea}/57 \approx 274,1$ Hz
Componentes de la señal de sonido (nota 3)		
	Canal 1	Canal 2
transmisión monoaural	mono	mono
transmisión estéreo	L + R	2 R
transmisión doble canal	canal A (mono)	canal B (mono)

Notas:
1. Para minimizar la interferencia, las dos portadoras de sonido se separan 242,1875 kHz que es un múltiplo impar de la mitad de la frecuencia de línea.
2. La frecuencia de la portadora piloto tiene una desviación máxima de 5 Hz respecto a 3.5 veces la frecuencia de línea, y está normalmente sincronizada con ella. Si por cualquier razón, cesan los impulsos de sincronismo de línea (interrupción de la transmisión de la señal de video), la exactitud de la frecuencia portadora piloto es 50 Hz.
3. El canal principal (canal 1) siempre contiene información monoaural compatible con una transmisión de TV stándard.

Existe otra entrada a la circuitería lógica que es una señal de selección de modo, derivada de un interruptor accionado por el televidente. Esto permite al usuario seleccionar estéreo o mono durante transmisiones estéreo y el canal de sonido deseado durante transmisiones de doble canal.

Combinaciones de circuitos integrados

En la tabla 2 se muestra nuestra variedad de circuitos integrados para sistemas de sonido casi-separado en alta fidelidad estéreo/doble canal para TV, junto con las funciones de cada circuito y combinaciones preferidas para las distintas aplicaciones.

El sistema de sonido de doble canal más económico, permite la recepción de sonido monoaural o de un canal seleccionado por el usuario en una transmisión doble. Este es un sistema interportadora standard en el que la amplificación de la segunda f.i. y la demodulación de la interportadora se realizan en cada canal por el circuito TBA120S.

Estamos desarrollando el circuito integrado V5630B mostrado en la figura 10 para desmatrizar la información y conmutar las señales de audio. El TDA1013 proporciona una salida de audio de 2,5 W (d_{tot} = 0,5%) y volumen controlado por corriente contínua (fig. 11).

Para que el sistema de sonido casi-separado en alta fidelidad estéreo/doble canal dé el máximo de prestaciones con el mínimo número de circuitos integrados como se muestra en la figura 12, se ha desarrollado el TDA2546 cuyo esquema de bloques se presenta en la figura 13. En este circuito, el amplificador de la primera f.i. y el demodulador de la interportadora están combinados con el amplificador de la segunda f.i. y el demodulador de f.m. para uno de los canales de sonido estéreo/doble canal. Para este sistema estamos también desarrollando un circuito decodificador de sonido estéreo/doble canal similar al V5630B que incluye también el segundo amplificador de f.i. y el demodulador de f.m. para el otro canal de sonido. Este circuito, el TDA—3800, se muestra en la figura 14 y se adapta de forma óptima con el TDA2546. En este sistema, el volumen, el balance y el tono se controlan por corriente contínua en los dos canales mediante nuestros circuitos integrados TCA—730A y TCA740A. Estamos desarrollando también un único integrado, el V5780, que realizará estas funciones. Se puede proporcionar conmutación de audio para equi-

TABLA 2
Circuitos integrados por sistemas de sonido quasi-separado

Función	Número de tipo de circuito integrado									
	TDA 2545	TDA 2546	TBA 120S	TDA 2791	TDA 3800	V5630B	TDA 1029*	TCA 730A/740A o V5780**	TDA 1013	TDA 1512
Demodulador de interportadora de la primera f.i. de sonido										
Demodulador de f.m./segunda f.i. de sonido										
Desmatrizador y decodificador de identificación										
Selector de fuente										
Control de volumen								2X		
Control de tono								2X		
Salida de audio										
Tipo de circuito de sonido	Circuitos integrados requeridos									
Mono en alta fidelidad	X			X						X
Sistema de doble canal económico con reproducción stándard de calidad			2X			X			X	
Sistema estéreo/doble canal con reproducción en alta fidelidad y mínimo número de circuitos integrados		X			X		X	X		2X
Sistema flexible estéreo/doble canal con reproducción en alta fidelidad. Muy adecuado para construcción modular	X		2X			X	X	X		2X

* Opcional; ** Contiene circuitos con un solo mando para funcionamiento en estéreo.

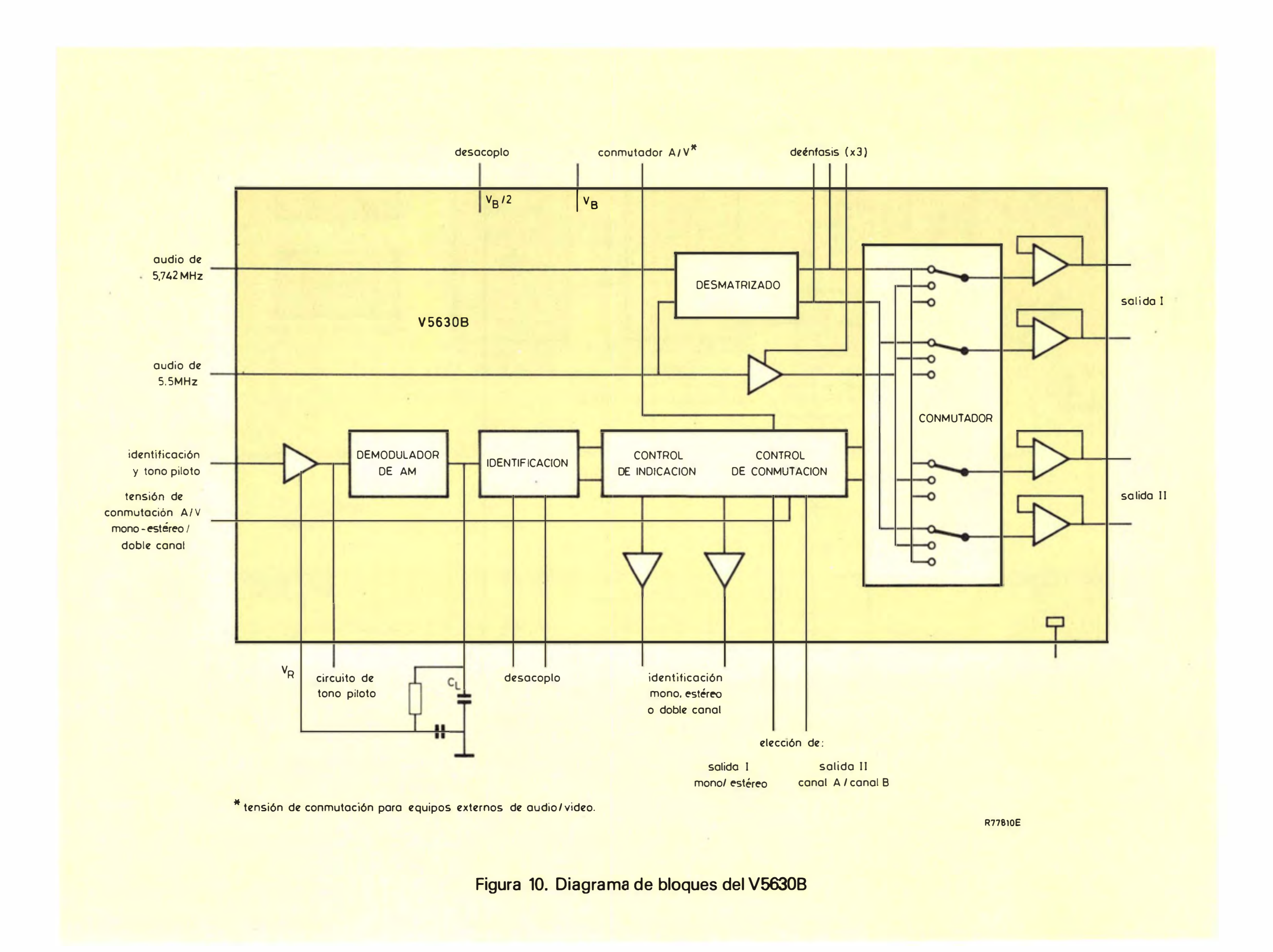


Figura 10. Diagrama de bloques del V5630B

Figura 11. Diagrama de bloques del TDA1013

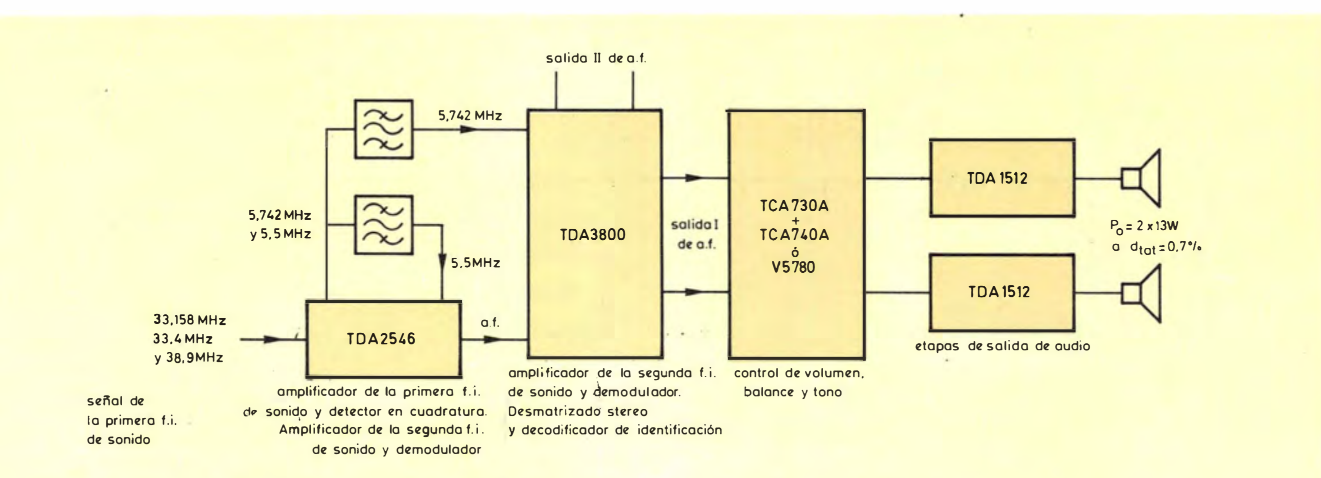


Figura 12. Sistema de sonido estéreo/doble canal con reproducción en alta fidelidad y número mínimo de circuitos integrados

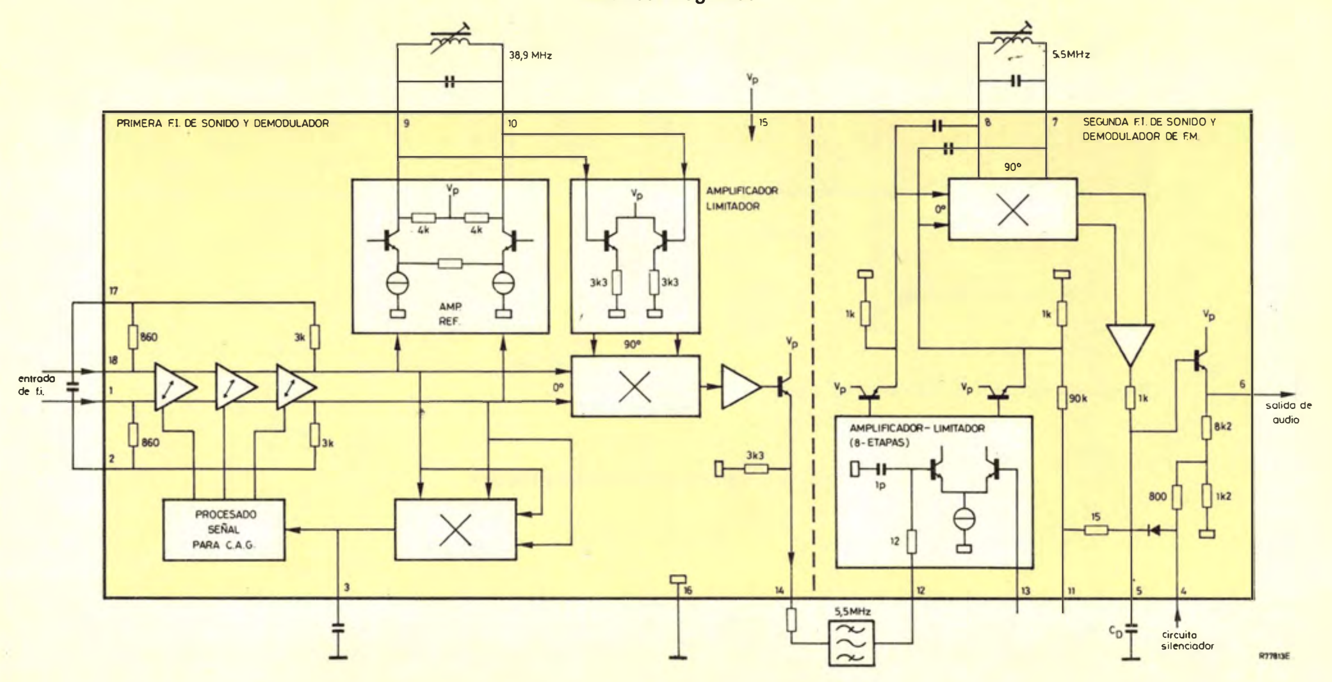


Figura 13. Diagrama de bloques del TDA2546

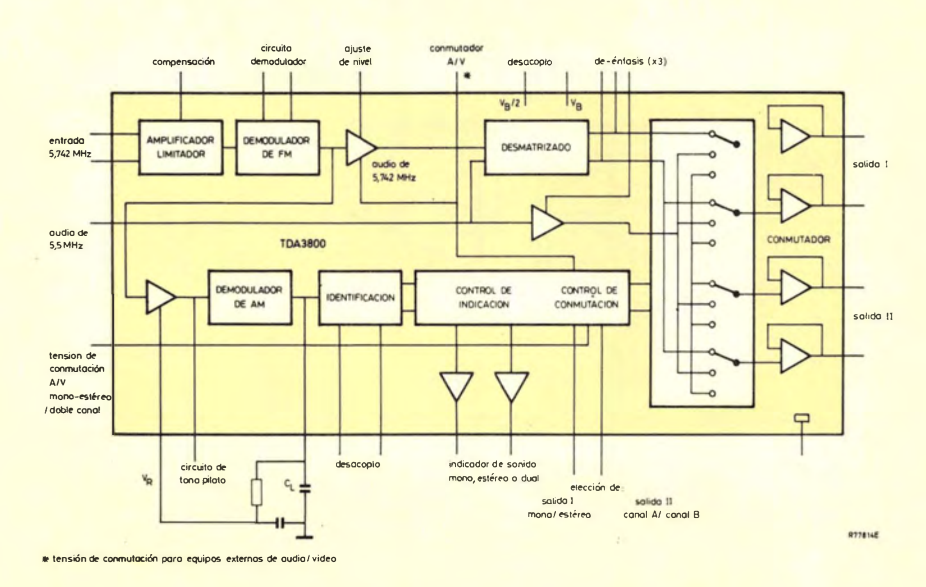


Figura 14. Diagrama de bloques del TDA3800

pos externos (por ejemplo grabador de cinta) mediante el conmutador de señal estéreo TDA1029. Dos circuitos TDA1512 (fig. 7) dan una potencia de salida de 13 W por canal (d_{tot} = 0,70%).

La combinación final de circuitos, mostrados en la figura 15, presenta un sistema de sonido casi-separado en alta fidelidad estéreo/doble canal de excelentes prestaciones, extremadamente flexible, que tiende a una configuración modular dado que la sección de audio se puede separar completamente de la sección de f.i. En este sistema, la amplificación de la primera f.i. y la demodulación interportadora se realiza mediante el TDA2545 (fig. 5) y la amplificación de la segunda f.i. y la demodulación de f.m. de los dos canales mediante dos circuitos TBA120S. La decodificación de la señal de audio, la decodificación de la señal de identificación y la conmutación de las señales de audio se realiza mediante el V5630B (fig. 11).

Realización del decodificador con circuitos de uso corriente

Para que los fabricantes puedan construir sistemas de sonido en alta fidelidad estéreo/doble canal antes de que se pueda disponer de los nuevos circuitos integrados TDA3800, V5630B y V5780, hemos diseñado un circuito

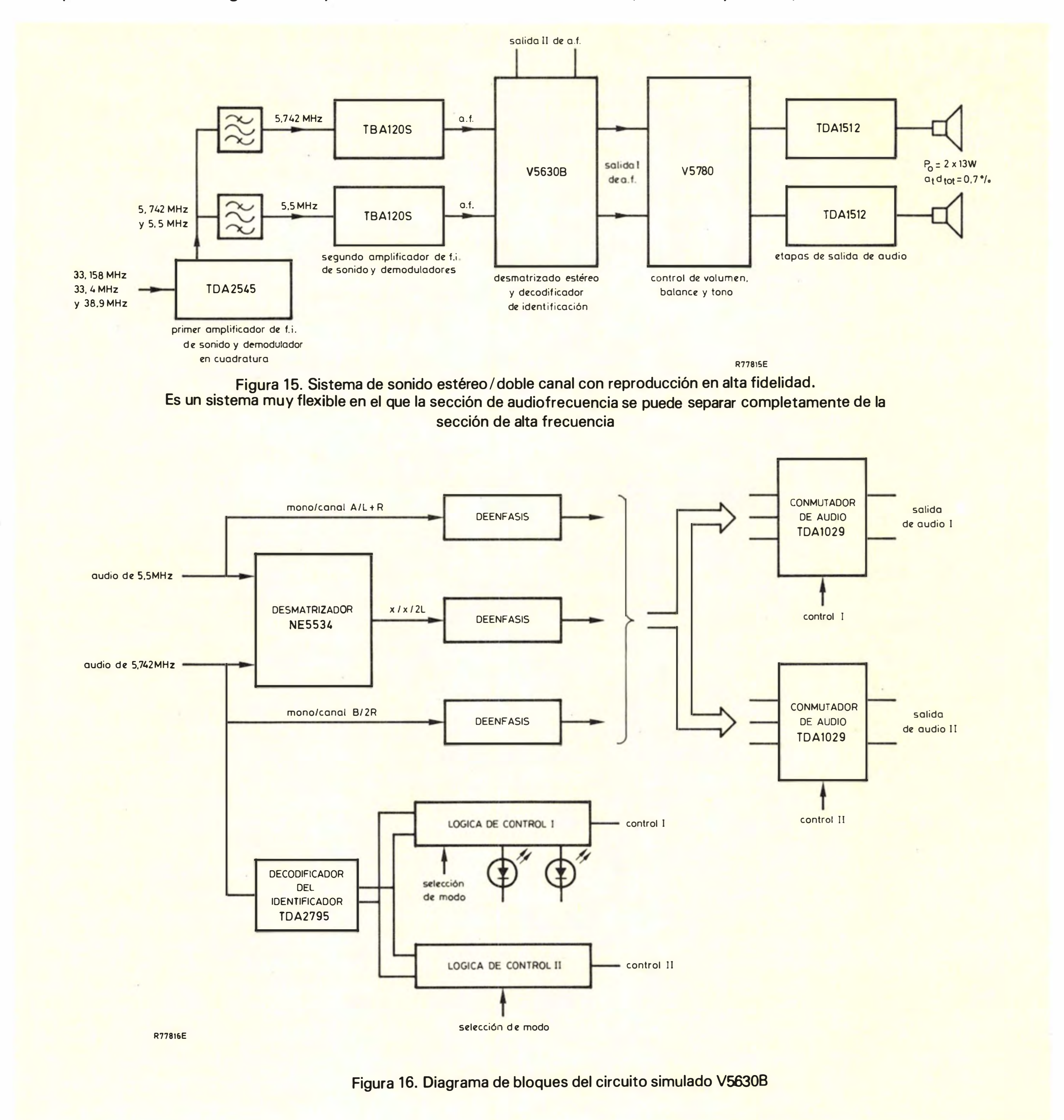


Figura 15. Sistema de sonido estéreo/doble canal con reproducción en alta fidelidad. Es un sistema muy flexible en el que la sección de audiofrecuencia se puede separar completamente de la sección de alta frecuencia

Figura 16. Diagrama de bloques del circuito simulado V5630B

que realiza las mismas funciones que el V5630B pero emplea los integrados TDA2795 y TDA1029 junto con circuitos lógicos de nuestra gama. Las funciones de control de audio que proporcionará el V5780 (volumen, graves y agudos) se pueden realizar con nuestros circuitos de audio controlados por corriente contínua TCA730A y TCA740A que se describen. junto con el selector de fuentes de audio controlado digitalmente TDA1029, y el circuito de salida de audio TDA1512. La figura 16 muestra un diagrama de bloques del sistema y la figura 17 del circuito completo. El desmatrizado de la señal del canal izquierdo a partir de las señales L + R y 2R de una transmisión estéreo se realiza mediante el amplificador operacional NE5534 conectado como amplificador diferencial. Después de una de-énfasis de 50 μs, las señales L + R, 2R y 2L se conectan al selector de fuente de audio controlado digitalmente TDA1029. El circuito integrado TDA2795 se usa conjuntamente con elementos lógicos standard para decodificar las señales de identificación, proporcionar señales para excitar los indicadores del modo de recepción y accionar los conmutadores de los circuitos de TDA1029. Estos conmutadores conducen las señales de audio a un par de salidas conectadas a las etapas de salida estéreo, y a un segundo par de salidas para auriculares o equipos externos (por ejemplo, amplificador de alta fidelidad o grabador de cintas).

Desmatrizado y de-énfasis

La información de la señal de identificación y las señales L + R y 2R se derivan de las salidas de dos circuitos que realizan la amplificación de la segunda f.i. y la demodulación de f.m. (por ejemplo 2 × TBA120S) y se aplican a la entrada del circuito de la figura 17 (b). Después de un de-énfasis de 50 μs y una amplificación de corriente, estas señales se aplican a las entradas de los dos pares de conmutadores de audio controlados digitalmente del TDA1029. Se aplican también a las entradas del amplificador operacional NE5534 conectado como amplificador diferencial con una ganancia de 2 en la entrada no inversora, y ganancia unidad en la entrada inversora. Por tanto, la salida desmatrizada del NE5534 es 2(L + R) − 2R = 2L. Esta señal del canal izquierdo, después de un de-énfasis y una amplificación de corriente, se aplica a las restantes entradas de los selectores de fuente de audio controlados digitalmente del TDA1029. La de-énfasis se aplica después de desmatrizar para evitar modulación de cruce debido a los errores de amplitud y fase que ocurrirían si fuese aplicada a las entradas del amplificador diferencial.

Decodificador de identificación TDA2795

El decodificador de identificación TDA2795 mostrado en la figura 17(a) realiza las siguientes funciones:

— Amplificación de ganancia controlada de la portadora de identificación de 54,6875 kHz que está modulada en amplitud con una señal de 117,5 Hz en transmisiones estéreo o con una señal de 274,1 Hz para doble canal.
— Detector de envolvente de las señales de identificación de 117,5 Hz y 274,1 Hz.
— Filtro pasobanda de las dos señales de identificación.
— Procesado lógico de las salidas de los filtros pasobanda.
— Excitación estéreo a LEDS (no se emplea en esta aplicación).

La portadora de identificación modulada en amplitud de 54,6875 kHz, se separa de la información de audio 2R mediante un filtro RC paso alto de 28 kHz, que comprende un condensador de 56 pF y una resistencia de 100 kΩ conectados a la patilla 13. Después de la amplificación, se detecta la señal de identificación (si existe) mediante un detector de envolvente, cuya salida se conecta a la patilla 9. La señal de identificación se aplica entonces a las entradas de dos filtros paso banda activos en las patillas 6 y 14. El filtro de la patilla 6 tiene una frecuencia central de 117,5 Hz y el de la patilla 14 la tiene a 274,1 Hz. Las características de transferencia de los filtros se muestran en la figura 18. Después del procesado lógico, los estados lógicos en las salidas del colector abierto compatibles con TTL en 2 y 3 son los siguientes:

Tipo de transmisión	pat 2	pat 3
Monoaural (no existe señal de identificación, ni segunda portadora de sonido o señal débil)	0	0
Doble canal (identificación de 274,1 Hz)	1	0
Estéreo (identificación de 117,5 Hz)	0	1

Circuito lógico de control de los conmutadores de audio e indicadores de estado

El sistema de sonido estéreo/doble canal debe permitir al oyente seleccionar recepción mono o estéreo durante una transmisión estéreo, y seleccionar canal A o canal B durante una transmisión de doble canal. Además, si hay demasiado ruido en la señal recibida, los circuitos lógicos deberían anular la posibilidad que tiene el oyente de escoger el modo de recepción y conmutar automáticamente a mono durante una transmisión estéreo, o a canal A durante una transmisión de doble canal. Una vez que el oyente ha elegido el modo de escucha deseado, los circuitos lógicos lo deben almacenar en el caso que se interrumpa o cambie durante un programa la señal de identificación o si el oyente sintoniza brevemente otra emisora. En un sistema que incorpore una salida para auricular (recepción simultánea de ambos idiomas en una transmisión bilingue de doble canal) ó para grabador de cinta, el circuito lógico debe permitir que se seleccione el modo de escucha de las salidas auxiliares independientemente de la salida principal. El circuito lógico consta, por consiguiente, de dos partes idénticas que permitan un funcionamiento independiente y que tengan entradas memorizadas. Este circuito está incorporado en el TDA3800 y el V5630B de próxima aparición. El circuito que simula el V5630B se da en la figura 17. A continuación se describe una de las dos partes (la otra es idéntica) del circuito lógico.

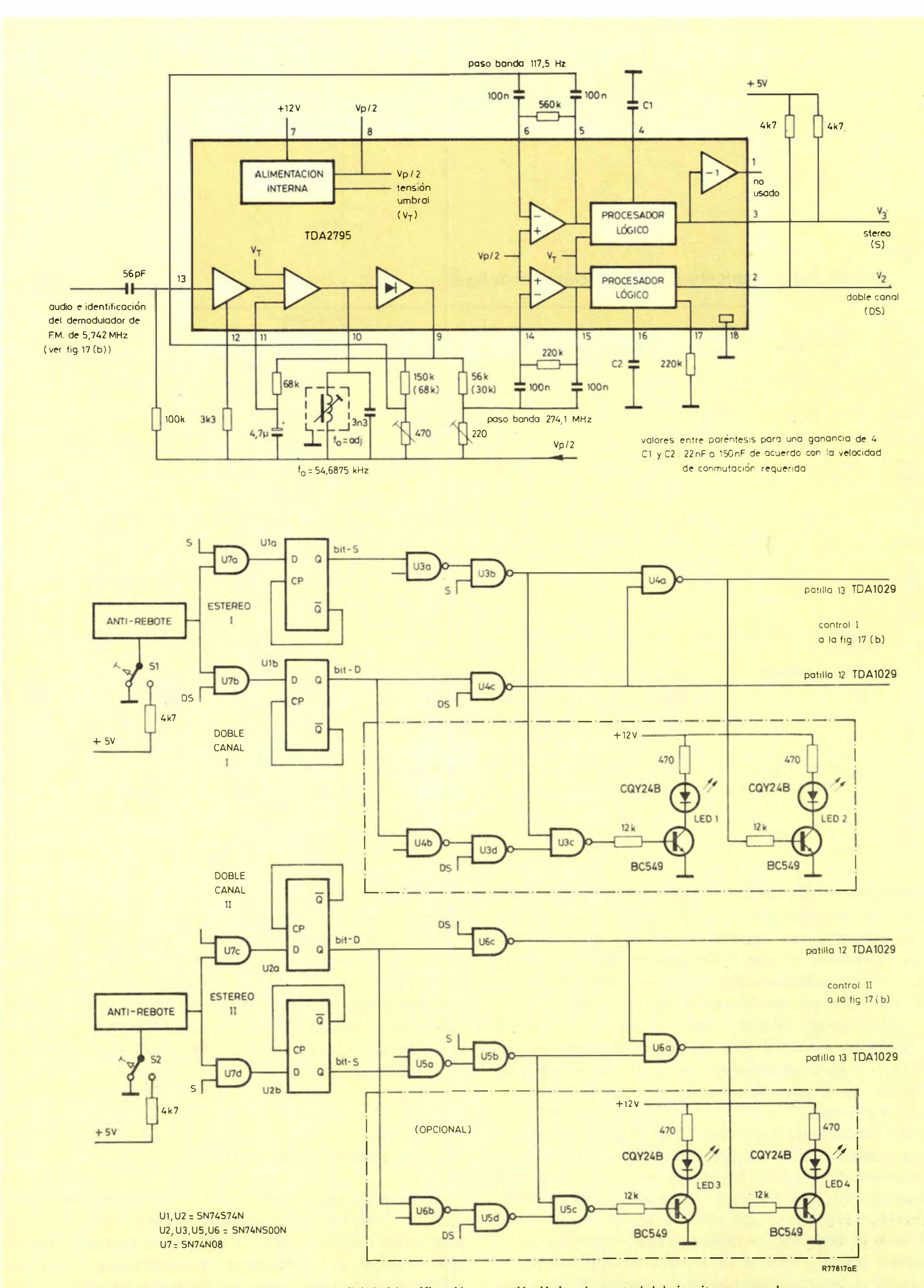


Figura 17 (a). Decodificador de la señal de identificación y sección lógica de control del circuito que emplea componentes fácilmente disponibles

TABLA 3
Estados de funcionamiento para el circuito de la fig. 4

modo transmisión	salida TDA 2795 V_2	V_3	modo, recepción	bit-S	bit-D	indicación LED 1/3	LED 2/4	control* TDA 1029 V_{12}	V_{13}	posición conmutación TDA 1029	salida TDA 1029 pat 15	pat 9	sonido reproducido
mono	0		x	x	x	off	off	1	0	2	mono	mono	mono
estéreo	0	1	estéreo	0	x	on	on	1	1	1	2L	2R	estéreo
estéreo	0	1	mono	1	x	off	off	1	0	2	L + R	L + R	mono del estéreo
estéreo débil	0	0	x	x	x	off	off	1	0	2	L + R	L + R	mono del estéreo
doble canal	1	0	canal A	x	0	on	off	1	0	2	canal A	canal A	doble sonido canal A
doble canal	1	0	canal B	x	1	off	on	0	x	3	canal B	canal B	doble sonido
doble canal débil	0	0	x	x	x	off	off	1	0	2	canal A	canal A	doble sonido canal A

x = indeterminado

V_{11} = 1 o desconectado

La elección por el oyente del modo de escucha se realiza mediante un conmutador del tipo «toggle» (basculante) o con un pulsador con retorno por resorte. El modo elegido se almacena en dos biestables D, accionados por flancos. Se incorpora también un circuito anti-rebote para eliminar los efectos del rebote en los pulsadores. El circuito lógico recibe también dos entradas del TDA2795 (S y DS) para indicar el tipo de transmisión que se está recibiendo. El bit-estéreo (bit-S) a la salida del biestable estéreo, sólo se puede alterar durante la recepción de un programa estéreo (S = 1). El bit doble canal (bit-D) a la salida del biestable de doble canal, sólo se puede alterar durante la recepción de un programa de doble canal (DS = 1). El uso de una distribución lógica muy simple en el circuito simulado implica que el estado de los bits S y D quede indeterminado al conectar por primera vez el equipo. Si no se desea esta situación, se deben emplear más puertas lógicas para asegurar que, al conectar el equipo, el circuito seleccione automáticamente el modo estéreo durante una transmisión estéreo, o canal A durante una transmisión de doble canal.

La parte lógica del circuito controla los dos conmutadores del selector de fuente de audio TDA1029 (fig. 17 (b) y excita también dos LED indicadores de estado. Los estados de funcionamiento del circuito para los diversos modos se dan el la tabla 3. Aunque se proporciona la excitación a dos LEDS por cada una de las dos secciones del circuito, el V5630B, de próxima aparición, tiene suficientes salidas para proporcionar la excitación a dos LEDS de la sección I.

Comportamiento del circuito

La distorsión introducida por el circuito es despreciable y no tiene prácticamente ninguna influencia sobre la relación señal-ruido del sistema de sonido casi-separado en alta fidelidad. La separación entre canales durante recepción estéreo o doble canal es mayor que 60 dB en el margen de frecuencia de audio comprendido entre 50 Hz y 12 kHz.

Figura 17 (b). Desmatrizado y sección de conmutación de la señal de audio del circuito que emplea componentes fácilmente disponibles

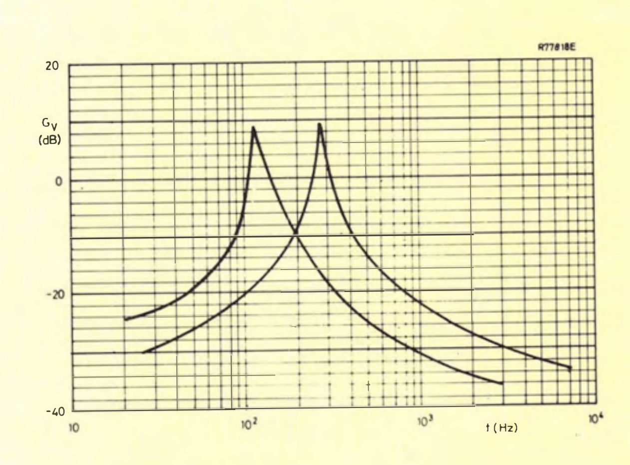


Figura 18.

Decodificador PAL/SECAM con los circuitos integrados TDA 3560/61 y TDA 3590

Se describe un decodificador PAL-SECAM realizado con el circuito integrado decodificador PAL TDA3560 o TDA3561 y el procesador SECAM TDA3590.

1. INTRODUCCION

El procesador SECAM TDA3590 es un transcodificador SECAM-PAL y está diseñado para un funcionamiento conjunto con el decodificador PAL de un solo chip, TDA3560 ó TDA3561, como decodificador PAL-SECAM.

Es posible también realizar la distribución del circuito y los componentes del circuito impreso de tal manera que puede ser añadido para transformar un decodificador PAL en decodificador PAL-SECAM. En el circuito transcodificador TDA3590, las señales SECAM son demoduladas para obtener las señales diferencia de color secuenciales y a continuación se modulan en cuadratura para obtener una señal "quasi-PAL". Se le añade una señal de salva especial. Esas señales "quasi-PAL" se llevan a la parte de crominancia del TDA3560 con el C.A.C. y el excitador de la línea de retardo.

Las señales retardada y no retardada son introducidas de nuevo en el TDA 3590 a un conmutador SECAM que transforma las señales secuenciales en señales paralelas, o bien en el caso de señal PAL en señales PAL matrizadas. Estas señales se acoplan a las entradas del demodulador del TDA3560.

El sistema de identificación funciona automáticamente en el TDA3590, y para una señal no-SECAM la señal compuesta pasa a través del TDA3590 y está en la misma patilla de salida que la señal "quasi-PAL".

2. DESCRIPCION DE FUNCIONES (fig. 2)

2.1. Entrada de crominancia, amplificador limitador

El amplificador limitador está realizado con tres amplificadores diferenciales en serie. Una realimentación en c.c. total proporciona unas buenas señales simétricas a los demoduladores. La entrada de señal es la patilla 4. Para la polarización de la realimentación en continua, la tensión filtrada de la patilla 1 debe pasar a través del filtro campana. La segunda entrada del amplificador diferencial patilla 3, está conectada internamente a la realimentación en continua y tiene que ser conectada a un condensador de filtrado. El amplificador limitador funciona adecuadamente con una amplitud de señal de entrada SECAM entre 15 mVpp y 300 mVpp. La impedancia de entrada de la patilla 4 es de 3 kΩ .

2.2. Demoduladores SECAM

Los demoduladores de señal y de identificación están en paralelo con respecto a las entradas. Estos demoduladores de fase están conectados directamente a la salida del limitador y al circuito de referencia en las patillas 23 y 24. Estas patillas están acopladas internamente a la salida del limitador a través de unos condensadores integrados de 27 pF. Todos estos circuitos están construidos simétricamente.

2.2.1. *Demodulador de señal de modo de referencia*

El procesador puede funcionar en el canal de la señal de dos modos; con fijación de f_0 o con un nivel de negro artificial. El modo se puede elegir mediante una tensión continua en la patilla 5. Para V5 $< 0,5$ V se selecciona el modo de fijación y para V5 > 2 V el modo de nivel negro artificial. En el modo de fijación de f_0, la señal SECAM es demodulada con sus f_0 en el pórtico posterior. Esas f_0 demoduladas se usan entonces como señal no coloreada o valor de referencia de nivel de negro en los circuitos posteriores.

Unicamente durante el período de borrado de campo, en los períodos de borrado de línea, se borra el demodulador y se rellena con un valor de tensión continua. Con esta característica se evitan los errores de fijación debidos al ruido durante el tiempo en que no hay portadora SECAM.

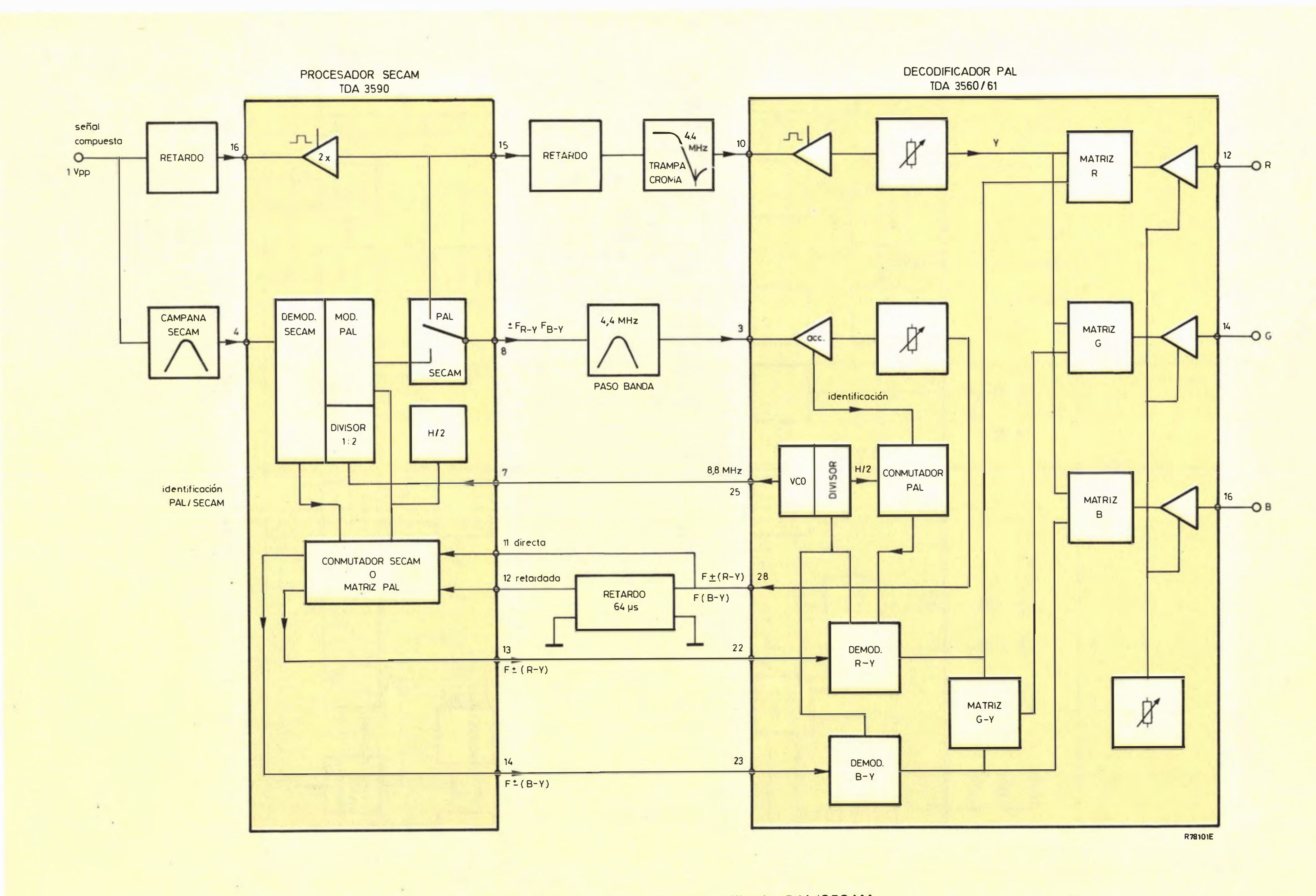
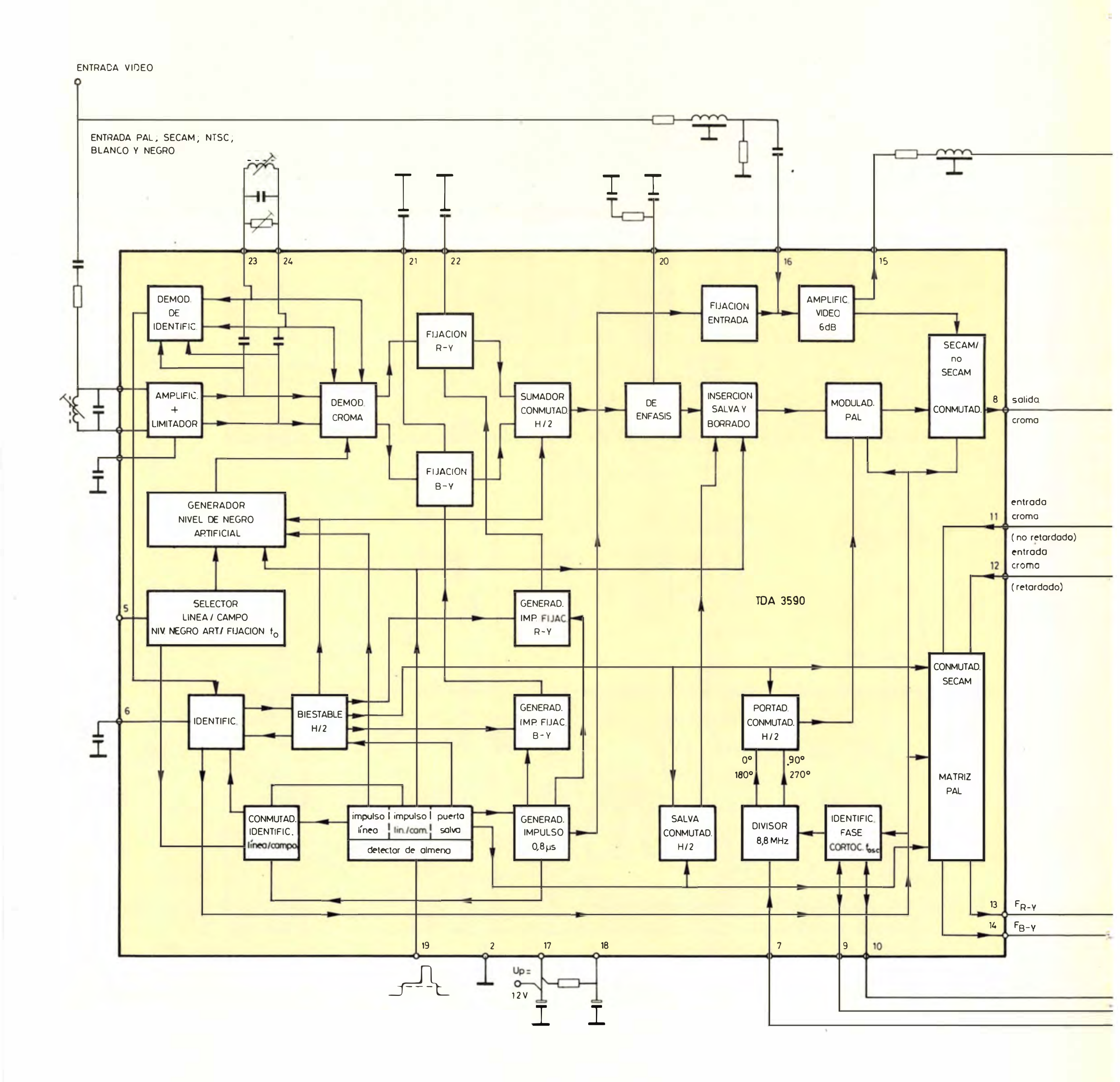


Figura 1.— Diagrama de funciones del decodificador PAL/SECAM



ENTRADA VIDEO
ENTRADA PAL, SECAM, NTSC, BLANCO Y NEGRO
DEMOD. DE IDENTIFIC.
AMPLIFIC. + LIMITADOR
DEMOD. CROMA
FIJACION R-Y
FIJACION B-Y
SUMADOR CONMUTAD. H/2
DE ENFASIS
FIJACION ENTRADA
AMPLIFIC. VIDEO 6dB
INSERCION SALVA Y BORRADO
MODULAD. PAL
SECAM/ no SECAM CONMUTAD.
salida croma
entrada croma (no retardado)
entrada croma (retardado)
GENERADOR NIVEL DE NEGRO ARTIFICIAL
SELECTOR LINEA / CAMPO NIV. NEGRO ART./ FIJACION f_o
TDA 3590
GENERAD. IMP. FIJAC. R-Y
GENERAD. IMP. FIJAC. B-Y
IDENTIFIC.
BIESTABLE H/2
PORTAD. CONMUTAD. H/2
CONMUTAD. SECAM
MATRIZ PAL
CONMUTAD. IDENTIFIC. línea/campo
impulso línea
impulso lín./com.
puerta salva
detector de almena
GENERAD. IMPULSO 0,8 μs
SALVA CONMUTAD. H/2
DIVISOR 8,8 MHz
IDENTIFIC. FASE CORTOC. f_{osc}
F_{R-Y}
F_{B-Y}
Up = 12 V

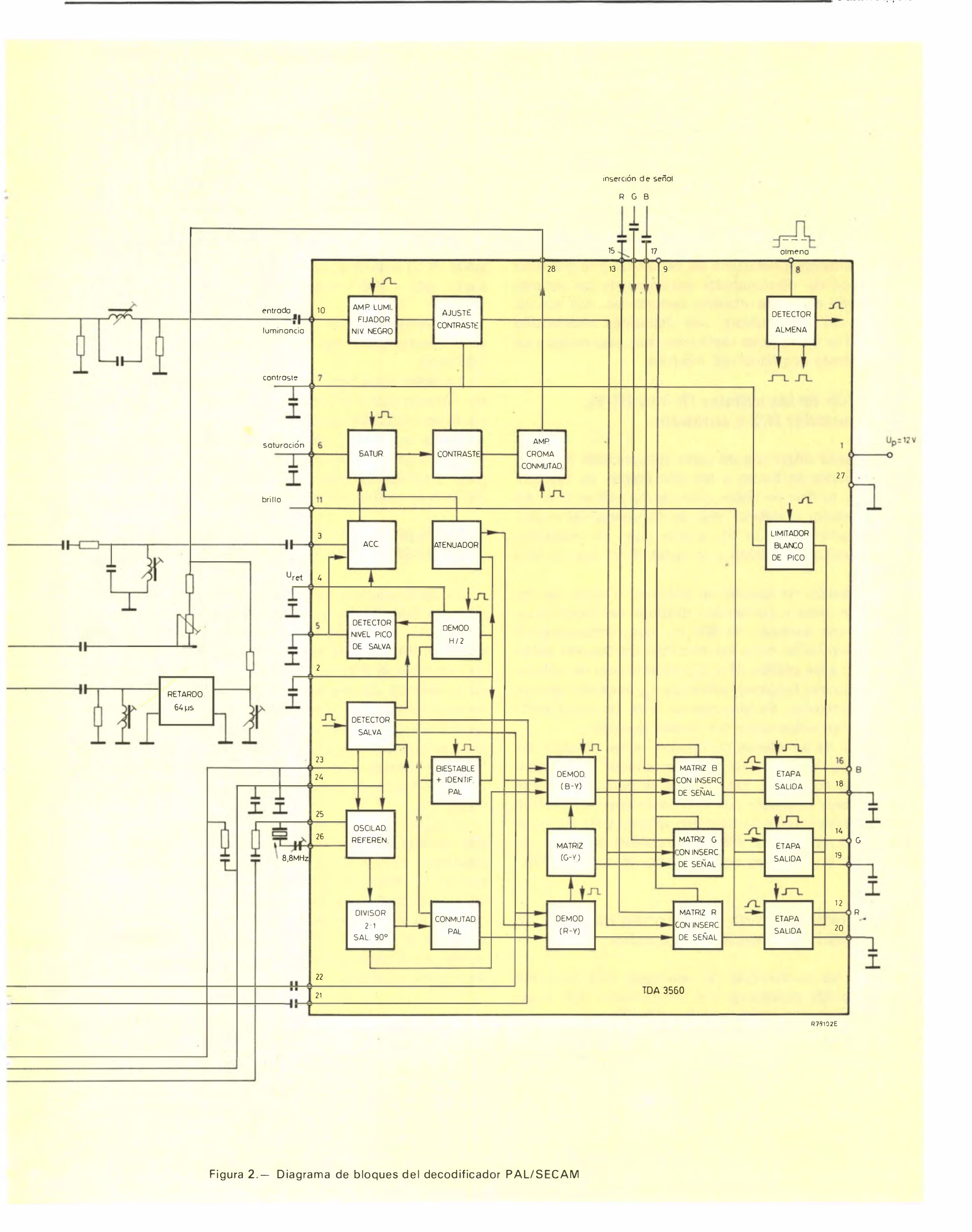


Figura 2.— Diagrama de bloques del decodificador PAL/SECAM

Para el modo de nivel de negro artificial se borra siempre el demodulador durante el borrado de líneas y se rellena con un valor de tensión continua. Este valor de relleno está modulado con H/2 y está adaptado a la pendiente característica del demodulador con su circuito externo de referencia LCR. Con una adaptación correcta del circuito de referencia (al ajuste de frecuencia mediante sintonía de la bobina y el ajuste del factor Q con el potenciómetro) las señales diferencia de color demoduladas tendrán durante el período de borrado de líneas valores de relleno correspondientes a los valores de f_O.

La característica necesaria de pendiente y la diferente amplificación del demodulador para una de las señales diferencia de color, se obtiene usando las dos salidas simétricas del demodulador con diferentes resistencias de carga. Las portadoras residuales son suprimidas dos veces mediante dos filtros RC internos.

2.3. Fijación de las señales (R-Y) y (B-Y), conmutador H/2 y sumador

Las señales diferencia de color secuenciales con ambas polaridades se llevan a las dos etapas de fijación. Las señales se fijan en líneas alternas durante el final del pórtico posterior al mismo nivel de referencia del modulador. La señal (R-Y) se fija a este nivel de referencia con un circuito de fijación y la señal (B-Y) con el otro circuito.

Los impulsos de fijación se obtienen a partir de los impulsos de salva y comienzan después del flanco posterior con una duración de 800 ns. Los condensadores de almacenamiento para los circuitos de fijación están conectados a las patillas 21 y 22. En el modo de fijación de f_O, la fijación funciona sobre las f_O demoduladas en el pórtico posterior. En el modo de nivel de negro artificial, la fijación actúa sobre los niveles de relleno.

Después de las etapas de fijación se les añade a las señales unos "offsets", con un conmutador H/2, durante las líneas no fijadas. Las señales se suman mediante dos seguidores de emisor con el emisor conectado. Ahora las dos señales diferencia de color secuenciales tienen el mismo nivel de señal no coloreada, o nivel de referencia de negro y la polaridad correcta para el sistema PAL.

2.4. Deénfasis, borrado, reinserción del nivel no coloreado e inserción de la salva

Una de las resistencias del deénfasis está integrada pero la segunda resistencia y el condensador son externos y se tienen que conectar a la patilla 20.

Se puede realizar un filtrado adicional de los armónicos de la portadora SECAM. En los circuitos de reinserción y borrado, la señal diferencia de color secuencial está borrada y se le inserta un nivel constante durante los períodos de borrado de línea y de cuadro. El nivel de reinserción es igual al nivel de fijación de la señal no coloreada y corresponde también al punto de trabajo cero del modulador PAL que va a continuación. Además, en este circuito se le inserta un impulso de salva cada dos líneas, en la línea correspondiente a (R-Y). Este impulso coincide con la parte estrecha del impulso almena.

2.5. Modulador PAL. Conmutador SECAM-NO SECAM

La señal diferencia de color secuencial se modula con una portadora PAL de 4,43 MHz, con una conmutación secuencial de fase de 0° y 90°. A través del circuito de identificación están sincronizadas estas dos señales secuenciales, la diferencia de color y la portadora. La señal (R-Y) más el impulso de salva se modulan con el vector (90° —270°), y la señal (B-Y) con el vector (0° — 180°).

La frecuencia PAL para el oscilador de cuarzo 2f se obtiene a partir del TDA3560 y de los divisores del TDA3590.

La señal modulada se conecta a través de una etapa de conmutación a la patilla 8 en el modo SECAM. En el modo no —SECAM, por ejemplo con una señal PAL, esta salida de la patilla 8 se conmuta a un amplificador interno y la señal compuesta que entra por la patilla 16 se pasa a través del mismo. La salida de la señal por la patilla 8 se realiza por medio de un seguidor de emisor.

2.6. Acoplamiento entre el TDA3590 y el TDA3560 para la señal de crominancia

La señal que sale de la patilla 8 del TDA3590 durante el modo SECAM, es una señal secuencial transcodificada en PAL, y durante el modo no—SECAM, por ejemplo señal PAL, es una señal de video compuesta. El filtro de crominancia PAL es necesario por lo tanto en frente de la entrada de crominancia del TDA3560. Este filtro rechaza también los armónicos de la señal transcodificada del modulador. La señal de crominancia en el TDA-3560 se procesa en las etapas de C.A.C. y de control en la forma normal, y se entrega al circuito de la línea de retardo a través de un seguidor de emisor interno, por la patilla 28.

La señal de salva de la señal transcodificada se emplea para el C.A.C. y la sincronización de la fase de los biestables H/2 en el TDA3560, y para la corrección de fase de los divisores de 8,8 MHz en el TDA3590.

El circuito PLL del oscilador de cuarzo está cortocircuitado en este modo de funcionamiento por el TDA3590. La señal de la patilla 28 se entrega a la línea de retardo de 64 μs y a un divisor resistivo para adaptar la amplitud de la señal retardada.

2.7. Conmutador SECAM. Matriz PAL

Las patillas 11 y 12 son las entradas de las señales de crominancia retardada y no retardada para esta parte de circuito. En el modo de transcodificación funciona un conmutador de cruce paralelo H/2. Las señales (R-Y) y (B-Y) secuenciales, retardada y no retardada, se transforman en unas señales de croma paralelas y continuas en las patillas 13 y 14. Para conseguir la adecuada polaridad de la señal de croma (R-Y), ésta se invierte cada

dos líneas, y durante esta línea se borra también la salva. Este borrado de la salva se hace necesario para conseguir una información de identificación para la sincronización del biestable H/2 en el TDA3560.

Los gráficos de la figura 10 muestran las señales de crominancia con la salva en las entradas y salidas del conmutador SECAM.

Para una señal original PAL ésta parte del circuito se conmuta como una matriz PAL que proporciona, por medio de las etapas de sumado y restado, las señales (R-Y) y (B-Y) a partir de las señales retardada y no retardada.

Tanto en un caso como en el otro, las amplitudes de salida son las mismas debido a una diferente amplificación en los dos modos.

Las señales de crominancia (R-Y) y (B-Y) están acopladas capacitivamente al TDA3560 y procesadas en él como en un decodificador PAL.

2.8. Generador de la portadora de 4,4 MHz para el modulador en el modo de transcodificación SECAM

La frecuencia de 8,8 MHz se lleva desde la salida del oscilador de baja impedancia del TDA3560 a través de una red desplazadora de fase a la entrada del TDA3590, patilla 7.

Mediante dos divisores se obtienen las señales de 4,4 MHz con fases de 0° —180° y 90° —270°, como en el TDA3560. Debido a los divisores, las señales de salida tienen una inestabilidad de 180°, esto puede dar lugar a una polaridad equivocada para las señales demoduladas. Para evitarlo, se tiene que hacer una sincronización de los divisores del TDA3590 con los del TDA3560. Con este propósito, se lleva la información de la corriente del detector de fase del PLL de las patillas 23 y 24 del TDA3560 a las patillas 9 y 10, entradas del circuito de identificación. Si se detecta que las fases están equivocadas, se desconecta durante un momento los 8,8 MHz en frente de los divisores. Después de volver a conectar los 8,8 MHz, se comprueba que la fase sea correcta, de otra forma comienza el proceso de nuevo. Las entradas, patillas 9 y 10, son de baja impedancia y tienen la misma tensión (seguidores de emisor N-P-N con las bases conectadas), y funcionan como un cortocircuito para el oscilador PLL del TDA3560, de tal forma que el oscilador funciona a la frecuencia nominal del oscilador de cuarzo.

2.9. Identificación y selector de identificación

Un demodulador de identificación separado que está en paralelo con el demodulador de señal y que usa el mismo circuito externo de referencia, demodula la señal secuencial SECAM. A partir de esta señal demodulada se puede elegir si se usan las frecuencias f_0 del pórtico posterior de líneas o las líneas de identificación de campo durante el período de borrado vertical como información para la identificación.

En el modo de identificación por líneas se usa la información que hay durante 0,8 µs al final del pórtico posterior y, a través de una etapa de conmutación H/2 y otra de muestreo y mantenimiento, se almacena en el condensador de identificación de la patilla 6. En el modo de identificación por campo la etapa de muestreo y mantenimiento está activa durante el período de borrado vertical excepto durante los borrados de líneas. La tensión de identificación de la patilla 6 entrega, a través de un disparador de Schmitt, la información del sistema para una puesta en marcha automática del SECAM y, a través de un detector de nivel, la corrección para el biestable H/2.

En el modo de identificación por línea, el circuito selector necesita una tensión menor que 8 V en la patilla 5. Se conmuta al modo de identificación por campo con una tensión mayor que 10 V en la patilla 5. La patilla 5 es también la entrada del selector de nivel de negro (no coloreado) de referencia para la señal, pero con otro nivel de conmutación. Con esta doble selección de función a través de una sola patilla, es posible seleccionar los siguientes modos de señal y de identificación:

V5 < 0,5 V	Identificación por línea, fijación de nivel de negro.
V5 > 2 V < 8 V	Identificación por línea, rellenado con el nivel de negro artificial.
V5 > 10 V	Identificación por campo, relleno con el nivel de negro artificial.

2.10. Detector de impulso almena y procesado de impulsos

Se ha incorporado un detector de tres niveles del impulso almena para separar de éste la parte de borrado de líneas y campo, la parte de borrado de líneas, y la parte de salva. La entrada del impulso almena es la patilla 19. El flanco de subida del impulso de salva controla el biestable H/2. Se genera un impulso de 800 ns a partir del flanco de bajada del impulso de salva mediante una red RC diferenciadora interna. Este impulso se emplea directamente para el muestreo de la identificación por línea y para la fijación de la entrada del amplificador de video, y a través de unas puertas H/2 para las etapas de fijación de las señales diferencia de color demoduladas.

2.11. Amplificador de video

En el modo SECAM, para compensar la diferencia del tiempo de retardo de la señal de entrada de crominancia SECAM y de la señal de salida de crominancia PAL secuencial del transcodificador, se necesita efectuar un retardo en la señal Y. Las medidas han mostrado que se necesita un tiempo de retardo de 400 ns. Dicho retardo se puede conseguir con una línea de retardo de luminancia adicional. Para evitar el problema del nivel de señal (la pérdida de adaptación de la línea de retardo de luminancia es —6 db) se ha previsto un amplificador de

video de 6 dB. La entrada de alta impedancia de este amplificador a través de la patilla 16 se fija internamente a nivel de negro. La salida de baja impedancia es un seguidor de emisor a través de la patilla 15 y excita la línea de retardo de luminancia normal en frente de la entrada de luminancia del TDA3560.

En el modo no SECAM, por ejemplo PAL, la señal de video compuesta se pasa también a la patilla 8. Se selecciona la parte de crominancia con el filtro de croma y se lleva a la entrada de crominancia, patilla 3, del TDA-3560.

2.12. Entradas de la tensión de alimentación

El TDA3590 tiene dos entradas de tensión de alimentación. La alimentación principal se realiza por la patilla 17, y las partes del circuito que son más sensibles a la modulación cruzada a través de la línea de alimentación están conectadas a la patilla 18. Un filtro RC externo proporciona una alimentación limpia para la patilla 18 y un desacoplo de ésta frente a la patilla 17.

3. DESCRIPCION DEL CIRCUITO DE APLICACION

En la figura 3 se muestra el circuito decodificador completo, con el TDA3560 y el TDA3590, que se describirá a continuación.

3.1. Entrada del amplificador de video

La señal compuesta se aplica a través del circuito de la línea de retardo a un amplificador que tiene la entrada por la patilla 16. Debido a una alta impedancia de entrada se puede usar un pequeño condensador de acoplo de 22 nF. Es necesaria la línea de retardo con sus resistencias de adaptación delante de la entrada para adaptar la señal de luminancia al retardo que se produce en la señal de crominancia del procesador SECAM.

3.2. Amplificador de croma

Cuando se recibe señal SECAM, la señal de croma pasa a la entrada de crominancia, patilla 4 del TDA3590, a través de un condensador de acoplo de 100 pF y el filtro con respuesta en forma de campana. Para un deénfasis correcto de la señal portadora de color, el filtro campana formado por L_1, C_1, R_1 necesita un factor Q efectivo igual a 16. Se puede sintonizar el circuito del filtro para obtener la característica de paso banda en forma de campana, que se necesita para las señales SECAM.

En esta condición, la señal de croma tiene una mínima modulación de amplitud en la señal de barras de color. La polarización en corriente continua para el amplificador limitador interno cuyas entradas son las patillas 3 y 4, está presente en las patillas 1 y 3. Esta tensión continua se lleva directamente de la patilla 1 a la 4 a través de bobina L_1. La impedancia de entrada de la patilla 4 es de 3 kΩ. El condensador de filtrado de la realimentación en continua se conecta externamente a la patilla 1 y a la patilla 3. El margen de tensión de la señal de entrada está entre 15 mVp-p y 300 mVp-p. Un valor típico es de 100 mVp-p.

3.3. Circuitos demoduladores

El demodulador de señal y el de identificación usan el mismo circuito externo de referencia. El circuito de referencia está formado por L_2, C_2, R_2 y está conectado a las patillas 23 y 24 del TDA3590. Es ajustable con L_2 al centro de las dos frecuencias f_0. Con R_2 se ajusta la amortiguación adecuada para el circuito de referencia.

3.4. Condensador de almacenamiento para la tensión de identificación

El condensador de almacenamiento para la tensión de identificación se conecta a la patilla 6. Para el modo de identificación por línea se necesita un condensador con un valor de 100 nF, pero para el modo de identificación por campo el valor del condensador se tiene que subir hasta 1 μF.

3.5. Condensadores de fijación

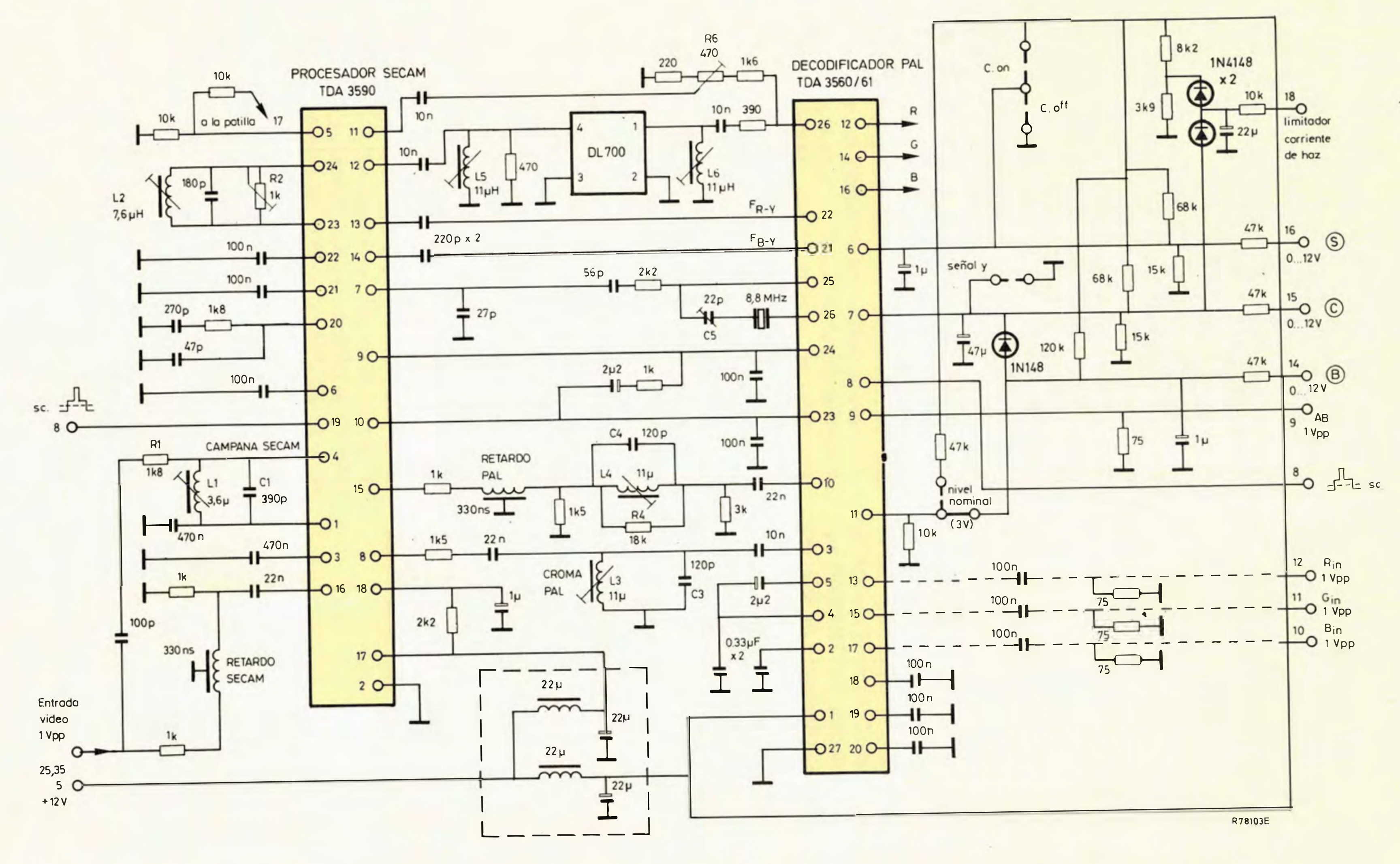
Después de la modulación, las señales diferencia de color secuenciales se fijan por separado para la señal (R-Y) y (B-Y). Los dos condensadores de almacenamiento de 100 nF para las tensiones de fijación se conectan a la patilla 21 del TDA3590 para la señal (B-Y) y a la patilla 22 para la señal (R-Y). Puede ser necesario incrementar el valor de estos condensadores hasta un valor de 470 nF, si se emplea una tensión de alimentación de alta impedancia.

3.6. Deénfasis de video

El deénfasis de video de la señal diferencia de color secuencial se realiza mediante una resistencia interna de 3,2 kΩ y una resistencia de 1,8 kΩ en serie con un condensador externo de 270 pF, conectados a la patilla 20 del TDA3590. Para suprimir las frecuencias armónicas de la portadora de color SECAM, se puede conectar un condensador de 47 pF en la patilla 20, como se muestra en la figura 3, o bien una trampa.

3.7. Selector del modo de identificación y del nivel de negro de referencia

El modo de identificación y el nivel de negro de referencia es seleccionable con la tensión de la patilla 5. Una aplicación flexible para la selección es un divisor resistivo con dos resistencias de 10 kΩ entre la alimentación y masa. La patilla 5 se conecta al punto medio que tiene



* V5 < 0.5 V identificación de línea + fijación f_a
  V5 > 2 V < 8 V identificación de línea + nivel de negro artificial
  V5 > 10 V identificación de campo + nivel de negro artificial

Figura 3.— Circuito decodificador PAL/SECAM

una tensión de 6V. Cortocircuitando una u otra de las resistencias del divisor se puede obtener 0 ó + 12 V en la patilla 5.

Se selecciona la identificación por campo con una tensión $\geq$ 10 V en la patilla 5. La identificación por campo sólo es posible con fijación de nivel de negro artificial. Se elige identificación por línea con una tensión 8 V en la patilla 5. Con identificación por línea es posible elegir dos modos de fijación. La fijación de f_0 se lleva a cabo con una tensión $\leq$ 0,5 V en la patilla 5, y se realiza la fijación de nivel de negro artificial con una tensión $\geq$ 2 V.

3.8. Tensión de alimentación

La tensión de alimentación se filtra con un choque de 22 μH y 22 μF para cada circuito integrado. El TDA-3590 usa una segunda tensión de alimentación. Se filtra adicionalmente mediante una resistencia de 2,2 kΩ y un condensador de 1 μF, y está conectado a la patilla 18. El valor nominal del condensador de la patilla 18 no debe sobrepasar 1 μF. Esto es necesario para evitar dañar internamente al circuito integrado. Durante el período de campo, la corriente de alimentación del TDA3590 aumenta en 4 mA. La tensión de alimentación de la patilla 17 del circuito integrado puede tener un "rizado de cuadro", si se obtiene a partir de una tensión mayor a través de una resistencia serie. En ese caso sería necesario aumentar el condensador de las patillas 21 y 22 hasta un valor de 470 nF.

3.9. Salida de croma del TDA3590/Entrada de croma del TDA3560

La señal diferencia de color modulada secuencialmente de la patilla 8 se lleva a la entrada de croma del circuito decodificador PAL, TDA3560, a través de un filtro pasobanda de croma y un condensador de 10 nF. El filtro de croma consta de la resistencia de amortiguamiento de 1,5 kΩ , L3 y C3. El circuito está acoplado en alterna con un condensador de 22 nF.

3.10. Salida del amplificador de señal compuesta en el TDA3590

En la salida del amplificador de señal compuesta, patilla 15, la señal tiene una amplitud similar a la de la entrada de video antes de la línea de retardo de luminancia SECAM. La salida de la patilla 15 es un seguidor de emisor sin resistencia intenra de emisor ni fuente de corriente. Esta salida necesita por lo tanto un paso en corriente continua para la corriente, que se da con la línea de retardo y la resistencia de acabado de 1 kΩ . La señal de salida se lleva a través del circuito de la línea de retardo. Se le ha adaptado un filtro de supresión de portadora mediante L_4, C_4, R_4. A continuación, la señal Y se acopla capacitivamente con 22 nF a la entrada de luminancia del TDA3560.

3.11. Señal de salida de croma controlada automáticamente en el TDA3560 y circuito de la línea de retardo

La señal de salida de croma controlada en la patilla 28 en el TDA3560 está acoplada en alterna con 10 nF a las patillas 11 (no retardada) y 12 (retardada), que son las entradas del conmutador SECAM y la matriz PAL internas al TDA3590. La línea de retardo está adaptada en la entrada con 390Ω y L6. La adaptación a la salida consta de L5 y una resistencia de 470 Ω en paralelo con la resistencia de entrada de la patilla 12 de 2 kΩ . Para adaptarse a la atenuación del circuito de la línea de retardo, la señal no retardada se tiene que ajustar mediante un potenciómetro R_6 y dos resistencias divisoras. Los valores del circuito divisor determinan la corriente continua del seguidor de emisor interno en la patilla 28 del TDA3560.

3.12. Conmutador SECAM. Matriz PAL

Las señales diferencia de color retardada y no retardada son llevadas a las patillas de entrada 12 y 11.

Desde las salidas del TDA3590, las señales diferencia de color en la patilla 13, F(R-Y), y en la patilla 14, F(B-Y), se acoplan en corriente alterna mediante 220 pF a las entradas del demodulador del decodificador PAL TDA3560.

3.13. Entrada de la portadora de 8,8 MHz y adaptación de fase

La frecuencia de 8,8 MHz que se obtiene de la salida de baja impedancia del oscilador en la patilla 25 del TDA-3560 se lleva a través de una red desplazadora de fase a la entrada del TDA 3590, patilla 7. A través de dos divisores comunes en el TDA3560 se obtiene la frecuencia de referencia con las fases en cuadratura para el modulador PAL del TDA3590. En el modo SECAM, el PLL del oscilador de 8,8 MHz no funciona. Las posiciones de fase de las señales transcodificadas se deben adaptar a las fases de referencia de los demoduladores en el TDA3560. Las fases están influidas por los divisores y el modulador interno en el TDA3590, el filtro de croma entre la patilla 8 del TDA3590 y la entrada de croma de la patilla 3 del TDA3560, el divisor resistivo para la señal no retardada delante de la patilla 11del TDA3590 y el conmutador SECAM en el TDA3590. El lazo de fase se cierra a través de la conexión de la frecuencia de 8,8 MHz entre los dos circuitos integrados. Se puede conseguir la adaptación de fase con una red desplazadora de fase en la conexión entre ambos circuitos integrados.

Se puede considerar que los retardos de fase en los dos circuitos integrados son estables. Pero el tipo de filtro de crominancia en si mismo y su sintonía influirán en la posición de fase. En el desarrollo de la explicación para este concepto, la adaptación de fase delante de la entrada de 8,8 MHz del TDA3590, se tiene que hacer después de que el filtro de croma haya sido elegido y ajustado. La posición de fase correcta se consigue cuando la amplitud

de la salva en la patilla 28 del TDA3560 tiene un mínimo. La tensión de entrada mínima de los 8,8 MHz en la patilla 7 del TDA3590 es de 150 mVp-p. En la aplicación dada, la red de adaptación de fase consiste en una red RC con una resistencia de 2,2 kΩ y un divisor capacitivo con un condensador de 56 pF. La amplitud de entrada es de 200 mVp-p.

3.14. Corrección de fase de los divisores de 8,8 MHz y cortocircuitado del PLL del cuarzo

La red RC paso bajo para el PLL del cuarzo en el TDA3560 corresponde a una aplicación normal del mismo. Para la corrección de fase de los divisores de 8,8 MHz y el cortocircuitado del PLL del cuarzo en el modo SECAM se conectan directamente las patillas 9 y 10 del TDA3590 a las patillas 24 y 23 del TDA3560.

3.15. Entradas de impulso almena

Para ambos integrados se necesita el impulso almena de tres niveles con la parte del campo. (En la patilla 19 del TDA3590 y en la patilla 8 del TDA3560.)

4. PROCESO DE AJUSTE

A continuación se describen los ajustes necesarios para el circuito decodificador PAL-SECAM con el TDA-3590 y el TDA3560, refiriéndose a la figura 3.

Para el proceso de ajuste se necesitan la tensión de alimentación de 12 V, un impulso almena de tres niveles y las tres tensiones de ajuste para el contraste, la saturación y el brillo. En la placa del circuito impreso se ha seleccionado el modo de identificación por línea con fijación de nivel de negro artificial. Se necesita además una señal de barras de color compuesta de 1 Vp-p en PAL y SECAM, y adicionalmente una señal de nivel de negro compuesta con una amplitud de 1 Vp-p en sistema SECAM.

4.1. Filtro campana en la entrada del TDA3590

1.1. Aplicar una señal de barras de color SECAM con información de video.
1.2. Mirar la entrada de tensión de la patilla 4 del TDA3590 con un osciloscopio.
1.3. Ajustar L_1 para una mínima modulación de amplitud de la señal de entrada de croma.

4.2. Circuito de referencia de los demoduladores SECAM

2.1. Aplicar una señal de color SECAM con información de video negro en la entrada de video.
2.2. Mirar la señal de salida de la patilla 8 del TDA-3590 en extremos del filtro de crominancia L_3 C_3.
2.3. Ajustar L_2 y R_2 para mínima modulación en dos líneas consecutivas de la señal transcodificada PAL secuencial.

4.3. Oscilador de 8,8 MHz del TDA3560

3.1. Aplicar una señal de barras de color PAL en la entrada de video.
3.2. Poner el TDA3560 en modo desactivado a través de un puente de servicio en los puntos "C on".
3.3. Conectar las patillas 9 y 10 del TDA3590.
3.4. Ajustar con un osciloscopio la frecuencia del oscilador con C_5 para una mínima diferencia de frecuencia de la señal de color en la pantalla del televisor, o bien en las salidas de señal TDA3560.
3.5. Desconectar el puente de servicio y la conexión entre las patillas 9 y 10 del TDA3590.

4.4. Filtro pasobanda de croma

4.1. Aplicar una señal de barras de color PAL en la entrada de video.
4.2. Mirar la señal de salida de la patilla 28 del TDA3560 con un osciloscopio.
4.3. Ajustar L_3 para una óptima respuesta a la señal PAL.

4.5. Línea de retardo

5.1. Aplicar una señal de barras de color a la entrada de video.
5.2. Mirar la señal de salida B en la patilla 16 del TDA3560.
5.3. Ajustar L_6 para un mínimo pareado de las señales de la salida B.
5.4. Aplicar una señal de barras de color SECAM a la entrada de video.
5.5. Ajustar R_6 para un mínimo pareado de las señales de la salida B.

4.6. Trampa de 4,4 MHz en el canal de luminancia

6.1. Aplicar una señal de color SECAM con información de video negro a la entrada de video.
6.2. Mirar la señal de entrada en la patilla 10 del TDA3560.
6.3. Ajustar L_4 para una mínima amplitud de la portadora de color en dos líneas consecutivas.

5. OSCILOGRAMAS

En las figuras 4 a 9 se muestran algunas señales del circuito decodificador (patillas 8, 13, 14 y 20 del TDA-3590 y la patilla 28 del TDA3560).

En la figura 4 se muestran las señales diferencia de color secuenciales demoduladas. A estas señales diferencia de color (R-Y) y (B-Y) ya se les ha aplicado el deénfasis. Se muestran en el modo "nivel de negro artificial". Están medidas en la patilla 20 del TDA3590. La señal de barras de color SECAM de la entrada de video se muestra debajo como referencia.

En la figura 5 se muestra la misma señal que en la figura 5 pero en el modo "fijación de fo".

En la figura 6 se muestran las señales PAL secuenciales transcodificadas. Están medidas en la salida de la patilla 8 del TDA3590. La señal de barras de color SECAM se da debajo como referencia.

La figura 7 muestra la señal de barras de color PAL de la patilla 8 del TDA3590 durante el modo PAL. Debajo se muestra la señal de barras de color PAL en la entrada de video.

En la figura 8 se muestra la señal de salida de croma controlada automáticamente de la patilla 28 del TDA3560 durante el modo SECAM. Debajo se muestra la señal de barras de color SECAM en la entrada de video.

En la figura 9 se muestran las señales de croma (R-Y) y (B-Y) después del conmutador SECAM en el modo SECAM. Unicamente está presente la salva en el vector +(R-Y) en la señal de croma (R-Y) cada dos líneas.

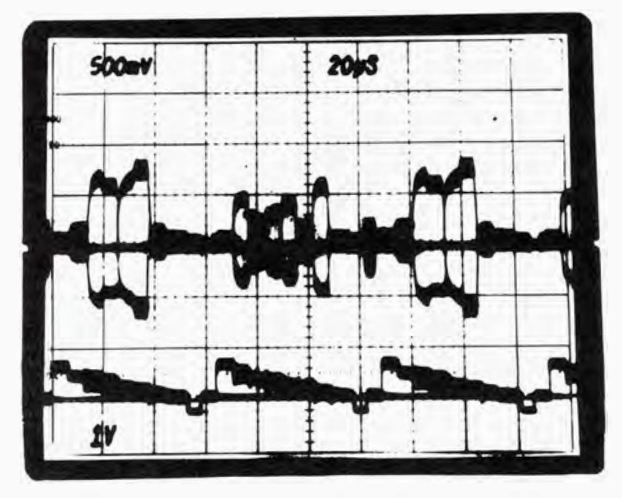


Figura 6.— Trazo superior. Señal PAL secuencial transcodificada en la patilla 8 de salida del TDA3590. Trazo inferior. Señal de barras de color SECAM de la entrada de video.

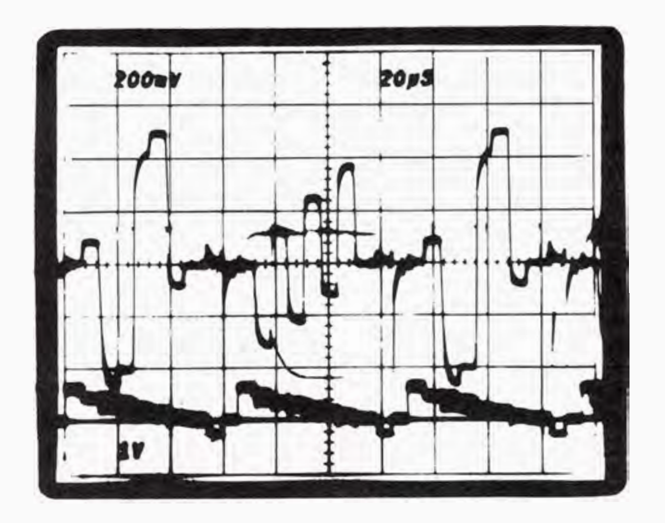


Figura 4.— Trazo superior. Señales diferencia de color secuenciales en el punto de deénfasis, patilla 20 del TDA3590 con fijación del nivel de negro. Trazo inferior. Señal de barras de color SECAM de la entrada de video.

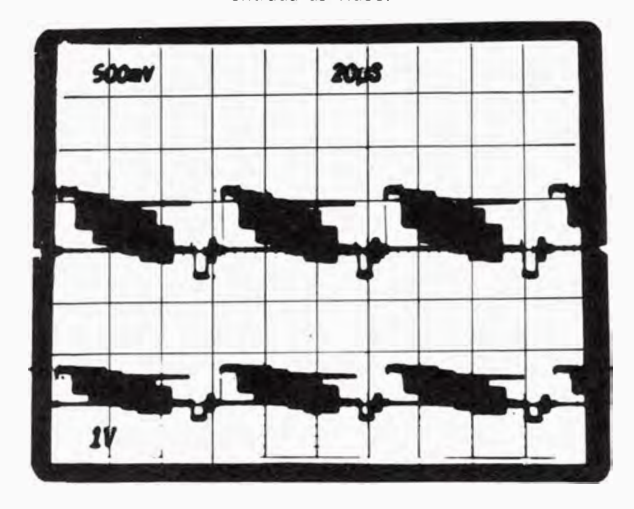


Figura 7.— Trazo superior. Señal de barras de color PAL en la patilla 8 del TDA3590. Trazo inferior. Señal de barras de color PAL de la entrada de video.

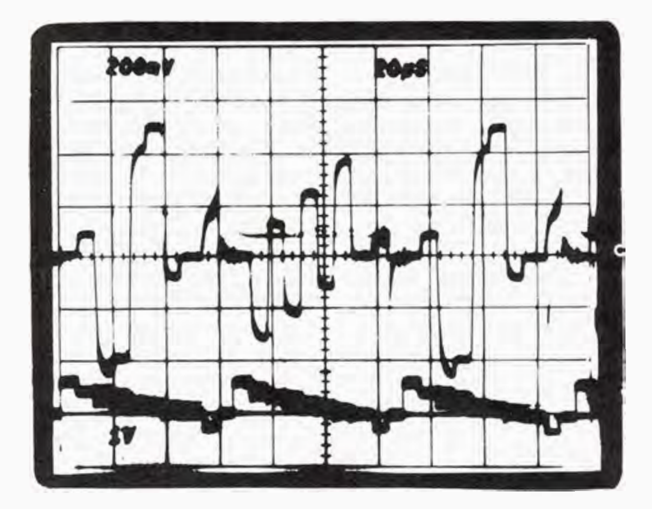


Figura 5.— Trazo superior. Señales diferencia de color secuenciales en el punto de deénfasis, patilla 20 del TDA3590 con fijación de fo. Trazo inferior. Señal de barras de color de la entrada de video.

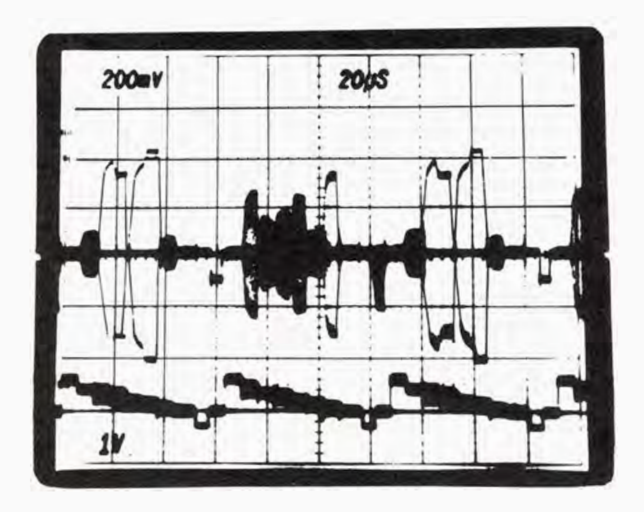


Figura 8.— Trazo superior. Señal de salida de crominancia, patilla 28 del TDA3560. Trazo inferior. Señal de barras de color SECAM de la entrada de video.

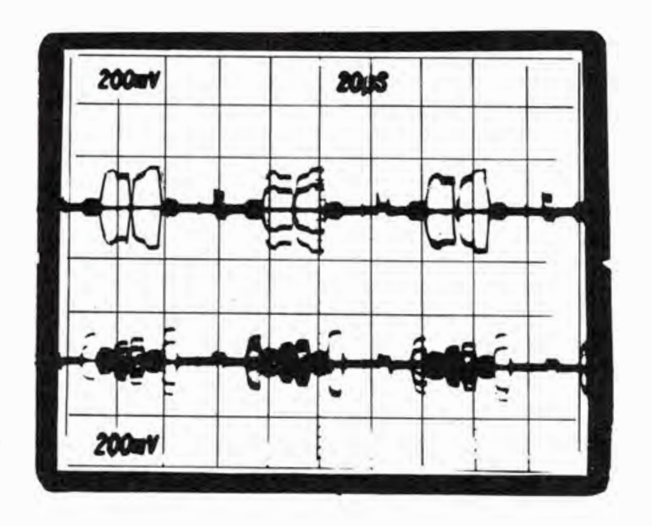


Figura 9.— Trazo superior. Señales SECAM transcodificados F (R — Y) en la salida, patilla 13 del TDA3590.
Trazo inferior. Señales SECAM transcodificados F (B — Y) en la salida, patilla 14 del TDA3590.

6. SEÑALES DE LA MATRIZ PAL; CONMUTADOR SECAM

En la figura 10 se muestran las señales diferencia de color secuenciales moduladas, en la entrada y salida del conmutador SECAM o en la matriz PAL del TDA3590.

En la patilla 11 están presentes las señales no retardadas y en la patilla 12 las retardadas. Con el conmutador SECAM se seleccionan estas señales, la señal F+ (B-Y) en la patilla 14 y la señal F± (R-Y) en la patilla 13 del TDA 3590. Además, la señal F (R-Y) se invierte cada dos líneas. Las gráficas superiores muestran las señales de conmutación, y las inferiores muestran la puerta de salva y la señal de sincronismo.

7. PLACA DE CIRCUITO IMPRESO

En la figura 11 se muestra el lado de componentes de la placa de circuito impreso, incluyendo los símbolos y valores de los componentes. La distribución de componentes en la placa de circuito impreso ha sido pensada para que se obtenga una mínima modulación de cruce entre las señales SECAM y las señales PAL moduladas con fase secuencial.

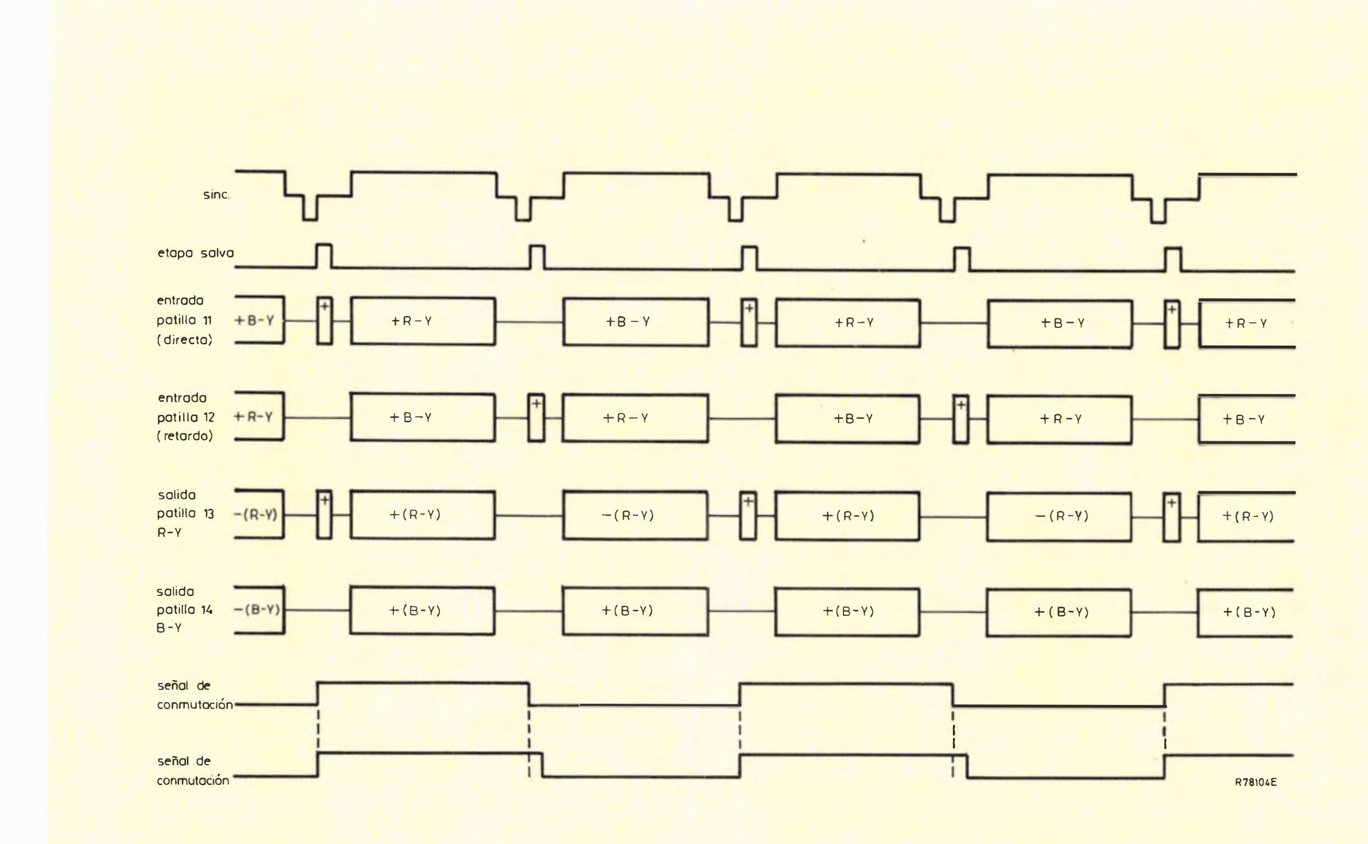


Figura 10.— Matriz de señales PAL; conmutador SECAM.

Los puntos críticos para la modulación de cruce entre las señales PAL transcodificadas (4,43 MHz) y las señales SECAM (3,9 MHz-4,7 MHz) son la entrada del TDA3590, patilla 4, (amplificador limitador sensible a la tensión), y las líneas de señal delante del circuito filtro campana. Por lo tanto esas líneas de señal están apantalladas por pistas de cobre. El propio circuito filtro campana se ha situado próximo a la patilla 4, entrada del TDA3590, para una corta línea de conexión.

El filtro del circuito de referencia del demodulador SECAM se debe poner también próximo a las patillas 23 y 24 para tener pistas cortas de interconexión y mínimo acoplamiento de señal.

La línea de salida del demodulador, patilla 8 del TDA-3590, se debe separar en distancia y se debe llevar apantallada al filtro de croma PAL. Para mínima modulación de cruce, el filtro de croma PAL se debe situar próximo a la entrada, patilla 3, del TDA3560. No se debe poner próximo al filtro campana ni al circuito de referencia del demodulador SECAM.

La señal de salida de croma de la patilla 28 del TDA-3560 se debe separar de la parte SECAM (filtro campana, entrada del TDA3590, patilla 4 y del circuito de referencia) del circuito decodificador. Para evitar acoplamientos de señal, la línea de retardo y sus bobinas de adaptación están separadas y apantalladas de la parte SECAM. La señal de salida de la línea de retardo y la señal de salida de croma dividida se tienen que llevar apantalladas a las patillas 11/12 del TDA3590.

También es posible una modulación de cruce entre la señal SECAM y la señal PAL. La señal de video de la salida del amplificador de la patilla 15 del TDA3590 se puede acoplar a las entradas PAL de bajo nivel de los demoduladores (R-Y)— (patilla 22) y (B-Y)— (patilla 21) en el TDA3560.

Por lo tanto, la señal de salida del amplificador de video se lleva apantallada y separada de esas dos entradas a los demoduladores.

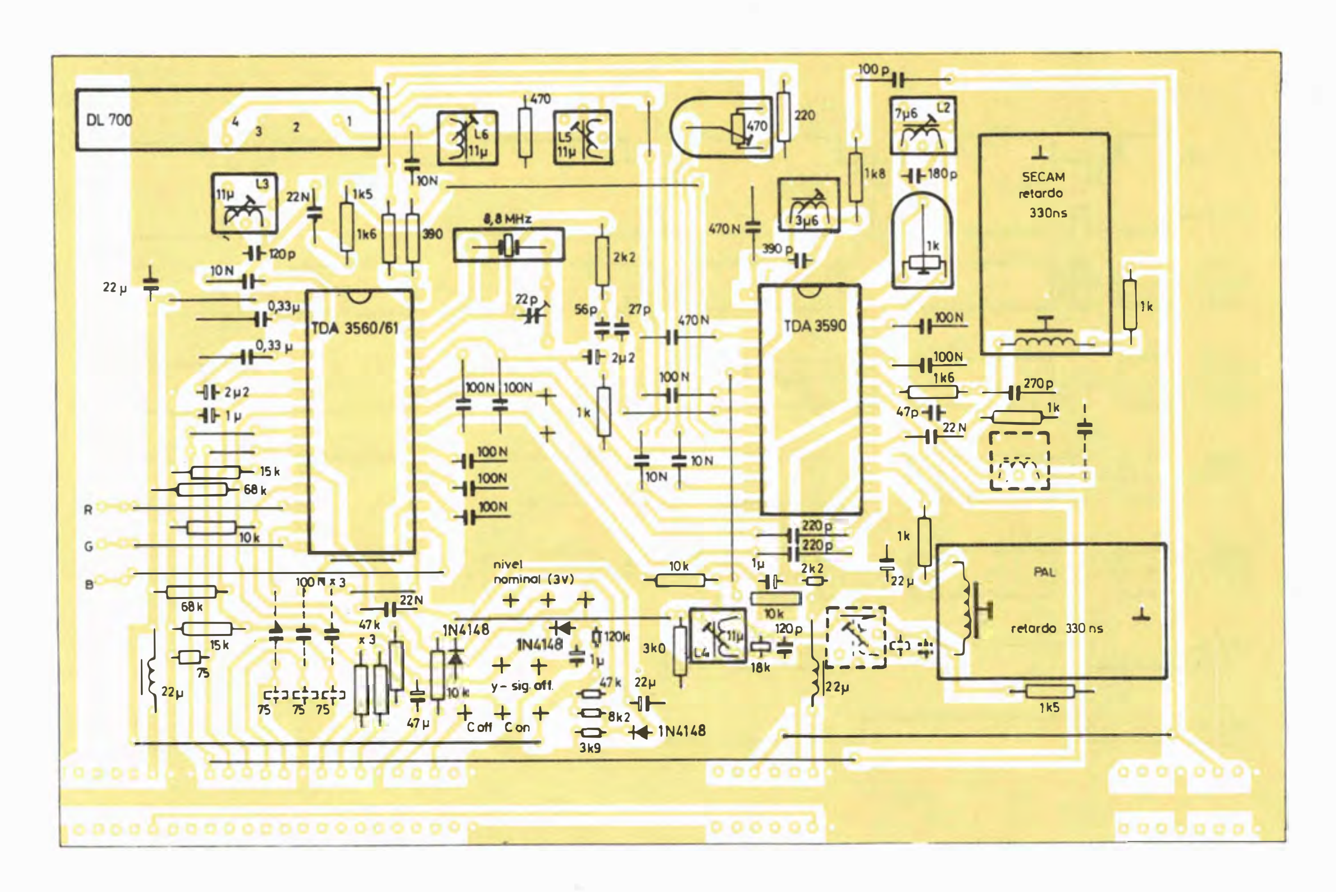


Figura 11.— Placa de circuito impreso con componentes.

Sistemas de sintonía y control para TV, controlados por microordenador

El sistema de sintonía de video (VTS) que se describe proporciona control, basado en un microordenador de las funciones analógicas y de sintonía del receptor de T.V. El corazón del sistema es un lazo de sintonía digital de frecuencia estable. Otras posibilidades son visualización en pantalla y-o fuera de pantalla del número de canal y-o programa, emisoras memorizadas, control remoto, funciones de temporización y reloj, ajuste de niveles de sonido e imagen, y control de circuitos de videotex.

Desde la introducción de los sintonizadores controlados por tensión, se han desarrollado una gran variedad de sistemas de sintonía electrónica para receptores de televisión. La tecnología LSI (Integración a gran escala, en inglés "Large Scale Integration") ha permitido que se apliquen sistemas digitales de control para el sintonizador y para las funciones analógicas del receptor a un precio comparable con el de los sistemas electromecánicos clásicos que usan condensadores variables y potenciómetros.

Los sistemas digitales de lazo cerrado proporcionan una sintonía precisa, libre de derivas e incorporan memoria de emisoras de fácil programación. También pueden proporcionar la visualización en pantalla o mediante diodos LED del número del canal y de emisora, el control de las funciones analógicas del receptor y la posibilidad de control remoto. Sin embargo, estos sistemas, aunque efectivos, son rígidos debido a que usan una serie de circuitos LSI específicos para realizar un conjunto fijo de funciones de control. Ya que estos circuitos LSI deben poder realizar todas las funciones necesarias para cumplir las exigencias de diferentes clientes y mercados, tienden a ser costosos y, en algunos casos, parcialmente redundantes.

El cada vez menos costo de los microordenadores nos ha llevado a volver a examinar nuestro concepto de sintonía y control digital en los receptores de televisión, y a desarrollar una serie de circuitos integrados controlados por microordenador que forman un Sistema de Sintonía para Video (VTS) modular y versátil.

El corazón del VTS es un lazo de sintonía digital enclavado en frecuencia (fig. 1) que está basado en los mismos principios que el bien conocido sistema DICS.

El código digital que define la frecuencia que se necesita se obtiene de un microordenador direccionado por teclado y pasa al lazo de sintonía digital por medio de una barra de 3 líneas (CBUS).

El sistema básico de sintonía se puede ampliar para que realice más funciones de control y visualización, simplemente conectando al CBUS más circuitos integrados de la serie VTS.

Además del acceso directo a los canales de TV, el sistema VTS puede proporcionar:

- Memoria programable de emisoras (RAM o volátil; o bien una memoria CMOS con batería de mantenimiento o una memoria NMOS).
- Sintonía de un canal a otro, o bien de una emisora a otra, secuencialmente.
- Sintonía fina con almacenamiento de la información correspondiente.
- Búsqueda automática de sintonía.
- Control de hasta 6 funciones analógicas, en 64 incre-

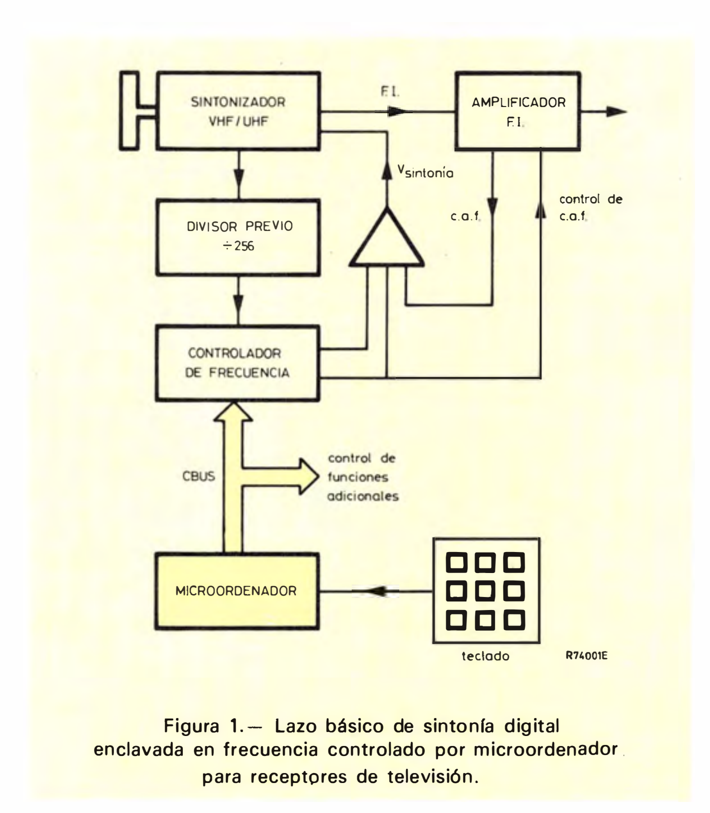


Figura 1.— Lazo básico de sintonía digital enclavada en frecuencia controlado por microordenador para receptores de televisión.

mentos, tales como el brillo, contraste, saturación, volumen, tono y sintonía.
- Visualización de la posición de las funciones analógicas.
- Visualización mediante LED o en pantalla del número de canal o emisora.
- Silenciador.
- Control remoto por infrarrojos.
- Control de los circuitos de teletexto y videotex.
- Funciones de temporizador y reloj con visualización mediante LED o en pantalla.

Las ventajas de los sistemas controlados por microordenador sobre los circuitos LSI específicos son:

- El tiempo necesario para el desarrollo de un sistema es menor.
- La flexibilidad del sistema simplifica los cambios en el diseño y la puesta al día.
- El sistema es compatible con diversos microordenadores.
- Se puede elegir el microprocesador más económico que se adapte a la complejidad del sistema de control previsto.
- Los datos en serie sobre las 3 líneas del CBUS usan solamente tres registros E/S del microordenador y circuitos integrados periféricos. Esto permite tener una distribución de componentes muy compacta y un cableado sencillo con circuito impreso de una sola cara.
- Se puede usar el mismo control remoto para manejar equipos de radio, audio y televisión.

RELACION DE LOS CIRCUITOS INTEGRADOS DEL VTS

Microordenador

8021 Para sistemas básicos de sintonía de bajo coste.
8048 Para receptores de precio medio que necesiten algunas funciones más que las que realiza el sistema básico.
8049 Para receptores de más alta categoría que incorporen teletexto, videotex, reloj, temporizador, etc.

Adaptación al sintonizador

SAB1009B Un preamplificador de banda ancha, de 70 MHz a 900 MHz., que aumenta la amplitud de la señal de oscilador local del sintonizador hasta un nivel compatible con el SAB 1046.
SAB1046 Divisor previo por 256 de la señal del oscilador local antes de que sea aplicada al controlador de frecuencia.
SAB1018 Combina las funciones del SAB1009B y el SAB1046.

Controladores de frecuencia

SAB3024 Sistema de sintonía adaptado al microordenador (CITUS) que proporciona la sintonía digital por lazo enclavado en frecuencia.
SAB3034 Circuito de sintonía y control de funciones analógicas (A y T) que proporciona la sintonía digital por lazo enclavado en frecuencia y el control digital en 64 incrementos de hasta seis funciones analógicas.

Control de funciones analógicas

SAB3013 Memoria analógica controlada por microordenador (CCAM) que proporciona el control digital en 64 incrementos de hasta seis funciones analógicas.

Controles de visualización

SAA1060 Circuito de visualización/adaptación para LEDs (DIFA-LED). Proporciona el control de 16 segmentos de LED con excitación estática, o bien 32 segmentos con excitación dinámica (duplex).
SAA1061 Expansor del registro de salida (OPEX). Proporciona el control de 16 segmentos de LED con excitación estática.
SAB3016 Adaptación de caracteres en pantalla (COSI). Proporciona la visualización en pantalla del número de la emisora y/o canal o la hora. La visualización consta de dos cifras, cuatro números o dos pares de números separados por dos puntos; las cifras se presentan en formato de 7 segmentos sobre fondo rectangular.

Un generador de visualización de video, todavía en desarrollo, permitirá la presentación gráfica o alfanumérica a petición del usuario, por ejemplo: lista de emisoras, horas de conexión, gráficos y textos individuales.

Control remoto

SAB3011 Emisor remoto. Codifica las entradas del teclado y transmite las órdenes a través de LEDs de infrarrojos al receptor de infrarrojos.
TDB1033 Receptor de infrarrojos. Proporciona amplificación diferencial, conformación de los impulsos y control de nivel de las señales recibidas del emisor de infrarrojos mediante un fotodiodo.
SAB3042 Decodificador de infrarrojos (IDEC). Se puede usar para simplificar el trabajo del microordenador, demodulando y comprobando la validez de las órdenes del receptor del infrarrojos. También puede aceptar cinco entradas matrizadas que permiten hasta 31 órdenes procedentes de teclado local. Además de la barra de datos bidireccional de 3 líneas para conexión con el microprocesador, tiene también salidas de IBUS para el control de sistemas de videotex. Por ejemplo teletexto y videotex.

Temporizador / Reloj

Se está desarrollando un circuito calendario/reloj/temporizador controlado por microordenador.

APLICACIONES TIPICAS

Sistema VTS básico

En la figura 2 se muestra un sistema VTS sencillo y de bajo costo basado en un microprocesador 8021 muy adecuado para ser utilizado en receptores de televisión sencillos como los que no llevan C.A.F. (control automático de frecuencia).

El sistema básico realiza las siguientes funciones:

- Acceso directo a todos los canales CCIR introduciendo dos dígitos en el teclado local.
- Exploración secuencial de canales.
- Búsqueda automática de sintonía.
- Visualización por LED del número de canal.

No se necesita C.A.F. El sistema se puede ampliar de la forma siguiente:

- Se puede añadir control remoto usando el emisor SAB3011 y el receptor TDB1033; éste último se puede conectar directamente al microordenador.
- Se puede añadir la memoria analógica controlada por microordenador SAB3013 para proporcionar sintonía fina, control de cinco funciones analógicas (por ejemplo volumen, tono, brillo, contraste y saturación), silenciador, y puesta al valor medio de las funciones analógicas al conectar el aparato. Si el receptor tiene C.A.F., es posible reducir el coste del sistema usando el SAB3034, que realiza las dos funciones de sintonía y control analógico, en lugar de los circuitos integrados SAB3024 y SAB3013.
- Se puede añadir una memoria no volátil (NMOS o CMOS con batería de mantenimiento) para obtener la posibilidad de memorizar emisoras y fijar los niveles analógicos a un valor elegido por el usuario en la de conexión.

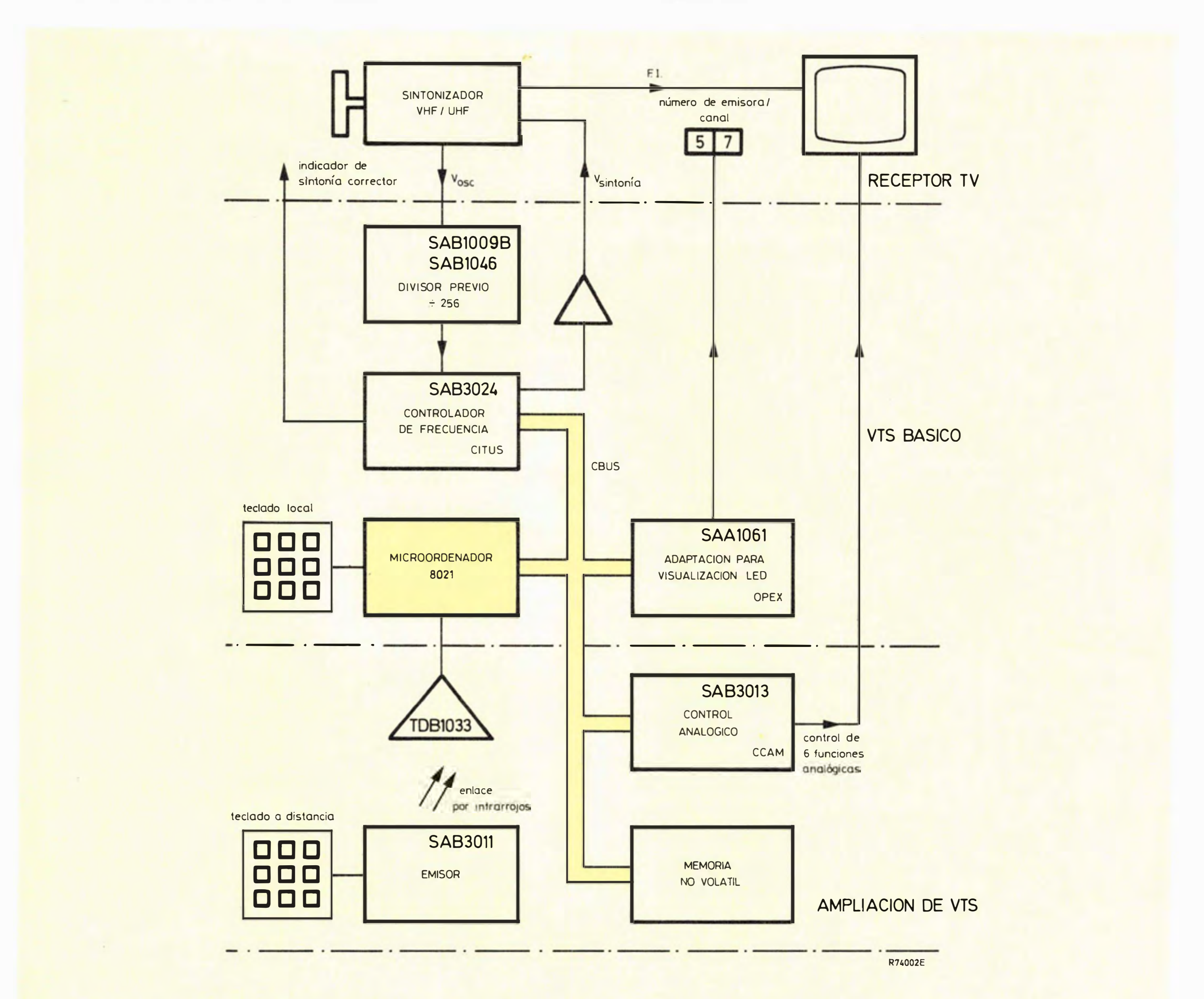


Figura 2.— Sistema VTS básico con extensión para memoria de emisoras, control de funciones analógicas y control remoto.

Un sistema VTS para receptores de precio medio

En la figura 3 se muestra un sistema VTS más complejo, con mando a distancia, basado en el microordenador 8048 y capaz de realizar las siguientes funciones.

- Acceso directo a todos los canales CCIR.
- Memorización de 20 o más emisoras (dependiendo de la capacidad de la memoria).
- Exploración secuencial de los canales o emisoras.
- Búsqueda automática de emisoras.
- Selección del canal o de la emisora por entrada decimal del teclado.
- Control local y a distancia.
- Sintonía fina con almacenamiento de la desintonía para cada emisora.
- Control de cinco funciones analógicas con silenciador.
- Fijación de los niveles analógicos a un valor elegido por el usuario al conectar el receptor.
- Visualización en pantalla del número del canal y de la emisora.

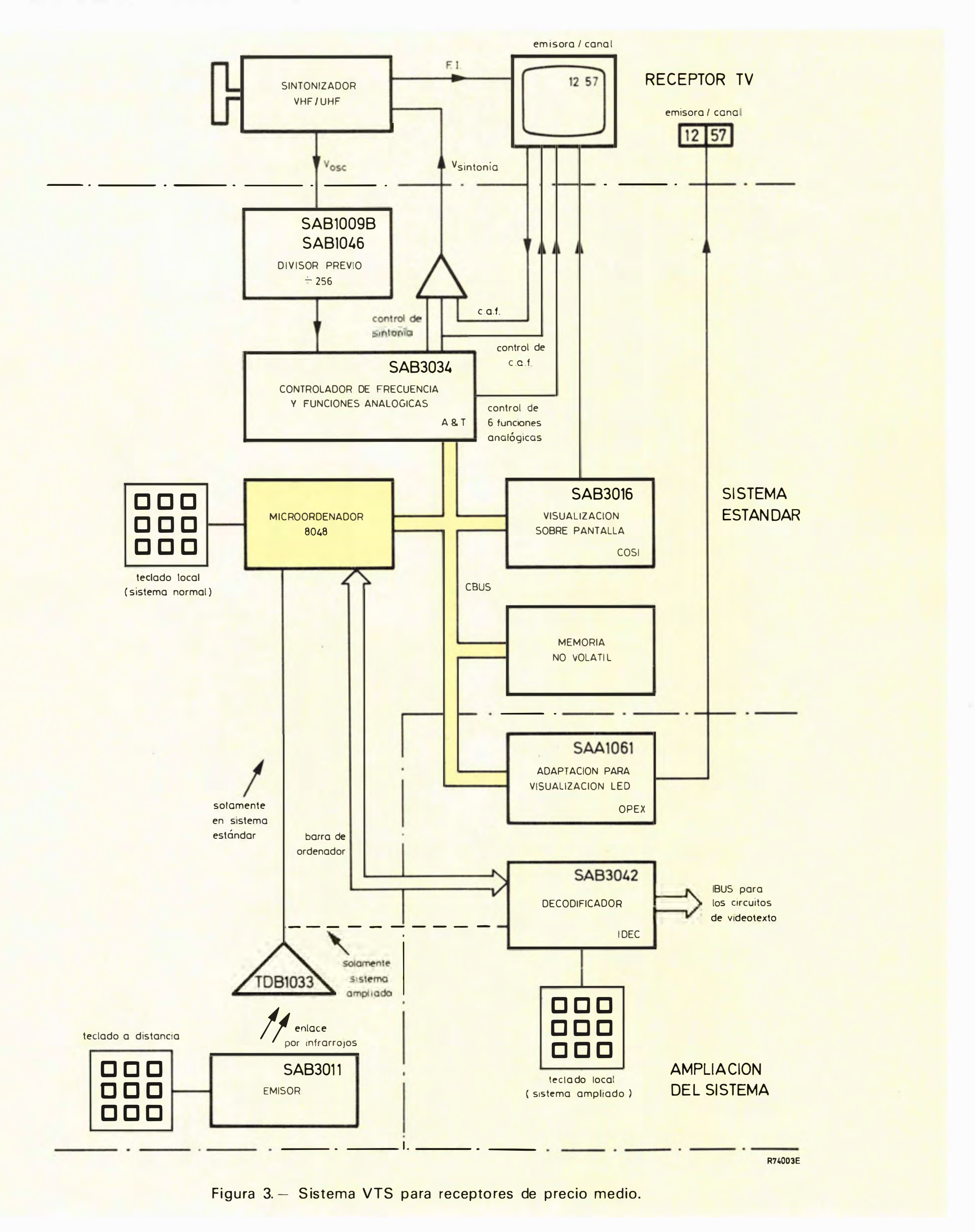


Figura 3.— Sistema VTS para receptores de precio medio.

El sistema se puede ampliar de la siguiente forma:

— Si se añade el SAB 3042 se simplifica el trabajo del microordenador y permite la adaptación directa con los sistemas de videotex.

— Se puede usar el expansor de salida SAA1061 para realizar la visualización por medio de LED en lugar de, o además de, hacerlo sobre la pantalla con el SAB-3016.

— Se puede sustituir el controlador de frecuencia y funciones analógicas SAB3034 por el control de frecuencia SAB3024 y el control de funciones analógicas SAB3013. En este caso el sistema se puede usar en receptores de televisión sin C.A.F.

Sistema VTS completo

En la figura 4 se muestra un sistema VTS completo basado en el microordenador 8049 y diseñado para ser incorporado en receptores de televisión de clase alta (lujo). El sistema incluye todas las posibilidades proporcionadas por el sistema de la figura 3, más las siguientes:

— Circuito temporizador/reloj.
— Visualización sobre la pantalla del número de canal/emisora o de la hora.
— Visualización mediante LED del número de canal/emisora o de la hora.

Si no se necesita videotexto, se puede añadir un circuito para visualización de caracteres y gráficos. Se está desarrollando un circuito integrado visualizador de video con este propósito.

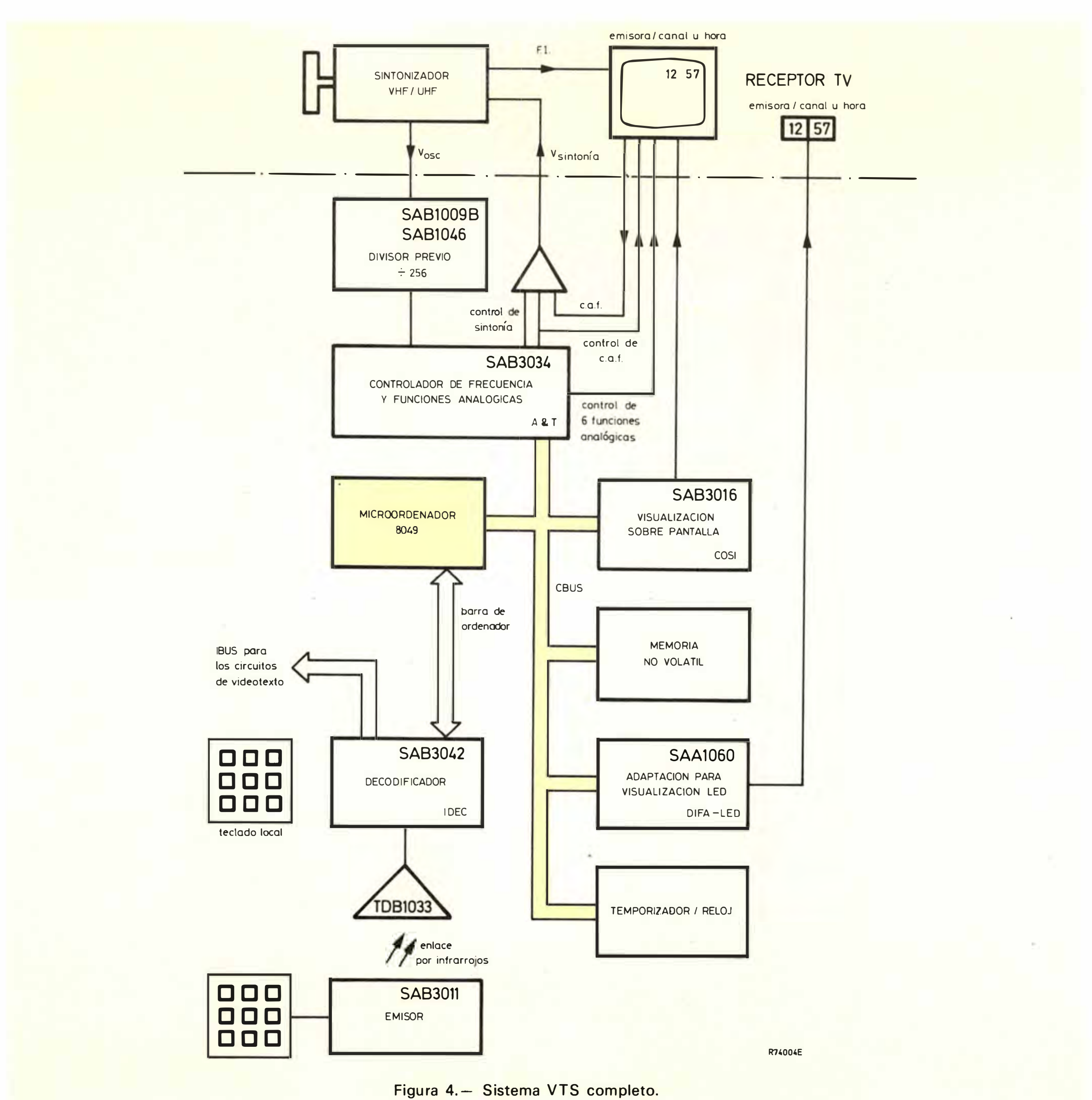


Figura 4.— Sistema VTS completo.

BREVE DESCRIPCION DE LOS CIRCUITOS INTEGRADOS DEL SISTEMA VTS

Sintonía digital con el SAB 3024

El circuito integrado SAB3024 acepta las órdenes del microordenador a través del CBUS y realiza las funciones asociadas con la sintonía digital por lazo enclavado en frecuencia. En la figura 5 se da un diagrama de bloques del control de sintonía.

Los datos para la sintonía del receptor son transmitidos por el microordenador, a través del CBUS, como una palabra de 18 bits que se carga en el registro temporal de datos. Inmediatamente después de cada palabra, el dato, si es válido, es cargado en el registro temporal de datos.

Los 14 bits más significativos de la palabra de datos definen la frecuencia necesaria y son cargados en el contador de frecuencia. Cada ciclo de la señal del oscilador local del sintonizador, presente en la entrada FDIV (dividida por 256), descuenta el contador de frecuencia durante un período de medida de 4.096 μs. El contenido del contador de frecuencia al finalizar este período define el error de sintonía de la siguiente forma:

- El contador ha pasado por cero, frecuencia demasiado alta.
- El contador no ha llegado a cero, frecuencia demasiado baja.
- El contador está a cero, frecuencia correcta.

El contenido que queda en el contador de frecuencia se carga en el contador de sintonía, que se descuenta por los impulsos de reloj. El tiempo durante el cual está descontándose éste es proporcional a la magnitud de la corrección de frecuencia necesaria. El control de sintonía, junto con un circuito externo, genera impulsos FUP (para subir la frecuencia) o impulsos FDN (para bajar la fre-

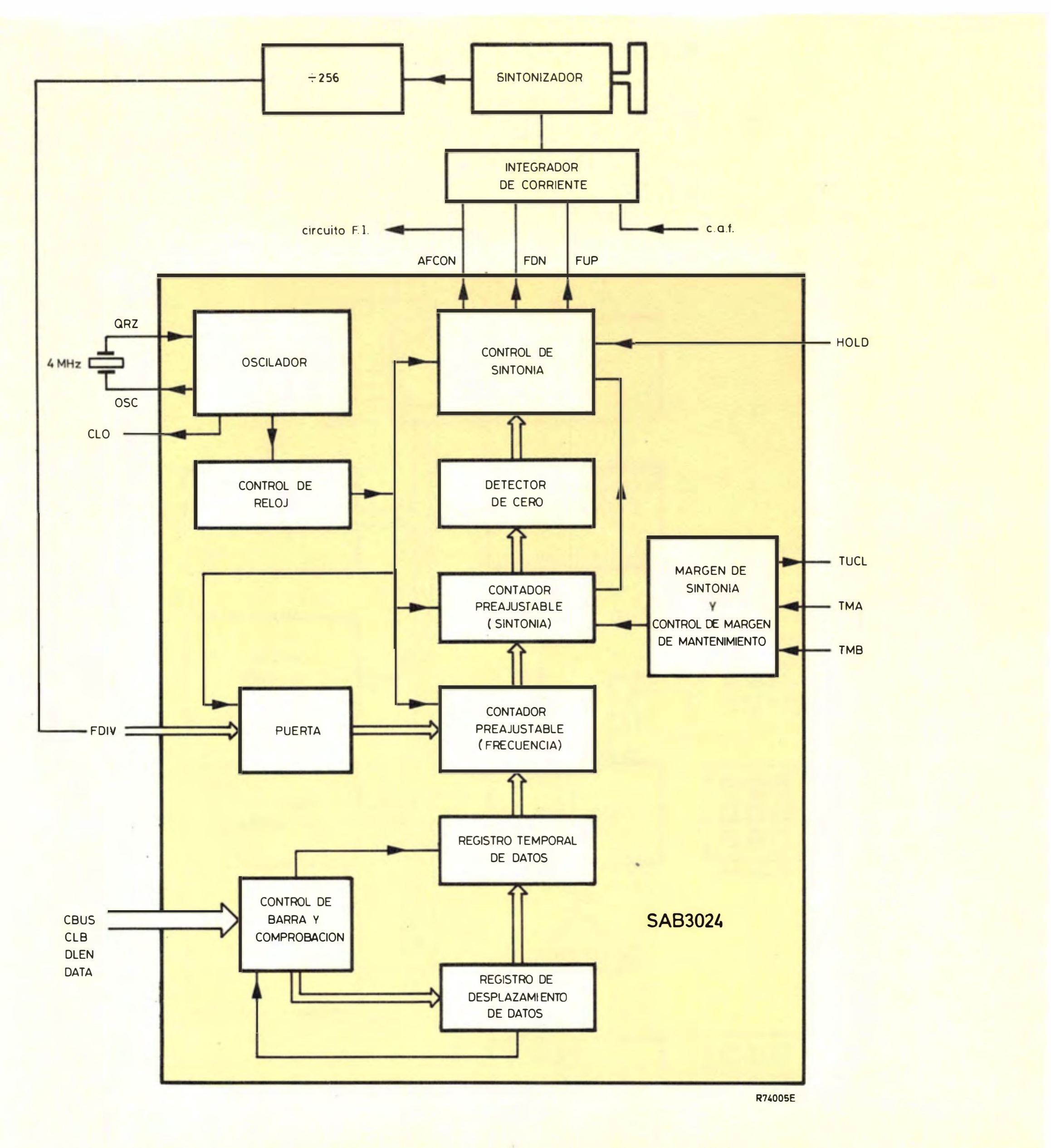


Figura 5.— Lazo de sintonía digital enclavado en frecuencia utilizando el circuito SAB3024.

cuencia) con una duración igual al período de funcionamiento del contador de sintonía. Si el contenido del contador era cero, no se generan impulsos FUP ni FDN sino que la salida AFCON se pone en estado "1" para conmutar el C.A.F. del receptor, con lo que permite que se complete la operación de sintonía. Debido a que la frecuencia se mide en un contador de 14 bits, el máximo error de sintonía es de $f/2^{14}$. Con una frecuencia superior límite de 1.024 MHz, esto nos da un error máximo de sintonía de 62,5 kHz. Esta ventana de sintonía es suficientemente estrecha como para permitir que este sistema sea usado en receptores de TV que no incorporan C.A.F. En ese caso se puede usar la salida AFCON para controlar un indicador de sintonía correcta. Si se usa el C.A.F., éste permanecerá conectado por la señal AFCON mientras la sintonía permanezca dentro de un margen de mantenimiento de $\pm$ 62,5 kHz. Las entradas TMA y TMB también se pueden direccionar para dar ventanas de sintonía de 250 kHz, 500 kHz o 1 MHz y sus correspondientes márgenes de mantenimiento de 500 kHz, 1 MHz o 2 MHz reduciendo la longitud del contador de frecuencia a 12, 11 ó 10 bits.

El tercer y cuarto bit de la palabra de datos define la velocidad a la cual descuenta el contador de sintonía con lo que controla la duración de los impulsos de corrección de frecuencia FUP y FDN. Se pueden seleccionar cuatro duraciones para cada ancho de la ventana de sintonía de forma que se pueda adaptar a las características de diversos sintonizadores. El primero y segundo bit de la palabra de datos se puede usar para invertir la información de la dirección de sintonía que se aplica al control de la misma. Esta posibilidad está incluida porque, si el oscilador local del sintonizador deja de funcionar, el divisor previo por 256 puede oscilar en alta frecuencia. En ese caso, el lazo de sintonía detectaría que la frecuencia media es demasiado alta y sería incapaz de sintonizar hacia arriba. Para evitar esta situación se deben cambiar los impulsos FUP por impulsos FDN.

Un nivel "1" en la entrada HOLD inhibirá los impulsos de sintonía y hará que el estado de la salida AFCON permanezca inmutable.

Sintonía digital y control de las funciones analógicas con el circuito integrado SAB3034

El circuito integrado SAB3034 realiza la sintonía digital por lazo enclavado en frecuencia y también proporciona el control digital de un máximo de seis funciones analógicas. En la figura 6 se da el esquema de bloques del sistema.

La función de sintonía digital es similar a la que se ha descrito previamente para el SAB3024 excepto que los

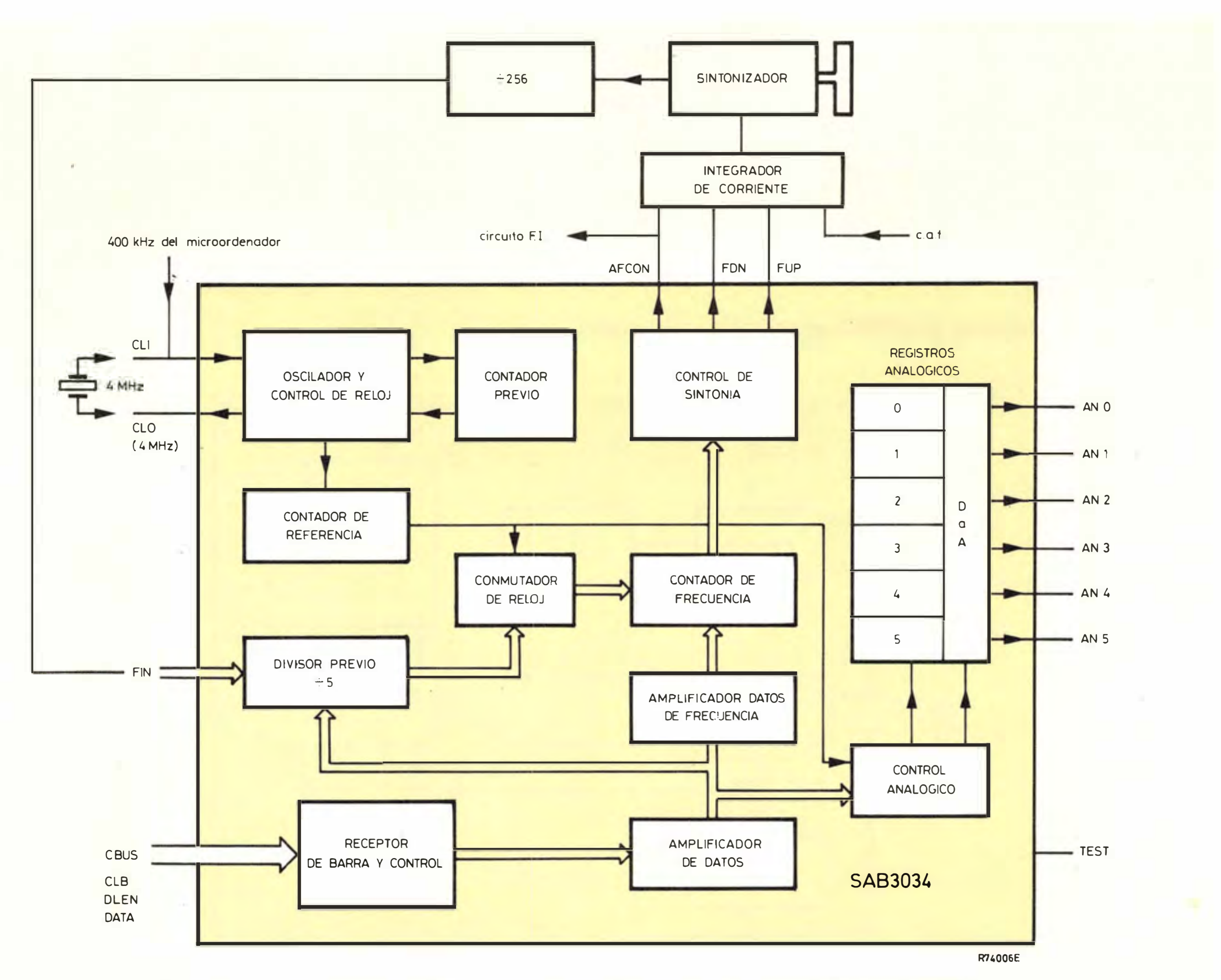


Figura 6.— Lazo de sintonía digital enclavado en frecuencia utilizando el circuito SAB3034.

datos del CBUS están formados por dieciséis palabras que contienen hasta 12 bits. Siete de estas palabras de datos definen la ventana de sintonía, el margen de mantenimiento, el desplazamiento de frecuencia, la velocidad de sintonía y la frecuencia del oscilador del reloj. La frecuencia del reloj de 400 kHz se puede obtener de algunos microordenadores (por ejemplo el 8048) o se puede generar del oscilador de 4 MHz controlado por cristal, incluido en el circuito integrado.

Ocho de las palabras de datos controlan el nivel de las seis salidas analógicas y definen si son válidas o no. La palabra de datos final define, en 10 bits, la frecuencia de sintonía requerida.

El contador de frecuencia de 12 bits tiene una precisión de 1024 MHz/2^{12} = 250 kHz, que está dentro del margen de enganche de los circuitos de C.A.F. Se pueden especificar frecuencias hasta 2^{10} MHz = 1024 MHz en incrementos de 1 MHz mediante la palabra de datos de 10 bits. El desplazamiento de frecuencia de 2 bits se puede usar para especificar el último MHz de la frecuencia requerida en incrementos de 1 MHz/2^2 = 250 kHz.

Las seis primeras palabras de datos de las ocho correspondientes a las funciones analógicas sitúan a los valores requeridos (de 0 a 64) en los seis registros analógicos de 6 bits. El contenido de los registros se convierte en impulsos de salida modulados en anchura con una frecuencia de 6,25 kHz y un ciclo de trabajo proporcional al valor analógico, como se ve en la figura 7. Unas redes RC externas filtran las salidas analógicas para obtener las tensiones de c.c. de control para los circuitos integrados del receptor de televisión. Las dos palabras de datos restantes de las funciones analógicas inhiben y desinhiben simultáneamente todas las salidas analógicas.

Control de las funciones analógicas con el SAB3013

El circuito integrado SAB3013 proporciona el control digital de un máximo de 6 funciones analógicas. En la figura 8 se da el esquema de bloques del circuito.

El circuito se controla por medio de seis palabras de datos de 11 bits cada una precedidas por un cero. Los datos se obtienen del microprocesador a través del CBUS. Los dos bits menos significativos de cada palabra están codificados para corresponder con el código de dirección en las entradas SAA y SAB. Esto permite usar hasta cuatro SAB3013 en un sistema. Los tres bits siguientes de la palabra de datos son la dirección del registro temporal analógico apropiado. Los seis bits más significativos de la palabra de datos representan, codificados en binario, el incremento requerido (0 a 63) para la función analógica seleccionada.

Los datos que se reciben del CBUS se cargan en el amplificador de datos. Si el cero del comienzo estaba realmente a "0", DLEN está a "0" (lo cual indica que se han completado los datos), y se han recibido doce bits, entonces esta información se transfiere al registro de datos coincidiendo con el flanco de subida del siguiente impulso de reloj en la entrada CLB. Mientras este registro se está cargando, la salida BUSY se pone en estado "0"

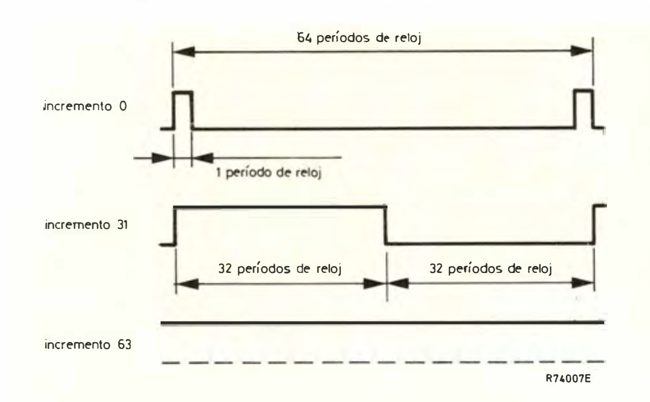


Figura 7.— Salidas analógicas del SAB3034 con anchura de impulso modulado.

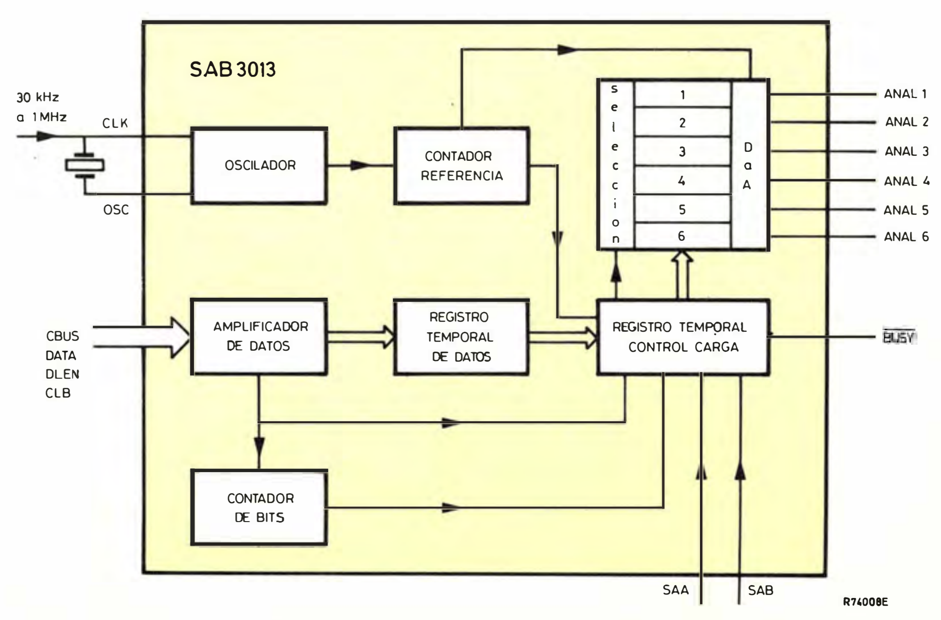


Figura 8.— Memoria analógica SAB3013 controlada por ordenador.

para indicar que se pueden aceptar nuevos datos del CBUS.

El contenido de los registros se convierte en impulsos de salida modulados en anchura con un período de repetición de 64 períodos de reloj y un ciclo de trabajo proporcional al valor analógico, como se ve en la figura7. Unos circuitos RC externos se encargan de filtrar las salidas analógicas para obtener la tensión de c.c. de control para los circuitos integrados del receptor de televisión.

El circuito se puede usar con el oscilador interno de 30 kHz a 1 MHz, o bien con impulsos de reloj generados exteriormente dentro del mismo margen de frecuencia.

Un circuito interno de puesta a cero al conectar el circuito integrado coloca todas las salidas a su valor medio cada vez que se conecta.

Visualización LED con el SAA1060

El circuito integrado SAA1060 acepta los datos en serie del microordenador a través del CBUS y los convierte en datos en paralelo para excitar directamente 16 LEDs de un visualizador en forma de barras, o 16 segmentos de visualizadores numéricos de LED. Para visualización numérica, la entrada de datos debe ser codificada por el microprocesador con el código de siete segmentos. Se ha incluido la posibilidad de multiplexar en el tiempo las salidas y de esta forma se podría excitar 32 segmentos LED. En la figura 9 se muestra el diagrama de bloques del circuito.

Los datos para la visualización se transmiten desde el microordenador, a través de CBUS, como palabras de 18 bits formadas por un cero de comienzo, 16 bits de datos y un bit de selección de registro. La etapa de control de la barra de datos comprueba la presencia del cero de comienzo con DLEN en estado "1" durante el primer impulso de reloj. Se realiza también una comprobación para evitar que se acepten datos en el caso de que haya interferencias en el CBUS. En ese caso, el registro de desplazamiento se pone a cero antes de que se escriba en él la palabra de datos de 17 bits. El estado de puesta a cero del primer bit se desplaza a la posición del último bit. Se verifica entonces la longitud de la palabra de datos comprobando el valor del último bit en el registro. Si se aceptan los datos, la etapa de control de la barra de datos genera un impulso de "válido", que hace que la etapa de control de carga transfiera el contenido del registro de desplazamiento a uno de los registros de datos durante el impulso de reloj número 19. La selección del registro de datos al cual se transfieren éstos depende del nivel del bit de carga de la palabra de datos (bit 17): un nivel "alto" selecciona el registro A, un nivel "bajo" selecciona el registro B.

El estado de los registros de datos determina a su vez el estado de los transistores de salida n-p-n, de colector

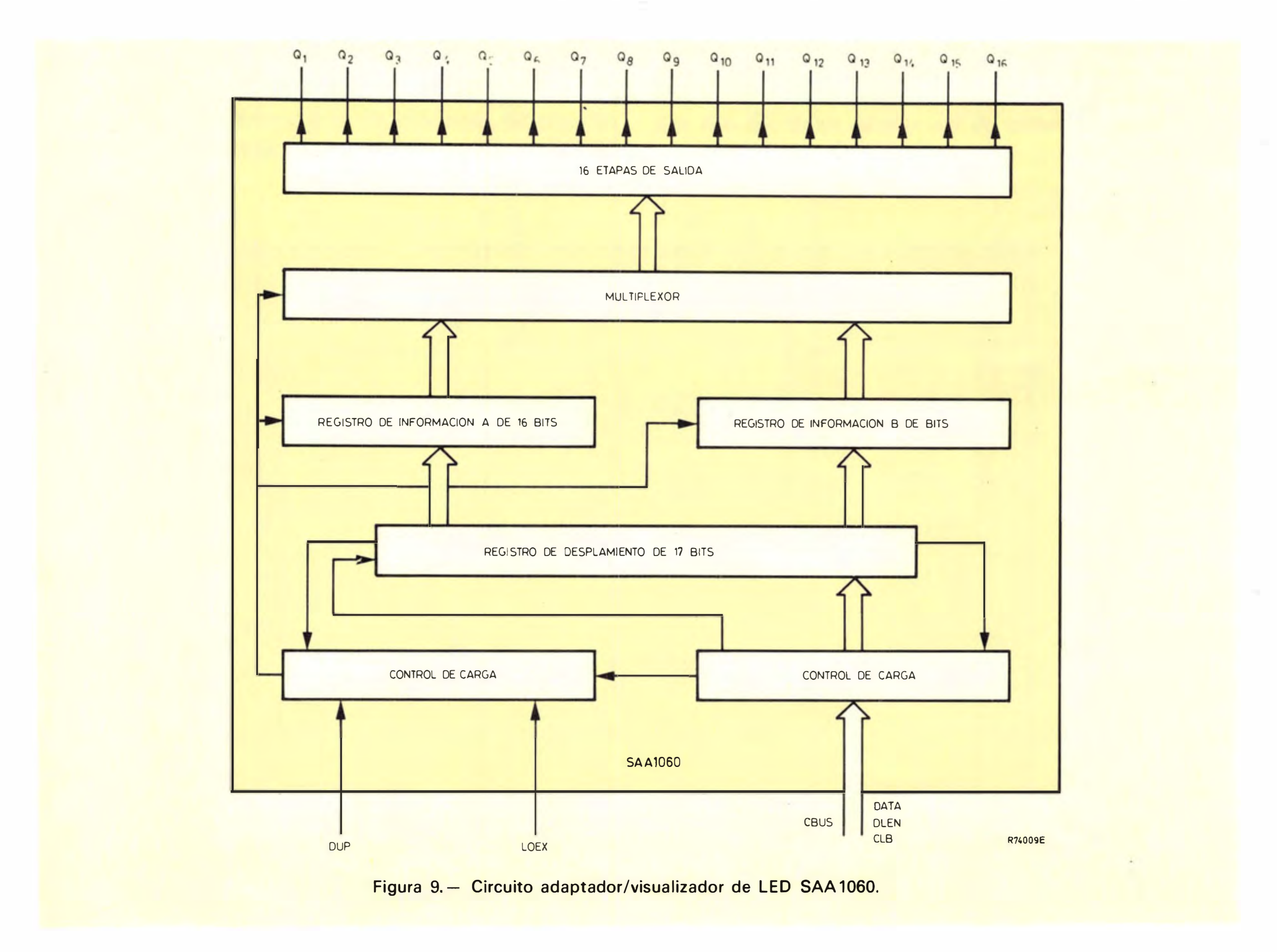


Figura 9.— Circuito adaptador/visualizador de LED SAA1060.

abierto, de tal forma que la visualización se borra con los bits de datos a nivel "1". Las salidas Q_8 y Q_{16} son capaces de absorber una corriente máxima de 80 mA. Todas las demás salidas pueden absorber un máximo de 40 mA.

La entrada LOEX determina si los datos de salida se obtienen directamente del registro seleccionado (16 segmentos numéricos en modo estático), o si los datos de salida se obtienen alternativamente de los dos registros en sincronismo con las transiciones en la entrada DUP (32 segmentos en modo duplex). Cuando la entrada LOEX está a nivel "1", se selecciona el modo estático, cuando está a "0" se selecciona el modo duplex.

Cuando se trabaja con el circuito en modo duplex, el contenido del registro A se presenta en las salidas cuando la señal DUP está en "0"; el contenido del registro B se presenta en las salidas cuando la señal DUP está en "1". Si la señal "DUP" se obtiene a partir de la tensión de la red de 50 Hz, el intervalo entre cada palabra de datos debe ser como mínimo de 21 ms. Durante el funcionamiento en modo duplex, con una tensión de excitación sinusoidal para los visualizadores, la capacidad de absorción de corriente de las salidas es de 120 mA de pico para las salidas Q_8 y Q_{16}, y de 60 mA de pico para las restantes.

Visualización LED con el SAA1061 (OPEX)

El expansor de salida SA1061 (OPEX) funciona de un modo semejante al que se ha descrito anteriormente para el circuito SAA1060, excepto que puede excitar únicamente 16 segmentos en modo estático y la capacidad de absorción de corriente de las salidas es de 15 mA por segmento.

Visualización en pantalla con el SAB3016

El circuito integrado SAB3016 proporciona la visualización del número del canal/emisora o de la hora en la parte superior de la pantalla de un televisor. La visualización consiste en uno o dos bloques de dos números, cada bloque está colocado dentro de un fondo rectangular. Se usa un par de números para visualizar el número de canal o de emisora; dos pares de números para visualizar el número de emisora y canal; y dos pares de números separados por dos puntos para visualizar la hora. En la figura 10 se da el diagrama de bloques del circuito.

Los datos de visualización, que son compatibles también con los otros circuitos de visualización fuera de la pantalla del sistema VTS, se transmiten desde el microordenador a través del CBUS como una palabra de 17 bits precedida por un "cero" de comienzo. Los primeros siete bits definen el estado de los siete segmentos del número de la izquierda. Los bits 8 y 16 determinan si los números se visualizan de forma permanente, parpadeando a intervalos de 640 ms o bien visualizados durante un período de tiempo que queda determinado por una red R-C conectada a la entrada DISPL del circuito. El bit 17 indica si los datos transmitidos se refieren al par de números de la izquierda o a los de la derecha. El estado de la entrada DOT determina si las dos parejas de números estarán separados por dos puntos o uno.

En la figura 11 se muestra el formato de la visualización. La anchura de la visualización (duración del impulso de borrado IVID) está determinado por el estado de la entrada MODE (dos números o cuatro números) y por el período del generador de reloj controlado a cristal de 2,5 MHz T = 400 ns (17T = 6,8 μs para un par de números;

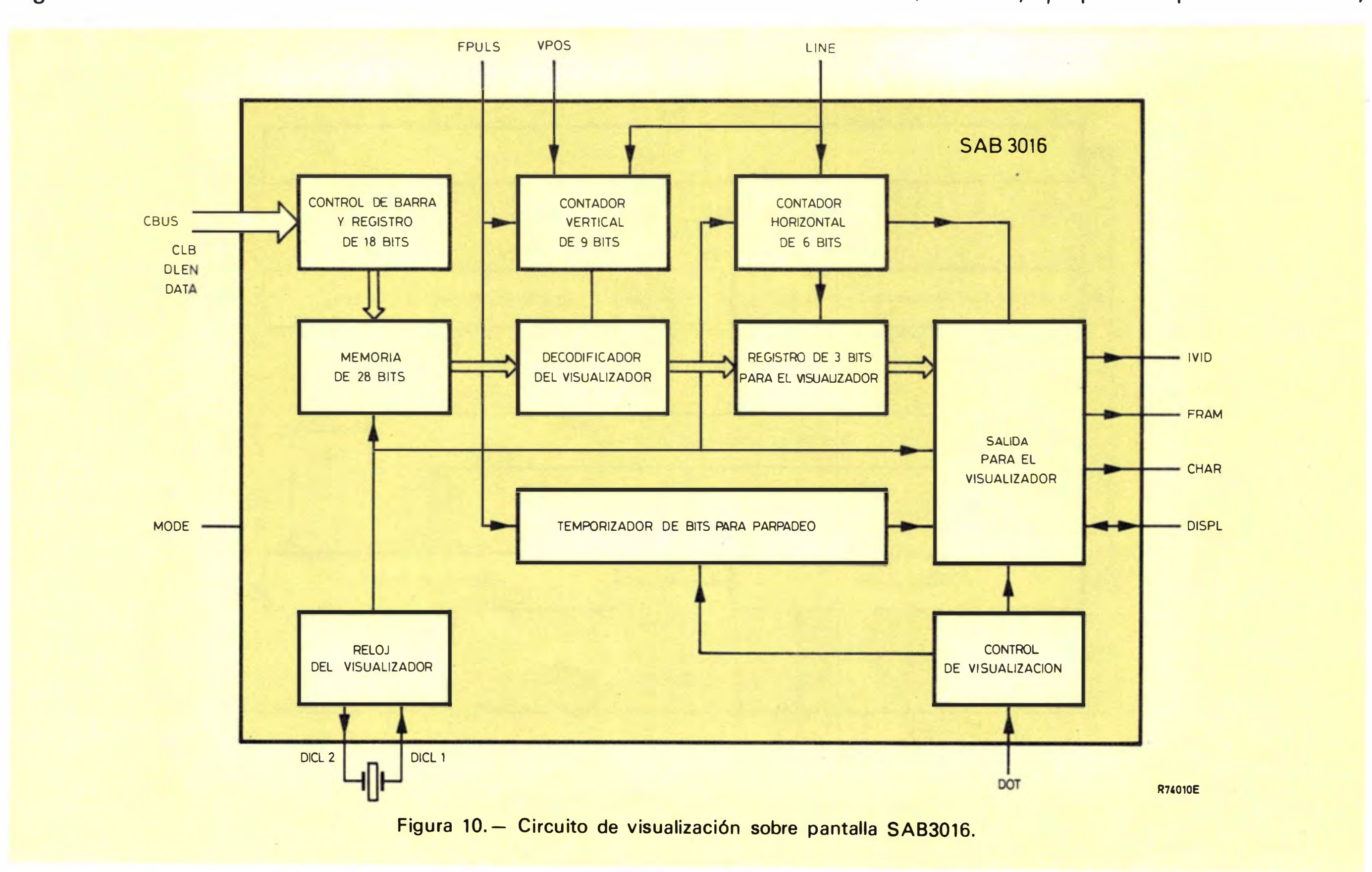


Figura 10.— Circuito de visualización sobre pantalla SAB3016.

Figura 11.— Datos de visualización del SAB3016. Para mayor claridad se han omitido los bits de redondeo de caracteres.

34T = 14,6 μs para dos pares de números) comparado con el tiempo del barrido de la porción visible de una línea de TV (≃ 48 μs para un sistema de 625 líneas). La posición vertical de la parte superior de la visualización se pone en la línea 45, o en la 85 dependiendo del estado de la entrada VPOS. El color del fondo está controlado por la salida FRAM. El color de los números se controla mediante la salida CHAR. La visualización está sincronizada con los circuitos de barrido de receptor de televisión por los impulsos de sincronismo horizontal y vertical que se aplican a las entradas LINE y FPULS. En la figura 12 se muestran las visualizaciones típicas.

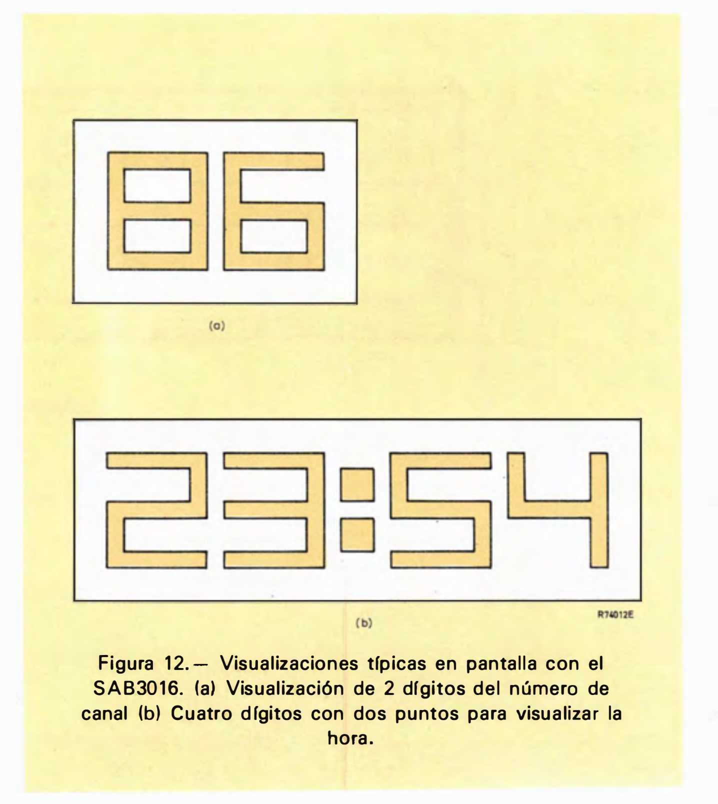


Figura 12.— Visualizaciones típicas en pantalla con el SAB3016. (a) Visualización de 2 dígitos del número de canal (b) Cuatro dígitos con dos puntos para visualizar la hora.

Control remoto básico con el SAB3011 y el TDB 1033

El SAB3011 es el circuito integrado emisor de infrarrojos del sistema VTS. Debido a que tiene que ser alimentado mediante baterías, se ha usado tecnología CMOS para minimizar su consumo de potencia. Por la misma razón, se hace que el circuito permanezca en estado de espera cuando no se está transmitiendo ninguna orden. Si se usa un teclado con 64 pulsadores y un conmutador de dos posiciones, el SAB3011 puede transmitir 128 órdenes diferentes. Por lo tanto es muy adecuado para con-

trolar más de un sistema, por ejemplo radio, televisión y equipos de Hi-Fi.

En la figura 13 se muestra el diagrama de bloques del circuito integrado SAB3011. En estado de espera, las salidas de excitación del teclado están conectadas a la línea de alimentación. Cuando se pulsa una tecla, pasa la corriente entre la salida seleccionada del teclado y la entrada sensora del mismo, arrancando entonces el oscilador y comenzando la secuencia de barrido del teclado. El contador de barrido controla esta operación de tal forma que el valor en el contador representa el código de la tecla presionada. El contador se detiene cuando se ha localizado la tecla oprimida, con lo cual memoriza el código correspondiente a la misma. Comienza entonces el ciclo de salida. La palabra de orden se transmite por lo menos dos veces y se continúa transmitiendo mientras la tecla siga presionada. La palabra de orden consiste en 6 bits correspondientes al código de la tecla más un bit de comienzo. El intervalo entre los impulsos transmitidos indica el estado de los bits de la palabra de orden de forma tal que la duración de la palabra depende del código que se esté transmitiendo. Cada impulso de la transmisión que se muestra en la figura 13 y consiste en una salva de seis impulsos que dura 154 μs. Esto evita la ejecución de falsas órdenes debido a la radiación infrarroja del contorno. El SAB3011 tiene también tres entradas MODE que deter-

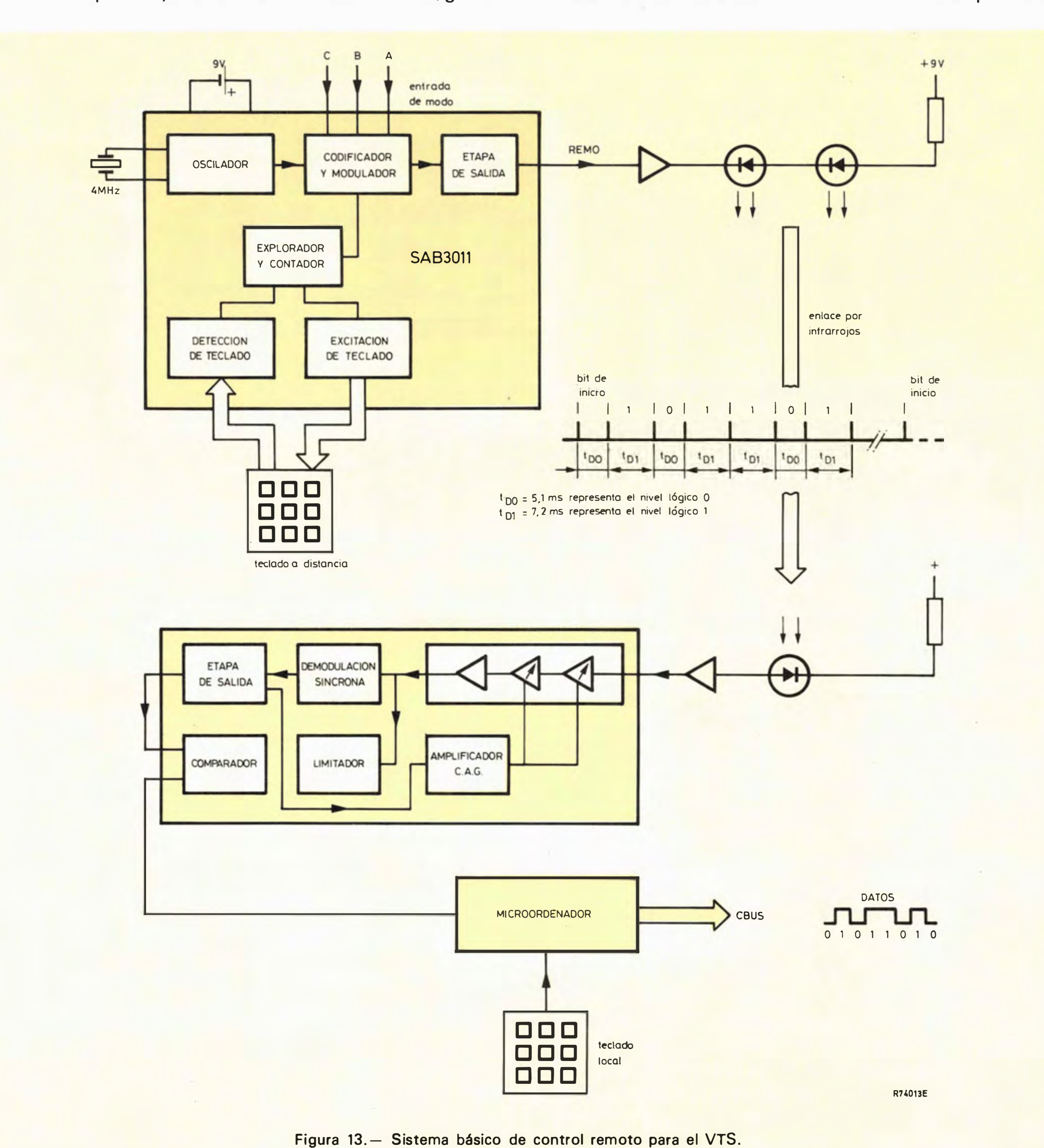


Figura 13.— Sistema básico de control remoto para el VTS.

minan el modo de funcionamiento (infrarrojo o ultrasónico) y el estado del bit de comienzo que precede a cada palabra de orden.

El circuito integrado TDB1033 es el receptor de infrarrojos del sistema VTS. En la figura 13 se muestra cómo la señal que llega es detectada por un fotodiodo y amplificada por el amplificador de la entrada.

El demodulador síncrono y el circuito de C.A.G. aseguran el rechazo de las señales parásitas. El comparador proporciona un nivel de salida constante para un gran margen de amplitudes de entrada. A pesar de que el TDB-1033 es un circuito integrado bipolar su salida es compatible con circuitos MOS de tal forma que se puede conectar directamente a la entrada T1 del microordenador NMOS.

Control remoto añadiendo el SAB3042

El SAB3042 (figura 14) demodula las palabras de orden recibidas desde el TDB1033, comprueba su validez y proporciona una salida IBUS para el control directo de los circuitos de videotexto tales como el teletexto o videotex. El circuito tiene también una barra de ordenador bidireccional, asíncrona, de tres líneas para su conexión con el microordenador del sistema VTS. Se ha incluido la posibilidad de aceptar órdenes desde un teclado local. Si se conecta el SAB3042 entre el circuito TDB1033 y el microordenador en sistemas de mando a distancia como el que se ve en la figura 13, queda muy simplificada la tarea del microordenador ya que no necesita comprobar la validez de las señales que llegan.

La entrada RSIG recibe la señal de impulsos modulados en posición desde el receptor de infrarrojos TDB1033. Cuando se han recibido dos órdenes iguales consecutivas, se considera válida la orden, se demodula y se almacena en el registro de instrucciones.

Las entradas LOCA, LOCB, LOCC, LOCD y LOCE permiten que se reciban órdenes desde un teclado local. Estos tienen prioridad sobre las órdenes remotas. La asignación de las órdenes locales está definida por una ROM interna. Las funciones necesarias para un determinado sistema pueden ser, por lo tanto, programadas por máscara.

Las salidas del IBUS, $\overline{\text{DATA}}$ y $\overline{\text{DLEN}}$ están normalmente en estado "1"; la salida $\overline{\text{DLEN}}$ se pone en estado "0" durante la duración de datos válidos en la línea DATA. Si la línea $\overline{\text{DLEN}}$ está ya en estado "0" antes de la salida de una orden, ésta se retrasa hasta que esté disponible el IBUS ($\overline{\text{DLEN}}$ en estado "1"). La orden se introduce sobre la línea $\overline{\text{DATA}}$ desde el registro de instrucciones sincronizado con el reloj, en forma de datos en serie.

Las líneas unidireccionales de la barra del ordenador, $\overline{\text{DAV}}$ y $\overline{\text{SHCL}}$, y la línea bidireccional $\overline{\text{LINH}}$ están normalmente en estado "1". Cuando se recibe a través de la entrada RSIG una orden válida, $\overline{\text{DAV}}$ se pone en estado "0". Si la barra está ocupada, el microordenador mantiene la salida $\overline{\text{LINH}}$ en estado "1" para evitar que la anterior orden almacenada en el registro de instrucciones sea cambiada antes de haber sido transmitida por la barra. Cuando la barra está disponible, el microordenador pone la salida. $\overline{\text{LINH}}$ en estado "0", y unos impulsos asíncronos de reloj, obtenidos del microprocesador a través de la línea $\overline{\text{SHCL}}$ sincronizan la palabra de instrucciones desde el registro de instrucciones a la línea $\overline{\text{DAV}}$. Los primeros siete bits de la instrucción son la palabra de orden recibida desde el teclado. Esta viene seguida por dos bits que indican si la orden se originó en el teclado local o en el teclado a distancia.

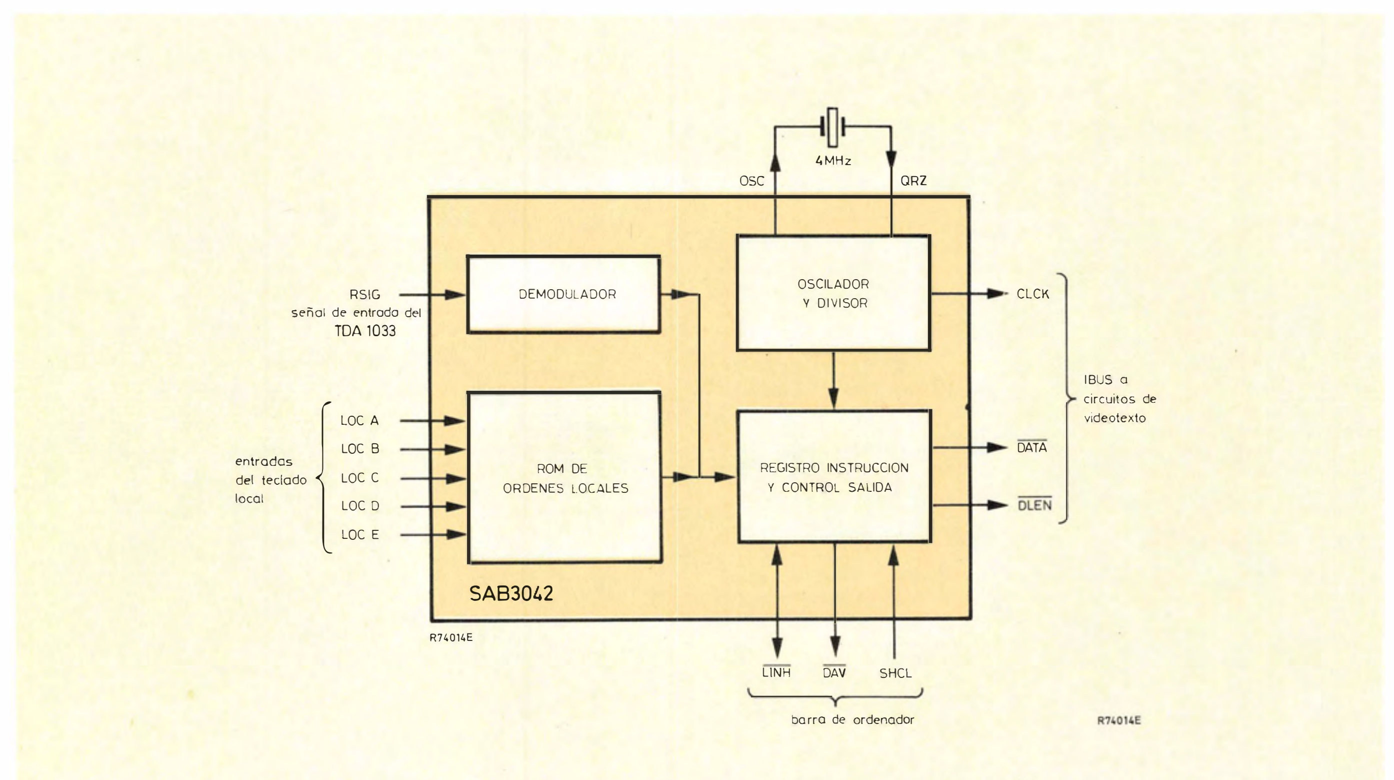
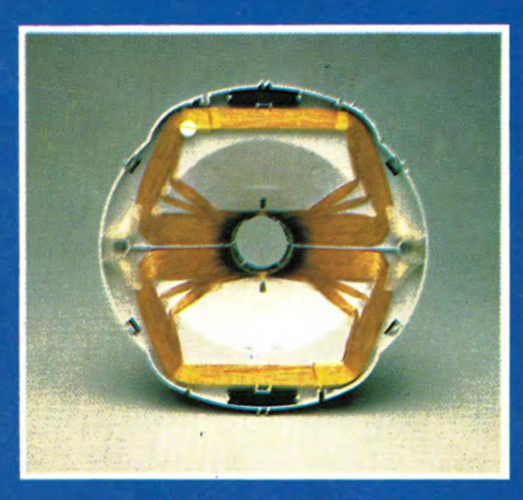


Figura 14.— Diagrama de bloques del circuito decodificador de infrarrojos SAB3042.

¿Qué es lo que hace del 30 AX algo tan especial?



·Tubos de imagen 30 AX



·Deflectora 30 AX

El sistema 30 AX se ha desarrollado a partir de la experiencia ganada con los sistemas autoconvergentes ya existentes como el 20 AX, y mediante posteriores investigaciones se ha logrado una distribución de campos magnéticos dinámicos (campos de desviación) y estáticos (campos de corrección de tolerancias mecánicas) que combinadas con una especial morfología del tubo, permiten obtener un barrido de pantalla libre de distorsiones y exento de errores de convergencias dinámica y estática, sin necesidad de ningún ajuste manual y conservando la ventaja de "bobina separada", es decir que cualquier bobina puede montarse con cualquier tubo.

Procedimiento:

a) El propio tubo está dotado de tres protuberancias en su cono que situan la *bobina en su posición axial correcta automáticamente*. (ver portada)

b) Una de las anteriores protuberancias se alberga en un alojamiento que al efecto posee la bobina, situándola en su *posición angular correcta*.

c) *No existe unidad multipolo*, se sustituye por un anillo magnético, en el interior del tubo y magnetizado automáticamente en fabricación.

Prestaciones:

- Bobina intercambiable y autoposicionable.
- No hay ajustes de convergencias dinámica y estática, ni de pureza de color, ni de orientación de trama.
- Mayor sensibilidad y mejor forma de trama por el empleo de una nueva bobina de desviación.
- Menor área de impacto (spot) y mayor uniformidad de enfoque por el empleo de un nuevo cañón.
- Contorno de imagen curvilíneo, por el empleo de nuevo ranurado de la máscara que sigue los bordes de la pantalla.

	Tubo	Bobina
20"	A51-540X	AT 1250
22"	A56-540X	AT 1260
26"	A66-540X	AT 1270

signetics

Miniwatt

Vol. 20 Núm. 11 Noviembre 1981 125 ptas.



Director

D. José M.ª Llevat Grau

Editor

Miniwatt, S.A.
Departamento de Publicaciones Técnicas
D. José Albiol Fernández

Coordinación

D. Enrique Riverola Garcia
D. Rafael Rizo Aramburu

Redacción

D.ª M.ª Dolores Forns-Samsó

Consejo Asesor de Redacción

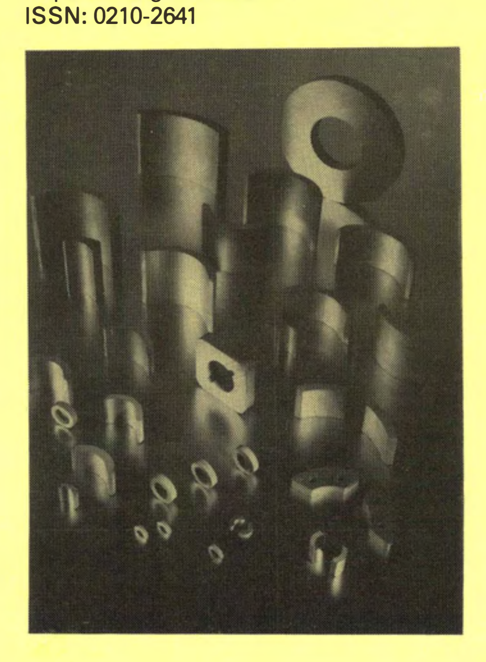
D. Antonio Griñó Berjón
D. Ernesto Tassis Bosch

Suscripciones

D.ª M.ª Angeles García Ferrer

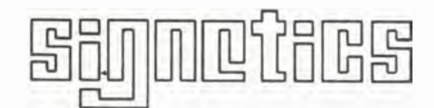
Producción

GENERAL GRAFIC, S.A.
Caspe, 172
Barcelona-13
Depósito Legal: B-18387-61
ISSN: 0210-2641



Portada

Existen imanes de FERROXDURE de todas formas y tamaños. Estos imanes para pequeños motores eléctricos ilustran algunas de las posibilidades que se pueden obtener utilizando material FERROXDURE. Los factores de coste, peso y prestaciones son excelentes y, adecuadamente utilizados, tienen una duración casi indefinida.



Miniwatt

Vol. 20 Núm. 11 Noviembre 1981

Indice

Revista Miniwatt

Publicada por:

Miniwatt, S.A.

Balmes, 22—Teléfono 301 63 12—Barcelona-7

Suscripción anual (11 números) .... Ptas. 1.100

Precio Ejemplar .... Ptas. 125

Cambio domicilio .... Ptas. 25

Editorial

En el marco del Sonimag se ha celebrado el fallo de los premios de microprocesadores COPRESA correspondiente a 1981. La calidad de los trabajos presentados y en especial el trabajo objeto del primer premio sólo puede responder al interés despertado por dicho concurso. Conocidos los ganadores en el acto de proclamación, y para nuestra satisfacción, ha resultado ser un trabajo realizado en el Instituto de Cibernética de UPB. Decimos ha sido una satisfacción habida cuenta que lo consideramos como un resultado del programa de apoyo a los centros de enseñanza que desde hace 2 años se está llevando a cabo y del que en varias ocasiones se ha tratado en esta editorial. Sirva este hecho para una vez más insistir en el deseo de colaboración que nos guía al ofrecer este programa de ayudas a cuantos centros de enseñanza técnica o profesional lo deseen.

La utilización de recursos llamados domésticos, aparatos de TVC, teléfono, cassettes, etc., para redes más complejas de intercambio de información,Videotex, teletexto, etc. sólo sería posible basado en componentes diseñados específicamente para tal fin, aportando a estas necesidades las ventajas de precio y complejidad de los circuitos integrados LSI. En este número se describen circuitos LSI periféricos de un microprocesador diseñado específicamente para construir un circuito para esta aplicación cuyos niveles de precio y complejidad sean tales que permitan su amplia comercialización.

Periférico de microprocesador para videotex

El SAA5070 es un circuito integrado LSI diseñado como periférico de microprocesador en receptores de videotex y pensado para integrar la mayor cantidad posible de funciones de hardware fijas en la línea telefónica. Este artículo describe con detalle las características de este circuito integrado, asi como su utilización en receptores de videotex con microprocesadores de la familia 8048.

En los últimos años ha sido ampliada la capacidad del receptor de TV convencional debido al desarrollo de dos sistemas complementarios que proporcionan la visualización de información gráfica y alfanumérica codificada digitalmente. Estos sistemas tienen los nombres genéricos de teletexto y videotex; ambos utilizan un formato de palabra similar para transmisión y un formato de página idéntico para visualización, pero difieren fundamentalmente en su modo de transmisión. Este artículo describe un circuito LSI específico, denominado SAA5070, que ha sido diseñado para ser utilizado en receptores de videotex. Antes de describir con detalle el SAA5070 haremos un repaso a las características del teletexto y videotex y las características de los receptores asociados. El trabajo original de desarrollo del teletexto y videotex se concentra en Inglaterra y los detalles dados en este artículo se refieren al teletexto y videotex británicos. Otros sistemas alternativos introducidos, o bajo desarrollo, en otros paises difieren del teletexto y videotex británicos, pero estas diferencias son generalmente mínimas, y en particular no limitan la aplicación del SAA5070 que es un circuito muy versátil adecuado para utilizarlo en todos los sistemas de videotex existentes.

TELETEXTO

El teletexto, que es operado en Inglaterra por la BBC (British Broadcasting Corporation) y por la IBA (Independent Broadcasting Authority), utiliza la señal de televisión para transportar la información alfanumérica codificada digitalmente. Esta información es llevada en las líneas de borrado sobre la imagen normal visualizada. Actualmente se utilizan dos lineas por cuadro pero en el futuro pueden aumentar hasta un máximo de 16 líneas. Se transmiten noventaicuatro caracteres alfanuméricos estándar, que pueden ser de uno cualquiera de los seis colores siguientes —rojo, verde, azul, amarillo, cyan y magenta— o blanco.





Figura 1. Páginas típicas de teletexto.

a) Página de índice del servicio Ceefax de la BBC.

b) Página de información metereológica del servicio Oracle del IBA.

El formato de página de teletexto permite visualizar hasta 24 filas y 40 columnas de caracteres estándar. Además de la visualización normal de caracteres alfanuméricos, el teletexto permite la visualización de gráficos solamente. Estos se producen juntando pequeños rectángulos iluminados en cualquiera de los seis colores disponibles. En la figura 1 se muestran unas páginas típicas de teletexto.

Cada carácter de teletexto se transmite como una palabra de 8 bits que consta de siete bits de datos más un bit de paridad. La velocidad de bits es de 6,9375 Mbits/s que permite una fila de 40 caracteres de visualización de teletexto sobre una línea de televisión. Utilizando dos líneas por campo, se puede transmitir una página completa de teletexto en menos de un cuarto de segundo.

Los servicios de teletexto de Inglaterra existentes (Ceefax para la BBC y Oracle por la IBA) llevan algunos cientos de páginas de información, noticias y entretenimiento. Las páginas se transmiten secuencialmente, y cuando el televidente elige una determinada página, debe esperar su llegada. El tiempo de acceso de una página dependerá del número de páginas a transmitir y de la cantidad de información que lleva cada página; para el sistema Ceefax es de unos 12 segundos por término medio.

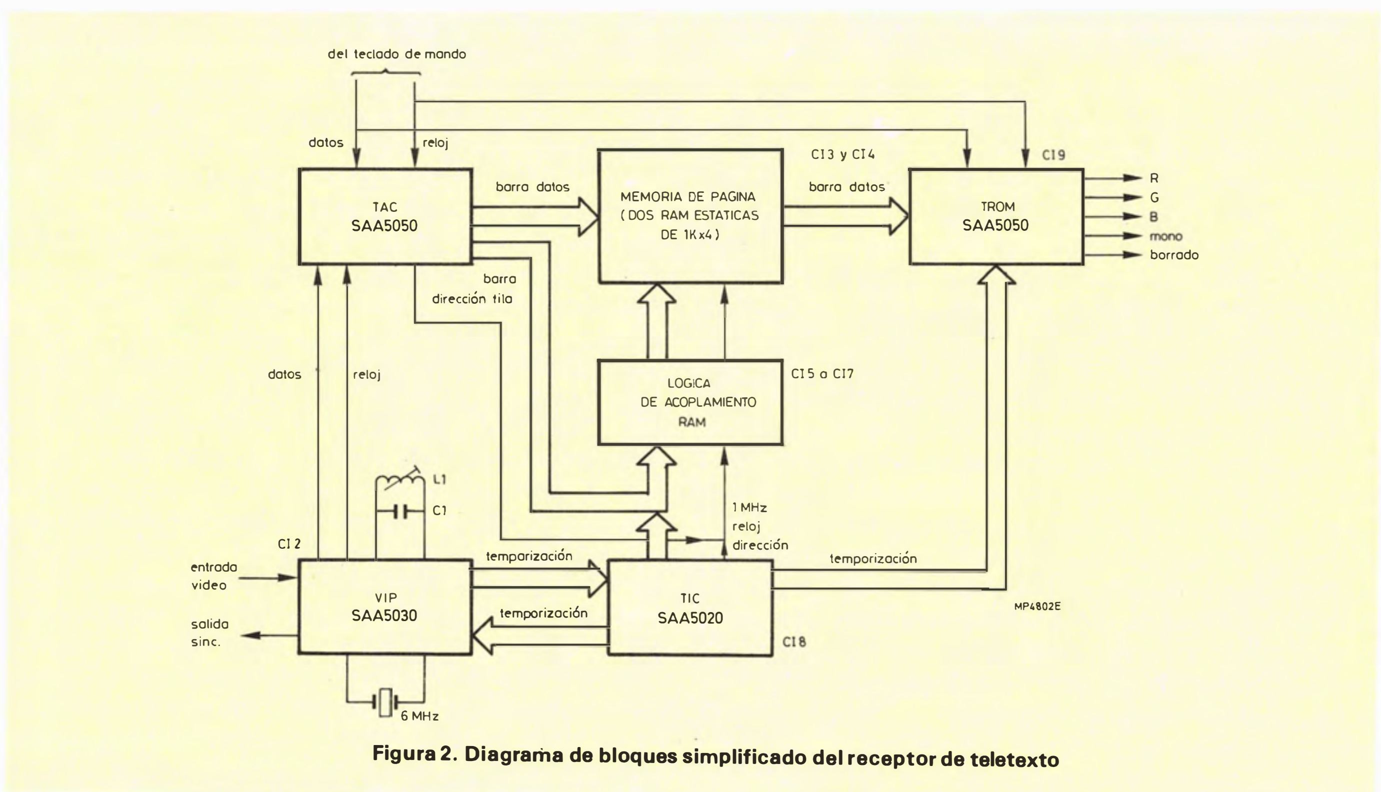


Figura 2. Diagrama de bloques simplificado del receptor de teletexto

Receptor de teletexto

Se han desarrollado un conjunto de cuatro circuitos LSI específicos para ser utilizados en un diseño de receptor de teletexto. El receptor resultante proporciona un elevado rendimiento combinado con flexibilidad y econonomía.

En la figura 2 se da un diagrama de bloques simplificado que contiene los cuatro circuitos integrados específicos, VIP (SAA5030), TAC (SAA5040), TIC (SAA5020), y TROM (SAA5050), una memoria de página constituida por dos memorias RAM estáticas estándar de 1K x 4 y tres circuitos TTL Schottky de baja potencia que acoplan la memoria de página. El teletexto proporciona un amplio margen de opciones de visualización, y por lo tanto, el receptor es controlado por un teclado de mando, normalmente en sistemas de control remoto con enlace por infrarrojos.

A continuación se describen las funciones básicas de los cuatro circuitos integrados específicos.

Procesador de la entrada de video (VIP) SAA5030

La señal de video es introducida al VIP (CI_2 en la figura 2) donde es recortada mediante un circuito recortador de datos adicional. A partir de los datos recortados se genera una señal de reloj que utiliza el circuito sintonizado externo de 6,9375 MHz, (L_1C_1), y esta señal se utiliza para señalizar los datos de reloj en el circuito TAC (CI_1 en la figura 2). En CI_2 también se tiene un reloj del sistema visualizador de 6 MHz, la salida del cual es dividida en CI_8 para producir un impulso cada 64 μs. Esta señal es introducida de nuevo a CI_2, donde se utiliza para enclavar la fase del sistema temporizador del visualizador de teletexto con la señal de la imagen de televisión entrando.

Control y adquisición de datos de teletexto (TAC) SAA5040

El circuito TAC (CI_1 en la figura 2) tiene dos partes principales; una sección de adquisición de datos que procesa los datos de teletexto de modo que pueden escribirse en la memoria de página, y una sección de control que procesa la información de control del teclado de mando. La información de control identifica la página requerida y maneja las diversas opciones de visualización que se dispone con el teletexto.

La sección de adquisición de datos del TAC divide los datos del VIP en sus partes componentes y comprueba los datos para evitar errores. La dirección de fila de la linea de datos que entra (una de veinticuatro) es introducida, a través de esta sección en la barra de direcciones de fila de 5 bits y la información de carácter es introducida a través de la barra de datos en la memoria de datos como una secuencia de 40 palabras de 7 bits en paralelo.

Cadena de secuencias (TIC) SAA5020

El circuito TIC (CI_8 en la figura 2) genera todas las señales de secuencia para el visualizador de teletexto. Consta de una serie de etapas divisoras que subdividen la señal de 6 MHz del VIP. Durante la visualización, una señal de reloj de 1 MHz pasa la dirección del caracter a la memoria de página. Los contadores de la dirección de columna en el acoplamiento RAM son borrados al final de cada fila. Durante la visualización, el circuito TIC hace que la dirección de fila adelante una unidad cada diez líneas para acceder a la siguiente fila de caracteres en la memoria.

Memoria de solo lectura de teletexto (TROM) SAA5050

La función básica del circuito TROM (CI_9 en la figura 2) es convertir la información de caracter de 7 bits almacenada en la memoria de página en las señales de video correspondientes. Estas contienen una señal monocromática y señales RGB para un receptor en color. La señal de salida de borrado hace que se borre la señal de video de televisión, o se borre parcialmente cuando se visualice una instantánea de noticias o subtítulo de teletexto.

Unos circuitos adicionales al circuito TROM hacen que se realicen diversas funciones de control. Esta función está determinada por los caracteres de control recibidos de la memoria de página. Ejemplos de estas funciones de control son, la selección de caracteres gráficos o alfanuméricos, palabras «intermitentes» o recuadros.

VIDEOTEX

Videotex es el término genérico de denominación de sistemas que envian y restablecen información basados en ordenador, utilizando una línea telefónica para comunicación y un aparato de televisión para visualización. El primer servicio público del mundo de videotex fue desarrollado por British Telecom, que le dió el nombre de Prestel a su sistema.

Mientras que el videotex tiene muchas similitudes con el teletexto, por ejemplo el formato de página y la codificación de la información, el uso de líneas telefónicas para la transmisión de datos proporciona dos diferencias muy importantes entre dos sistemas. Con el videotex, los datos pueden ser transmitidos desde el usuario al ordenador, esto contrasta con la naturaleza puramente pasiva del teletexto. Además, a diferencia del teletexto donde el número de páginas está restringido por la necesidad de proporcionar un tiempo de acceso aceptablemente bajo, la capacidad de página de videotex está limitada sólo por la capacidad de almacenamiento del ordenador del videotex.

El Sistema Prestel tiene una base de información con una capacidad de algunos cientos de miles de páginas, proporcionando un servicio de información completo para oficinas y usuarios domésticos. Las páginas se pueden elegir directamente si se conocen los números de página. Alternativamente, un sistema sencillo que utiliza pocas órdenes permite al usuario identificar cualquier página requerida.



Figura 3. Secuencia típica de visualizaciones Prestel que ilustran el procedimiento de selección de página

El uso de este sistema se ilustra en la figura 3. Inicialmente se presenta la página índice y se puede elegir una de las diversas categorías de información apretando el dígito correspondiente al número de página en el teclado de mando. A continuación se visualiza una nueva página índice, y este proceso continua hasta que se encuentra la página deseada.

Las limitaciones impuestas por el ancho de banda de la línea telefónica estándar hacen que la velocidad de la información para el videotex sea relativamente baja en comparación con el teletexto: 1200 baudios, que corresponden a 120 caracteres por segundo en el canal de retorno. Sin embargo, la respuesta del ordenador es virtualmente instantánea, dando lugar a un tiempo de acceso despreciable. En la figura 4 se muestra el formato de palabra. La información se transmite asincrónicamente, y cada palabra de 8 bits está precedida por un bit de inicio (CERO) y terminada por un bit de paro (UNO). **Se utiliza el sistema de (FSK). En el canal receptor se presenta un UNO lógico mediante un tono** de **1,3 kHz y un CERO lógico** mediante 2,1 kHz. En el canal de retorno las frecuencias son 390 y 450 Hz respectivamente.

El sistema está basado en un microprocesador de la familia 8048 estándar y en el circuito LSI específico, tipo SAA5070, que es el objeto de este artículo. El SAA5070 ha sido denominado LUCY derivado de la frase «line coupling unit» (unidad de acoplamiento de línea). El circuito LUCY es un dispositivo periférico de microprocesador diseñado para integrar al máximo posible las **funciones** de hardware de un receptor de viewdata sobre la línea telefónica. Está fabricado en tecnología MOS de canal N en un encapsulado de 40 patillas en doble fila. La descripción detallada del circuito integrado está precedida de un exámen del diseño y requisitos de funcionamiento del receptor de **videotex.**

Receptor de videotex

El diseño de un receptor de videotex estará determinado en parte por la especificación del sistema de videotex y en parte por las posibilidades requeridas por el usuario del receptor.

Las principales características que debe cumplir cualquier **receptor para la recepción y visualización de videotex son los siguientes:**

- Proporcionar las señales necesarias para establecer la conexión telefónica.
- Recibir y procesar información en serie procedente de la línea telefónica, y transmitir la información saliente sobre el canal de retorno.
- Escribir la información del visualizador en una memoria de página y generar las señales de visualización de página.
- Recibir y procesar las instrucciones de control del usuario.
- Almacenar y recuperar el código de identificación del usuario y los números de teléfono de las bases de datos de viewdata.

La figura 5 muestra un diagrama de bloques simplificado de un receptor de **videotex** basado en el circuito inte-

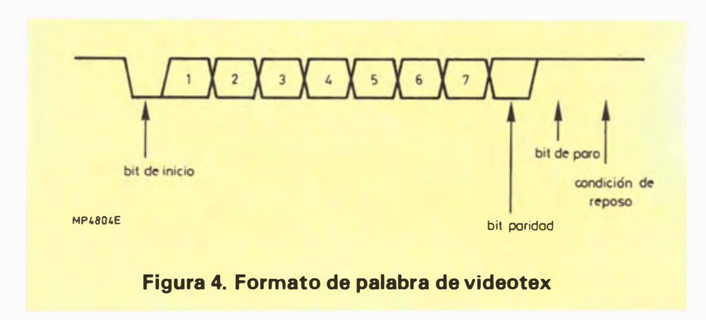


Figura 4. Formato de palabra de videotex

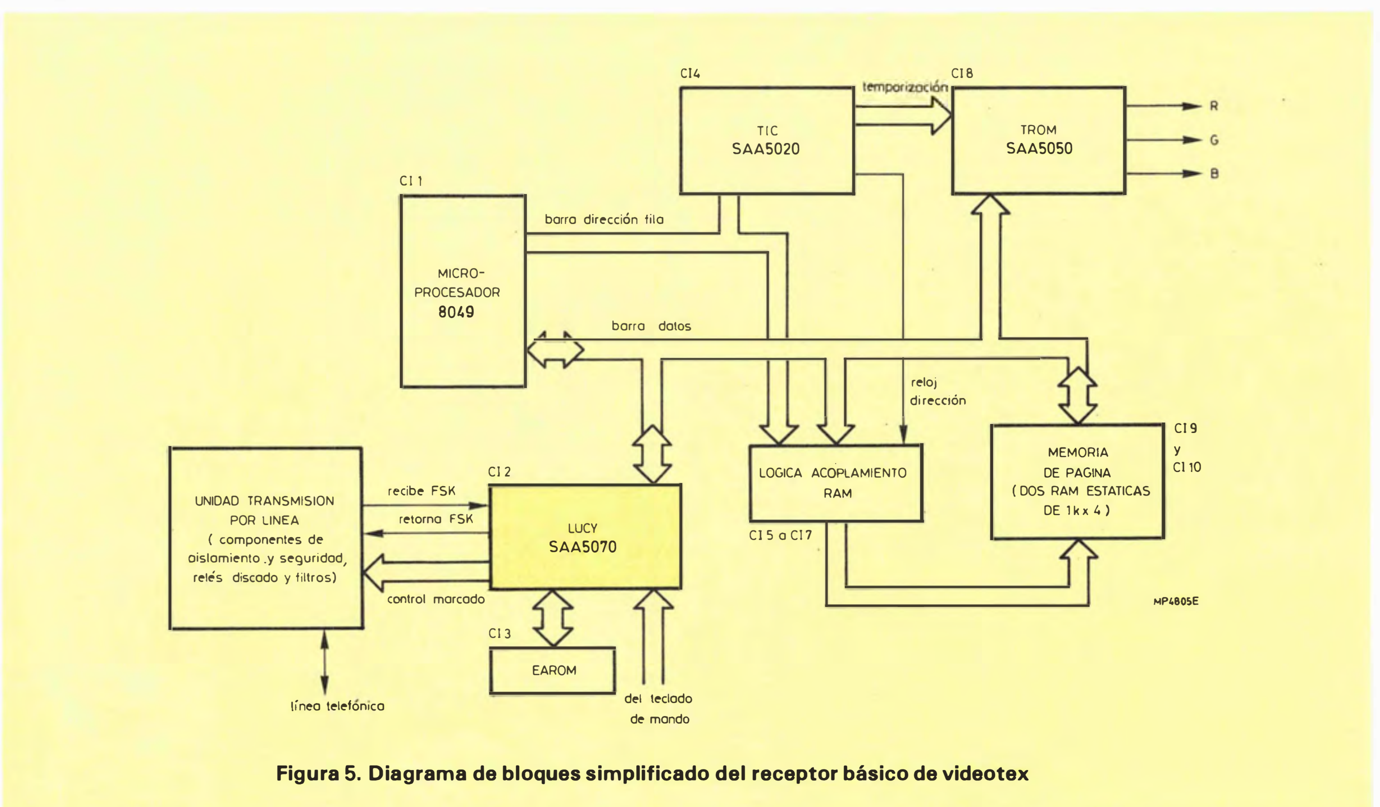


Figura 5. Diagrama de bloques simplificado del receptor básico de videotex

Figura 6. Diagrama de bloques simplificado del SAA5070

LIBRERIAS

Low Threshold Library (LTL)

Es la más antigua y ha sido utilizada en unos 40 circuitos durante los últimos cinco años. No está disponible para nuevos diseños, pero la describiremos brevemente para que sea objeto de comparación con las nuevas librerías. Esta librería contiene 68 células en la forma de diversas funciones de complejidad SSI. Todas las células internas son de colector abierto, que permite realizar la función OR del colector, pero introducen un retardo adicional. El bajo umbral de la célula interna necesita un mapa de masa muy caro para no superar los márgenes de ruido internos.

Extended Performance Library (EPL)

Fue desarrollada para superar los inconvenientes de la librería LTL. Todas las células tienen resistencias de emisor y márgenes de ruido más elevados. Esta librería también es útil para aplicaciones en todo el márgen de temperatura militares.

La librería EPL tiene algunas características particulares. Todas las células tienen entradas de diodos expandibles lo que significa que se pueden implementar puertas AND de N entradas sin retardo adicional. La librería EPL tiene una cargabilidad de salida (fan-out) de 15 unidades frente a las 6 unidades de la anterior librería LTL. Esto implica que se necesitan menos puertas para implementar la misma función lógica. Todas las células están divididas en un cuadrícula de 16 micras que permitirá eventualmente utilizar el posicionamiento automático. Resumiendo, permite el uso de GASPAR para ampliación y verificación.

La librería EPL tiene el mismo complemento básico que las células de complejidad SSI tal como se utilizó en la librería LTL. Las células de salida pueden manejar una corriente de drenaje de hasta 80 mA para aplicaciones de elevada cargabilidad de salida. La tabla 1 muestra una lista que resume los tipos de células disponibles en esta librería.

En la figura 7 se muestra el esquema básico de una puerta EPL comparada con el de una puerta LTL. Utilizando EPL, las entradas son expandibles tal como se necesita para funciones AND, la resistencia de emisor activa y el más elevado margen de ruido simplifican el diseño y reducen la sensibilidad a la capacidad del terminal y los efectos de la puerta AND cableados.

Tabla 1.— Contenido de la librería EPL

Puertas NAND	9
Puertas AND	6
Células de ampliación de diodos	34
Excitadores de reloj	6
Disparadores de Schmitt	1
Receptores de alta impedancia	1
Inversores AND-OR	5
OR/NOR exclusión	4
Registros temporales	4
Biestables	3
Células de salida de tres estados	3
AND/OR	4
Total	80 tipos
Células de entrada	13
Células internas	22
Células de salida (8 mA, 20 mA y 8 mA)	12

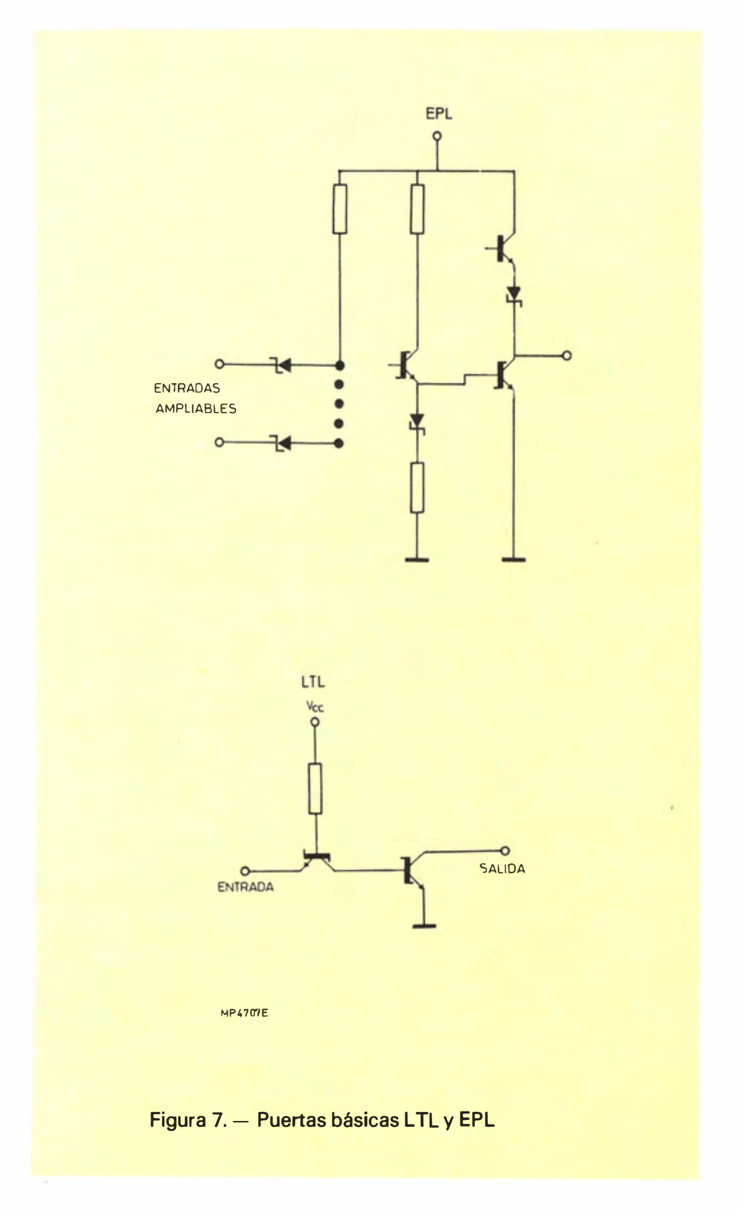


Figura 7. — Puertas básicas LTL y EPL

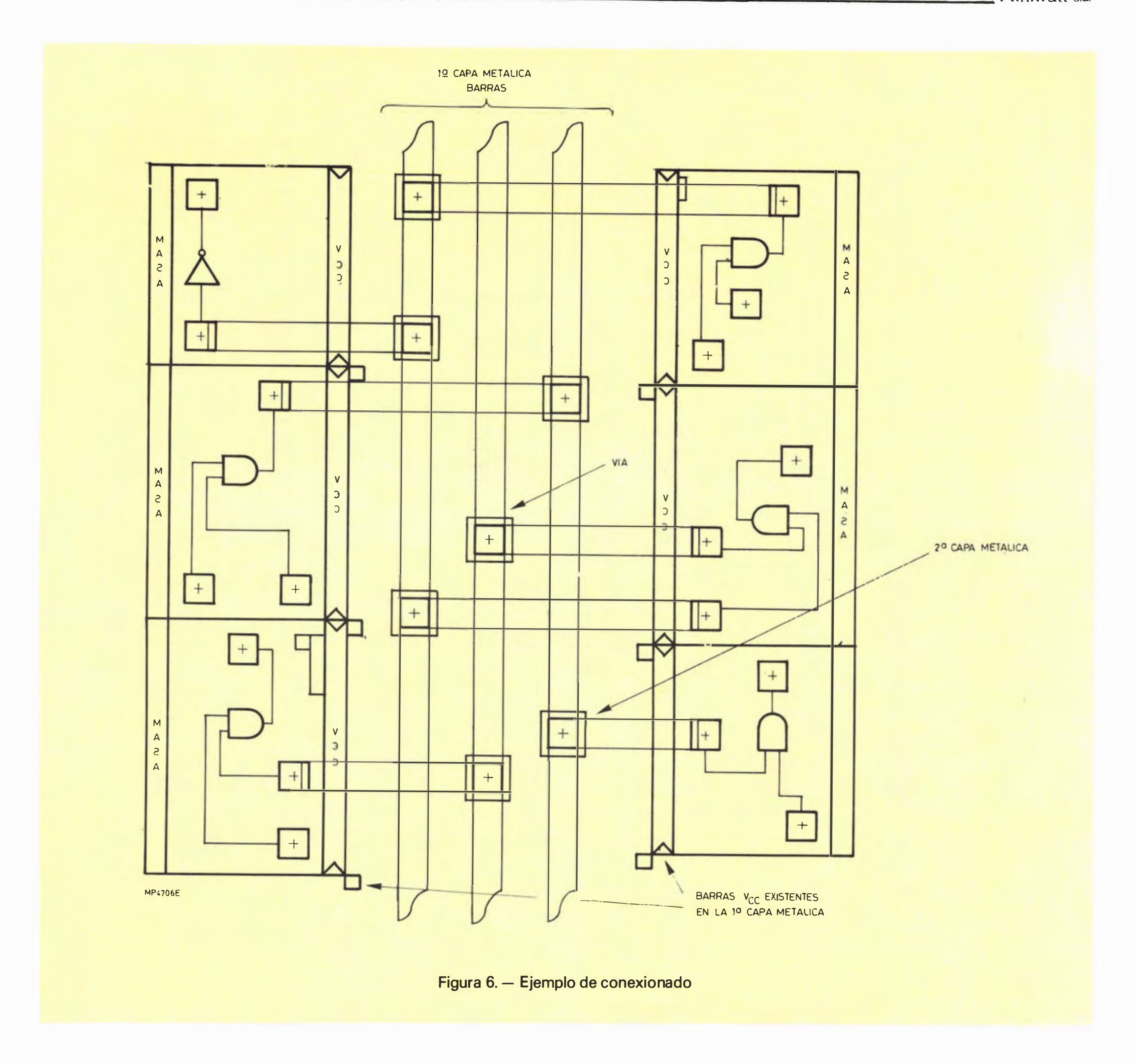


Figura 6. — Ejemplo de conexionado

La figura 6 es un ejemplo de dos columnas verticales de células con puentes metálicos superior e inferior entre las dos columnas. Obsérvese como la alimentación y masa se conectan automáticamente colocando las células una encima de la otra.

HERRAMIENTAS CAD

GASPAR es una de las herramientas CAD que nos permite ofrecer la (CCL) como un producto Semi-Custom. Este programa nos permite diseñar dos de las librerías típicas en forma reducida, la cual puede ser procesada por baño en nuestros ordenadores domésticos. Si un usuario desea que el fabricante diseñe su circuito, sólo tiene que dibujar su circuito en una hoja Mylar cuadriculada e indicar sus interconexiones con lápices rojo y azul. Los errores del diagrama son detectados automáticamente por GASPAR.

LATCH es otro instrumento CAD que permite comparar la base de datos con la simulación lógica para verificar que el diagrama ha sido adecuadamente realizado. Detectará donde hay errores de cargabilidad de salida (fanout) por lo que a veces no se puede realizar la simulación lógica. Eventualmente, se añadirán a este programa cálculos de VCC y masa para verificar el diseño adecuado de las líneas de conexión.

SENGEN permite generar fácilmente una cinta de prueba Senty de la secuencia funcional lógica simulada. Este programa añade los pasos necesarios para las pruebas funcional y DC

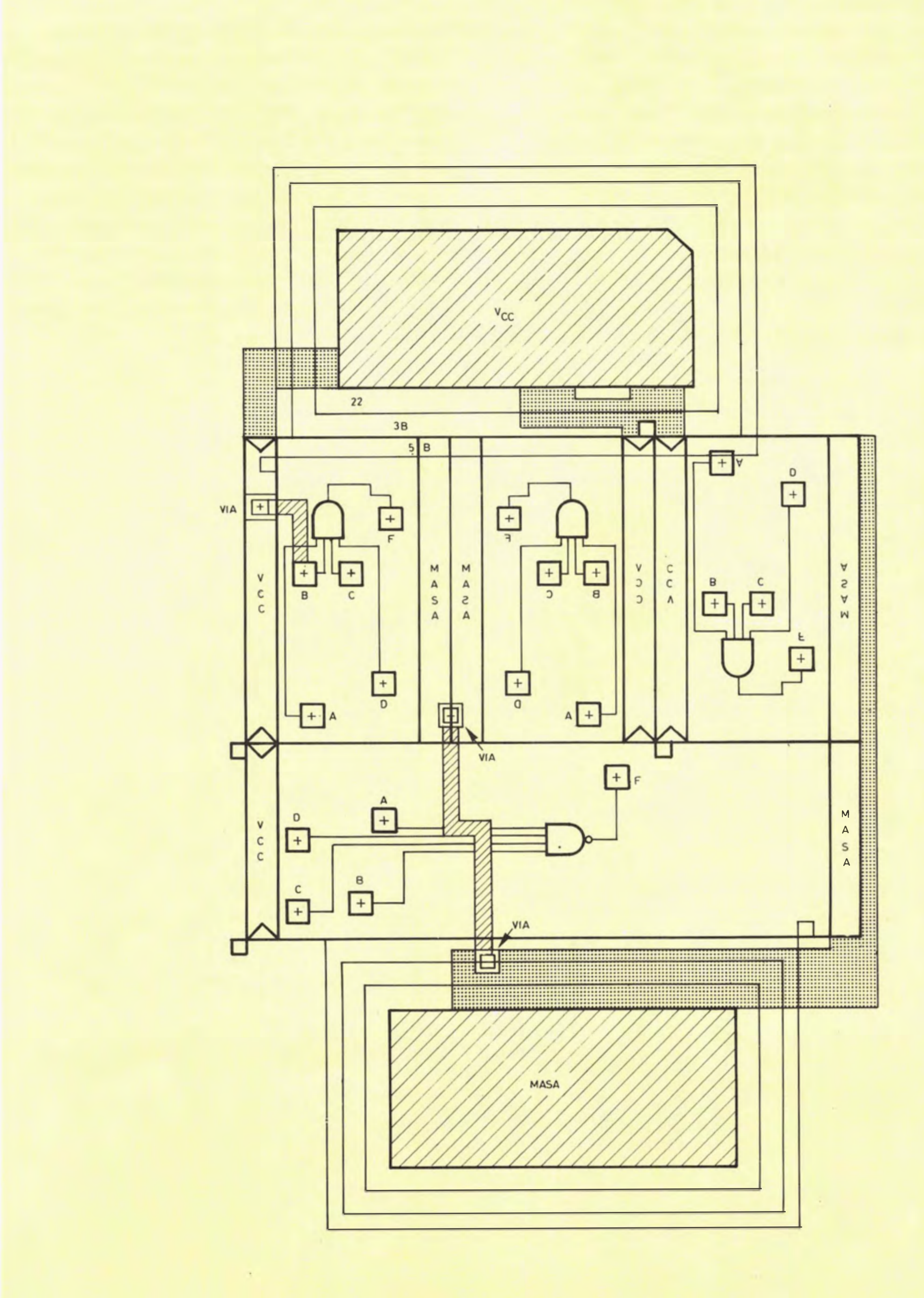


Figura 5. — Ejemplo de apilamiento de células

el diagrama real.

Signetics utiliza un sistema de interconexión de dos placas de metal. El usuario puede soldar la placa de metal donde la necesite. La placa inferior sólo puede ser utilizada fuera de los límites de la célula ya que Signetics utiliza esta placa para conexiones entre células. En la figura 3 se muestra un ejemplo de ayuda simbólica al diagrama para un biestable.

La ayuda de diseño identifica la denominación de la célula, la función lógica y la posición y nombre de todas las vías. La alimentación y masa se conectan automáticamente mediante la placa metálica inferior al apilar verticalmente las células.

La figura 4 es un ejemplo de otros diseños de diagrama. Las células pueden apilarse verticalmente según sea necesario pero en el eje horizontal están restringidas a dos tamaños diferentes que llamaremos células grandes y células pequeñas. La relación entre una célula grande y una pequeña en el eje X es exactamente tres a uno. Si se apilan tres células pequeñas sobre una célula grande, como muestra la figura 5, se simplifican las líneas de alimentación y masa; si la célula central se invierte (X por —X) sus barras de alimentación y masa quedan alineadas con la alimentación y masa de las dos células pequeñas adyacentes. Esto significa que sólo se necesita un puente metálico superior para encaminar la masa a la fila superior de células.

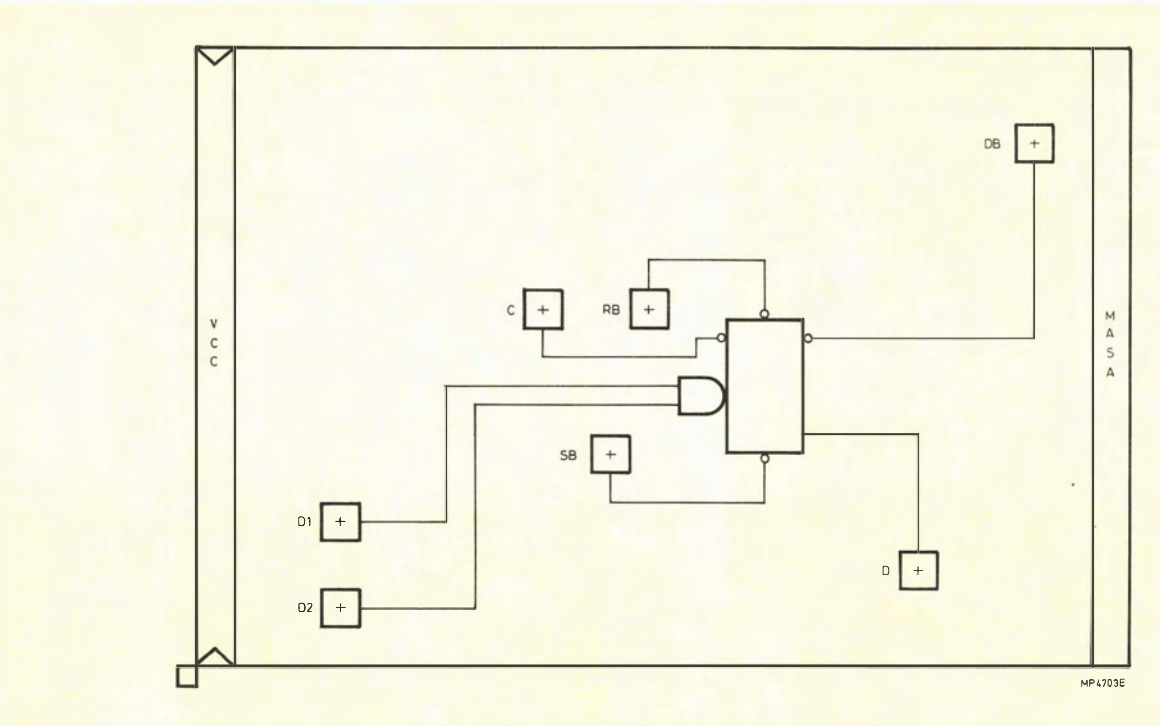


Figura 3. — Ejemplo simbólico de ayuda al diagrama

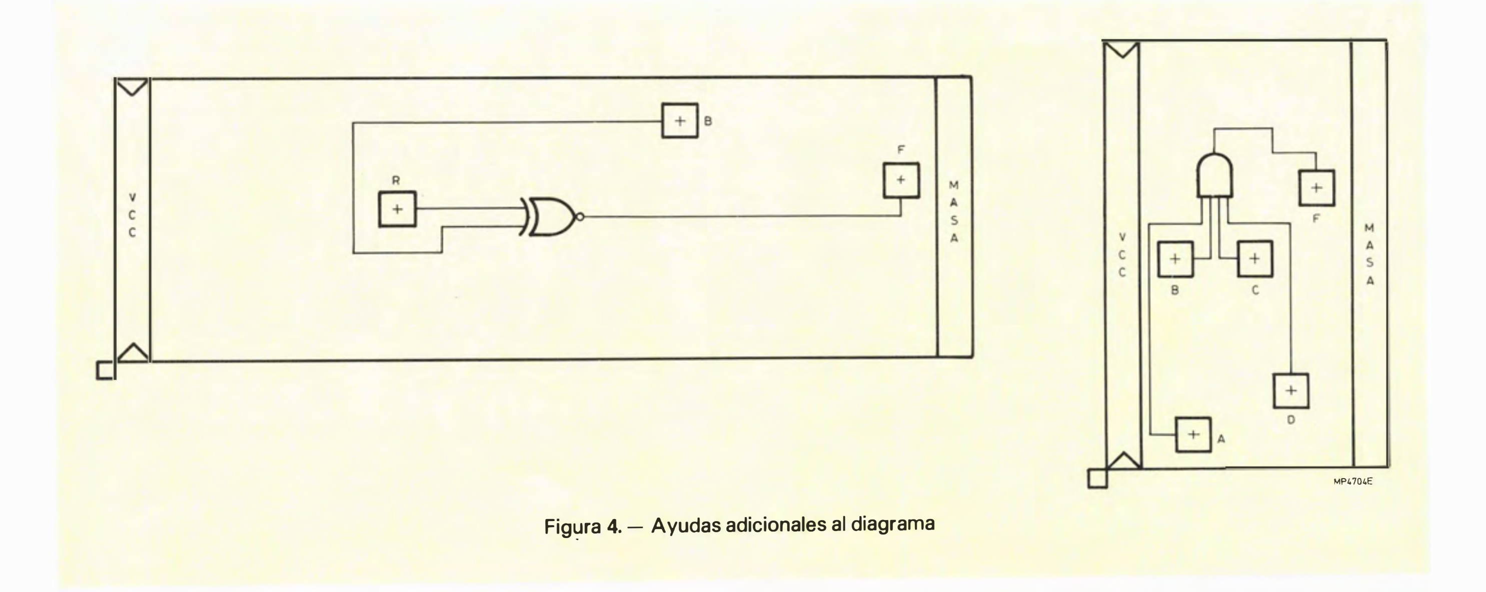


Figura 4. — Ayudas adicionales al diagrama

CPU	PERIFERICOS
Arbitración de barra	Controlador de disco Hard/Floppy
Control de memoria	Controlador de tubo de rayos catódicos y gráficos
Control DMA	Controlador de teclado
Transmisión de datos	Controlador de impresora
Control de E/S en paralelo	Control de barra
ECC	Soporte de microprocesadores
Generador de dirección	Controlador de datos en serie
Circuitos de prioridad	

Figura 1. — Aplicaciones típicas de las CCL

La figura 1 da una lista de algunas aplicaciones donde se han utilizado CCL. Hay que aclarar que las posibles aplicaciones de las CCL no están limitadas solamente a estos campos.

En los diseños con CCL se proporciona la asistencia técnica que incluye el asesoramiento en las primeras realizaciones y la enseñanza para la aplicación del sistema además de las documentaciones y utillajes necesarios. El usuario es responsable de realizar una simulación lógica del circuito, asi como de diseñar su propio diagrama utilizando el diagrama especial proporcionado como ayuda. La interconexión puede efectuarse sencillamente con lápices rojo y azul en una hoja Mylar cuadriculada. El diagrama puede ser diseñado por el propio usuario o si lo desea puede encargárselo al fabricante.

Para finalizar el diagrama, el fabricante participará en una segunda revisión del diseño. La grabación de la base de datos resultante, tanto si está diseñado por el fabricante como por el usuario, pasará a ser comprobada por ordenador para garantizar que no existen errores en la anchura o espaciado del metal. El fabricante convertirá la cinta base de los datos CALMA en una cinta generadora del modelo y preparará todas las máquinas herramientas necesarias. La fabricación de la oblea se realiza de la misma forma que la utilizada para una producción estándar.

Es responsabilidad del usuario proporcionar las especificaciones y una secuencia funcional de prueba (que se obtiene a partir de una simulación lógica). El fabricante convertirá la simulación lógica proporcionada por el usuario en una secuencia de pruebas de un Sistema de Pruebas. Cuando el usuario recibe las primeras pruebas, evalúa el circuito y lo envía al fabricante con la aprobación escrita y una copia de sus datos de caracterización. En la figura 2 se dá un resumen de las responsabilidades del diseño.

Como se dijo anteriormente, hay que realizar una simulación lógica del circuito del usuario antes de empezar el diagrama. Esta simulación verificará la funcionalidad del circuito, proporcionando la secuencia funcional de prueba utilizado por el programa de prueba, y proporcionará también una descripción lógica del circuito que puede ser verificada en comparación con

USUARIOS	SIGNETICS
Especificación	Cinta base de datos CALMA de células
Diagrama lógico	Manual
Simulación lógica (TEGAS)	Asistencia técnica
Hoja Mylar	Dos revisiones del diseño
Datos de caracterización	Macros TEGAS de células
	DRC de placas metálicas
	Instrumentación
	Verificación película 50 prototipos

Figura 2. — Responsabilidades de diseño en las CCL

Circuitos Semi-Custom: CCL

Por circuitos Semi-Custom entendemos circuitos en los que una parte de su estructura ha sido fijada por el fabricante y la otra será diseñada por el usuario. Pertenecen a este grupo los dispositivos programables por el usuario: PROMs, FPLAs, FPGAs, etc. las redes lógicas (Gate Arrays) y los circuitos CCL que son los descritos en este artículo.

CCL es una colección de tres librerías de células que realizan funciones determinadas. Estas células se fabrican mediante un proceso Schottky estándar, el mismo que el empleado para grandes producciones. La identificación de las células es sencilla para el usuario, ya que sus denominaciones son similares a las de la familia TTL 7400.

Los diseños tradicionales «Full Custom» son muy caros, necesitan un periodo de tiempo muy largo para su desarrollo, y usualmente precisan modificaciones previas a su definitiva puesta en marcha. En comparación, las redes lógicas (Gate Arrays) y la lógica de células (CCL) no necesitan que el usuario diseñe las células.

En las redes lógicas, el usuario efectúa las interconexiones de las puertas según sus necesidades, pero debido a que dichas redes lógicas presentan una estructura fija, el usuario paga por las puertas que no utilice. Además, con redes lógicas, se trabaja con funciones lógicas muy elementales. Por ejemplo, se puede construir un biestable utilizando de seis a nueve puertas NAND.

En diseños con CCL esto no ocurre, el tamaño del chip es sólo el que se necesita para implementar la función lógica. Esto implica un menor coste que las redes lógicas. Tambien posibilita la elección entre un gran número de células o funciones Y, muy importante en comparación con diseños «full custom», el tiempo de diseño se reduce considerablemente, posibilitando además una correcta puesta en marcha en el primer diseño en el 95% de los casos.

Curvas características

Para poder medir la presión sonora se utiliza un sonómetro con la disposición que muestra la figura 10.

Las figuras 11 y 13 indican el nivel de presión en función de la tensión de excitación para una membrana de 12,5 mm y otra de 27 mm.

Las figuras 12 y 14 indican el nivel de presión sonora en función de la frecuencia, aplicando una onda senoidal o una onda cuadrada para una membrana de 12,5 mm y otra de 27 mm.

Aplicaciones

En el campo de los electrodomésticos se aplican a lavadoras, refrigeradores, hornos, neveras, cocinas, etc.

Es por todos conocida su aplicación en el campo de la relojería y calculadoras. Una aplicación más reciente es la construcción de pequeños altavoces y twetters que permitirán su introducción en el campo de los juguetes y juegos electrónicos.

En resumen se pueden aplicar siempre que se necesite un avisador sonoro. ■

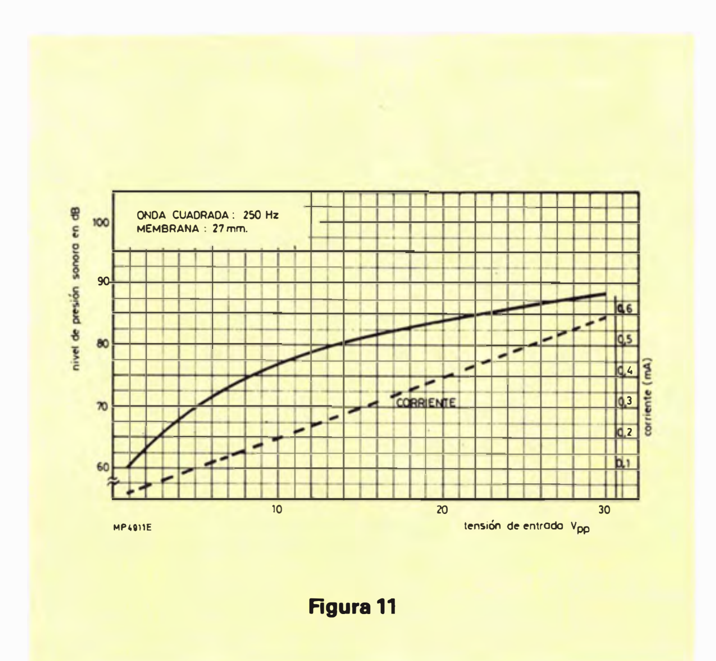


Figura 11

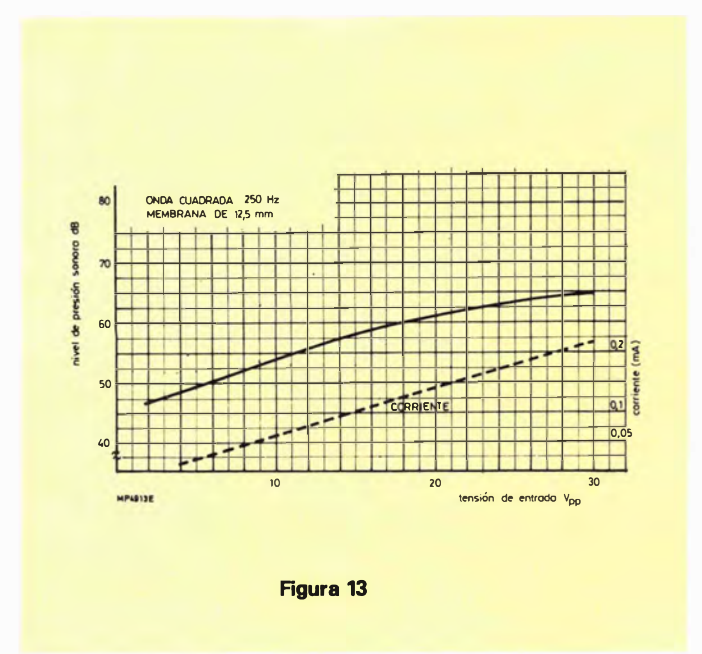


Figura 13

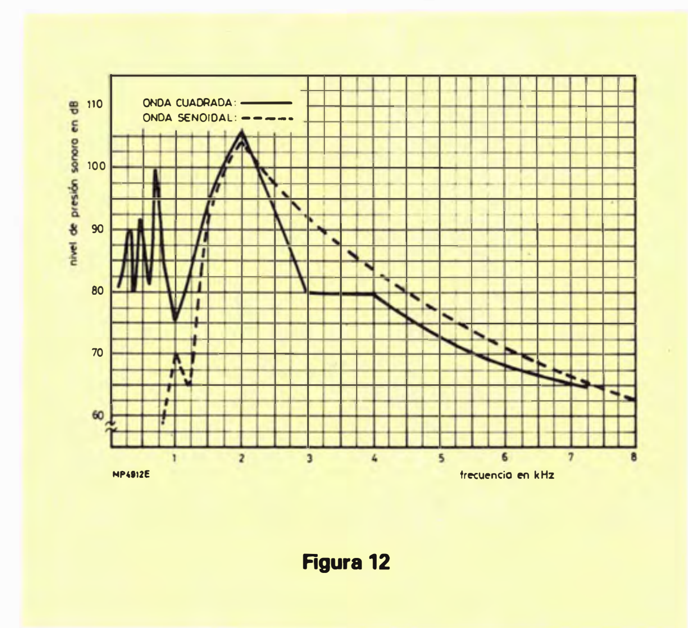


Figura 12

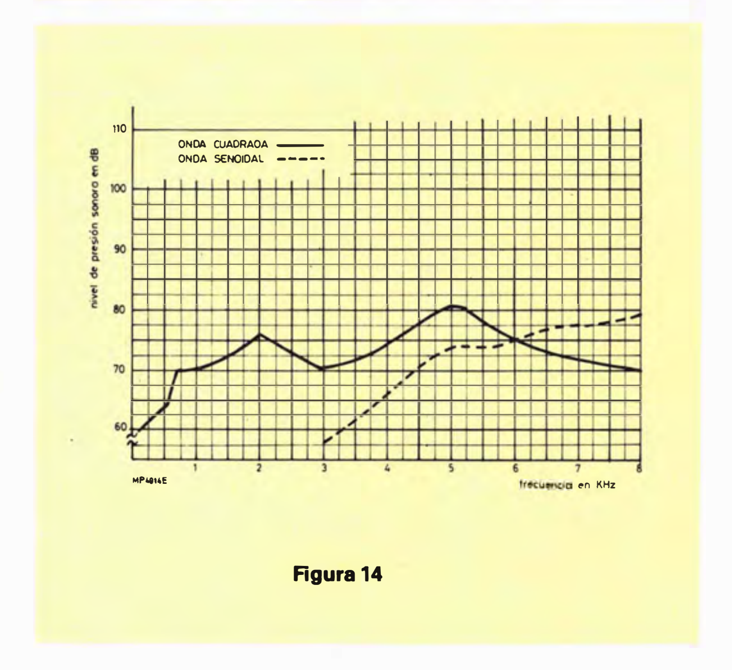


Figura 14

Excitación exterior

En estos casos, la oscilación proviene de circuitos integrados.

a) excitación por onda cuadrada con una etapa amplificadora con transistor (fig. 8)

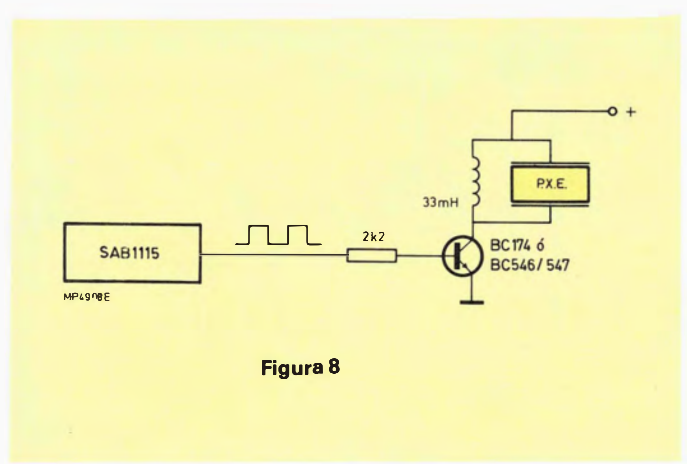


Figura 8

b) Excitación por onda cuadrada directamente del circuito integrado (fig. 9).

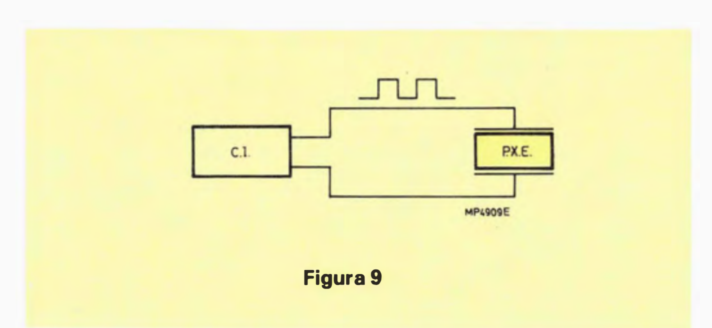


Figura 9

CAJA DE RESONANCIA

Puesto que la impedancia acústica del elemento piezocerámico es distinta de la impedancia del aire, el rendimiento del sistema es bajo y por tanto la presión sonora no es muy elevada.

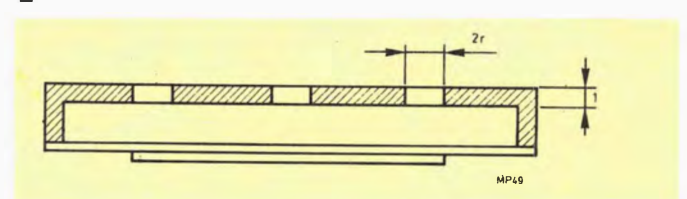
No obstante, es posible adaptar estas dos impedancias y obtener un alto nivel de presión sonora, mediante una adecuada caja de resonancia que a la vez sirve de soporte de la membrana.

El diseño de la caja de resonancia no influye solamente en el nivel de presión sonora sino también en la banda de frecuencias a las que el zumbador puede trabajar y en la frecuencia de resonancia propia del sistema.

La frecuencia de resonancia del sistema f_r puede ser calculada por la fórmula siguiente

$$f_r = \frac{c}{2\pi}\sqrt{\frac{n\Pi r^2}{V\left(1 + \frac{\Pi r}{2}\right)}}$$

donde c= velocidad del sonido (344 m/s)
n = número de agujeros.
$\frac{\Pi r}{2}$ = factor de corrección



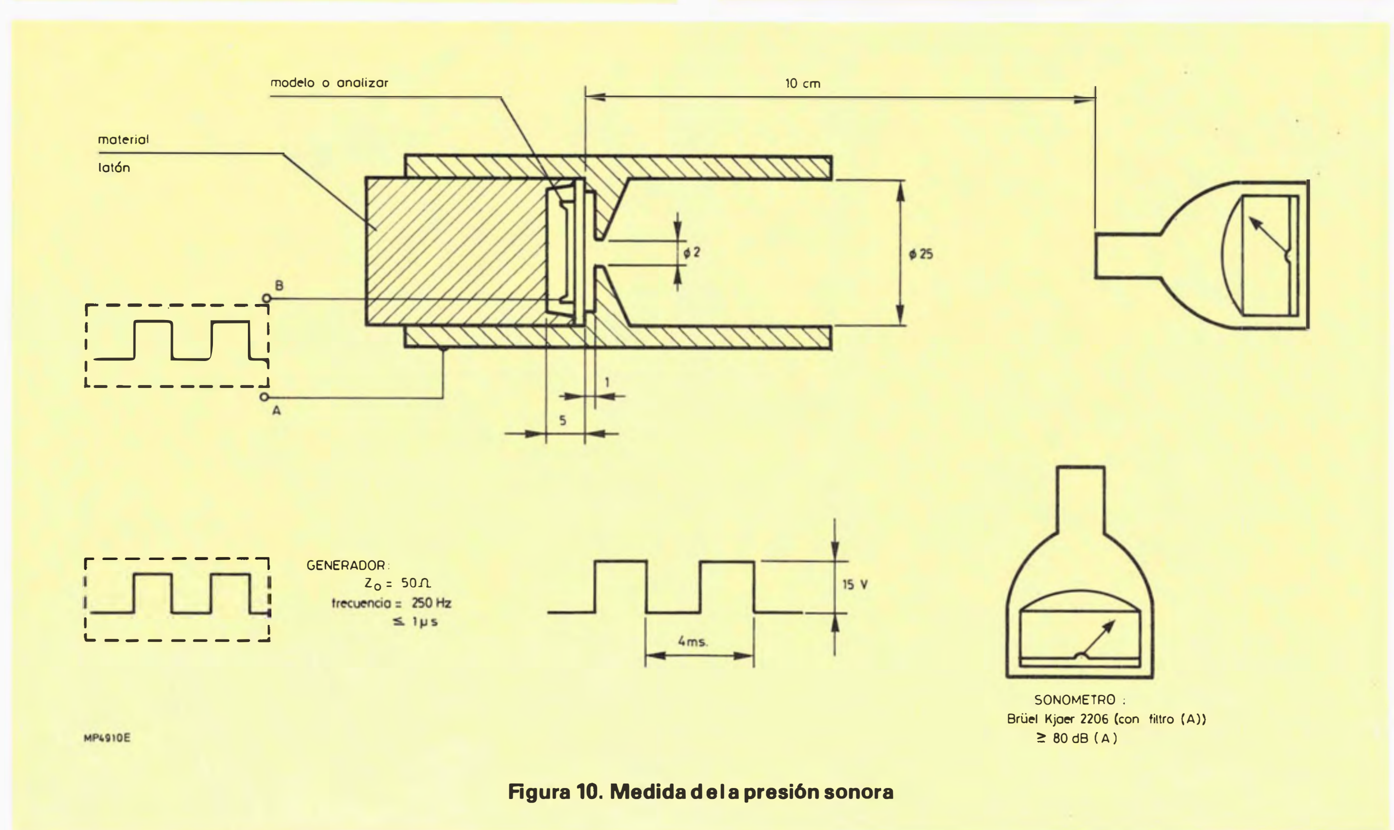


Figura 10. Medida de la presión sonora

Si se pega la placa piezo-cerámica a una membrana y se le aplica una tensión, la membrana se deformará debido al fenómeno piezo-eléctrico antes mencionado (fig. 2a y 2b).

Si la tensión aplicada es alterna, la membrana vibrará a la frecuencia de la tensión alterna aplicada (fig.2c)

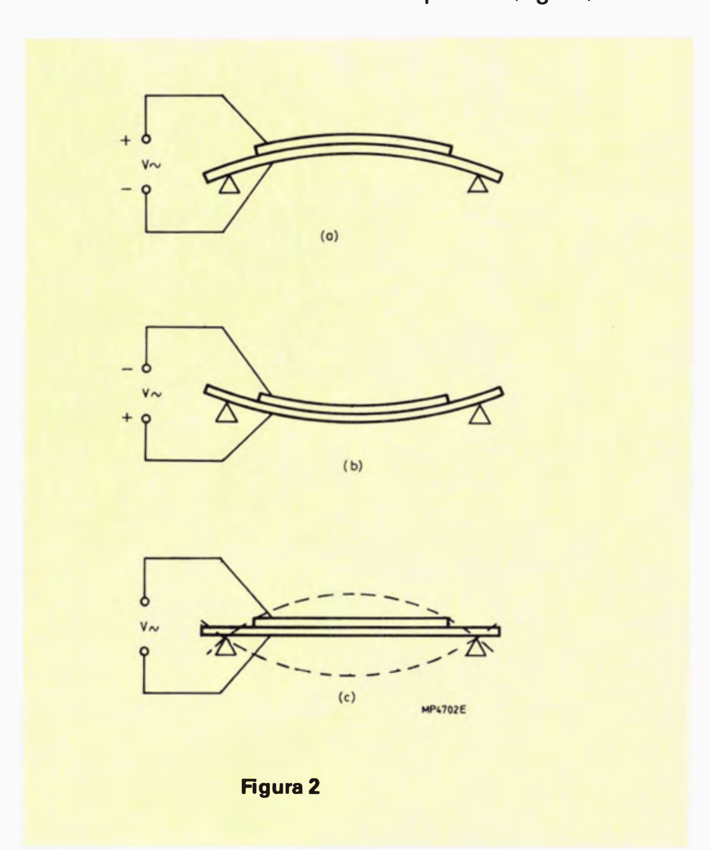


Figura 2

MODOS DE SUJECCION

a) Soporte nodal (fig. 3)
   Máxima presión sonora a la frecuencia de resonancia del sistema.

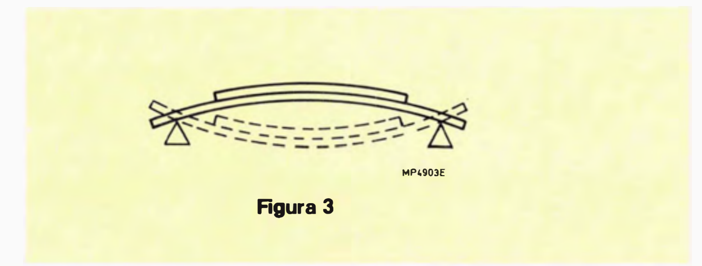


Figura 3

b) Sujección por pinzado (fig. 4)
   Menor presión sonora que en el caso de soporte nodal debido a las pérdidas de sujeción.
   Mejor respuesta a bajas frecuencias que en el anterior.
   Construcción simple

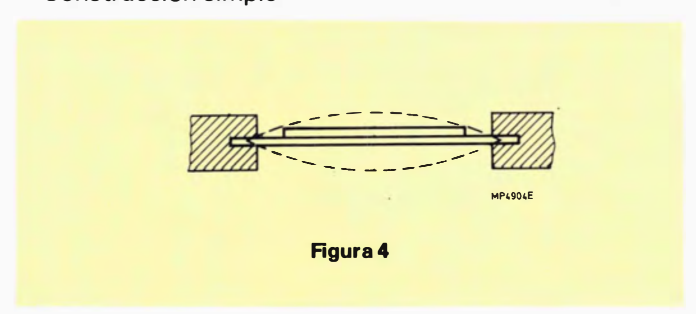


Figura 4

c) Sujeción lateral (fig. 5)
   La presión sonora es superior que en el caso (b) e inferior a la del caso (a).
   Mejor respuesta a bajas frecuencias que en el caso (a)

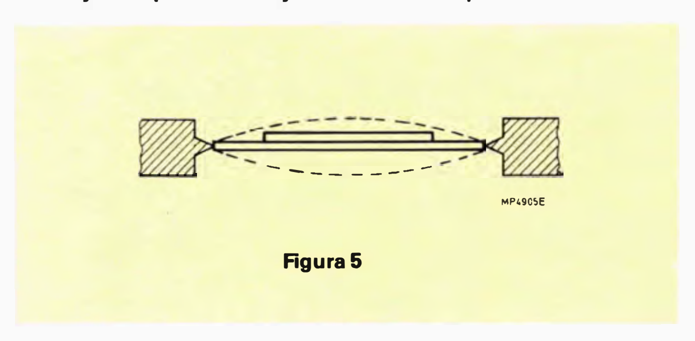


Figura 5

CIRCUITOS DE APLICACION

Sistema realimentado

El elemento piezo-cerámico dispone de un electrodo de realimentación que se utiliza para mantener la oscilación. La figura 6 corresponde al sistema realimentado.

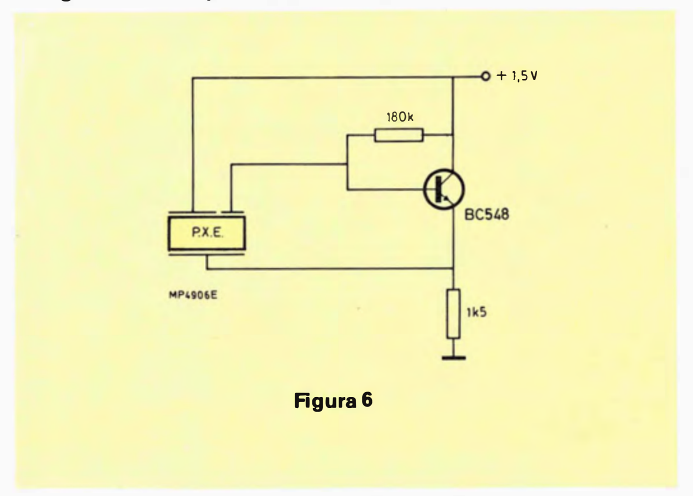


Figura 6

Este sistema tiene el inconveniente de que la frecuencia la fija el sistema vibrante y por lo tanto no puede funcionar como pequeño altavoz.

Otra solución se presenta en la figura 7 donde el sistema de excitación está formado por un multivibrador convencional.

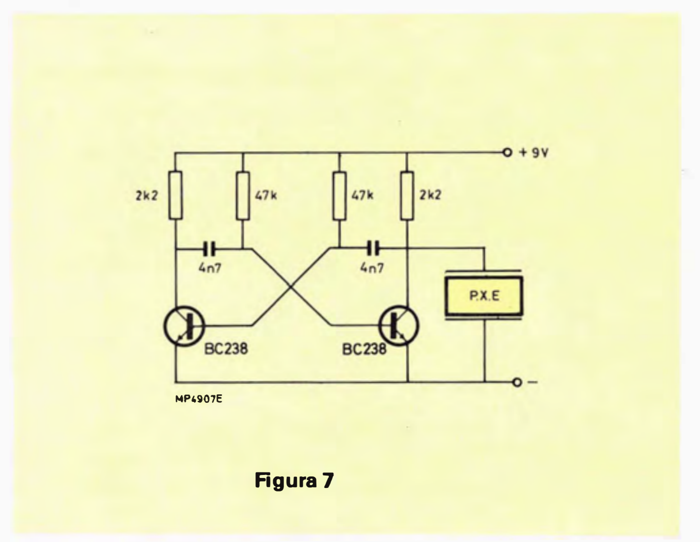


Figura 7

Zumbadores piezo ceramicos

Una parte importante dentro del mercado de componentes electrónicos lo ocupan hoy los elementos piezo-cerámicos, y en un futuro no muy lejano, se prevé una importante expansión de dichos elementos en nuevas aplicaciones y como sustitutos de los actuales zumbadores electromagnéticos.

Entre las ventajas de los elementos piezo-cerámicos cabe resaltar:

— Gran fiabilidad
— Larga vida
— Mínimo consumo de potencia
— Nivel de presión sonora elevado
— Flexibilidad de diseño, debido a su pequeño volumen

PRINCIPIOS DE FUNCIONAMIENTO

Al aplicar una tensión a un elemento piezo-cerámico, el material se polariza y la placa se deforma. El disco cerámico aumenta de grosor y disminuye en diámetro si se aplica una tensión positiva a la cara correspondiente de la placa cerámica (fig. 1a). Si se invierte la tensión aplicada, la placa cerámica disminuye de grosor y aumenta en diámetro (fig. 1b).

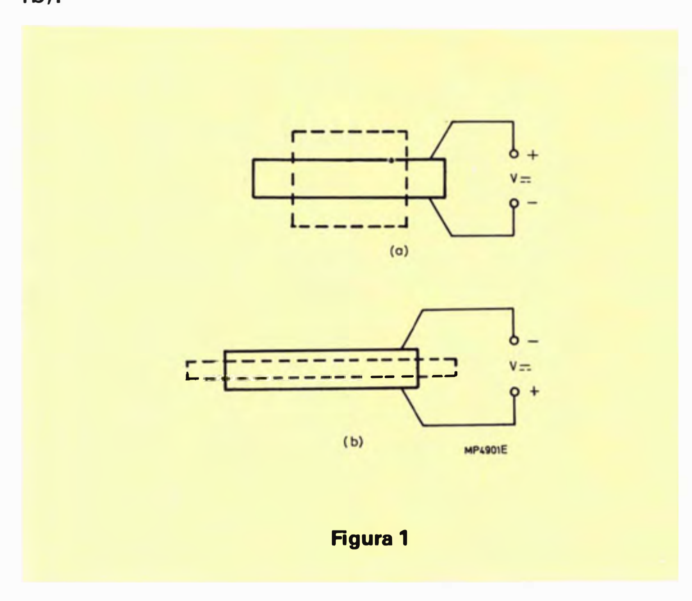
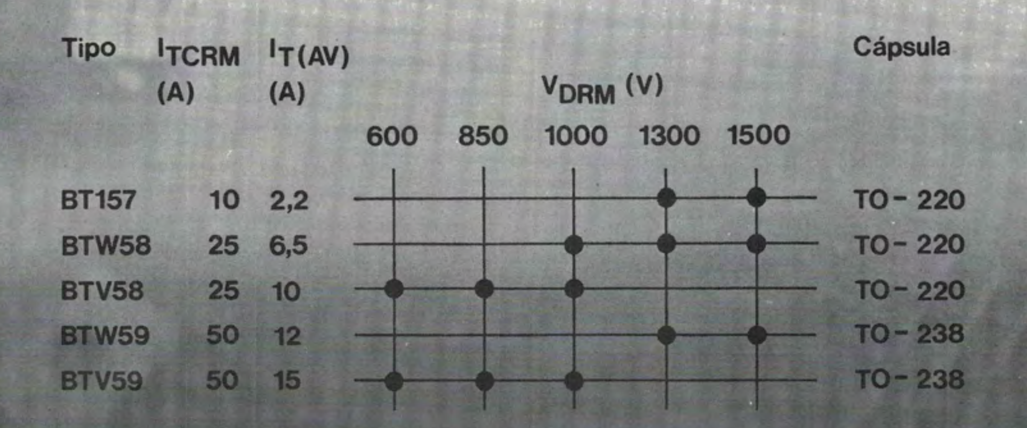


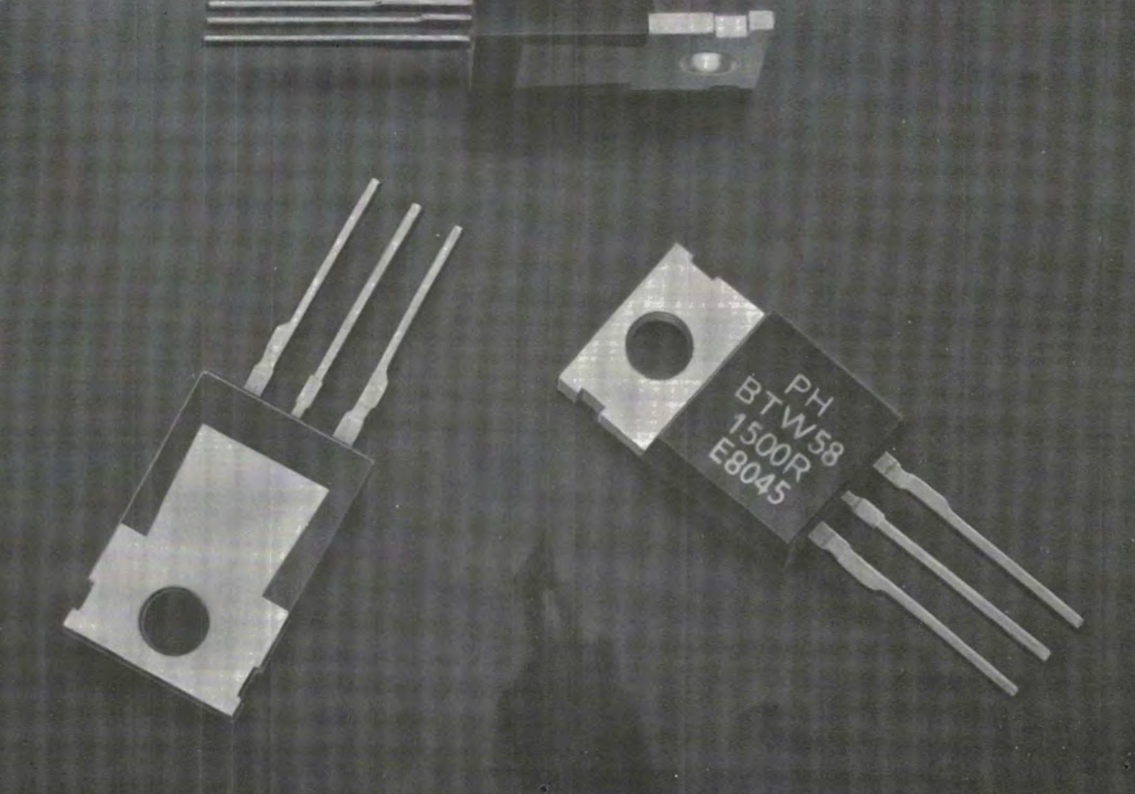
Figura 1

GTO

TIRISTOR RAPIDO BLOQUEABLE POR PUERTA



Tipo	I_{TCRM} (A)	$I_{T(AV)}$ (A)	V_{DRM} (V) 600	850	1000	1300	1500	Cápsula
BT157	10	2,2				●	●	TO-220
BTW58	25	6,5			●	●	●	TO-220
BTV58	25	10	●	●	●			TO-220
BTW59	50	12				●	●	TO-238
BTV59	50	15	●	●	●			TO-238



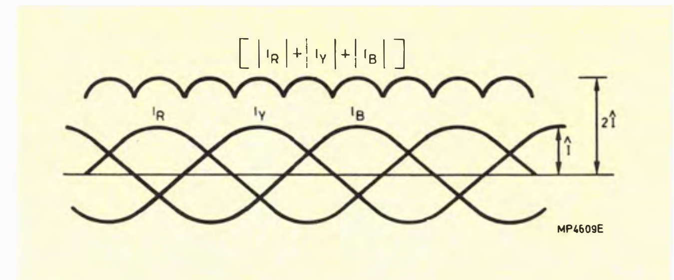


Figura 9.- Suma de los módulos de una onda de corriente trifásica.

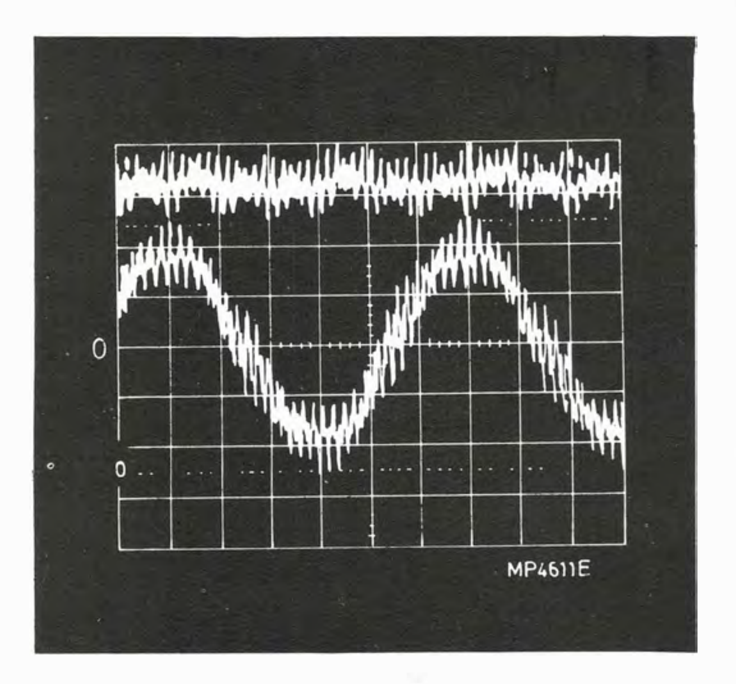


Figura 11.- Formas de onda típicas en un transformador de corriente contínua: trazo superior $V_{o(pk)}$; trazo inferior, una fase de la corriente en un motor de c.a.

y la salida por lo tanto tiene la forma de onda de la corriente rectificada con una frecuencia de rizado seis veces la de la red (ver la figura 9).

Los diodos en serie con los secundarios de los toroides D_1, D_2 y D_3 (fig. 8) evitan la circulación de corrientes inductivas. La configuración de la figura 8 es particularmente adecuada en circuitos de control de motores trifásicos de c.a. en los que es necesaria una medida de corriente trifásica aislada, precisa y de elevada anchura de banda, a un precio económico. Suponiendo que los seis toroides tengan el mismo número de espiras de primario y de secundario, los circuitos de excitación y sensores comunes aseguran que en la señal de salida media $V_{o(pK)}$ no se produzcan sub-amónicos. Este es un problema común con la mayoría de los circuitos para la medida de la corriente trifásica normalmente disponible, y que es provocado por el desiquilibrio en las relaciones de transferencia. La figura 10 muestra un circuito DCCT completo adecuado para ser utilizado en el sistema de control para motores de c.a trifásicos descrito en anteriores artículos. Las formas de onda de salida típicas de este sistema aparecen en la figura 11.

AHORRO DE ENERGIA

En el circuito de la figura 3a, la energía magnetizante del toroide es disipada en el diodo regulador de tensión D_2. Como alternativa, esta energía puede ser recuperada si se utiliza un devanado secundario bifilar.Esto es particularmente adecuado con el toroide mayor de 25,4 mm, en el que la energía magnetizante es considerable y cuyo diámetro interno es suficientemente grande para alojar un segundo devanado (ver la figura 1). Utilizando un devanado secundario bifilar, se puede conseguir un ahorro de energía de aproximadamente el 50 %.□

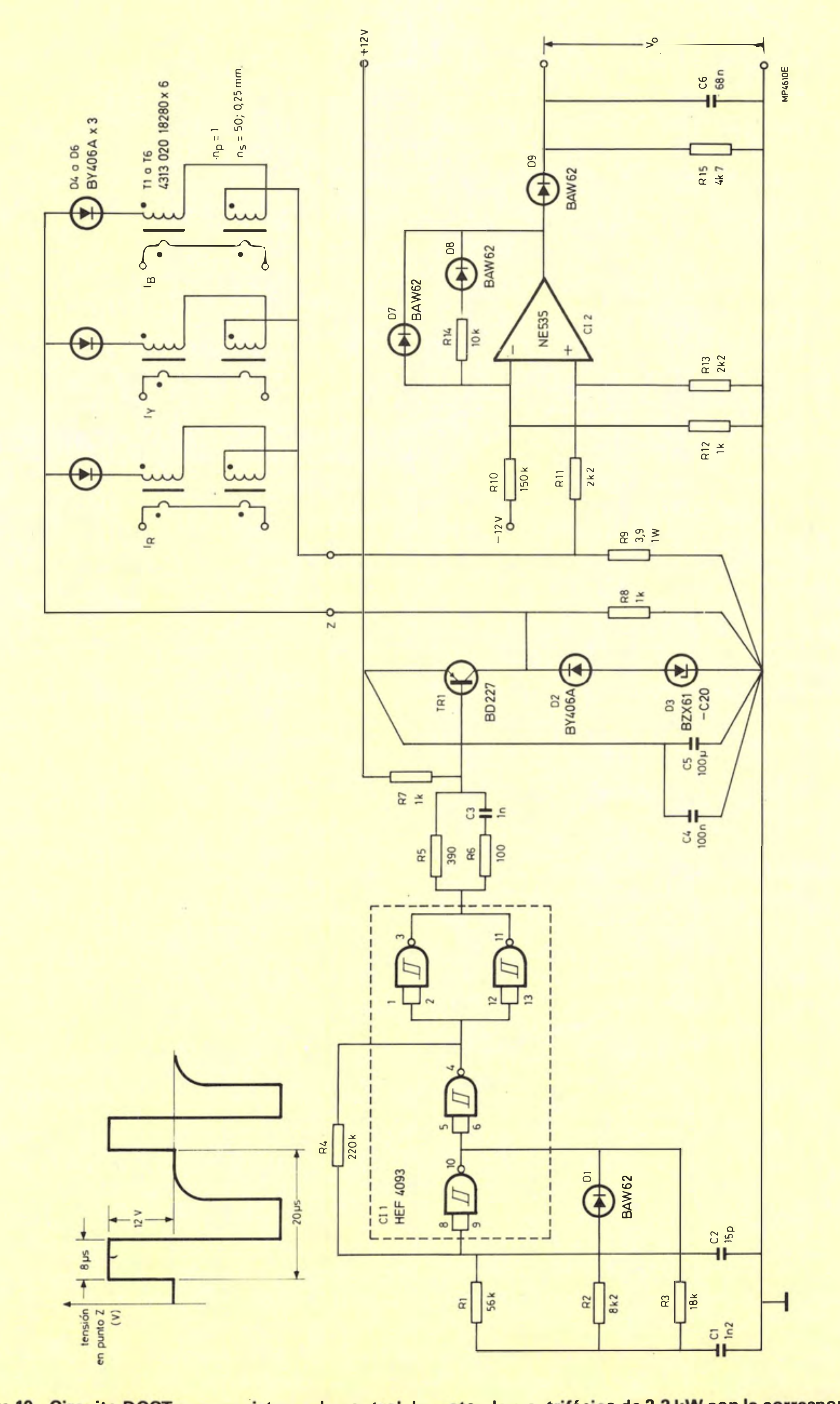


Figura 10.- Circuito DCCT para un sistema de control de motor de c.a. trifásico de 2,2 kW con la correspondiente forma de onda en el toro.

cionamiento magnético se desplaza de A a C como resultado de un cambio ΔB de 250 mT, de forma que el error estático en el peor de los casos viene expresado por:

$$\frac{\Delta H_{25}}{H_0} = \frac{17,2}{200} = 8,6\ \%$$

Si Ho aumenta, se producirá una ligera reducción ΔH_{25} de tal manera que el límite superior del valor del error estático para cualquier valor de H_0 puede ser estimado utilizando el valor de ΔH_{25} correspondiente a Ho = 200A/m; esto da:

$$\frac{\Delta H_{25}}{H_0} = \frac{17,2}{2000} = 0,86\ \%$$

Así pues, para un Ho sustancialmene mayor que 200 A/m, la linealidad entre $I_{p(o)}$ e $I_{s(pK)}$es excelente.

Deriva

La deriva debida a un cambio de temperatura $(T_1 - T_2)$ se define como la variación en el error estático entre estas dos temperaturas es decir:

$$\frac{(H_0 + \Delta H_{T1})}{H_0} - \frac{(H_0 + \Delta H_{T2})}{H_0} = \frac{\Delta H_{T1} - \Delta H_{T2}}{H_0}. \quad (12)$$

Según la figura 6 para Ho = 200 A/m y Δ B = 250/mT, los puntos de funcionamiento a 25 y 80° C respectivamente. La deriva provocada por esta variación de temperatura es por lo tanto:

$$\frac{\Delta H_{25} - \Delta H_{80}}{H_0} = \frac{17,2 - 10,4}{200} = 3,4\ \%.$$

Evidentemente, como en el anterior cálculo de la linealidad a temperatura fija, los valores elevados de Ho reducen el error provocado por la deriva con la temperatura. La figura 7 muestra la variación típica de $V_{o(pk)}$ con una corriente del primario I_p con una variación de temperatura de 60°C en el circuito de la figura 3 utilizando un toroide de 12,7mm y un resistor sensor de 3,9 Ω.

El retroceso en la característica $V_{o(pk)}/I_p$, que se produce para valores bajos de I_p, corresponde a valores de Ho inferiores al punto X de la figura 6. Para estos valores, la variación ΔB desplaza el punto de funcionamiento al tercer cuadrante.

APLICACIONES CON C.C. Y C.A. MONOFASICA

El circuito básico de la figura 3 puede utilizarse en aplicaciones en las que se mida corriente contínua o corriente alterna monofásica y en las que sea necesario el aislamiento de un único conductor de corriente. Las aplicaciones típicas incluyen el control de fase (o línea) de c.a. monofásica y el control de motores de c.c.

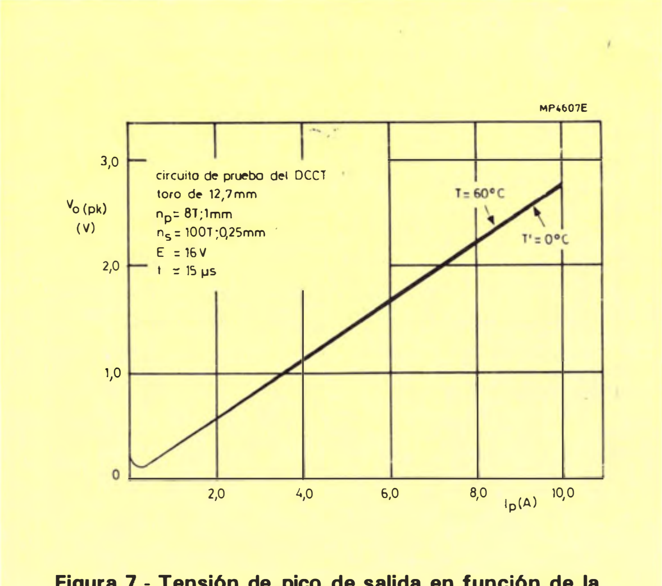


Figura 7.- Tensión de pico de salida en función de la corriente del primario.

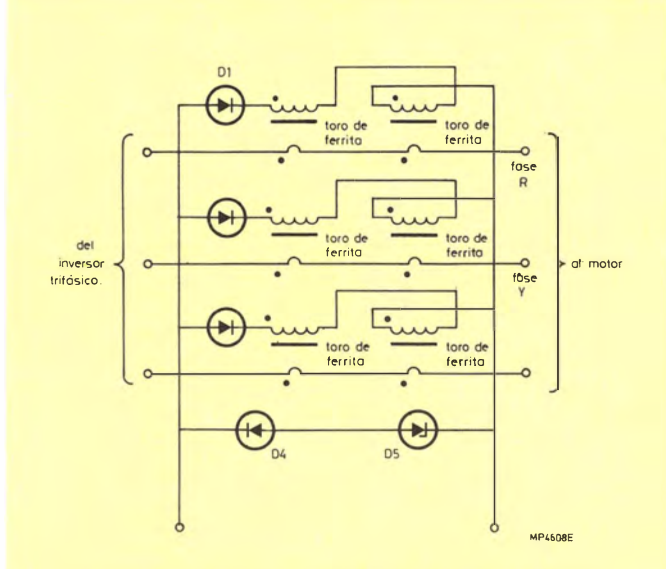


Figura 8.- Conexión de los toros en un DCCT trifásico.

SISTEMAS DE ACCIONAMIENTO DE MOTORES TRIFASICOS DE C.A.

Para medidas de corriente trifásica, se utilizan tres pares de toroides para medir la corriente en los tres conductores de carga (ver la figura 8) junto con una etapa de conmutación común y un resistor sensor también común. Este circuito DCCT trifásico proporciona una salida aislada que es proporcional a la suma de los módulos de la corriente en las tres fases, de forma que:

$$V_{o(pk)} \propto (|I_R| + |I_Y|I_B|). \quad (13)$$

de ΔB de 250 mT que es un valor adecuado para el material 3C8. En primer lugar se calculan los devanados del primario que están sujetos al margen especificado de la corriente del primario. A continuación se calculan los devanados secundarios, teniendo en cuenta los valores especificados o calculados del ancho de banda necesario, amplitud de la tensión del impulso (E) y el factor de trabajo (δ). Cuando se elige un valor n_s para iniciar el diseño, es importante recordar que el valor máximo de la corriente secundaria $I_{s(máx)}$ expresada por:

$$I_{s(máx)} = \frac{n_p}{n_s} I_{p(máx)} \qquad (10)$$

no debe exceder la corriente de pico máxima del transistor conmutador (TR_1 en la figura 3).

COMPORTAMIENTO DEL DCCT

El comportamiento del DCCT está determinado principalmente por las propiedades magnéticas del toroide y por la dependencia de la temperatura del circuito sensor. La figura 6 muestra la característica B/H típica medida para un toroide de 25,4 mm, que utilizamos aquí para mostrar dos aspectos del comportamiento del DCCT: el error estático en el peor de los casos (pérdida de la linealidad entre $I_{p(0)}$e $I_{s(pK)}$ y la deriva de la temperatura debido a la variación de la característica B/H.

Linealidad

La relación lineal entre la corriente de pico del secundario y la corriente del primario (ecuación 6), está basada en la suposición de que ΔH_1 es igual a H_0(ver la figura 4).El error estático en la corriente de pico del secundario como medida de la corriente del primario a la temperatura T, se define como:

$$\frac{(H_0 + \Delta H_T) - H_0}{H_0} = \frac{\Delta H_T}{H_0}, \qquad (11)$$

en donde ΔH_T es la intensidad final del campo magnético en el toroide no saturado.

Según la figura 6 y utilizando el valor mínimo de la intensidad del campo magnético (y por lo tanto la mínima corriente del primario de H_0 = 200 A/m (correspondiente a $H_0 = H_{sat}$), con funcionamiento a 25°C, el punto de fun-

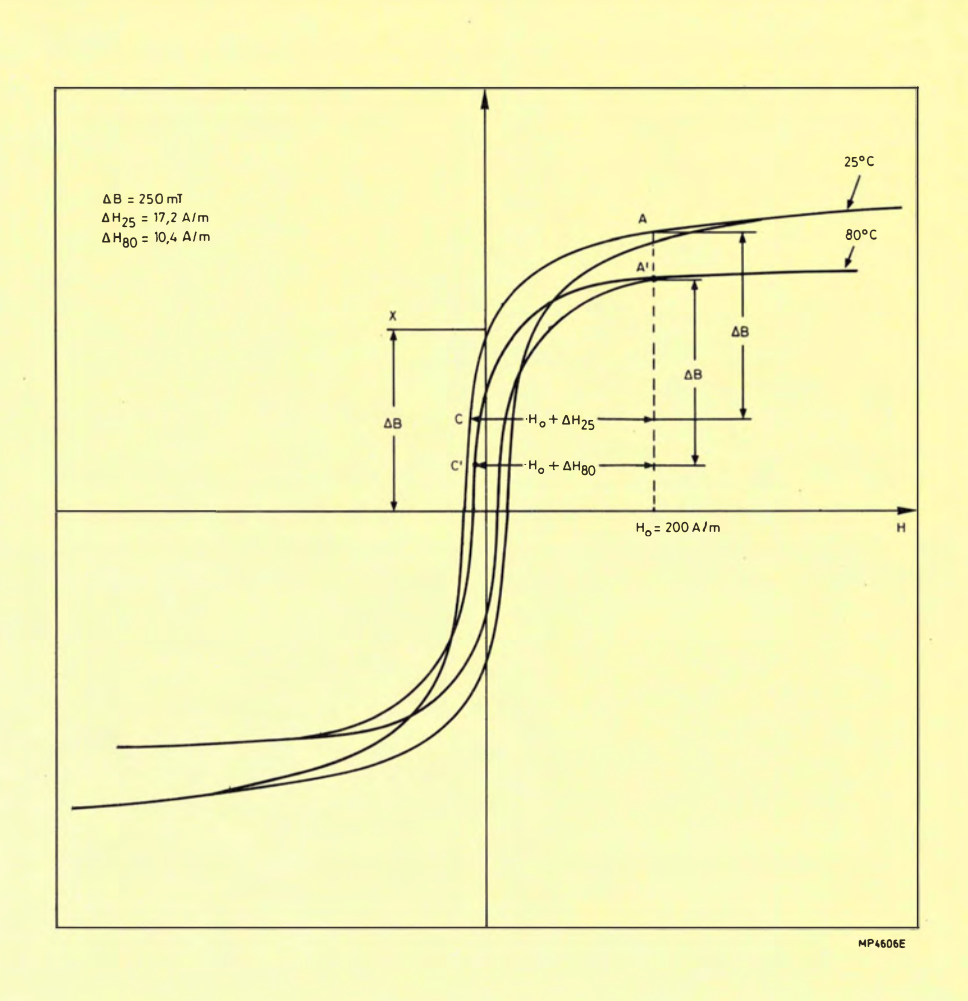
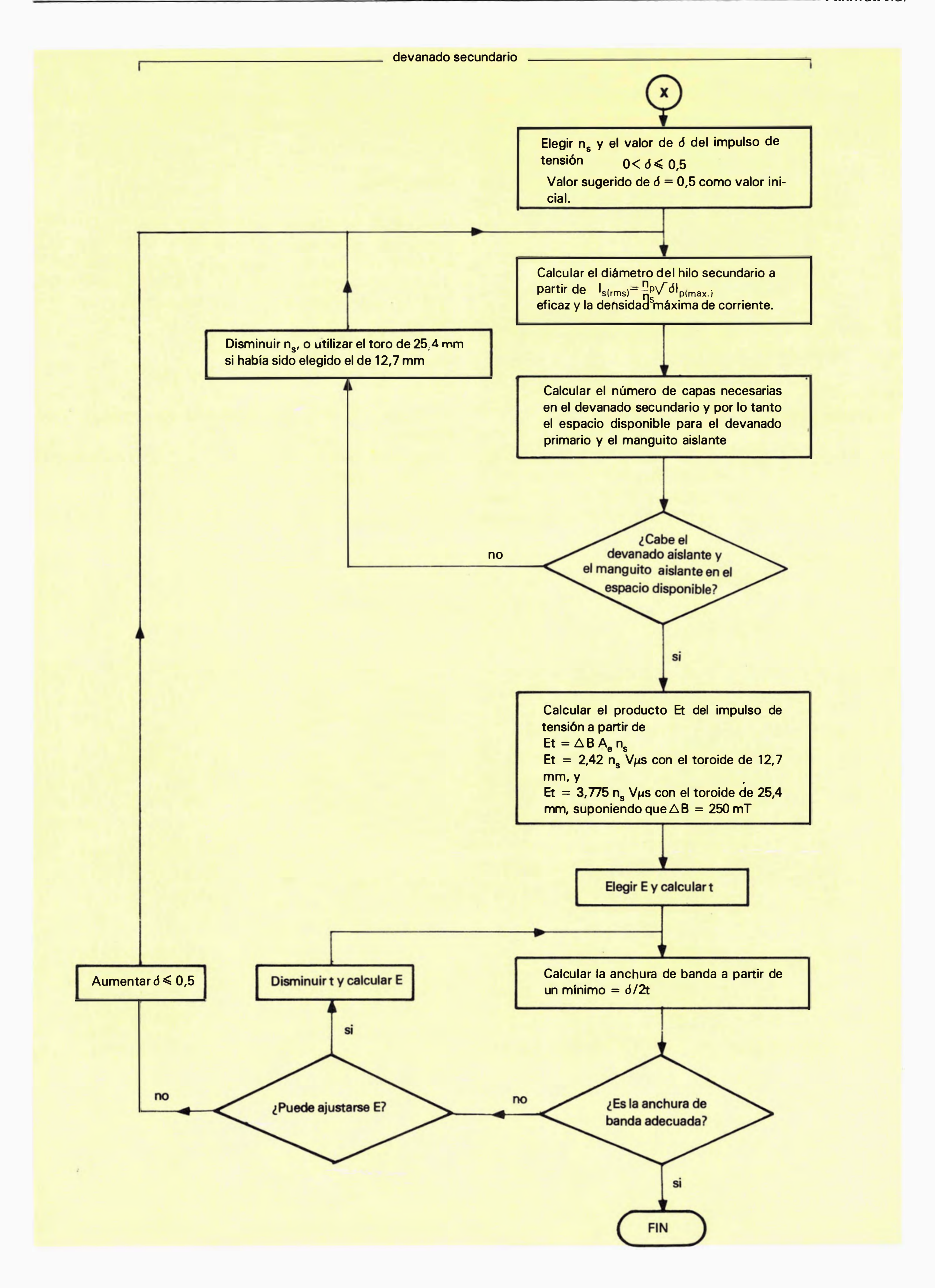


Figura 6.- Característica B/H del material 3C8, medida utilizando un toro de 25,4 mm.



devanado secundario
X
Elegir n_s y el valor de δ del impulso de tensión $0 < \delta \leqslant 0{,}5$
Valor sugerido de $\delta = 0{,}5$ como valor inicial.
Calcular el diámetro del hilo secundario a partir de $I_{s(rms)} = \frac{n_p}{n_s}\sqrt{\delta} I_{p(max.)}$ eficaz y la densidad máxima de corriente.
Disminuir n_s, o utilizar el toro de 25,4 mm si había sido elegido el de 12,7 mm
Calcular el número de capas necesarias en el devanado secundario y por lo tanto el espacio disponible para el devanado primario y el manguito aislante
no
¿Cabe el devanado aislante y el manguito aislante en el espacio disponible?
si
Calcular el producto Et del impulso de tensión a partir de
$Et = \Delta B A_e n_s$
$Et = 2{,}42\ n_s$ Vµs con el toroide de 12,7 mm, y
$Et = 3{,}775\ n_s$ Vµs con el toroide de 25,4 mm, suponiendo que $\Delta B = 250$ mT
Elegir E y calcular t
Calcular la anchura de banda a partir de un mínimo = $\delta/2t$
Aumentar $\delta \leqslant 0{,}5$
Disminuir t y calcular E
si
no
¿Puede ajustarse E?
no
¿Es la anchura de banda adecuada?
si
FIN

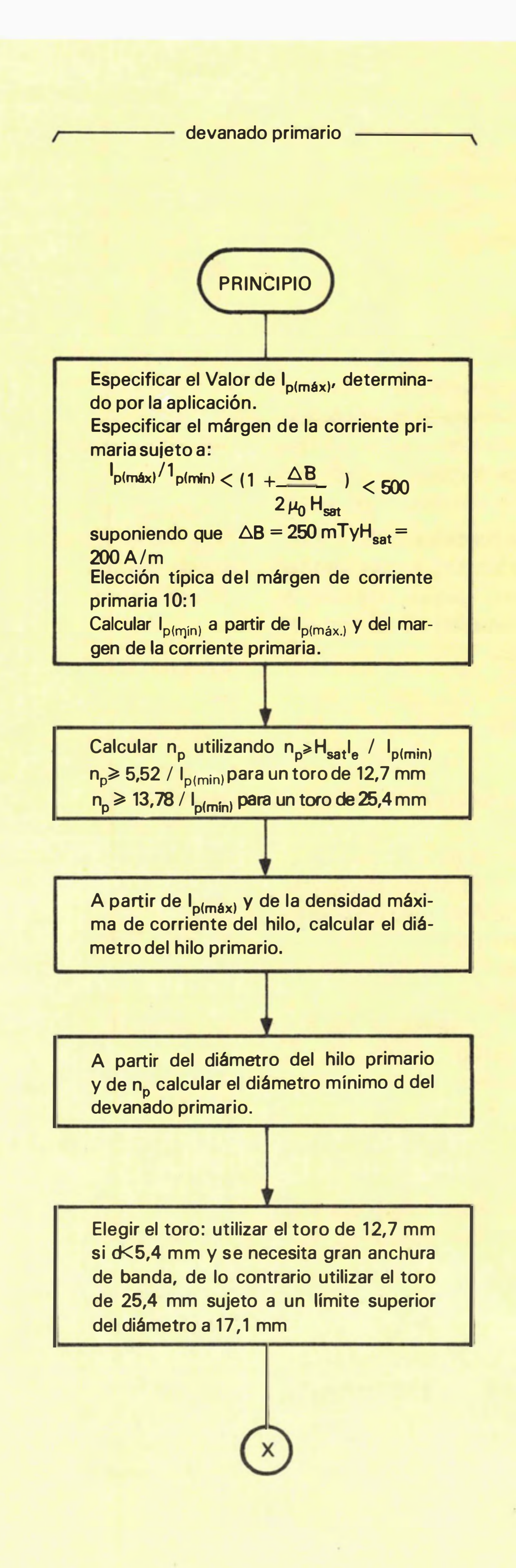


Figura 5.- Diagrama de flujo simplificado para el diseño de los devanados de un toro para su aplicación como DCCT

la c.c. del primario proporciona funcionamiento en el primer cuadrante (+B/+H)(Fig. 4). La figura 4 representa la característica B/H simplificada en la que se ha omitido la histéresis para mayor claridad.

Si se aplica un impulso de tensión con un producto tensión-tiempo determinado (Et) de antemano a los dos secundarios en serie en oposición de fase, se produce un cambio en la densidad de flujo ΔB igual a:

$$\Delta B = \Delta B_1 + \Delta B_2 = \frac{Et}{n_s A_e} \qquad (2)$$

en donde ΔB_1 es la variación de la densidad de flujo en el toroide 1, ΔB_2 es la variación en el toroide 2, n_s el número de espiras del secundario de cada toroide y A_e es el área magnética efectiva de la sección del toroide. Debido a la conexión en oposición de fase de los toroides, ΔB_1 y ΔB_2 seran de sentido opuesto. Como los toroides están conectados en serie, ambas corrientes de los secundarios serían iguales, de forma que tambien seran iguales (aunque de signo opuesto) los cambios en la intensidad de campo ΔH, producidos en cada toroide. Así pues:

$$\Delta H_1 = \Delta H_2 = \frac{n_s I_s}{l_e} \qquad (3)$$

en donde I_s es la corriente del secundario común a ambos devanados secundarios.

El efecto de estos cambios en la intensidad del campo magnético se muestra en la figura 4. El punto de funcionamiento del toroide 2 se desplaza de A a D, es decir el toroide 2 es aún más saturado, mientras que el toroide 1 sale de la saturación desplazándose de A a C. Si se supone que el punto de funcionamiento en reposo A es un punto con fuerte saturación es decir que Ho es mucho mayor que H_{sat} y que la permeabilidad relativa de la ferrita μ_r es elevada, Ho es aproximadamente igual ΔH_1. Sin embargo:

$$H_o = \frac{n_p I_{p(o)}}{l_e} \qquad (4)$$

en donde $I_{p(o)}$ es el valor de corriente del primario que produce una intensidad del campo magnético igual a Ho, y:

$$\Delta H_1 = \frac{n_s I_{s(pk)}}{l_e} \qquad (5)$$

en donde $I_{s(pk)}$ es el valor de pico de la corriente del secundario, que se presenta en el punto C, correspondiente al final del impulso de tensión aplicado. Por lo tanto:

$$\frac{n_p I_{p(o)}}{l_e} = \frac{n_s I_{s(pk)}}{l_e}$$

o bien

$$I_{s(pk)} = \frac{n_p}{n_s} I_{p(o)} \qquad (6)$$

El valor de la corriente del secundario en el punto de trabajo C (en la región $0 \leqslant H \leqslant H_{sat}$) es por lo tanto proporcional a la corriente del primario. Así pues, se puede obtener una señal $V_{o(pk)}$ proporcional a la corriente del primario detectando el valor de pico de la corriente del secundario.

Si cambia el sentido de la corriente del primario, el punto de funcionamiento magnético en reposo de los dos toroides se desplaza al cuadrante -B/-H (el tercero). El impulso de tensión (Et) en los devanados secundarios llevará ahora al toroide 2 fuera de saturación y al toroide 1 a mayor saturación. Las ecuaciones de funcionamiento son esencialmente idénticas a las obtenidas en el primer cuadrante, pero con ΔH_1 sustituido por ΔH_2. Asi pues, la salida del DCCT proporciona una señal aislada que es proporcional al módulo de la amplitud de la corriente instantánea que se está midiendo.

Máximo márgen de corriente

Para un funcionamiento lineal H_0 no puede ser inferior a H_{sat}, de tal forma que el valor mínimo de la corriente que puede medirse con una linealidad razonable está expresado por:

$$I_{p(mín)} = \frac{H_{sat}\, l_e}{n_p} \qquad (7)$$

El límite superior de la corriente del primario, conveniente para un funcionamiento lineal, es determinado por la necesidad de que el punto C (fig. 4) esté situado en la porción no satuada de la característica B/H. De acuerdo con este requisito se puede demostrar que:

$$I_{p(máx)} = \left(H_{sat} + \frac{\Delta B}{2\mu_0}\right) \frac{l_e}{n_p} \qquad (8)$$

Por lo tanto, el máximo margen medible linealmente viene expresados por:

$$\frac{I_{p(máx)}}{I_{p(mín)}} = 1 + \frac{\Delta B}{2\mu_0 H_{sat}} \qquad (9)$$

Ancho de banda

La anchura de banda del sistema DCCT es inversamente proporcional al periodo de la frecuencia de conmutación, o δ/t (ver la figura 3b). El teorema de Muestreo dice que para resolver una señal de frecuencia f, es necesaria por lo menos una frecuencia de 2f, y en la práctica se utiliza por lo menos un factor diez para conseguir una forma de onda de aceptable fidelidad.

PROCEDIMIENTO DE DISEÑO DE LOS DEVANADOS DEL TOROIDE

La figura 5 muestra un diagrama de flujo simplificado del procedimiento general de diseño para determinar los devanados en aplicaciones del DCCT. Se supone un valor

Tabla 1.— Dimensiones físicas y magnéticas de toroides de ferrita DCCT

Diámetro nominal externo mm	Diámetro mínimo interno mm	Longitud magnética efectiva mm	Area magnética efectiva mm^2
12.7	5.4	27.6	9.68
25.4	17.1	68.9	15.1

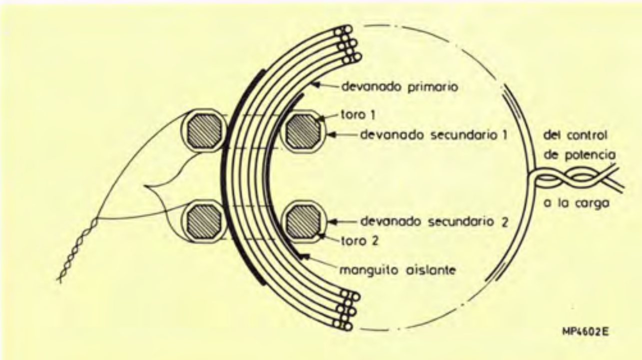


Figura 2.- Construcción mecánica de un transformador de corriente para c.c.

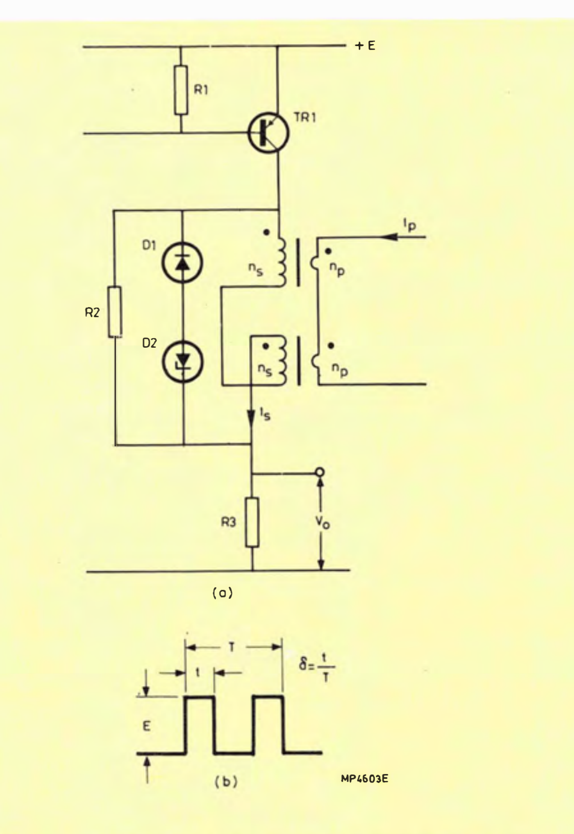


Figura 3.— a) Circuito básico de un sistema DCCT. b) Forma de onda de los impulsos de tensión aplicados a los devanados del secundario.

EL TRANSFORMADOR DE C.C.

En la figura 2 se muestra la construcción mecánica de un transformador de c.c. y en la figura 3 aparece el esquema básico del montaje de un sistema DCCT. El transformador consta de un par de toroides de ferrita idénticos bobinados con los devanados secundarios conectados en serie y en oposición de fase como muestra la figura 3, y de un primario que atraviesa el centro de ambos toroides. Para medir la corriente que circula por el devanado primario, se aplican a los devanados secundarios impulsos de tensión que producen una señal de tensión Vo a través del resistor sensor R_3 que es proporcional a la corriente en el primario.

PRINCIPIO DE FUNCIONAMIENTO

Una corriente primaria I_p (carga) produce una intensidad de campo magnético H dentro de cada toroide cuya magnitud es igual a:

$$H = \frac{n_p I_p}{l_e} \qquad (1)$$

en donde n_p es el número de espiras del primario, y l_e es la longitud efectiva del circuito magnético. El valor de H determina el punto de funcionamiento magnético-idéntico en ambos toroides —en la característica B/H magnética de la ferrita, mientras que el sentido de la corriente del primario determina el cuadrante de funcionamiento. Para simplificar esta explicación, se considera en primer lugar que

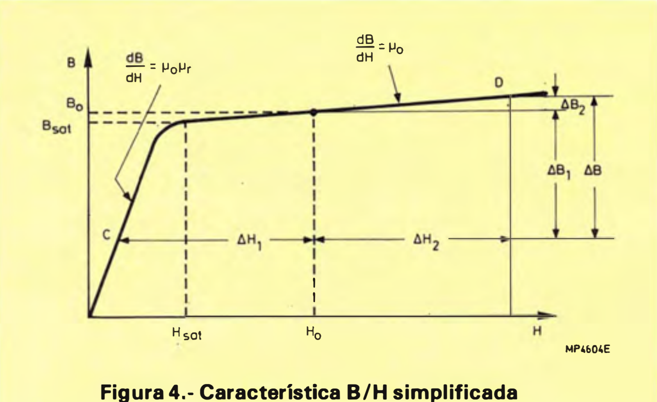


Figura 4.- Característica B/H simplificada

Toroides de ferrita especialmente diseñados para la medida aislada de corriente en equipos electrónicos de potencia

Este artículo es el quinto de una serie que cubre diversos aspectos de un sistema de control de velocidad de motores por modulación de anchura de impulsos (PWM). El próximo artículo de esta serie estará dedicado a los condensadores electrolíticos desarrollados para aplicación en el enlace de c.c.

Recientemente ha sido desarrollado un sistema transformador de corriente para corriente trifásica (DCCT) en accionamientos de velocidad variable de motores eléctricos de corriente alterna por Modulación de Anchura de Impulsos (PWM)(«Revista Miniwatt» Vol. 19 nº 10 y Vol. 20 nº 2,4 y 8-9). El sistema incorpora dos toroides de ferrita especialmente diseñados para actuar como núcleos del transformador mencionado. Aunque este sistema DCCT ha sido ideado para un propósito específico, su capacidad para proporcionar precisas medidas de la corriente con aislamiento a bajo costo, abre para él una posible amplia utilización industrial. Este artículo comprende la teoría general del DCCT, el diseño y el comportamiento del mismo utilizando toroides de ferrita en aplicaciones monofásicas y trifásicas y el empleo de devanados bifilares para reducir las pérdidas magnéticas.

Los dos toroides especialmente diseñados para ello tienen unos diámetros exteriores de 12,7 y 25,4 mm. Estan recubiertos de nylon y son fabricados utilizando Ferroxcube de grado 3C8. Este material representa una excelente opción para esta aplicación debido a sus elevados valores de B_{sat} y de μ_r, a la pequeña superficie del bucle de histérisis y a su buen comportamiento con la temperatura. La figura 1 muestra estos dos toroides sin y con devanado, especiales para su aplicación en el DCCT. En la tabla 1 se dan detalles de las dimensiones físicas y magnéticas de dichos toroides.

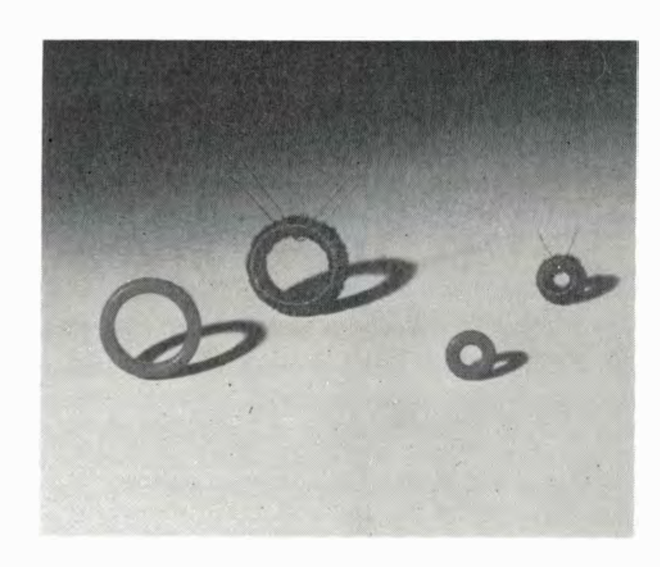


Figura 1.- Toros de ferrita para su aplicación en un DCCT: toro de 12,7 mm (derecha) y de 25,4 mm con devanado bifiliar (izquierda).

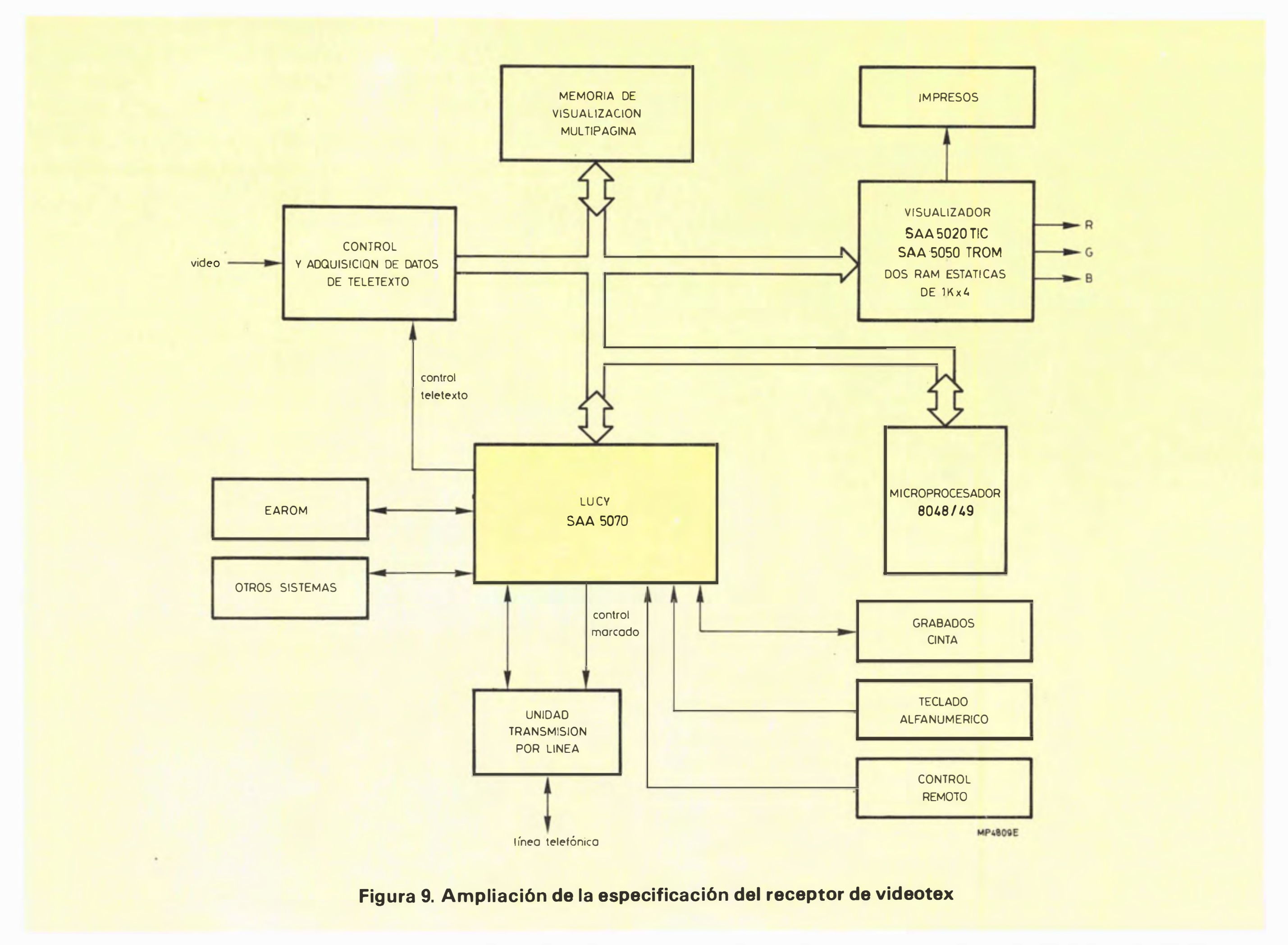


Figura 9. Ampliación de la especificación del receptor de videotex

— Un grabador de cinta para almacenar páginas de videotex y teletexto.
— Un teclado alfanumérico para escribir y editar el mensaje.
— Circuitos de adquisición y control de teletexto de modo que el receptor tenga capacidad total de teletexto/videotex.
— Memoria de multi-página que proporciona un rápido acceso a las páginas almacenadas y facilidad de manejo.
— Una impresora de copia.

Las figuras 5 y 9 ilustran algunas de las flexibilidades del LUCY, pero sólo cuentan la mitad de la historia ya que el funcionamiento total de un receptor de viewdata basado en el circuito LUCY estará determinado por el software de microprocesador. ■

videotex. El funcionamiento del acoplador de cinta del LUCY es similar al funcionamiento del acoplamiento de líneas telefónica pero está físicamente separada y trabaja independientemente. Esto significa que es posible grabar un haz de datos a la vez que se recibe un haz separado de datos de la base de datos.

El sistema de modulación de datos de la cinta tiene una forma diferente de la estándar «Kansas City». Un estado lógico UNO se representa por un ciclo de 1,3 kHz, y un estado CERO por dos ciclos de 2,6 kHz. La salida del modulador requiere un mínimo filtrado pasa bajos externo para producir los datos adecuados para grabadores de cinta de cassette de audio. La velocidad de bits es 1.300 baudios tanto en grabación como en reproducción, y el formato de datos es idéntico al de viewdata. La verificación de paridad puede ser par o impar, y se puede desinhibir la paridad si se requiere una palabra de datos de 8 bits. La velocidad de datos de 1.300 baudios es ligeramente superior a la velocidad del receptor de línea de 1.200 baudios, permitiendo que los datos que entran de la línea sean transferidos (a través de microprocesador) directamente a la cinta, independientemente de las posibles tolerancias de la velocidad del receptor de línea.

Para superar la tendencia de los grabadores a cassette de atenuar las frecuencias más elevadas, la señal de 1,3 kHz contiene impulsos de atenuación de 2 μs de ancho cada 12 μs. Después del filtrado externo, esto reduce la señal de 1,3 kHz mediante 3 dB relativa a la señal de 2,6 kHz.

Los datos salen a través de la patilla TFSKOUT y entran a través de la patilla TFSKIN. Debido a que la modulación está en fase con los datos, se puede extraer una señal de reloj de la señal de reproducción, y esto permite una amplia tolerancia en las velocidades de reproducción. Se incluye un circuito detector de la portadora que desinhibe el receptor de cinta si se recibe una señal portadora de la cinta (1,3 ó 2,6 kHz) durante 100 ms. Si la portadora se pierde durante 100 ms, entonces el receptor se inhibe.

Una aplicación típica de estos circuitos es la conversión del código de control del usuario. Una única orden de control remoto es introducida al receptor A. La orden es leída y convertida al código por el microprocesador. Si es necesario, esta conversión de código puede dar lugar a una cadena de instrucciones de orden. Estas se escriben después en el LUCY y salen a través del emisor B.

Registro A y registro B

Estos registros de entrada/salida son de aplicación general. El registro A tiene cinco salidas y el registro B tiene cuatro. Típicamente, las salidas del registro A proporcionan un acoplamiento directo a una memoria ROM alterable eléctricamente, manteniendo el código de identificación del usuario y los números de teléfono de la base de datos, mientras que una de las patillas del registro B se puede utilizar para sacar la señal que controla el relé de línea Seize en el circuito de marcado.



Receptor IBUS A y receptor/emisor IBUS B

Los tres circuitos IBUS (receptor A, receptor B y emisor B) son de aplicación general y son capaces de manejar códigos de longitud variable de 1 a 12 bits. Cada uno de estos tres circuitos tiene registros de 8 bits, que se acceden mediante dos operaciones sucesivas de lectura o escritura en la misma dirección.

Los circuitos IBUS han sido diseñados para ser compatibles con las diversas estructuras de barra normalmente en uso, incorporando conversión de dos hilos a tres hilos y una patilla de entrada/salida de reloj de 62,5 kHz para aceptar o proporcionar una señal de reloj de 62,5 kHz tal como se requiere. El recpetor A puede estar ajustado para recibir mensajes IBUS de dos o tres hilos. Para tres hilos, la señal de reloj de datos se obtiene del reloj de 62,5 kHz en la patilla IBCLCK. El receptor B/emisor B está compuesto por un receptor de dos hilos y un emisor que produce todas las señales necesarias para transmisión IBUS de dos o tres hilos.

AMPLIACIÓN DE LAS ESPECIFICACIONES DE LOS RECEPTORES

Como se mencionó antes, incluso dentro de la misma especificación del sistema de videotex, tal como Prestel las diferentes necesidades del usuario pueden dar lugar a diseños de receptor que difieren mucho en prestaciones, y en el margen de posibilidades del ofrecido. El circuito integrado LUCY es adecuado para utilizarlo en diseños básicos de receptor, tal como el que se muestra en la figura 5, pero ofrece también gran cantidad de posibilidades adicionales. La figura 9 muestra un diagrama de bloques de un receptor de videotex de especificación ampliada que ilustra el margen de posibilidades potencialmente disponibles con el LUCY. Además de las características que se muestran en la figura 5, el receptor de especificación ampliada puede incorporar las siguientes posibilidades:

Demodulador de línea y detector de portadora

La entrada al demodulador de línea, a través de la patilla FSKIN, consta de la señal FSK de la línea telefónica, que ha sido recuadrada y filtrada por un pasobanda en la LTU. A través de la patilla DOCDI, el demodulador entrega una señal de variación de la relación marca/espacio que después es filtrada y limitada para dar una señal digital para la patilla RXDATA.

Al final del proceso de marcado, se transmite una señal portadora (un tono de 1,3 kHz) del ordenador al receptor. Cuando se ha detectado esta portadora de retorno al ordenador, con cuya detección se completa el proceso de conexión enviando la página de anuncio de comienzo de la emisión. Al principio de una llamada, se presentarán en la línea tonos de supervisión tales como el tono de marcar el tono de llamada, y el tono de número no obtenible. Estos tonos son ricos en armónicos que están en la banda pasante de 1,3 a 2,1 kHz. Si las señales correspondientes a estos tonos se introdujeran al LUCY a través del filtro pasobanda de 1,3 kHz, 2,1 kHz entonces es posible que la señal filtrada fuera errónea para la portadora de 1,3 kHz, dando lugar a un mal funcionamiento del terminal. Para evitar esta posibilidad, se inhibe inicialmente la patilla FSKIN, y la señal recibida se introduce a la patilla CARDET del LUCY con un filtrado mínimo. Esto hace que la frecuencia fundamental sea reconocida por el circuito integrado de modo que los tonos supervisorios no sean erróneos para la portadora de 1,3 kHz. Cuando se ha detectado una señal portadora de la patilla CARDET durante un tiempo neto de 2 s se desinhibe la patilla FSKIN y la señal recibida pasa de la patilla CARDET a la patilla FSKIN.

Receptor de línea

El receptor de línea está diseñado para trabajar con cualquiera de los siete bits de datos y un bit de paridad, o con ocho bits de datos sin bit de paridad. Si se utiliza paridad, se puede elegir la detección de paridad par o impar.

La señal de datos es desplazada en un registro de desplazamiento serie-paralelo a través de la patilla RXDATA. Cuando se han recibido los diez bits (ver la figura 4), los bits de inicio y paro son eliminados, y la palabra de 8 bits es almacenada en un registro de mantenimiento, preparada para ser accedida por el microprocesador.

Emisor de línea

El formato de datos de la señal transmitida es idéntica a la de la señal recibida. Se puede elegir paridad par o impar, y si se desinhibe la verificación de paridad, se puede utilizar una palabra de datos de 8 bits. Están disponibles dos velocidades de transmisión: 75 baudios para transmisiones de videotex y 1200 baudios que se pueden utilizar para sistemas de comunicación privada.

La salida del emisor de línea normalmente irá directamente al modulador de línea. Sin embargo, si se utiliza el LUCY con un modem externo, entonces la salida del emisor de línea es llevada a la patilla TXDATA. Esta patilla se conecta internamente a la entrada del modulador y puede actuar como entrada de datos si el emisor está fuera del circuito integrado, como sería el caso en que se tiene un teclado externo.

Modulador de línea

El modulador produce un haz de bits en serie modulados en delta, que es filtrado pasabajos en el LTU para proporcionar una señal FSK adecuada para la línea telefónica (ver la figura 8). El haz de bits en serie se genera mediante un modelo de 92-bits almacenado en una ROM interna. Este modelo de bits ha sido cuidadosamente seleccionado de modo que los armónicos de la señal de salida del modulador que caen en la banda pasante de 1,3 a 2,1 kHz sean mucho menores que el fundamental, permitiendo así el uso de un filtro relativamente sencillo.

La codificación de frecuencia de la señal FSK depende de la velocidad de transmisión de bits. A 1.200 baudios, un estado lógico UNO se representa por 1,3 kHz y un estado CERO por 2,1 kHz, mientras que a 75 baudios, las señales UNO y CERO están representadas por 390 Hz y 450 Hz respectivamente.

Sección de cinta (grabación)

Es útil añadir al receptor básico de videotex de la figura 5 un grabador de cinta para almacenar las páginas de

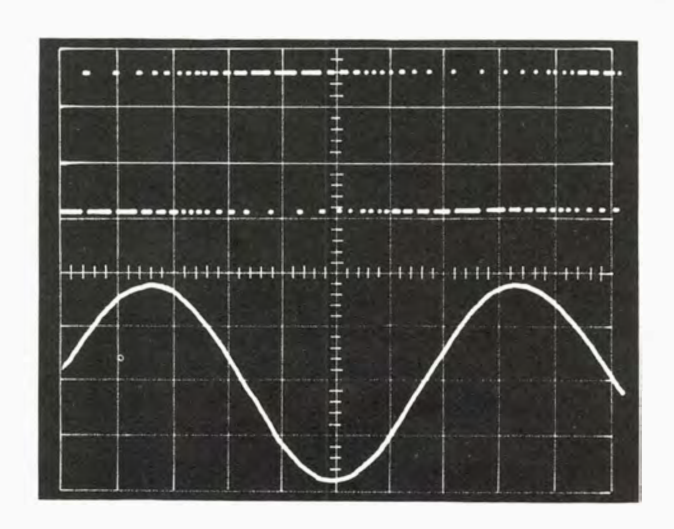


Figura 8. Señal del canal de retorno de 390 Hz modulada en delta:
a) Trazo superior — haz de bits en serie;
b) Trazo inferior — haz de bits en serie después después del filtrado pasa-bajos

grado LUCY que proporciona todas estas características **básicas. El receptor consta de dos secciones principales:** una sección de visualización y una sección de adquisición y control de datos. La sección de visualización consta de la memoria de página, el generador de caracteres (TROM SAA5050), la cadena de secuencias (TIC SAA5020), y la lógica de acoplamiento de la memoria de página. La sección de control y adquisición de datos consta de un microprocesador 8049, el circuito integrado LUCY, y una memoria ROM (EAROM) alterable eléctricamente que contiene el código de identificación y los números de teléfono de la base de información. La unidad de terminación de línea (LTU), interpuesta entre el circuito LUCY y la línea telefónica, proporciona seguridad y aislamiento a los componentes, filtra las señales del canal recibido y de retorno, y contiene los retardos de petición de línea.

Las instrucciones de control del usuario del teclado de mando son introducidas en el receptor a través de una entrada IBUS (barra de información) en el LUCY. La función de petición de línea es controlada por tres relés en la ALU; las señales que activan estos relés son proporcionadas por el LUCY. La señal FSK de la linea telefónica es filtrada y recuadrada en el LTU antes de entrar al LUCY. Bajo el control del microprocesador, las palabras de datos son cargadas en paralelo en la barra de datos del receptor de videotex y asignadas a la posición adecuada en la memoria de página. La generación de las señales de visualización de página es la misma que para el teletexto, con la memoria TROM que convierte la información de carácter de la memoria de página en las señales RGB requeridas para visualizar la información de caracter en una pantalla de TV.

LUCY SAA5070

En la figura 6 se muestra un diagrama de bloques simplificado que indica la organización interna del SAA5070. Cada sección del circuito integrado puede comunicarse con el microprocesador a través de un registro (de hasta 8 bits) que está conectado a una barra interna. Además de los registros asociados a una determinada sección del LUCY, existen cuatro registros que afectan al circuito completo: dos registros de estado, un registro de modo, y un registro de órden. Estos determinan el estado del dispositivo, dictan el modo de operación, o inician una función específica. El circuito integrado tiene las siguientes características:

- Acoplamiento al microprocesador.
- Circuito de automarcado para los requisitos Europeos y de la British Telecom.
- Circuitos temporizadores (salidas de tiempo de 60 y 1,5 s)
- Receptor asíncrono y demodulador de 1200 baudios.
- Emisor asíncrono y modulador de 75/1200 baudios
- Modem grabador de cinta (estándar de «Kansas City» modificado).
- Emisor/receptor asíncrono grabador de cinta.
- Receptor IBUS y emisor/receptor.
- Registros de entrada/salida de aplicación general para otros subsistemas (tales como una EAROM).

El SAA5070 está dividido para una mayor flexibilidad de uso. Esto permite el uso de un modem externo, como requieren algunas autoridades telefónicas, y permite la operación simultánea pero independiente del acoplamiento del grabador de cinta y el acoplamiento de línea.

Acoplamiento del microprocesador

El microprocesador de control se comunica con el SAA-5070 a través de un registro de entrada/salida de datos y direcciones multiplexado de 8 bits. Se produce un impulso interno de lectura o escritura ($\overline{R}$ y $\overline{W}$) que gobierna los impulsos de lectura o escritura externos $\overline{RD}$ y $\overline{WR}$ (véase la figura 6) con el impulso de selección del circuito integrado $\overline{CS}$. Uno de los registros internos del circuito integrado es desinhibido sobre la barra interna, gobernando los impulsos de lectura o escritura internos con la salida adecuada del decodificador de dirección del registro ($\overline{SR}_0$ a $\overline{SR}_{12}$). La dirección del registro se toma a partir de los cuatro bits de datos menos significativos memorizados temporalmente en el flanco de caida del ALE (Adress Latch Enable)

Sección automarcado

En la figura 7 se muestra un diagrama simplificado de los relés de petición de linea situados en el LTU. El marcado (o petición de linea) se inicia cerrando el relé de linea Seize RL_2 y desconectando simultáneamente el auricular telefónico por medio de RL_1. El relé de linea Seize se activa por una señal de uno de los registros de entrada/salida generales del LUCY, de otro modo todas las señales de temporización necesarias para excitar los relés son proporcionadas por la sección de automarcado del LUCY. Los impulsos de marcado, para la velocidad de 10 por segundo, son generados en el relé Imp. Durante los impulsos, el relé Don se cierra para cortocircuitar la linea telefónica. Se puede variar la relación de impulsos para cubrir los requisitos británicos y europeos. Hay un temporizador asociado con el circuito de marcado que puede utilizarse típicamente para dejar libre la línea telefónica si la conexión no se ha realizado dentro de los 60 s del último dígito marcado.

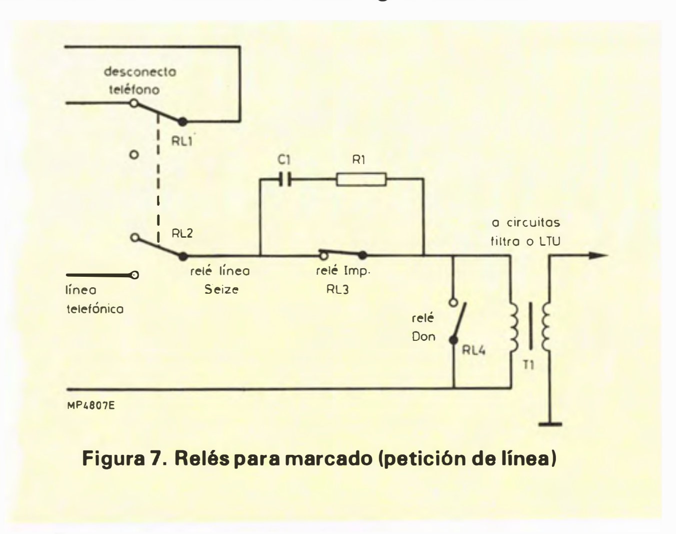


Figura 7. Relés para marcado (petición de línea)

En la figura 8 se muestra la implementación de las células de expansión. Existe una célula interna con cuatro variaciones diferentes de células diodo. Por ejemplo, la segunda célula de la figura es una célula de borrado utilizada como espacio libre para permitir al usuario colocar el diodo en un punto más alto de la cuadrícula en el diagrama. Hay que observar que el diseñador no tiene que utilizar las cuadrículas para el interconexionado en cuyo caso no se necesita esta gran variedad de células diodo. Si no se utiliza el sistema de cuadrícula el usuario puede digitalizar el circuito el mismo, ya que la mejor densidad de encapsulado le compensará de sus molestias.

Integrated Schottky Logic (ISL)

Es la librería más nueva. Está realizada con el mismo proceso que la librería EPL. La densidad de encapsulado es de dos a tres veces mayor que las de las otras dos librerías y es capaz de lograr prácticamente las mismas velocidades, pero con 1/20 de la potencia requerida. De forma similar a la librería EPL, esta librería tiene células de expansión de diodos y también utiliza una cuadrícula de 16 micras.

La tabla 2 da una lista de las células disponibles ahora. Con la actual disposición de las células MSI, comenzará a materializarse la mejor densidad de encapsulado del ISL. Obsérvese que esta librería también puede manejar una corriente de drenaje de hasta 80 mA en las células de salida.

Tabla 2. — Contenido de la librería ISL

Células de expansión de diodos	40
NAND/inversor	14
AND/amplificador	7
OR/NOR	9
Disparador de Schmitt	1
OR/NOR exclusiva	2
Registros temporales	3
Biestables	4
Inversores	12
Células de salida de tres estados	3
Excitadores de reloj	4
Total	99 tipos
Células de entrada	9
Células internas	30
Células de salida (8 mA, 20 mA y 80 mA)	13

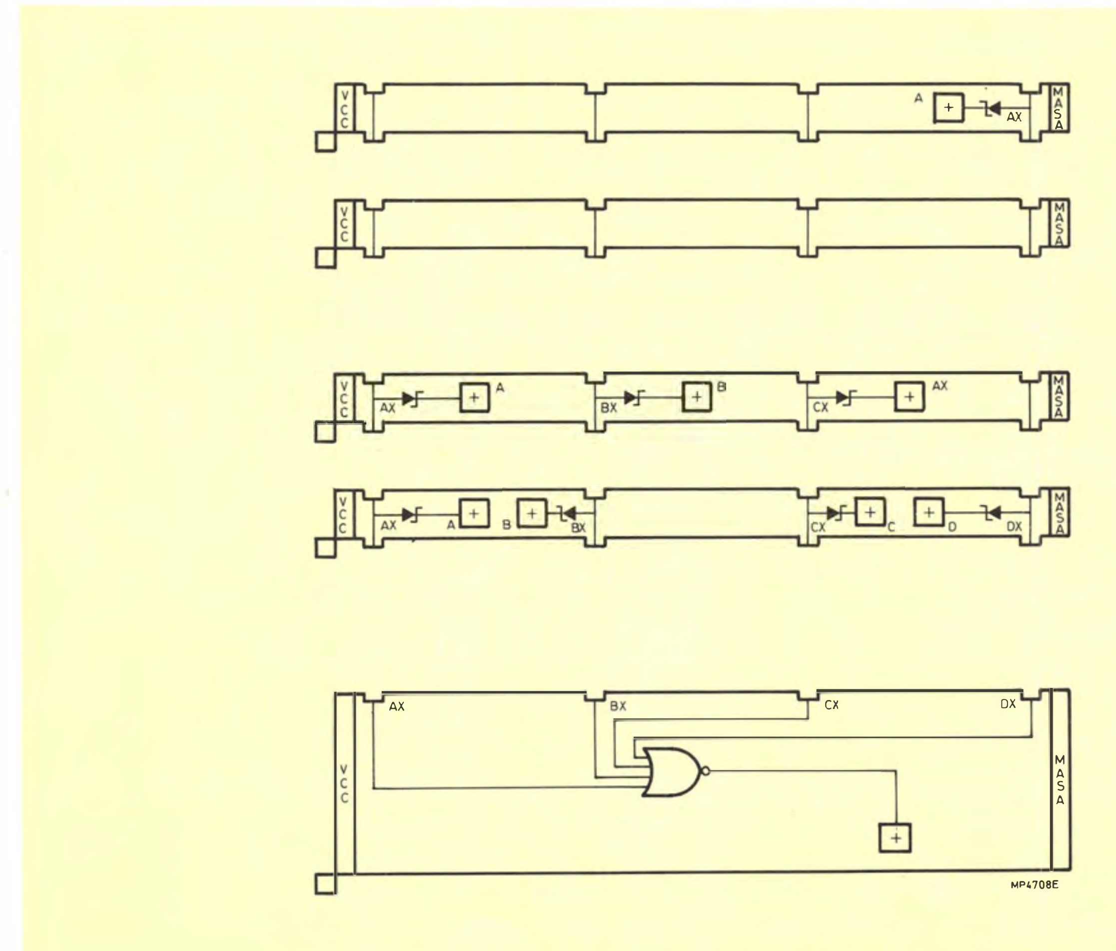


Figura 8. — Ejemplo de células de expansión de diodos utilizados en las librerías EPL e ISL

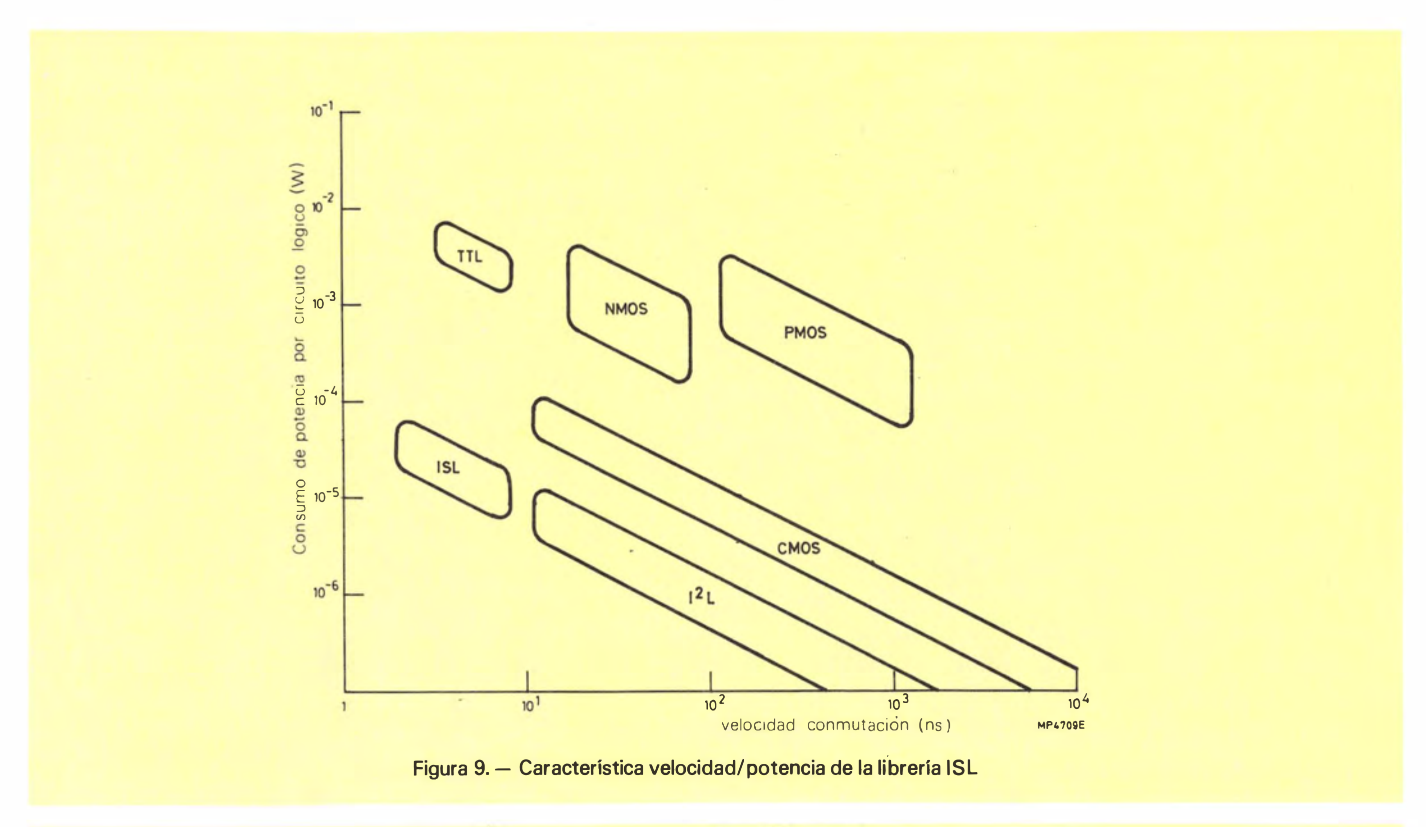


Figura 9. — Característica velocidad/potencia de la librería ISL

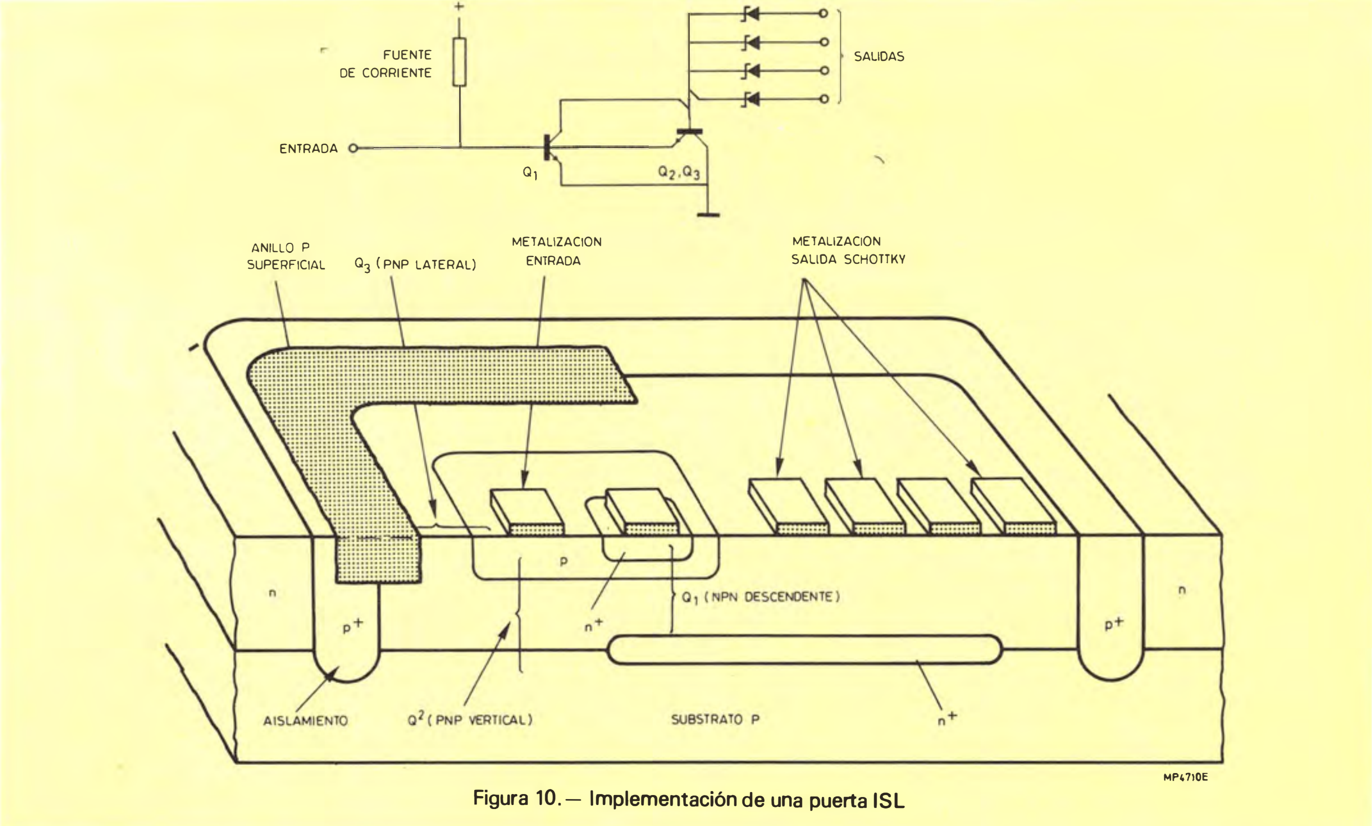


Figura 10.— Implementación de una puerta ISL

Las velocidades típicas de puerta para ISL son de 3 a 4 ns típicos y 6 ns máximo en todo el margen de temperatura militar. Se consigue esta velocidad a niveles de potencia comparables a I2L pero mucho menores que la ló gica TTL estándar. La figura 9 ilustra la característica velocidad / potencia de los circuitos LSI relativa a otras tecnologías. Se consigue esta velocidad con la implementación del circuito como muestra la figura 10. El dispositivo ISL utiliza un transistor NPN en modo directo normal (como opuesto al modo invertido para I2L) que da lugar a valores de β igual a 50 y mayores. En cada dispositivo ISL se tienen dos transistores PNP que actúan como control de carga para el NPN. Los dos canales PNP su-

peran a la corriente de base NPN en masa, evitando la saturación del transistor NPN para elevados valores β y de temperatura.

Un dispositivo PNP (Q_2) es un PNP vertical que está enriquecido eliminando la zona de contacto con el substrato. El segundo transistor PNP (Q^3) es PNP lateral y está enriquecido por un anillo realizado de material base que está depositado en el aislamiento. Esta es la zona oscura de la figura 10. Para proporcionar aislamiento a las salidas, los diodos Schottky están unidos al colector del dispositivo. Esto da lugar al familiar dispositivo de múltiples salidas y una entrada poco común a los dispositivos I^2L. La fuente de corriente es realmente una resistencia de ión implantado en una resistencia separada. Obsérvese que la librería ISL es principalmente un circuito de enriquecimiento y es una técnica no difícil de procesar que podría ser difícil de fabricar. Se utiliza el dispositivo ISL en una de las dos formas siguientes. Como acoplamiento entre células se eliminan los diodos de los colectores y se colocan en las bases tal como muestra la figura 11 (a). Esto permite al usuario implementar más fácilmente la lógica ya que la forma lógica es la de una puerta de una salida y múltiples entradas. En el interior de las células se utiliza la implementación que se da en la figura 11 (b) donde los diodos Schottky están unidos al colector del dispositivo para obtener una máxima densidad del encapsulado.

La figura 12 es un ejemplo de un biestable D que ilustra el concepto que se acaba de explicar. Obsérvese que éste presenta los diodos en las entradas a las células y la característica expandible. Internamente, las células están encapsuladas de la forma más compacta posible.

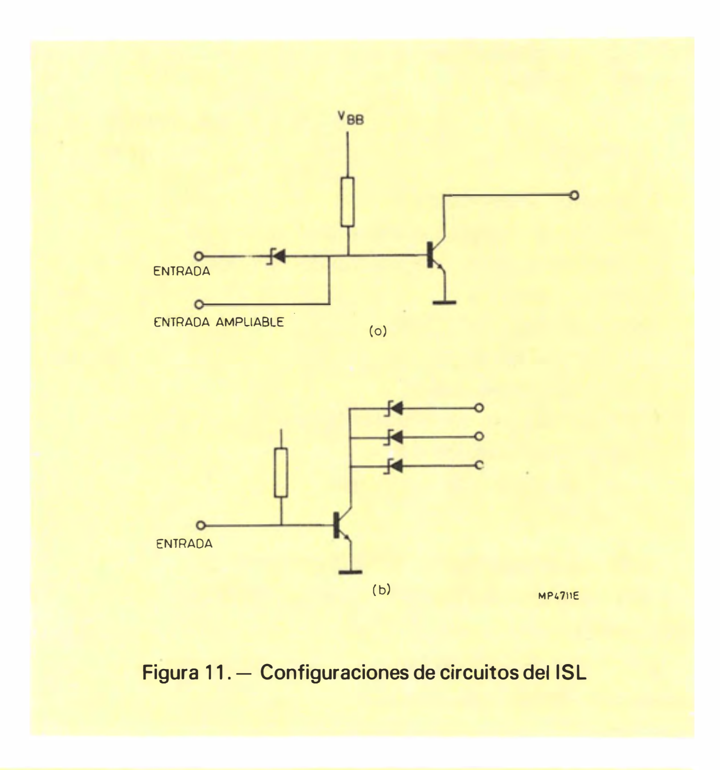


Figura 11. — Configuraciones de circuitos del ISL

Figura 12. — Biestable D

La tabla 3 es una lista de células MSI que estarán disponibles en un futuro próximo. Las dos primeras células seleccionadas son el sumador y el registro de desplazamiento universal. En estas células se consigue la densidad real del encapsulado de la célula ISL.

Tabla 3. — Células MSI ISL. Futuras adiciones a la librería ISL

FUNCION	EQUIVALENTE TTL APROX.
— Contador síncrono de 4 bits	74163
— Registro de desplazamiento de 4 bits	74194
— Doble multiplexor/decodificador de dos a cuatro líneas	74S139
— Decodificador BCD decimal	7442
— Decodificador uno de ocho	74S138
— Contador de décadas	7490
— Comparador de cantidades de 4 bits	74L85
— Sumador binario de 4 bits	7483
— Contador de rizado de 4 bits	7493

La tabla 4 resume las tres librerías CCL. Como se ha mencionado anteriormente, la librería LTL no está disponible para nuevos diseños. La tabla 4 muestra una comparación de las velocidades relativa y de la potencia de las tres librerías, así como la densidad del encapsulado. Se obtiene una mayor densidad de encapsulado si las células están apiladas verticalmente y una mínima densidad cuando las células están dispuestas horizontalmente con canales entre ellas.

La tabla 5 resume el área total relativa del chip para las tres librerías. Para circuitos con menos de 200 puertas, la diferencia de tamaño del chip entre las células EPL e ISL normalmente no es significativa, y los requisitos ISL para un terminal de alimentación adicional (VBB) puede afectar su elección en algunas aplicaciones. ■

TABLA 5
Comparación del tamaño del circuito (KMIL2)

Puertas	LTL	EPL	ISL
100	14,2	12,6	9,6
200	24,6	23,0	19,3
300	34,8	33,2	21,6
400	44,9	43,2	27,6
600	46,9	62,6	39,7
800			51,6
1.000			63,6

TABLA 4.
Comparación de la librería CCL

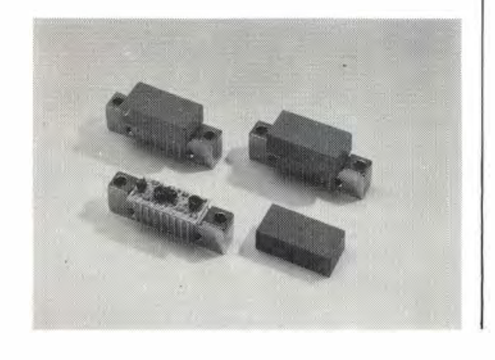
	LTL		EPL		ISL
Estructura de salida	Colector abierto		Limitador activo		Colector abierto
Estructura de entrada	Emisor múltiple		Diodo Schottky		Diodo Schottky
Margen de ruido en el caso	128 mV (F.O. = 6)		300 mV (F.O. = 15)		70 mV (F.O. = 6)
Margen de temperatura de unión	0 a 150 °C		— 55 a 150 °C		—55 a 150 °C
Fuente de alimentación	5 V ± 5%		5 V ± 10%		5 V ± 10% 1,5 V ± 10%
Elección de célula	Alta Potencia	Baja potencia	Media potencia	Baja potencia	
Máx. velocidad media (ns)					
F.O. = 1 (TJ = 150 °C)	5	6,5	4,5	5,5	6
F.O. = 6 (TJ = 150 °C)	6	8,0	5,5	7,5	9
Máx. potencia media (mW) (TJ = 150 °C)	6,8	2,2	5,6	2,6	0,3
Densidad encapsulado puertas/ mm2	14 a 42		14 a 42		26 a 78

DISPOSITIVOS MOSFET PARA SINTONIZADORES DE BAJA TENSION

Miniwatt ofrece dos nuevos tipos de dispositivos MOSFET para sintonizadores de TV, el BF980 y el BF982. Han sido diseñados especialmente para proporcionar unas prestaciones óptimas en sintonizadores de TV de 12V. Los nuevos tipos son dispositivos MOSFET de dos puertas y canal N - el BF980 para sintonizadores de UHF y el BF982 para sintonizadores de VHF. Las características principales incluyen unas excelentes capacidad de manejo de gran señal y características de ruido.

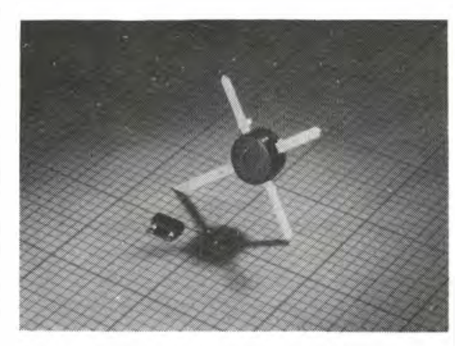
Por ejemplo el BF982 tiene un factor de ruido de 1 dB con una elevada admitancia de fuente.

El fundamento del desarrollo ha sido lograr una buena característica de control de ganancia y pequeñas dispersiones en las características de funcionamiento. Estos dispositivos están encapsulados en cápsula de plástico SOT-103 y están protegidos contra excesivos picos de tensión de entrada mediante diodos en oposición integrados entre las puertas y la fuente. Está tambien previsto que los nuevos MOSFET estén encapsulados en cápsulas SOT-143 microminiatura para aplicación en diseños de chip de película delgada.



MODULOS CATV DE VHF

Nuestra gama de módulos amplificadores híbridos CATV ha sido completada con la introducción de cinco tipos mas del BGY56 al 60. Estos módulos utilizan circuitos cascodo en contrafase; contrafase para cumplir los más elevados requisitos para distorsión de segundo orden, y cascodo para reducir las no linealidades y el ruido del transistor. Todos los módulos están diseñados para ser utilizados en sistemas de 75Ω de impedancia en el margen de frecuencia de 40 a 300 MHz.



El preamplificador BGY56 y el post-amplificador BGY57 tienen ganancias de potencia de 22 dB y una tensión de salida (DIN 45004B, tres tonos) de 61,5 dBmV y 64 dBmV respectivamente. Estos dos dispositivos pueden utilizarse como amplificadores tronco, amplificadores puente y amplificadores de distribución en sistemas CATV.

Los amplificadores expansores de línea BGY58 y BGY59 tienen ganancias de potencia de 33 dB y 38,5 dB, y el módulo entre etapas BGY60 tiene una ganancia de potencia de 2 x 17 dB. Estos tres módulos tienen una tensión de salida mayor que 64 dBmV, y una relación señal-ruido de menos de 6 dB.

Estos módulos ofrecen la misma fiabilidad y elevado rendimiento que todos los conocidos transistores de CATV.

TRANSISTORES UHF/VHF DE BANDA ANCHA Y BAJO RUIDO

Nuestra gama de transistores de UHF/VHF de banda ancha y bajo ruido ha sido ampliada con la adición de cuatro nuevos tipos: BFQ68, BFR90A, BFR91A y BFR96S.

El BFQ68 es un transistor de banda ancha de 1 GHz con una disipación de 4,5 W, aproximadamente el doble del anterior BFQ34. Está diseñado principalmente para las etapas finales de amplificadores MATV y para equipos de las bandas IV y V de baja potencia; está encapsulado en una cápsula cerámica SOT-122.

El BFR90A y BFR91A son versiones mejoradas de los ya conocidos BFR90 y BFR91 (con los que son intercambiables) con valores de bajo ruido, mayor ganancia y mejor linealidad.

El BFR96S es una versión mejorada del BFR96, con capacidad para soportar una tensión lineal de salida de 700 mV. Se puede utilizar para excitar al BFQ68.

Los transistores BFR90A, BFR91A y BFR96S están diseñados principalmente para utilizarlos en amplificadores de banda ancha de VHF/UHF y en amplificadores de MATV están encapsulados en un encapsulado T miniatura SOT-37.

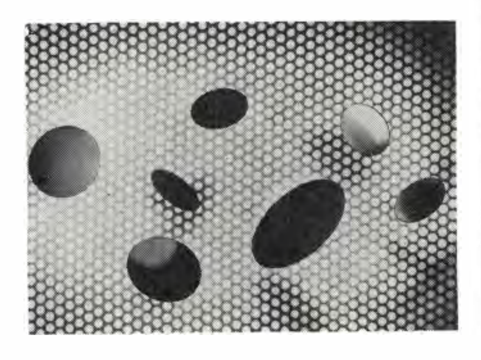
Las resistencias limitadoras del emisor difundidas y la aplicación de metalización de oro entre capas aseguran un óptimo perfil de temperatura y una excelente fiabilidad.

NUEVA SERIE DE PLACAS DE CANAL

Miniwatt introduce una nueva serie G12 de placas de microcanal. Estos dispositivos tienen diámetros de microcanal de 12,5 micras y están disponibles con diámetros de 25, 36 y 46 mm. Sus márgenes de sensibilidad de espectro comprenden desde luz ultravioleta a rayos X suaves y también son sensibles a las partículas cargadas.

Las placas de microcanal se utilizan principalmente como el corazón de «amplificación» de modernos tubos intensificadores de imagen, pero también tienen algunas aplicaciones en investigación, por ejemplo, medidas de tiempo de vuelo y en microscopios de iones, así como en espectrómetros de masas comerciales y tubos de rayos catódicos rápidos. Las placas de microcanal son particularmente útiles en partículas de satélite y en sistemas de detección de rayos X debido a su bajo peso.

La nueva gama de placas de microcanal tiene una mejor resolución espacial comparado con la serie de 25 micras que eventualmente remplazarán. La ganancia es típicamente 1.000 cuando está polarizado con 1000 voltios aunque se pueden conseguir ganancias mucho mayores utilizando pares adaptados.



CIRCUITOS INTEGRADOS PARA RELOJES

Miniwat S.A. presenta una gama completa de circuitos integrados en tecnología CMOS, especialmente diseñados para su aplicación en relojes.

Todos los circuitos son fabricados y comprobados bajo los más rigurosos controles de calidad que permiten mantener la buena imagen y la confianza de los fabricantes de relojes que utilizan aquellos circuitos.

La calidad está presente en el circuito desde el mismo momento de la elección de la tecnología y en cada una de las etapas de fabricación, control final y de entrada de materia prima.

Todos los circuitos están comprobados al 100% asegurando así las especificaciones publicadas y la fiabilidad de cada lote sometiéndose el producto regularmente a pruebas de vida.

Dicha gama de productos incluye circuitos integrados para relojes de pulsera (tanto digitales como analógicos), y para relojes analógicos convencionales.

Dentro de la gama de circuitos stándard para relojes digitales se incluyen distintos tipos según funciones opcionales que quieran utilizarse. En el caso de los analógicos se dispone de tipos para utilización con motor bipolar y unipolar y para distintos tiempos de duración de impulso.

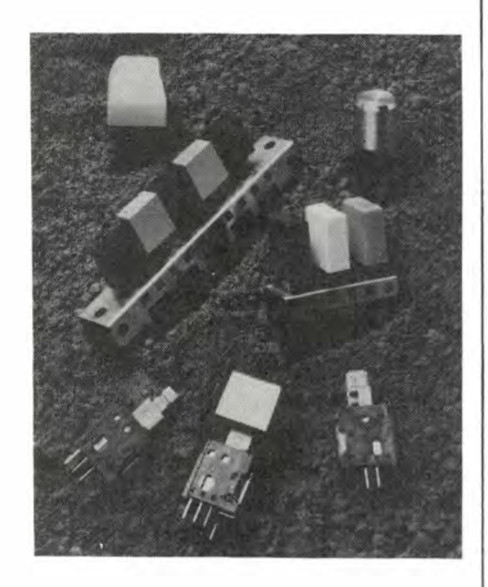
PRODUCTOS CENTRALAB

Miniwatt S.A. se complace en comunicar que a partir de esta fecha comercializa los productos de la firma norteamericana CENTRALAB.

Los productos principales que comprenden la gama CENTRALAB son:

- conmutadores rotativos,
- conmutadores de teclado,
- potenciómetros,
- paneles de teclados,
- condensadores cerámicos de disco,
- condensadors monolíticos encapsulados en cristal,
- condensadores monolíticos lacados en epoxi,
- condensadores monolíticos miniplaca,
- condensadores monolíticos axiales (dual in line),
- circuitos híbridos,
- redes de resistores con terminales paralelos en axiales (single y dual in line).

La ampliación que ello supone en nuestro ya extenso programa comercial, en lo que a productos en catálogo se refiere, permitirá a Miniwatt S.A. extender su actividad a nuevos mercados principalmente del área profesional.



NUEVOS DISCOS PIEZO-CERAMICOS

Con la introducción de estos discos piezo-cerámicos, se completa la gama de transductores piezoeléctricos. Cabe resaltar que la tensión de alimentación es variable desde 5 V a 30 V, respondiendo a un amplio margen de frecuencias. Su consumo es mínimo, ofreciendo a la vez gran fiabilidad. Permiten una gran flexibilidad en el diseño.

Sus aplicaciones principales están en los sectores de electrodomésticos, alarmas, telefonía, juegos electrónicos, juguetería, etc...

NUEVA GAMA DE FERRITAS DE FABRICACION NACIONAL

Miniwatt anuncia la comercialización de nuevos productos de ferrita fabricados por Hipafer, S.A. en su factoría de Guadalajara, como ampliación de la gama actual de ferritas en material Ferroxcube por ellos fabricado (tubos, varillas, cuentas, núcleos perfilados, choques, etc...).

La relación de nuevos productos es:

- Imanes cerámicos (segmentos), en material Ferroxdure, de aplicación fundamentalmente en motores de c.c.
- Núcleos roscados en diámetros de 3/ 3,5/ 4/ 5/ 6/ 7 y 8 mm, las dimensiones son según normas DIN. Se fabrican en distintos grados de material Ferroxcube.
- Toroides. Se cubre toda la gama desde 36 x 23 x 15 hasta 6 x 4 x 2 mm. Se pueden suministrar con o sin recubrimiento de nylon en los distintos grados de material Ferroxcube.
- Productos Axiales. La gama es variada en función de las necesidades de los clientes. Se puede suministrar también embandados para inserción automática en circuitos.
- Núcleos U/15, U/20, U/25. Se pueden suministrar en distintos grados de material.
- Nuevas cuentas de Ferroxcube para supresión de interferencias. Se pueden suministrar en distintos grados de material.

TRANSISTORES DE POTENCIA TO-202

Miniwatt S.A. presenta una nueva gama de transistores de potencia TO-202. Estos nuevos productos utilizan cristales de transistores obtenidos de dispositivos TO-126. Este cambio de encapsulado provee a los dispositivos de una mayor disipación al aire libre de unos 2 W.

Existen transistores NPN y PNP con valores nominales I_{CM} de 1,5 A, 3 A y 6 A. Todos los tipos están disponibles con tres diferentes valores nominales V_{CEO}: 45 V, 60 V y 80 V.

En la construcción de estos transistores están implicadas dos tecnologías: los tipos de 6A son dispositivos de silicio de base epitaxial, y los otros son de silicio planar. Con esta última tecnología se tienen transistores con valores f_T más elevados.

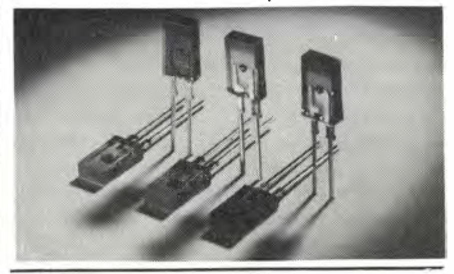
Estos transistores están diseñados para utilizarlos en amplificadores de audio, circuitos de Hi-Fi y televisión, donde pueden presentarse elevadas potencias de pico.

DIODOS LED PLANOS APILABLES

Nuestros últimos diodos emisores de luz (LED) son CQW10 a 12. Estos nuevos tipos tienen encapsulados rectangulares planos de plástico y miden 5,08 × 2,54 mm en los terminales, lo que les permite apilarse muy juntos para gráficas de barra y aplicaciones similares.

Los nuevos diodos LED no sólo producen más luz que los otros tipos, teniendo una intensidad luminosa en el eje de 1,5 mcd típicamente, sino que tienen un ancho ángulo de haz de 100° típicamente entre las direcciones de media intensidad. Los terminales de los encapsulados de plástico están esmerilados para mejorar la separación visual entre LEDs adyacentes.

El CQW10 emite luz super roja con salida máxima a una longitud de onda de 630 mm típicamente. El CQW11 emite luz verde con salida de pico a 560 mm típicamente, mientras que el CQW12 da luz amarilla con máxima emisión a 590 mm típicamente.



TRANSISTORES LINEALES DE POTENCIA DE VHF

Miniwatt presenta una nueva gama de transistores lineales de potencia de VHF que cumplen los exigentes requisitos de los excitadores de R.F. y amplificadores de potencia en equipos emisores y repetidores de televisión. Actualmente, la serie comprende el BLV30, BLV31, BLV32F, BLV33 y BLV33F que proporcionan potencias máximas de salida de sincronismo de 1,5 W a 19 W en condiciones de clase A para una temperatura del disipador de 70° C. Bajo estas condiciones, la distorsión de intermodulación medida por el método de tres tonos no excede −55 dB.

Todos los transistores de la serie BLV30 tienen base múltiple y emisor aislados. Esta geometría junto con una difusión muy superficial, reduce la capacidad colector-base asegurando así una elevada ganancia y buena linealidad.

Las resistencias limitadoras de emisor difundidas proporcionan la distribución de larga vida. La metalización de oro entre capas extiende aún más su duración minimizando la electroinmigración.

NUEVOS «DATA HANDBOOK MINIWATT»

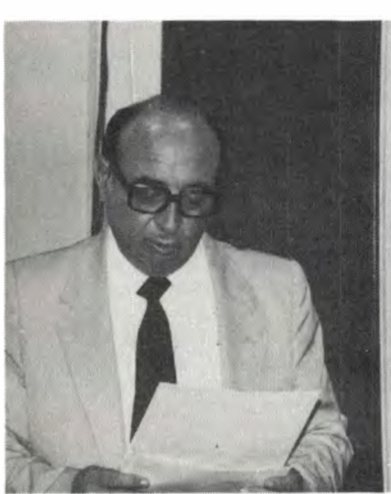
S8	06-81	DEVICES FOR OPTOELECTRONICS	470
C2	06-81	TUNERS	375 Ptas.
T10	05-81	CAMARA TUBES IMAGE INTENSIFIERS	510 Ptas.

PREMIOS COPRESA 1981

Durante el transcurso del Certámen SONIMAG'19, desarrollado dentro del marco de la FOIM,tuvo lugar en el stand de MINIWATT S.A., la proclamación de los ganadores del Premio COPRESA 1981, por parte del Jurado calificador.

Abrió el acto Don José Mª Llevat Grau, Director Comercial de la Firma, quien expresó su satisfacción por la colaboración recibida de aquellas personas, que tomaron parte en el Concurso, prueba evidente del interés, que el mismo despierta en el mundillo electrónico.Y se reafirmó en la tesis, de que estos premios han sido creados para impulsar la aplicación de los microprocesadores en España, y están desprovistos de cualquier motivación comercial.

A continuación se leyó por el secretario del Jurado, el acta en la cual se recoge la decisión del mismo.







1er. Premio de 250.000 Ptas., al trabajo titulado «EQUIPO DE AYUDA AL DESARROLLO DE SISTEMAS BASADO EN μP DE LA FAMILIA 8048» Lema Talp.

2º Premio de 100.000 Ptas., fué declarado desierto.

Abierta la plica correspondiente al trabajo premiado, ha correspondido a Don Joaquín Capdevila Coromina y a Don Jordi Giró Roca, que lo llevaron a término con la colaboración del Instituto de la Universidad Politécnica de Barcelona, Don Jordi Giró Roca es Ingeniero Industrial y Don Joaquín Capdevila Coromina es becario del Instituto de Cibernética y alumno del 5º curso de la Escuela Técnica Superior de Ingenieros Industriales.

Cerro'el acto Don Enrique Riverola García, quién manifestó la satisfacción que le había producido, a la apertura de la plica, ver que la idea sembrada, hace un par de años, Escuela/Industria, ha fructificado con la aportación en el trabajo premiado de la Universidad Politécnica de Barcelona.

ACUERDO SOBRE LOGICA PROGRAMABLE FIRMADO ENTRE SIGNETICS Y HARRIS.

— Sunnyvale - Septiembre 3 - 1981.— Signetics Corp. — y Harris semiconductors han anunciado un acuerdo de fuente alternativa en IFL «Integrated Fuse Logic» circuitos producidos por Signetics. Este acuerdo acelerará, se espera, la venta del IFL, en el mercado de la lógica programable.

— Según los términos del acuerdo, Harris será fuente alternativa de Signetics, en los circuitos IFL de 20 pins, que incluye el 82 S 152/153 redes de puertas programables por el usuario, y 82 S 154/159, secuenciadores programables por el usuario.

— Como contrapartida, Signetics recibirá, similares derechos para la fabricación y venta futura de componentes lógicos programables de Harris y una serie de consideraciones financieras no especificadas.

— Alan King, vicepresidente de la división «Memorias Bi-polares» de Signetics, define el acuerdo con «buenas noticias para los Ingenieros de Diseño» y dijo que la potencialidad de Harris, es similar a la de Signetics por lo que respecta a la fabricación de estos circuitos.

— IFL, significa un gran avance para la integración de unas funciones lógicas complejas, dijo Rick Goemer, Director de Marketing, por la División de memorias Bi-polares.

— El IFL es un método que permite condensar en un solo chip, puertas, amplificadores, bi-estables, etc., interconectados por uniones fusibles de NiCr, dijo Goemer, añadiendo que para el ingeniero de diseño, el IFL le permitirá integrar todas las conexiones del circuito de una placa en un solo chip. Además proporciona, sencillez de programación, flexibilidad de diseño, bajo costo y la alternativa de programar, redes de puertas y en muchos diseños complementar su implementación. Los clientes programan IFL, usando equipos de programación disponibles en el mercado, o entregando el programa a Centros de grabación.

— El acuerdo Signetis—Harris incluye asimismo una opción para Harris, como fuente alternativa para circuitos de 28 pins IFL, para fechas posteriores. Asimismo, abre la puerta para futuras colaboraciones en cuanto a definición y fuentes de producción de futuras colaboraciones en circuitos lógicos programables.

— George Gidzinsk, de Marketing bi-polar de Harris, dijo: Lógica programable es la natural prolongación de nuestra tecnología posible de NiCr.
El acuerdo como segunda fuente de IFL Signetics 20 pins elevará la participación de Harris Semiconductors en el creciente mercado de la lógica programable y colaborará a extender su línea principal dentro de la familia bipolar. En adición Harris Semiconductors, ofrecerá una fuente alternativa viable a los clientes que diseñen circuitos IFL.

— Harris Semiconductors, es un líder en la manufactura de CI's, digitales y analógicos, tiene una gran Historia en memorias bipolares, que comienza con la introducción en la industria de la primera PROM bipolar en 1979.
Harris Corp., compañía madre del grupo de semiconductores, produce 1,5 billón de productos de alta tecnología en comunicaciones y equipos para el proceso de la información.
En sus factorías trabajan 26.000 empleados que operan en 40 plantas, ubicadas en USA y en otros países.
Signetics pertenece a US Philips Corp., que es uno de los mayores fabricantes de CI's del mundo. Su división de memorias bipolares es una de las industrias que figuran en cabeza de los suministros de PROMS y pionera en la lógica programable con la introducción de su IFL 28 (FPLA) en su línea de productos. La Compañía que conmemora su 20 aniversario este año tiene 13.000 empleados por todo el mundo y su cuartel general está en Sunnyvale, California (USA).

PRESENTACION DEL BUS VME

En el marco de Systems 81, celebrado recientemente en Munich, se ha presentado el nuevo prototipo de bus, para sistemas de microordenador de 16/32 bits, VME.

El nuevo bus, que se convertirá en estándar mundial para las tarjetas de tamaño Europa y doble Europa, ha sido desarrollado conjuntamente por Mostek, Motorola y Philips/Signetics/Miniwatt.

Abrió el acto el Sr. Dedy Saban, vicepresidente y director de marketing para Europa de Motorola, que dió la bienvenida a los asistentes y anunció que EFCIS, subsidiaria de Thomson-CSF, y el Comisariado Francés de Energía Atómica se habían comprometido a apoyar este bus en sus productos.

Por Mostek habló Murray Freeman, director de marketing de Mostek Europa, quién comentó el porqué de la necesidad de un bus estándar para micros de 16 bits haciendo hincapié en que con ello se favorece la creación de placas, por parte de las compañías OEM, para aplicaciones concretas.

«Las placas de tamaño Europa y doble Europa, dijo, se están imponiendo en el mercado USA, sobre todo para aplicaciones de alta fiabilidad, y en Europa el crecimiento del mismo es muy importante. Este tamaño es el idóneo para alcanzar grandes densidades de componentes por placa y muy adecuado para las aplicaciones para las que se están utilizando». Todo esto ha hecho que Mostek haya intentado, desde 1978, encontrar, conjuntamente con otras empresas, un bus estándar. La opoprtunidad llegó cuando Mostek firmó un acuerdo con Motorola para ser segunda fuente del 68000 y se puso en contacto con otras empresas con licencia para fabricar este micro de 16 bits, como Signetics, para unificar esfuerzos en pos de la consecución de un bus estándar.

Aprovechando la experiencia adquirida en el comité del bus P896, del que Mostek era miembro, y los trabajos de Motorola en torno al «Versa Bus» se establecieron entre esta compañía, Motorola y Philips/Signetics las bases teóricas sobre las que trabajar.

Comparado con otros buses, el VME tiene el bus de direcciones no multiplexado, lo que le confiere una mayor velocidad, permite 24 o 32 bits de dirección, tiene 7 niveles de interrupción y 4 niveles' jerárquicos, permitiendo así mismo un sistema de multiprocesador, con detección de errores y posibilidad de expansión en el futuro.

En el bus VME se ha tenido en cuenta un nuevo concepto: el bus serie. Esto permite a los mensajes pasar a través de las cartas sin ocupar un ciclo de bus. Su uso principal será para modificaciones dinámicas de prioridad.

Seguidamente tomó la palabra el Sr. Fritz Losch, director de producción de microprocesadores de Philips/Signetics/Valvo, quién introdujo el bus adicional I2Bus del que se dijo que era «un bus de transmisión de datos adicionales requeridos para aumentar la eficiencia de sistemas multiprocesador, con la particularidad de que dicho bus podrá funcionar tanto en sistemas de 8 y 16 bits como en los futuros de 32 bits o más por palabra».

En cuanto al mercado, el Sr. Losch comentó las espectativas que Dataquest da como válidas, en los próximos 10 años, para sistemas basados en microprocesadores MOS. Para 1990, el mercado estará valorado en 15.000 millones de dólares.

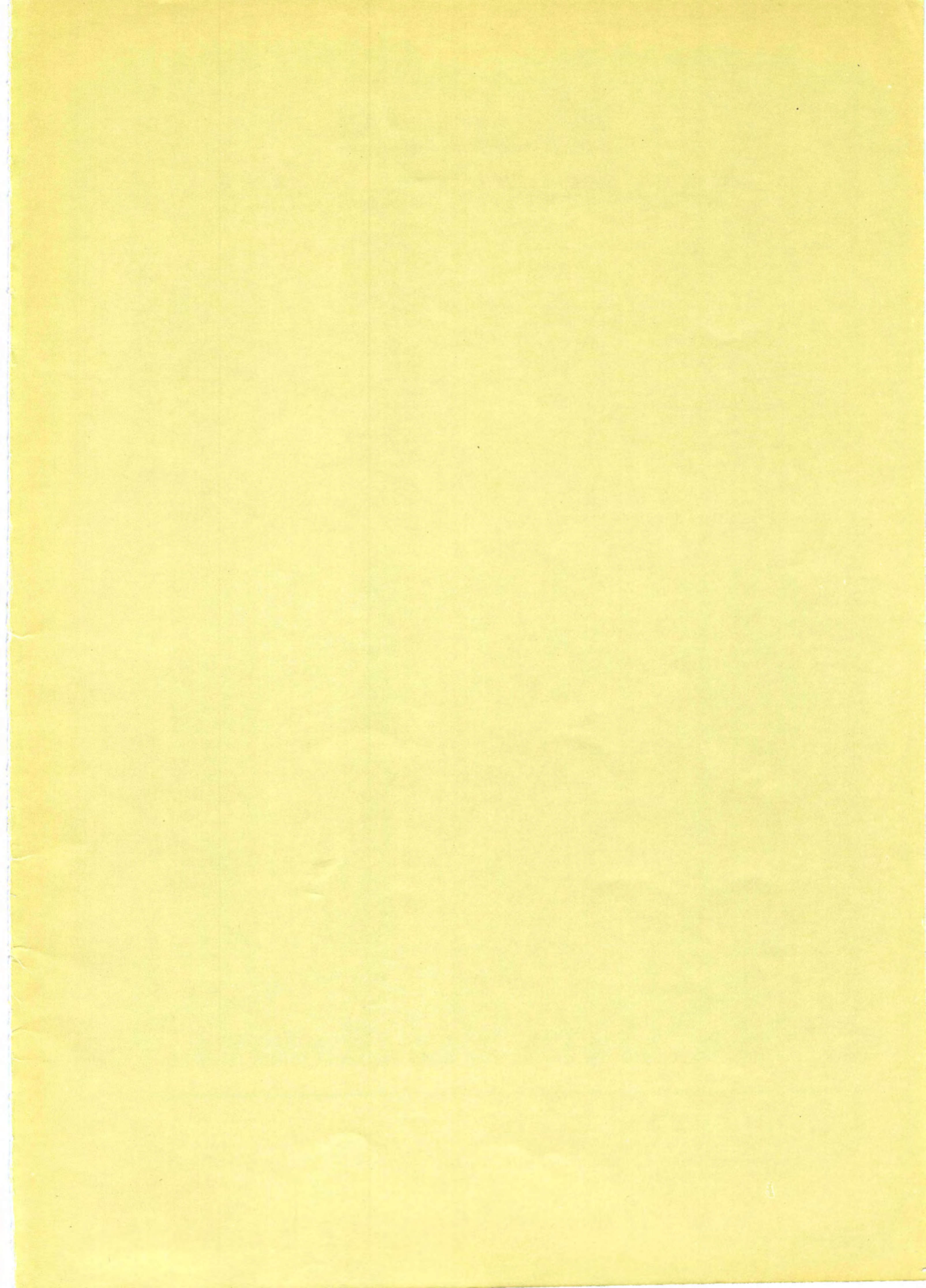
El Sr. Losch indicó también que para sistemas unitarjeta se esperaba que el crecimiento del mercado mundial para 1985 fuera del 430% que equivale a 1.300 millones de marcos.

En último lugar, habló el Sr. Max Lösel, director de operaciones de microsistemas de Motorola, quién explicó las ventajas que representaba el uso de los productos Motorola de la familia 68000 para el diseño de sistemas basados en microprocesadores de 16 bits. Analizó asímismo las diferentes señales que tiene el bus VME tanto en versión tamaño simple como tamaño doble Europa.

En el tamaño doble Europa lleva dos conectores, uno de ellos compatible exactamente con el que lleva en tamaño simple y el otro, que es opcional, lleva las señales de expansión, si se necesitan.

La placa «mother board», que lleva el bus, es capaz en su diseño actual para 20 cartas, pudiendo ser montada en gabinetes de tarjetas de 19 pulgadas, con terminaciones de línea para permitir alta velocidad de transferencia de datos y el control del bus y de las interrupciones y es seleccionable por puentes cableados.

Para finalizar dicho acto, se estableció un coloquio en el que se hicieron diversas pereguntas a los oradores. Una pregunta que por su interés reproducimos, fue la de si el bus VME podría ser utilizado por los fabricantes OEM sin tener que pagar algún tipo de canon a las empresas que lo han desarrollado. Dedy Saban dijo que si y manifestó que animaba a todos los fabricantes OEM a producir placas para el nuevo bus.



DIODOS WHISKERLESS

Por su construcción, los dos «pistones» entre los cuales está colocado el cristal aseguran una disipación óptima. Los «pistones» están construidos en DUMET (conductor formado por dos metales dispuestos concéntricamente, dando al conjunto un coeficiente de dilatación igual al del cristal de la cápsula).
Esta construcción asegura una presión elástica muy elevada y una perfecta compensación de temperatura.

- Fiabilidad muy alta
- Perfecto contacto cristal-pistones
- Gran robustez (resistencia a choque)
- Baja corriente de fuga
- Cápsula hermética

La fotografía, tomada en la factoría Miniwatt de Barcelona, muestra los diodos whiskerless flotando dentro de un campo electromagnético en espera del proceso de medición y marcado.

TIPOS PRINCIPALES

	V_R(V)	I_F(mA)	I_{FRM}(mA)
Aplicación general			
BA 221	30	200	400
Alta tensión, alta velocidad			
BAV 19	100	250	625
BAV 20	150	250	625
BAV 21	200	250	625
Conmutación, alta velocidad			
BA 318	50	100	225
1N 4148	75	75	225
BAW 62	75	100	225
1N 4448	75	200	450
Excitación de memorias			
BAV 10	60	300	600

Zeners: toler. 5°/o, tensión de codo muy abrupta y baja Rz 400 mW a 50°C Tamb, Vz de 4V7 a 75V.
Serie BZX 79



Miniwatt s.a.

división comercial **barcelona**-7 balmes, 22 telf. 301 63 12 telex nº 54666 copre e **madrid**-4 sagasta, 18 telf. 446 40 00

domicilio social y división industrial **barcelona**-4 paseo zona franca, 15 telf. 331 51 00 telex nº 52523 miniw e


signetics
Miniwatt
Vol. 20 Núm. 12
Diciembre 1981
125 ptas.

Director

D. José M.ª Llevat Grau

Editor

Miniwatt, S.A.
Departamento de Publicaciones Técnicas
D. José Albiol Fernández

Coordinación

D. Enrique Riverola García
D. Rafael Rizo Aramburu

Redacción

D.ª M.ª Dolores Forns-Samsó

Consejo Asesor de Redacción

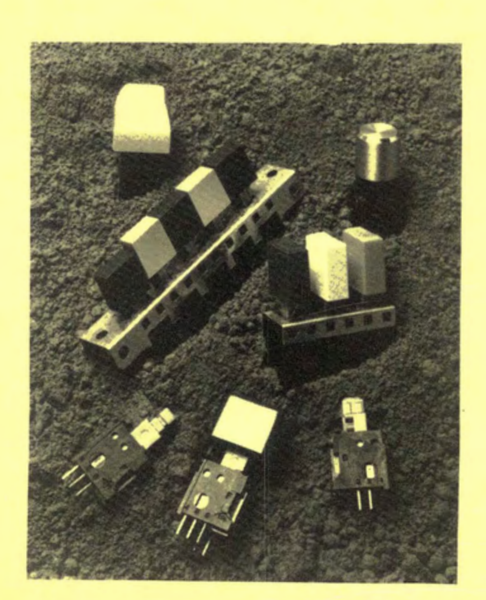
D. Antonio Griñó Berjón
D. Ernesto Tassis Bosch

Suscripciones

D.ª M.ª Angeles García Ferrer

Producción

GENERAL GRAFIC, S.A.
Caspe, 172
Barcelona-13
Depósito Legal: B-18387 —61
ISSN: 0210 . 2641



PORTADA

Botoneras pulsadores CENTRALAB diseñados para montaje vertical en placas de circuito impreso.

signetics

Miniwatt

Vol. 20 Núm. 12 Diciembre 1981 125 ptas.

Revista Miniwatt

Publicada por:

Miniwatt, S.A.

Balmes, 22—Teléfono 301 63 12—Barcelona-7
Suscripción anual (11 números) . . . . Ptas. 1.100
Precio Ejemplar . . . . Ptas. 125
Cambio domicilio . . . . Ptas. 25

Editorial

Esta Editorial, la última de 1981, no va a tratar en este número, de la Electrónica, como es preceptivo y habitual, y va a ceder su espacio; en primer lugar a la gratitud. A la que sentimos hacia nuestros lectores, por las innumerables cartas que hemos recibido, haciéndonos partícipes de sus opiniones acerca de la Revista, opiniones que tendremos en cuenta en futuras publicaciones. Y en segundo lugar, para desear a nuestros amigos, que son ustedes, unas felices fiestas de Navidad y que el año 1982, que va a nacer crezca y se desarrolle en Paz y Prosperidad para todos.

Con los mas sinceros deseos de

REVISTA MINIWATT

Calidad de los transistores de potencia con cápsula SOT-32

A continuación se describen los métodos que aseguran la calidad de nuestros transistores de media potencia SOT-32, y se recogen los resultados de cinco años de pruebas de vida acelerada.

Los términos de fiabilidad y las definiciones están tomadas de la publicación IEC nº 134; los símbolos usados para los parámetros del dispositivo y sus características son los que se dan en los manuales de datos y están basados en las recomendaciones de la publicación IEC nº 148.

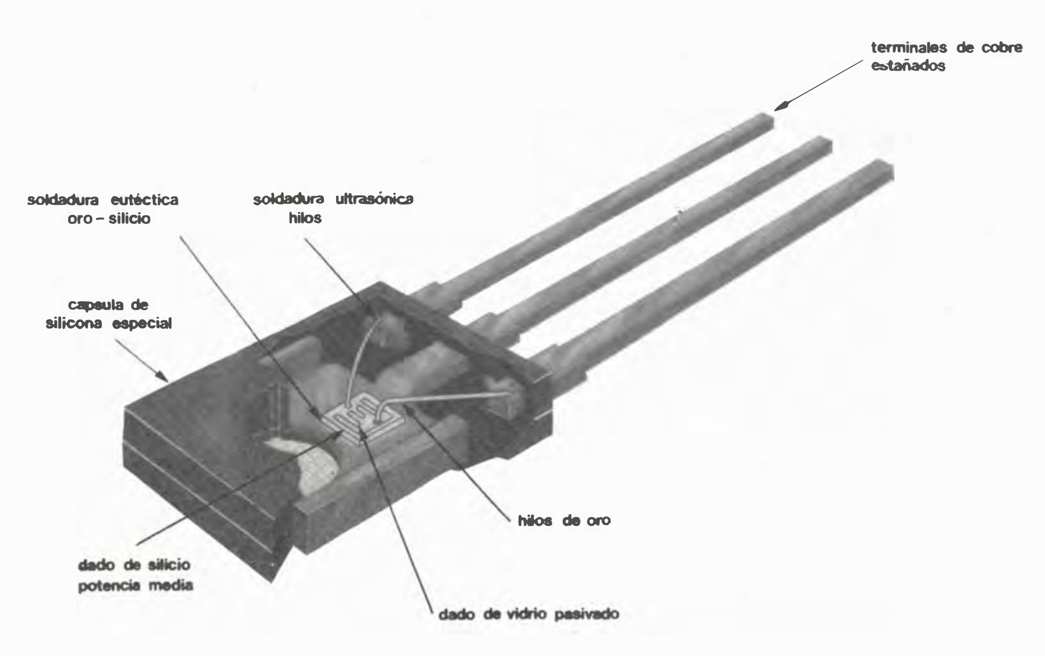


Figura 1.— Diseño y tecnología de los dispositivos SOT-32

Este artículo se refiere a las siguientes series de transistores de potencia BD131 y BD132, BD135 y BD136, BD226 y BD227, BD232, BD233 y BD234, y BD433 y BD434. Todos ellos son dispositivos de media potencia con encapsulado plástico SOT-32, ampliamente usados en aplicaciones industriales en general así como en sus aplicaciones originales para equipos de TV, radio y audio.

Todos estos dispositivos comparten una tecnología común con vida y fiabilidad comprobadas. Como se muestra en los resultados de las pruebas, su vida útil está generalmente por encima de 75.000 ciclos térmicos, y su tasa media de fallos es de $6x10^{-6}/h$ en condiciones máximas absolutas.

Se pueden esperar unas vidas mucho más largas y unas tasas de fallos menores en funcionamiento normal donde las condiciones de temperatura, corriente y tensión son más bajas.

DISEÑO Y TECNOLOGIA DEL DISPOSITIVO

La figura 1 muestra el diseño y la construcción de los dispositivos SOT-32 estudiados aquí. La tecnología planar incluye silicio procesado de base-epitaxial con pasivación por vidrio del chip de potencia, metalización de aluminio y soldadura eutéctica de oro con silicio para la unión del chip al soporte del terminal de colector. Las conexiones para la base y el emisor son de hilos de oro, soldados por ultrasonidos. Un encapsulado de silicona plástica especial y unos terminales bañados en estaño completan la construcción.

Con este diseño se tiene un excelente compromiso entre coste y fiabilidad. La soldadura empleada hace que la unión del chip soporte los efectos de alta temperatura en la unión y ciclos de potencia; en las pruebas no se ha observado ningún aumento de la resistencia térmica. La alta pureza de la silicona plástica elimina muchos de los efectos de contaminación asociados con la exposición a la humedad. Los hilos de interconexión de oro aumentan la resistencia a la corrosión, pero esto implica una unión oro-aluminio. Después de muchos miles de horas de funcionamiento, se forman compuestos metálicos frágiles en la unión hilo-chip. La velocidad de formación depende de la temperatura. Con encapsulados plásticos, estas uniones se rompen eventualmente mediante esfuerzos entre el encapsulado y los hilos de interconexión antes de que aparezca alguna degradación eléctrica. Por lo tanto, estos dispositivos presentan una vida útil bien definida.

Para una temperatura de la unión de 150°C, la vida útil de estos dispositivos está por encima de 7.000 horas (75.000 ciclos térmicos), ver figura 2.

Nótese que esto equivale a tres años y medio de funcionamiento a 2.000 horas por año (esto es normal en equipos domésticos y de prueba). Una buena práctica de diseño, que permita los márgenes adecuados, da lugar a una vida mucho mayor. Con una temperatura de la unión de 105°C (70% del máximo) se puede esperar una vida de 40.000 horas: unos 5 años de funcionamiento continuo, figura 2a.

METODOS PARA ASEGURAR LA CALIDAD

Ningún tipo de prueba puede alterar la calidad del dispositivo. La conformancia (calidad como nuevo) y la fiabilidad (duración de la calidad) están determinadas por una serie de dispositivos durante la fabricación. Lo que pueden hacer la inspección y las pruebas, si se llevan a cabo profunda y metódicamente, es asegurar que la calidad inherente al diseño y tecnología se alcanza de forma consistente en la producción.

Conformancia y AQL

La conformancia se mantiene mediante inspección durante la producción y a su término. Cuando no se han especificado los factores por el cliente, se trabaja con los mínimos estándar que se dan en la tabla 1.

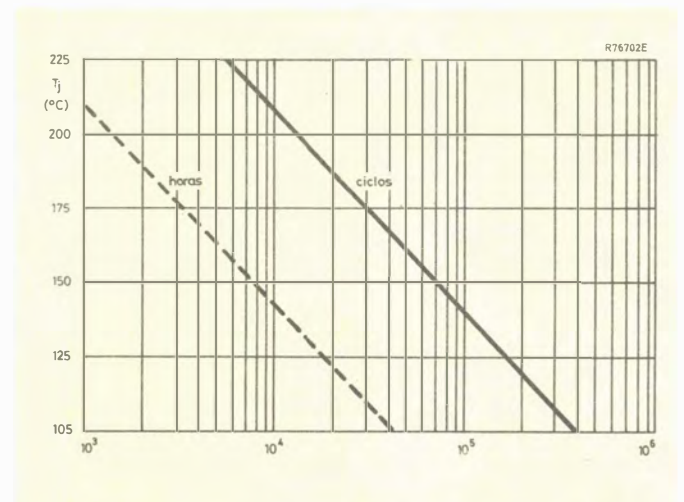


Figura 2.- Vida útil de los contactos Au-Al en encapsulados de plástico en función de la temperatura de unión y del número de ciclos térmicos (potencia)

TABLA 1.— Valores AQL estándar para transistores de potencia media en cápsula SOT-32. Las definiciones y métodos con los del MIL-STD-105D

Criterio inspección	AQL (%) individual	AQL (%) combinada	nivel inspección
Mecánica/visual			
dimensiones principales	0,65		S2
otras dimensiones	6,5		S2
visual		2,5	II
Características eléctricas			
principal	0,65	1	II
otras		2,5	II
Ineficaces			
mecánica	0,25		II
eléctrica	0,25	0,25	II

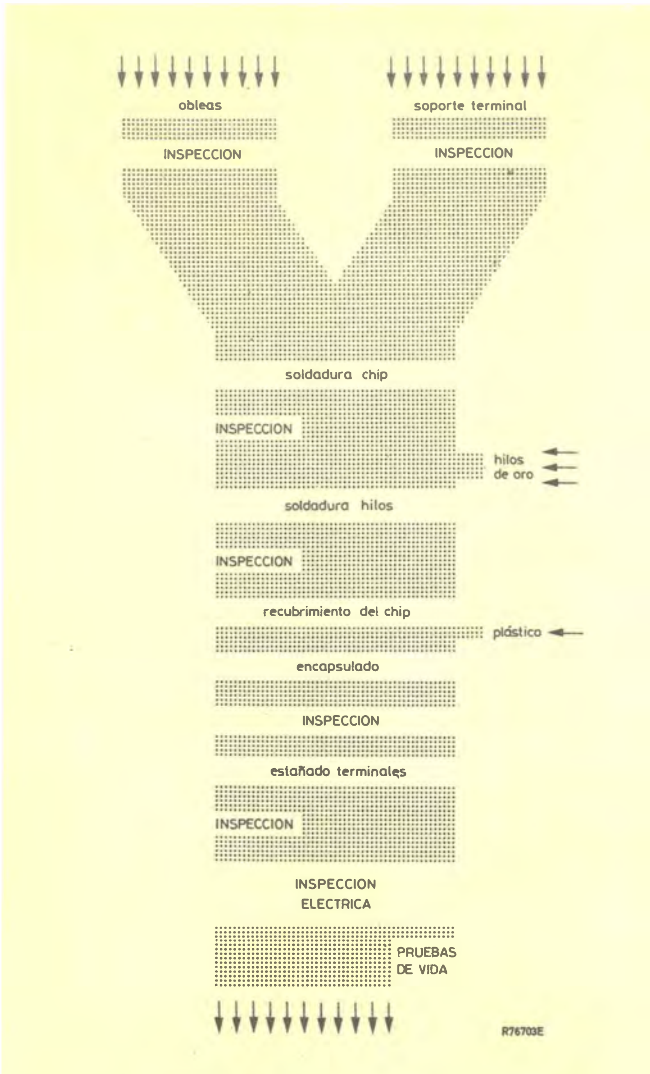


Figura 3.- Localización de los puntos de inspección en las líneas de producción del transistor SOT-32

La figura 3 muestra los puntos de inspección durante la producción. Durante el flujo de componentes a través de la producción, se llevan a cabo procedimientos de inspección del 100% y por lotes. La oblea difundida sujeta ya a una rigurosa inspección después de su procesado, es inspeccionada otra vez antes de su partición para incorporarla en dispositivos acabados.

Después de la fabricación, además de la inspección eléctrica normal, se realizan dos importantes pruebas adicionales en todos los dispositivos. Están diseñadas para explorar la calidad de dos aspectos vitales de construcción: la unión del chip y las uniones de los hilos.

Resistencia térmica

Para examinar la integridad de la unión del chip a la estructura del terminal, se mide su resistencia térmica usando un rápido impulso de gran potencia. El producto VA de este impulso se ha elegido de manera que el transistor se lleva al borde de su área SOAR. La medida de la tensión directa del diodo base—emisor antes y después de cada impulso de potencia, proporciona una indicación del cambio de temperatura, y por lo tanto, de la resistencia térmica y la integridad de la unión. Usando los resultados de laboratorio medidos en uniones de diferentes calidades, se eliminan en esta prueba los dispositivos con uniones del chip no satisfactorias.

Resistencia del diodo base—emisor

Para examinar la integridad de las uniones de los hilos, se hace pasar una gran corriente en sentido directo a través del diodo base—emisor. La medida de la caida de tensión en extremos del diodo revelará componentes ruidosos y resistivos debidos a uniones del hilo no satisfactorias.

Tabla 2. — Condiciones de prueba de vida para los transistores de potencia media SOT-32

Prueba	Condiciones	Propósito
Fatiga térmica (ciclo potencia)	$\Delta T_j = 125\ °C$; $t_{on} = t_{off} = 2\ 1/2$ minutos	Expone la debilidad en el chip y en las uniones entre el chip y los hilos
Corte c.c.	$V_{CB} = V_{CBOmáx}$; $\lvert V_{BE}\rvert = 1\ V$; $T_{amb} = 150\ °C$	Expone inestabilidades del chip y superficie del chip
Corte c.c.	$V_{CB} = V_{CBO\ máx.}$ $\lvert V_{BE}\rvert = 1V$ humedad relativa $\geqslant 90\%$ $T_{amb} = 55\ °C$	Revela tendencia a la corrosión
Dispación	$P_{tot} = P_{tot\ máx}$; $T_j = 150\ °C$	Indica la tasa de fallos para máxima potenica. Examina otras pruebas
Almacenamiento: alta temperatura	$T_{amb} = 150\ °C$	Expone las uniones débiles
Almacenamiento: baja temperatura	$T_{amb} = -65\ °C$	Examina el chip y la integridad de la unión
Ciclo temperatura	Ciclo rápido entre —40 y 175 °C	Examina la integridad estructural
Corriente	$I_E = I_{CM\ máx}$; $V_{CB} = 0$	Expone la tendencia a la emigración de electrones

Tasa de fallos y vida útil

La tasa de fallos es la suma de dos componentes: Los fallos humanos de montaje que disminuyen con el tiempo, y los fallos de agotamiento que aumentan con el tiempo. La vida útil es el tiempo después del cual la tasa de fallos sobrepasa un valor aceptable dado. La vida útil potencial de un dispositivo está fijada por el diseño y la tecnología y está establecida por pruebas de vida exhaustivas antes de que un dispositivos pase a producción.

El propósito de las pruebas de vida para asegurar la calidad es detectar los fallos de montaje mediante la exposición de cualquier tendencia a un fallo temprano y asegurar que se consigue la vida útil potencial. Los resultados se realimentan y se toman las acciones adecuadas para corregir las imperfecciones de diseño y producción. Ya que no es posible forzar un transistor en todos sus valores límites simultáneamente, se debe idear un conjunto de condiciones para las pruebas de vida que explore la calidad de los diferentes aspectos de la construcción del dispositivo de forma separada. Estas pruebas estan diseñadas para provocar fallos: si éstos no ocurren, la prueba es de un valor limitado. Por esta razón, las pruebas se llevan a cabo con unos valores de tensión, corriente, potencia y temperatura correspondientes a los valores máximos absolutos para el dispositivo bajo prueba. Para valores inferiores, los dispositivos no están suficientemente forzados para causar el fallo en algunos dispositivos defectuosos; las pruebas con valores superiores pueden dar resultados desconcertantes provocando el fallo prematuro de dispositivos perfectos.

En la tabla 2 se da una lista de las condiciones de prueba que se usan para los transistores de media potencia con encapsulado SOT-32. Después de probados los dispositivos, se examinan de nuevo sus características eléctricas para indicar el grado de fallo. Los resultados de estas pruebas se usan para identificar problemas actuales o potenciales de diseño o del método de fabricación de forma que se puede corregir rápidamente.

RESULTADOS

En la tabla 3 se dan los resultados de las pruebas de vida a medio plazo (1.000 horas de duración) durante el periodo de 1972 a 1976. En cada prueba se dan los fallos totales como se define en la publicación ICE nº 134: «Fallos que resulten de la desviación en las características fuera de los límites especificados de forma que causen una pérdida completa de la función requerida».

Las pruebas de fatiga térmica (ciclos de potencia) se extiende a 100.000 horas de duración. Usando los resultados de éstas y otras pruebas especiales, se ha construido la figura 3 que muestra la relación entre el número de ciclos y la temperatura de pico con el fin de la vida útil. ■

Tabla 3.— Resumen de resultados de las pruebas de vida para transistores de potencia media SOT-32 obtenidos durante el periodo 1972 a 1976

Prueba (ver tabla 2)		BD131	BD132	BD135	BD136	BD226	BD227	BD232	BD233	BD234	BD433	BD434	totales
Fatiga térmica (ciclo potencia)	fallos	17	0	1	3	0	0	1	1	4	0	2	29
	horas dispositivo* (x10^4)	190	7	34	38	50	46	55	48	44	15	14	541
Corte	fallos	3	0	1	1	0	0	0	3	17	0	0	25
	horas dispositivo (x10^4)	22	1	33	23	46	36	13	36	38	12	12	272
corte	fallos	0	0	1	1	3	4	1	3	2	0	0	15
	horas dispositiva (x10^4)	6	3	28	28	30	34	55	26	25	15	14	264
Disipación	fallos	0	0	1	0	2	0	1	0	—	0	1	5
	horas dispositovo (x10^4)	38	3	17	15	15	16	21	1	—	8	5	139
Almacenamiento a temperatura elevada	fallos	1	0	1	0	0	0	0	0	0	0	1	3
	horas dispositivo (x10^4)	16	1	20	25	29	29	47	11	10	15	14	217
otras pruebas	fallos	0	—	1	6	0	0	3	6	2	—	—	18
	goras dispositivo (x10^4)	5	—	46	41	39	22	42	19	19	—	—	233
Totales	fallos	21	0	6	11	5	4	6	13	25	0	4	95
	horas dispositivo (x10^4)	277	15	178	170	209	183	233	141	136	65	59	1666
Tasa total de fallos = 6×10^{-6}/h ó 0,6%/1000 h													

* 12 ciclos por hora

Diodo conmutador de bandas en receptores de A.M.

El diodo conmutador de bandas BA423, que se estudia en este artículo, reemplaza al conmutador mecánico comunmente utilizado para seleccionar las bandas de onda larga, onda media y onda corta.

El conmutador mecánico de bandas en receptores de A. M. ha venido prestando un fiel servicio durante muchos años. Sus principales ventajas son, su baja resistencia serie y su pequeña capacidad en paralelo. Sin embargo ocupan bastante espacio, su coste de fabricación es elevado, están sometidos a desgaste y expuestos a la contaminación; además debe estar colocado junto a los circuitos resonantes de sintonía que controla y por otra parte, su posición en el receptor debe ser tal que permita un fácil manejo del mismo por parte del usuario; ambas cosas no son siempre posibles y en este caso necesita un sistema de articulaciones mecánicas que encarecen aún más la conmutación mecánica.

Todos estos inconvenientes han sido superados con el diodo conmutador de bandas BA423, que reemplaza al conmutador mecánico comunmente usado para seleccionar las bandas de O.L. (onda larga), O.M. (onda media) y O.C. (onda corta).

Las características del diodo BA423 permiten superar todos los inconvenientes de los conmutadores mecánicos y ofrecen algunas ventajas adicionales:

- Gran fiabilidad y larga vida
- Su curva característica V/I y un largo tiempo de vida de los portadores minoritarios de carga hacen que su resistencia directa sea muy baja. La baja resistencia directa se consigue aplicando una tensión directa relativamente baja. La baja tensión directa que aplicamos al diodo se obtiene sin dificultad en los receptores alimentados a red y también en los auto-radios donde la alimentación es de sólo 12 V.
- Su baja resistencia directa causa unas pérdidas mínimas cuando se conecta en serie con el circuito resonante.
- Su baja capacidad paralelo con su alta resistencia en polarización inversa evitan resonancias espúreas dentro de la gama de frecuencias de utilización.
- Puede ser conmutado mediante una tensión directa que se obtiene de un simple conmutador situado adecuadamente mediante conmutación remota o por microordenador.

La figura 4 muestra un circuito de aplicación del diodo BA423 en un receptor OM/OL. Si se considera que el factor Q del circuito resonante en OM y con una capacidad de 200 pF es 80 con el diodo cortocircuitado, la resistencia serie inherente del circuito resonante será:

$$R_S = \frac{Z}{Q} = \frac{\sqrt{(L_1/C_1)}}{80} = 12{,}5\Omega$$

Cuando el diodo está conectado en el circuito, su corriente directa es:

$$I_F = \frac{V_B - V_F}{R_1} = \frac{7 - 0{,}9}{620} = 10\ \text{mA}$$

Con esta corriente, la figura 2 muestra que la resistencia directa del diodo (V_D) es de 0,9 Ω, entonces el factor Q del circuito sintonizado será:

$$Q = \frac{Z}{R} = \frac{\sqrt{(L_1/C_1)}}{R_s + r_D} = 74{,}6$$

Características del diodo BA423

Corriente directa máxima	$I_{F\,máx}$	50 mA
Tensión directa con $I_{Fmáx}$	$V_{F\,máx}$	0,9 V
Resistencia serie a 1MHz	$r_{D\,tip}$	
para: I_F = 2 mA		2,2 Ω
I_F = 5 mA		1,3 Ω
I_F = 10 mA		0,9 Ω (1,2Ω máx.)
Tensión c.c. inversa	$V_{R\,máx.}$	20 V
Corriente inversa con $V_{Rmáx}$	$I_{R\,máx}$	100 nA
Capacidad (ver fig. 1)		
con V_R = 3 V, f = 1 MHz	$C_{d\,máx}$	2,5 pF (1,6 pF típ)
Temperatura máxima en la unión	$T_{j\,máx}$	150 °C
Resistencia térmica	$R_{thj\text{-}a}$	400 °C/W
Encapsulado		SOD-68

Este valor es aproximadamente un 7% menor que el factor Q sin el diodo, lo cual indica que la introducción del diodo tiene un efecto prácticamente despreciable sobre la selectividad del circuito sintonizado.

Cuando el diodo está polarizado en sentido inverso, por ejemplo a 3 V, la figura 1 muestra que la capacidad es del órden de 1,6 pF. Esta baja capacidad, junto con las otras capacidades parásitas del circuito (pistas, conectores, etc.) y la bobina de O.M. producen una resonancia espúrea de unos 2,8 MHz, que es una frecuencia muy superior a la más alta en la banda de O.M. que es de 1.620 kHz. ■

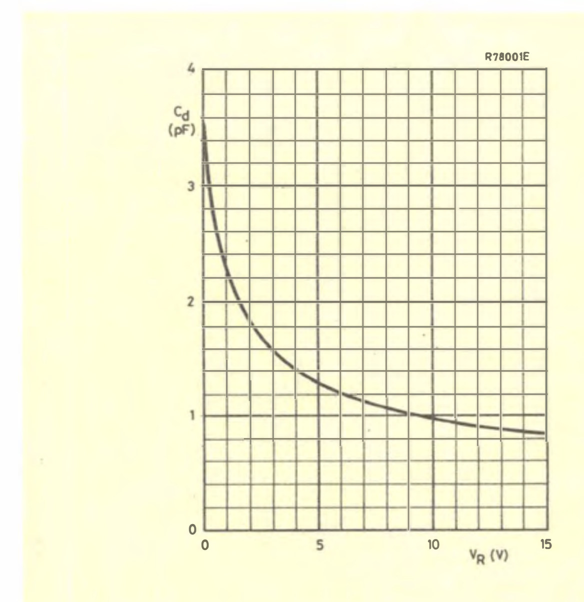


Figura 1.— Capacidad del diodo en función de la tensión inversa;
f = 1 MHz, T_j = 25 °C

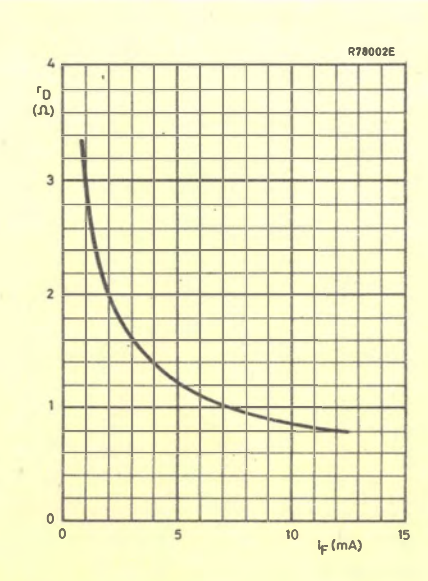


Figura 2.— Resistencia en corriente alterna del diodo en función de la corriente;
f = 1 MHz, T_j = 25 °C

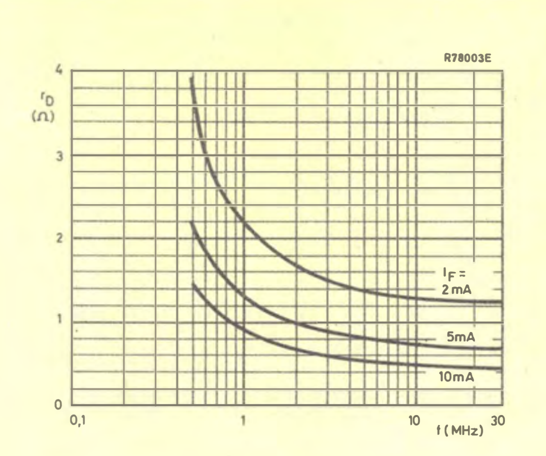
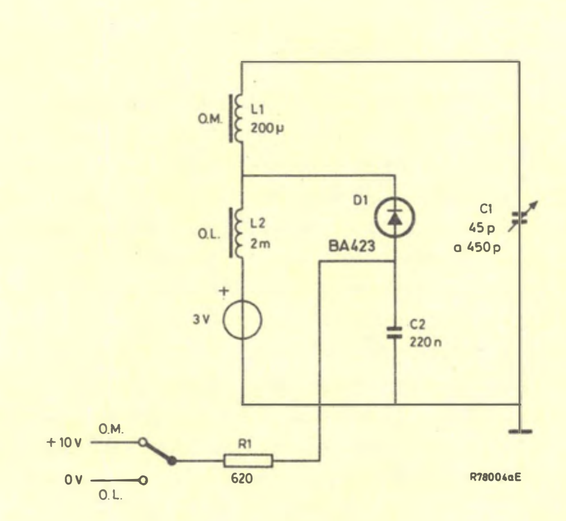
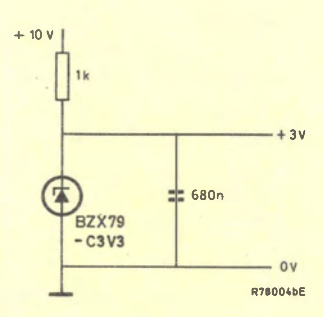


Figura 3.— Resistencia en corriente alterna del diodo en función de la frecuencia con la corriente directa como parámetro.



a) Circuito de aplicación



b) Fuente de alimentación típica

Figura 4.— Principios de funcionamiento del diodo conmutador de bandas.

Modulación de la velocidad de barrido

En este artículo se describe un sistema sencillo que permite mejorar la nitidez de la imagen de los receptores de televisión. El campo de desviación horizontal se modula mediante una bobina de desviación adicional. La información que modula el campo se extrae de los transitorios de la señal de video. La corriente moduladora se aplica a una bobina auxiliar que está colocada como complemento de una bobina de desviación estándar.

El resultado es una mejora en la nitidez de la imagen incluso para las buenas características de imagen del sistema 30AX. Este artículo describe una solución práctica de este circuito para un receptor 30AX.

La modulación de la velocidad de barrido (M.V.B) se puede aplicar también a otros sistemas de presentación de imagen con un sencillo circuito adicional.

INTRODUCCION

El método de modular el barrido para mejorar la nitidez de la imagen, ya era conocido. Con el método M.V.B. se adapta la velocidad de barrido al contenido de la imagen, más específicamente, a las variaciones de la información de la imagen.

Cuando se produce una variación positiva (ó negativa) en la información de la imagen transitoria, se obtiene, mediante la ayuda de una etapa diferenciadora, una señal sincronizada con el transitorio, que se utiliza para modular la velocidad del barrido horizontal como se muestra en la figura 1.

La modulación de la velocidad de barrido se realiza sumando el campo normal de desviación horizontal, generado por una corriente estándar de desviación horizontal con el campo de desviación dependiente de la información de video, generado en una bobina auxiliar.

Los transitorios negativos de la señal de luminancia reciben un tratamiento similar. Debe tenerse especial cuidado de que la corriente de desviación en la bobina auxiliar coincida en el tiempo con los transitorios correspondientes en la información de video.

SOLUCION PRACTICA

El esquema de bloques de la figura 2 ilustra la realización práctica de un sistema de modulación de la velocidad de barrido.

Se ha elegido la señal de luminancia para gobernar el modulador de barrido. Esta señal es diferenciada y posteriormente amplificada para aplicarla a la bobina auxiliar para producir la modulación del barrido.

El circuito modulado introduce un retardo entre la señal de entrada a la etapa diferenciadora y la señal de excitación de la bobina de desviación auxiliar del sistema M.V.B. La señal de luminancia también sufre un cierto retardo, causado por el decodificador y la etapa de salida del video. Por lo que generalmente los transitorios de la señal de luminancia que atacan el tubo no coincidirán con el momento en que se produzca la variación de la velocidad de barrido originada por dichos transitorios.

Para obtener el requisito indispensable de una coincidencia en el tiempo de ambas señales, se deben igualar los tiempos de retardo de ambos circuitos mediante el empleo de retardos adicionales o derivando la señal de luminancia de una toma intermedia de la línea de retardo de luminancia.

La elección de la señal de luminancia se ha hecho por obvias razones de simplicidad. Si bien la elección de los transitorios de las señales R.G.B. debería ser la ideal, la tremenda complicación del triple circuito de excitación necesario, hace que dicha solución no sea aconsejable frente a la solución elegida.

respuesta luminancia

t

densidad de corriente en el tubo de imagen

x

R78101E

señal luminancia diferenciada

t

desviación resultante

t

Figura 1.

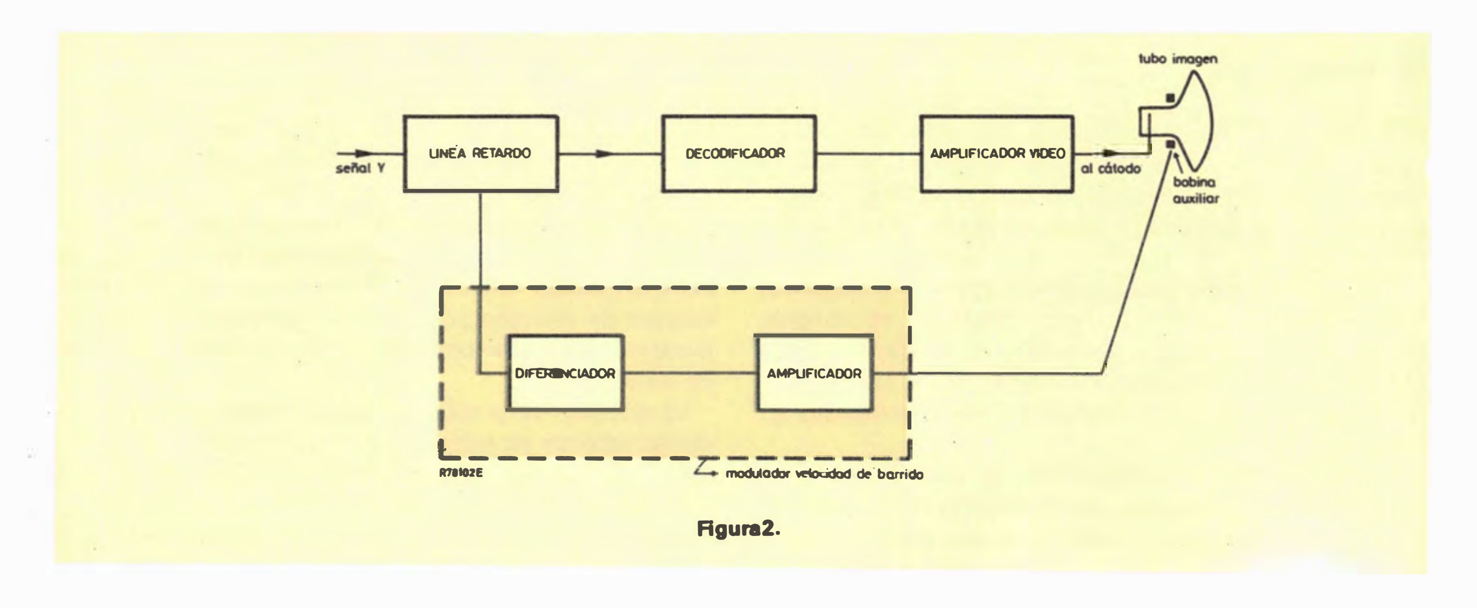


Figura2.

DESCRIPCION DEL CIRCUITO

La señal de luminancia, una vez demodulada y separada de las señales de crominancia y sonido, se obtiene de una toma intermedia de la línea de retardo de luminancia. A través de un seguidor de emisor, la señal se aplica al diferenciador. La diferenciación se realiza con el fin de obtener información sobre los transitorios de luminancia. De esta forma se obtiene un impulso cada vez que se produce un cambio en la señal de luminancia. El impulso es amplificado al doble y posteriormente se aplica a una etapa de salida clase B. La bobina de desviación auxiliar está acoplada en alterna a la etapa de salida.

Si suponemos que la señal de entrada es de la forma

$Vi = A \text{ sen } \omega t$, la señal de salida será:

$$Vo = RC \frac{dV_i}{dt} = RCA\, \omega \cos \omega t$$

Como consecuencia se puede llegar a las siguientes conclusiones:

1. La constante de tiempo se elige de forma que solamente produzcan señal de salida los transitorios a partir de una frecuencia seleccionada. Debido a esto el circuito se comporta como un filtro paso alto y como consecuencia, los componentes de baja frecuencia permanecen inalterados.

2. La señal de salida es proporcional a la amplitud de la señal de luminancia. Para señales de video el C.A.G. amplificará el ruido de fondo. Sin medidas adicionales, el sistema M.V.B. acentuaría el ruido en la señal. Por otra parte, impulsos con una amplitud determinada pueden sobrecargar la etapa de salida con los siguientes resultados.

- Aparecen en la pantalla puntos blancos.
- La disipación de la etapa de salida puede exceder los límites máximos de los transistores de salida.

Por esta razón, se aplica un circuito recortador que consta de un condensador y dos diodos conectados en anti-paralelo. En cuanto el impulso de salida en el colector del preamplificador excede la tensión V_{BE} de un diodo, la ganancia del amplificador se reduce y la etapa de salida queda protegida contra sobrecargas.

3. Los cambios más rápidos de la señal de luminancia no son los que dan mayor tensión de salida.

Experimentalmente se ha comprobado que los cambios más rápidos son los que necesitan menos corrección. Por esta razón, la frecuencia característica de los circuitos diferenciador y preamplificador tienen una función característica con —3 dB a 3,5 MHz.

4. $Vo = R.C.A.\ \omega \cos \omega t = R.C.A.\ \omega \text{ sen } (\omega t - 90°)$.

La señal de salida del diferenciador está desfasado y por tanto sufre un retardo respecto a la señal de luminancia de entrada. Este retardo es aproximadamente de 75 ns para el margen de frecuencia en que opera el circuito. Esto es solamente una parte del retardo que sufre la señal a través del circuito M.V.B.

A través de un seguidor de emisor la señal es acoplada fuera del preamplificador, después de lo cual es acoplada en alterna a un OPA.

La salida del OPA es acoplada nuevamente en alterna a la etapa amplificadora de salida clase B. El rizado de cuadro que quede en el condensador de filtro (33 μF) puede modular la corriente a través de las bobinas auxiliares. Esto reduciría las características del sistema M.V.B. Por tanto, se debe restringir el margen de variación de la etapa amplificadora en clase B, para lo cual la señal se aplica a la base del transistor superior a través de un condensador de 10 nF; la realimentación negativa es suficiente para el rizado de cuadro.

El acoplo entre la bobina de desviación de línea y la bobina auxiliar produce una tensión inversa inducida. Un valor práctico es 10 - 15 V.

El M.V.B. está funcionando durante el barrido de línea. Durante este tiempo, la tensión de barrido a través de la bobina auxiliar es de 1,5 V, lo cual reduce en 1,5 V el punto medio de tensión de la etapa de salida reduciéndose por tanto su margen de funcionamiento. Para conseguir nuevamente un margen simétrico, la resistencia de la base del transistor inferior se incrementa a 3,6 kΩ.

Retardo en el circuito M.V.B.

El retardo en el circuito M.V.B. es aproximadamente 180 ns; 75 ns son debidos a la etapa diferenciadora y 40 ns a la etapa de salida. La cantidad restante es debida al preamplificador y al O.P.A.

Se obtiene un funcionamiento correcto del sistema M.V.B. si el retardo de la señal de video, desde la toma de la línea de retardo de luminancia al cátodo es igual al retardo que experimenta el impulso a través del circuito del M.V.B.

Por tanto, debe cumplirse

$$\tau_1 + \tau_2 + \tau_3 = \tau_4 + \tau_5$$

siendo, τ_4 el retardo en el diferenciador y en el preamplificador y τ_5 el retardo en las restantes partes del circuito del M.V.B.

Borrado para teletexto

Cuando un receptor de TV se utiliza de forma mixta, para presentar en la pantalla información de video o bien teletexto, debe tenerse en cuenta que si no se aplica un impulso de borrado al circuito M.V.B. cuando se presenta la señal de teletexto, los transistores de luminancia de la señal serán visibles en la información de teletexto.

Para un funcionamiento correcto del borrado del teletexto, el tiempo de retardo de la señal de teletexto debe ser igual al de borrado del teletexto.

Por tanto

$$\tau_7 + \tau_2 + \tau_3 = \tau_6 + \tau_5$$

donde τ_6 es el retardo del BSX19.

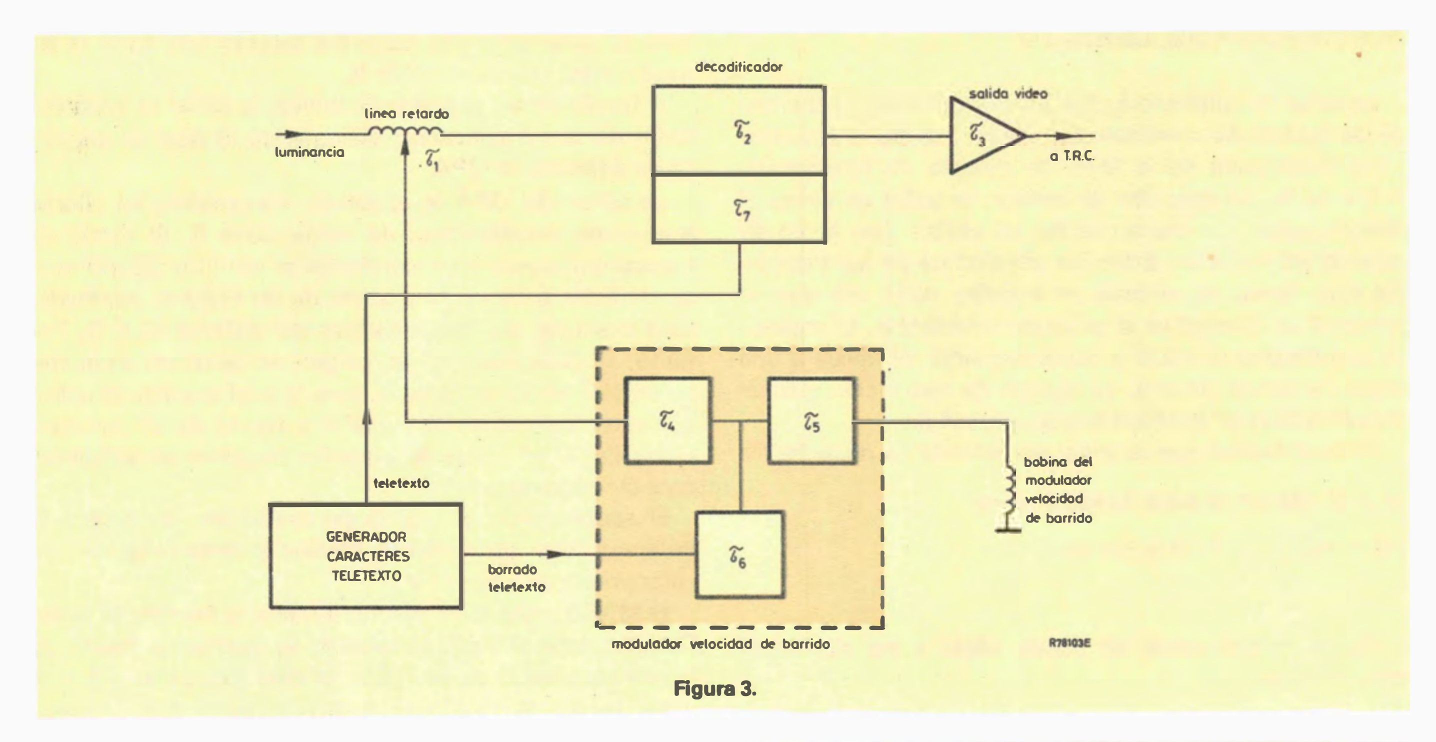


Figura 3.

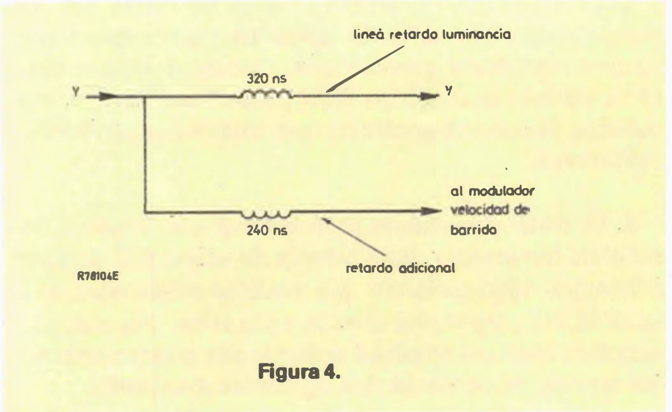


Figura 4.

Amplificador balanceado

Para una tensión de alimentación de 24 V o 26 V, el circuito descrito se satura para una corriente de 600 mA. Se puede solventar este problema mediante el empleo de un amplificador balanceado como el de la figura 8, si bien con esta solución se requiere mayor número de componentes. El principio de funcionamiento de este circuito es similar al descrito.

4. CONSECUENCIAS EN EL CONCEPTO DE TV EXISTENTE

4.1 Recepción de emisión normal de TV

La incorporación del sistema M.V.B. en un receptor convencional de TV que utiliza el sistema 30AX requiere además del circuito propio pequeñas adapatacíones, como son:

Línea de retardo de luminancia

El tiempo de tránsito de la señal de luminancia desde la salida de la línea de retardo de luminancia al cátodo del tubo de imagen de un receptor convencional es de 100 ns aproximadamente. El decodificador de color, que utiliza el circuito integrado TDA3560, origina un retardo de 50 ns y la salida de video otros 50 ns.

El retardo total del circuito M.V.B. entre la señal de entrada del circuito diferenciador y la señal que se aplica a las bobinas auxiliares de desviación es de 180 ns.

Para garantizar la coincidencia del impulso de corriente en las bobinas auxiliares con el 50% del transitorio de luminancia en el cátodo del tubo de imagen, la información de luminancia derivada para el circuito del M.V.B. debe sufrir un desfase adicional (figura 4).

Bobinas auxiliares

Las bobinas auxiliares consisten en dos bobinas de 4 espiras cada una impresas en un soporte flexible (fig. 5).

El ángulo de apertura es de 120°. De esta forma, la influencia en la convergencia es mínima y puede no tenerse en cuenta. Las dos bobinas se conectan en serie y no en paralelo para evitar la influencia de las corrientes de compensación originadas por las pequeñas desigualdades de las inductancias de las bobinas de desviación horizontal. La lámina flexible se sitúa entre la carcasa de plástico y las bobinas de desviación horizontal en un pequeño rebaje de dicha carcasa.

Posición de la trampa de crominancia 4,4 MHz

Es habitual encontrar la trampa de filtrado de crominancia colocada después de la línea de retardo y por tanto

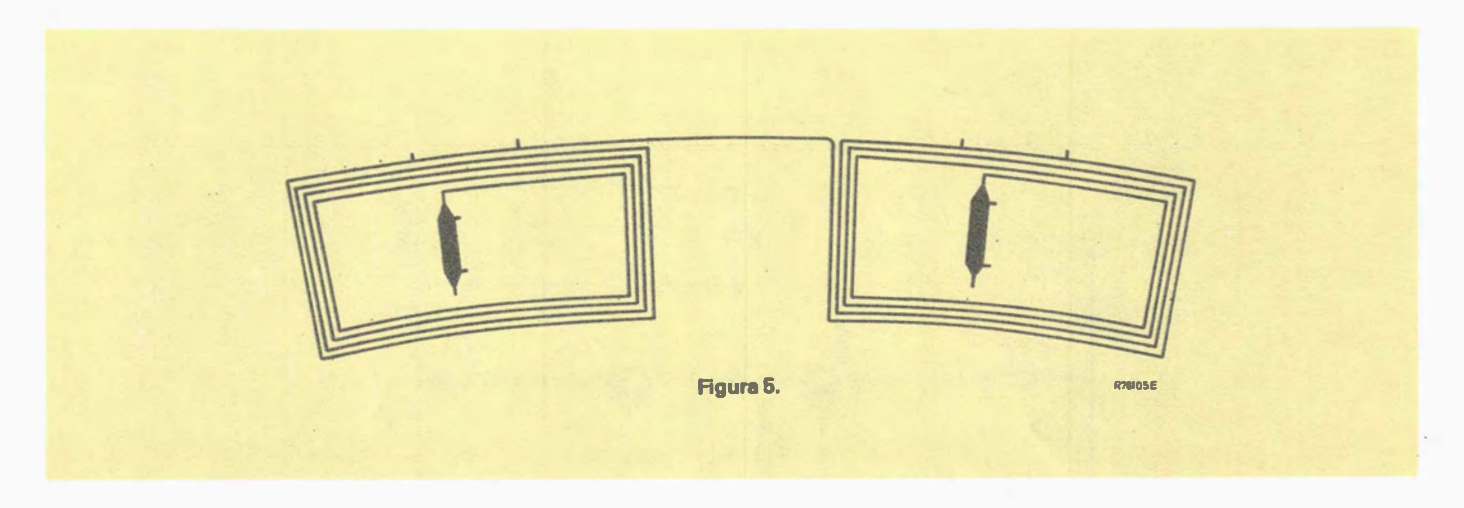


Figura 5.

después del punto elegido para la desviación de la señal de luminancia que actúa sobre el circuito M.V.B.

En el caso de usar el sistema M.V.B., la trampa de crominancia debe colocarse a la entrada de la línea de retardo, con el fin de asegurar el filtrado de crominancia en la señal de luminancia garantizando la no influencia de la crominancia en el sistema.

Alimentación del circuito M.V.B.

El circuito M.V.B. se alimenta a 33 V, utilizándose la misma alimentación que normalmente se utiliza para el circuito de desviación vertical.

Se puede realizar un filtrado en la alimentación del módulo del M.V.B. para reducir el rizado de cuadro.

Conexiones del módulo al receptor

El circuito del M.V.B. de la figura 7 tiene dos conectores. El primero, un conector de dos terminales, conecta la salida del circuito a las bobinas auxiliares. La señal de entrada al circuito M.V.B., la señal de borrado y la alimentación se aplican al módulo a través del conector de 5 terminales.

El seguidor de emisor conectado entre la toma de la línea de retardo de luminancia y el diferenciador, conviene colocarlo cerca de la línea de retardo para reducir inestabilidades y radiaciones al mínimo, por esta razón no se incluye en el módulo.

4.2 Recepción de señales de teletexto

En el circuito de la figura 6 no se ha previsto la utilización del M.V.B. en el caso de recepción de señales de teletexto, ya que para estas señales su necesidad es mucho menos debido a que sus transitorios son más rápidos que los de una transmisión normal de TV, por estar generados digitalmente.

Si se utiliza la señal de luminancia «Y» del teletexto para atacar al circuito M.V.B., se limitan las características de la recepción del teletexto, ya que los cambios de color en la imagen no son resaltados.

Si se pretende mejorar también dichos cambios de color, deben tratarse separadamente los tres colores lo cual aumenta sensiblemente la circuitería y por tanto los costes. La relación entre las fases de las señales R.G.B. en el tubo de imagen y las corrientes en las bobinas auxiliares también exigen mayor atención y probablemente circuitería más compleja, y esto sucede aún en el caso simplificado de utilizar la señal Y del teletexto como ataque al M.V.B.

Por otro lado, se necesita una circuitería adicional para conmutar el M.V.B. de una señal Y normal a una señal Y de teletexto y para la conmutación de los impulsos de borrado.

Otro aspecto a tener en cuenta es el incremento del nivel de interferencias en la recepción de señal de teletexto.

5. CARACTERISTICAS

Especificaciones de las bobinas auxiliares 26″ 30AX:

Inductancia	3,5 μH
Resistencia	2,5 Ω
Sensibilidad en la dirección X:	
Centro de la pantalla	2,2 mm/A
Este y Oeste del eje horizontal	4,5 mm/A
Tensión de alimentación	33 V
Corriente de Alimentación:	
Imagen media de prueba	20 mA
Imagen barras cruzadas	27 mA
Imagen ruidosa	50 mA
Potencia disipada:	
Imagen media de prueba	0,7 W
Imagen barras cruzadas	0,9 W
Imagen ruidosa	1,5 W

Interferencia de red:

El nivel máximo de interferencia en red está por debajo de 10 dB con la imagen de prueba del PM5544.

Sensibilidad:

Con la carta de prueba de la PM5544, se necesita una tensión de 80 mV a la entrada del diferenciador para obtener la máxima corriente de 600 mA_{pp} en la bobina auxiliar.

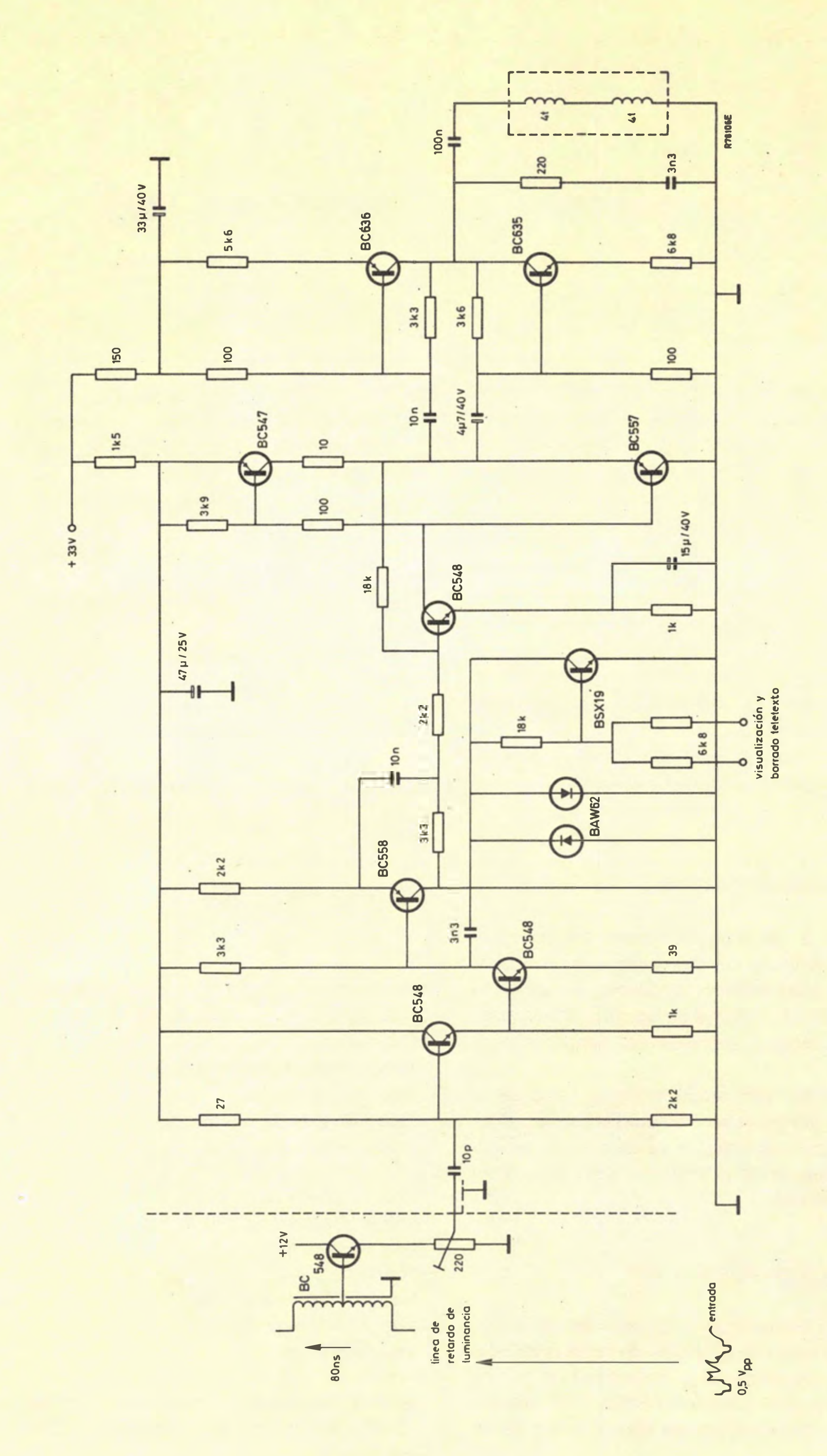
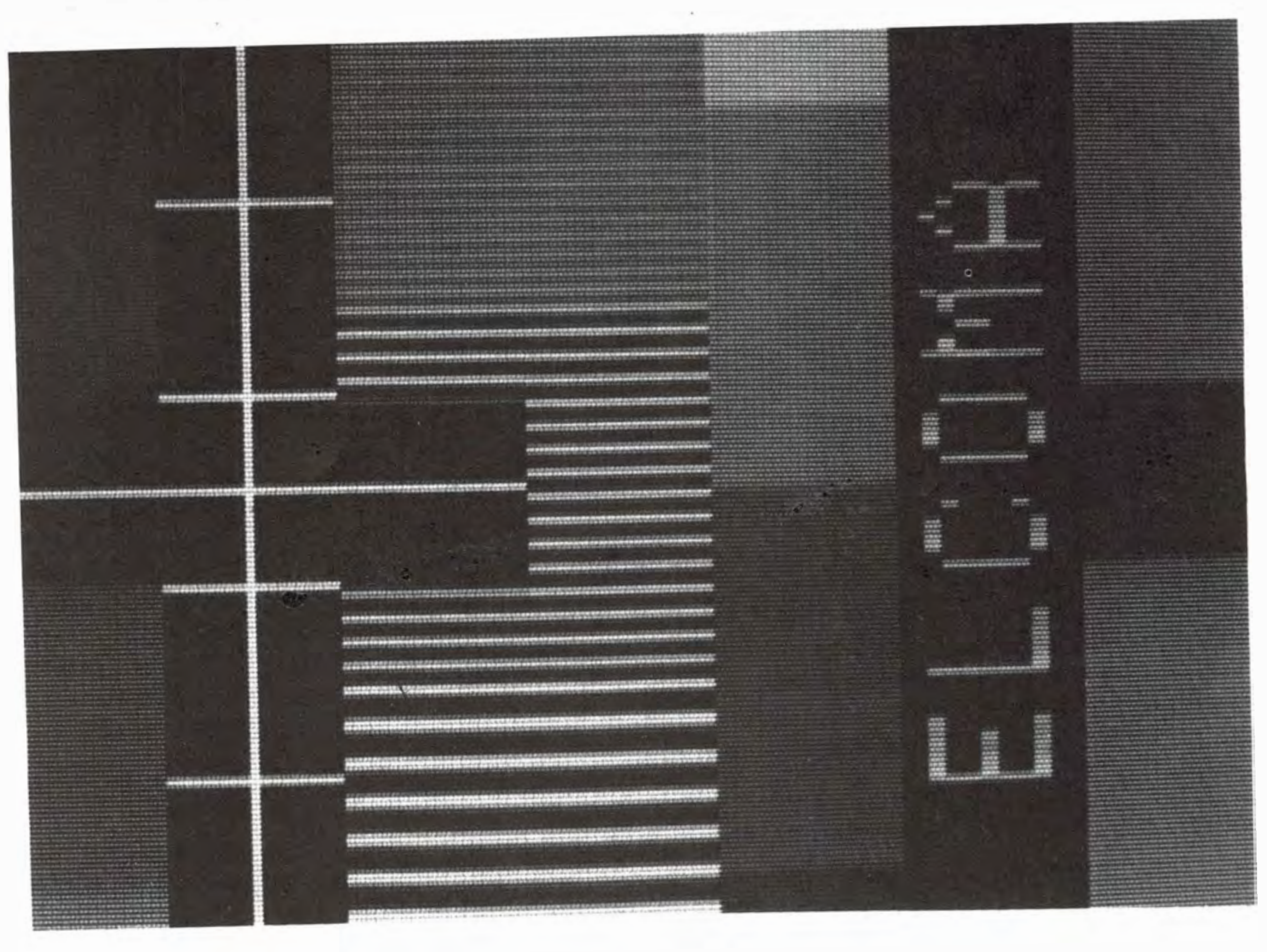


Figura 6. Modulador de la velocidad de barrido.

Figura 7.


ELCOMA

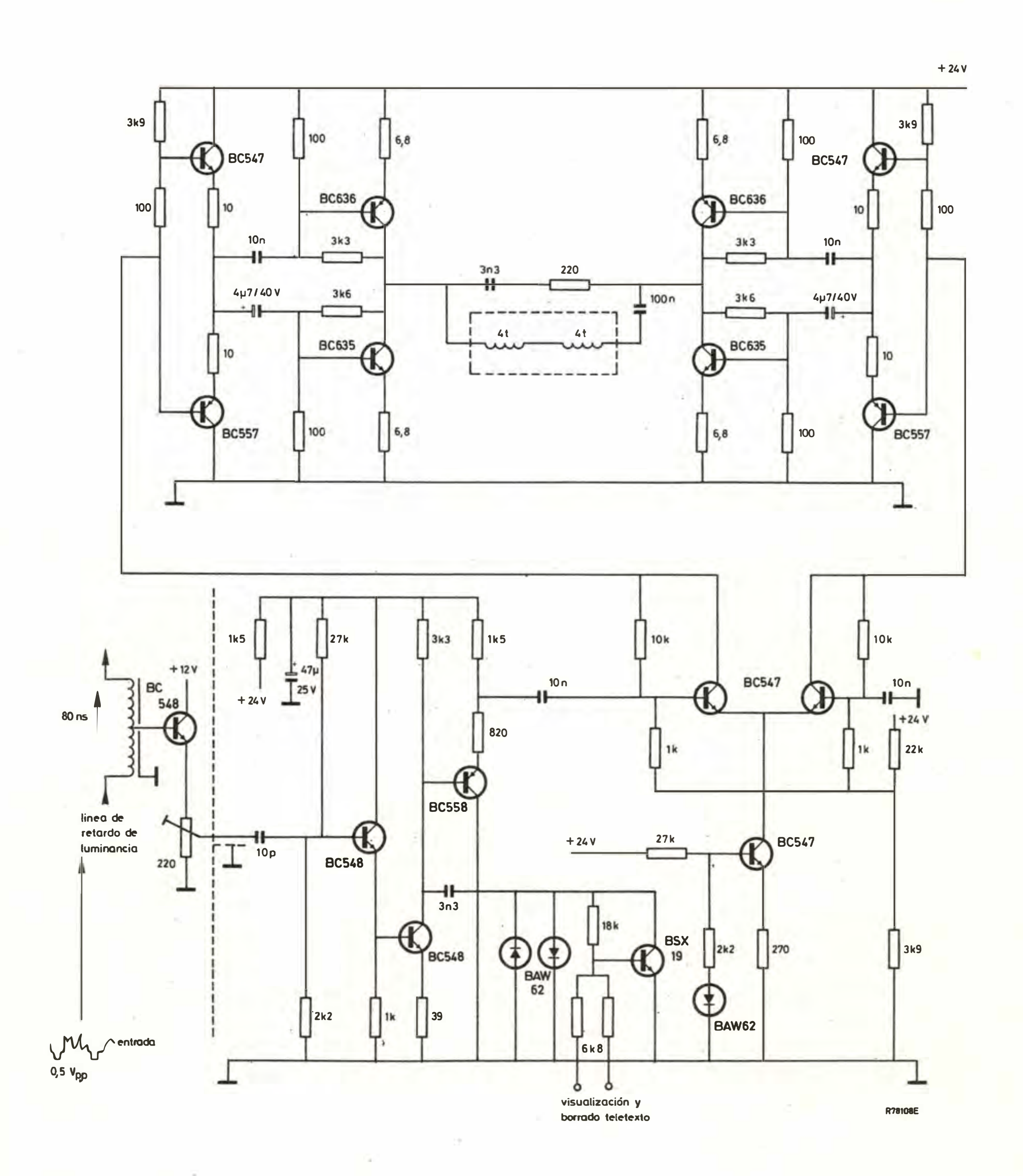


Figura 8. Modulador de la velocidad de barrido.

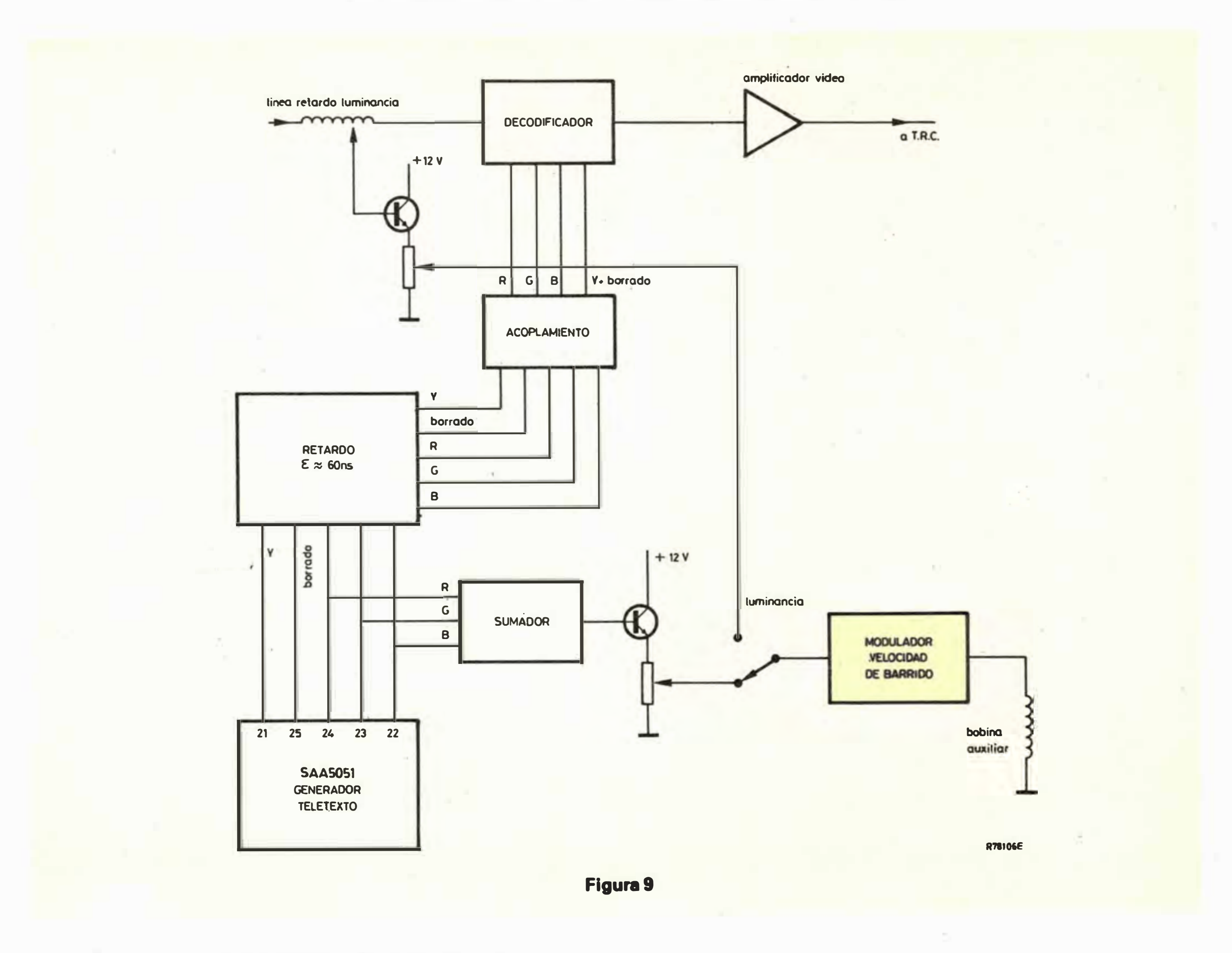


Figura 9

6. CONCLUSIONES SOBRE LA UTILIZACION DEL M.V.B.

Mediante la utilización de un circuito sencillo se consigue una mejora sustancial en la nitidez de la imagen.

La aplicación descrita es un compromiso entre las prestaciones ideales y el coste.

La influencia sobre la convergencia es mínima.

Puede aplicarse a los actuales diseños de TV que utilicen sistema 30AX, mediante pequeñas modificaciones en los circuitos existentes.

La necesidad del sistema M.V.B. es mucho menor para la recepción de señales de teletexto. Si a pesar de ello se desea incorporar dicho sistema con teletexto, este artículo da las orientaciones necesarias para su diseño.■

Circuito visualizador / excitador de 11 LED's

En este artículo se presenta el circuito integrado TDA1594 diseñado para excitar 11 diodos LED para visualización de señal analógica, y se dan algunos circuitos de aplicación.

El TDA1594 es un circuito integrado monolítico diseñado para excitar 11 diodos LED para visualización de señal analógica. Son posibles dos modos de visualización: como puntero (sólo un LED encendido) o como barra (una fila de LEDs encendida).

En la figura 1 se da el diagrama de bloques del circuito.

El circuito integrado TDA1594 contiene las siguientes funciones:

— Convertidor analógico-digital con curva de control precompensada en forma de S (figura 2).

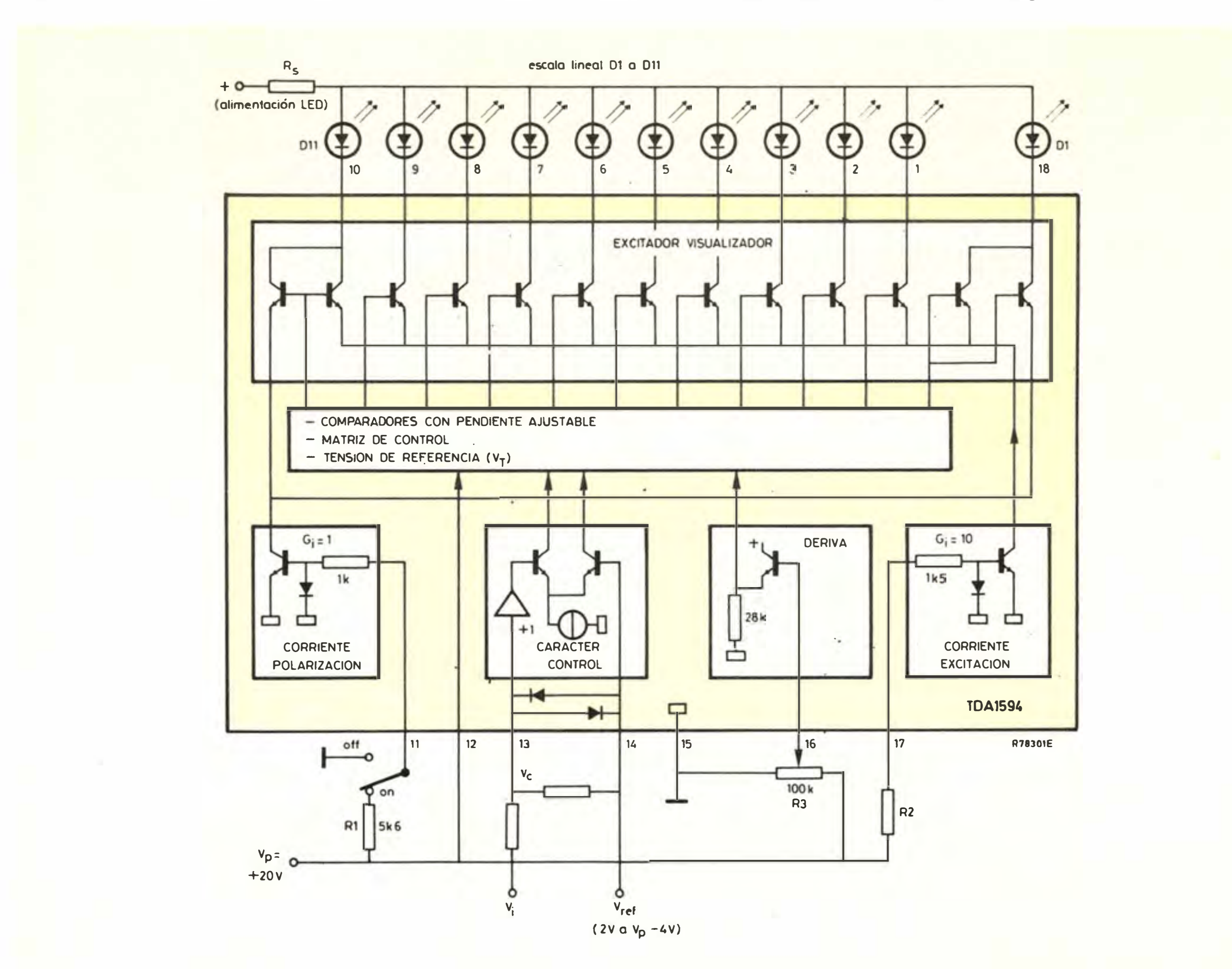


Figura 1

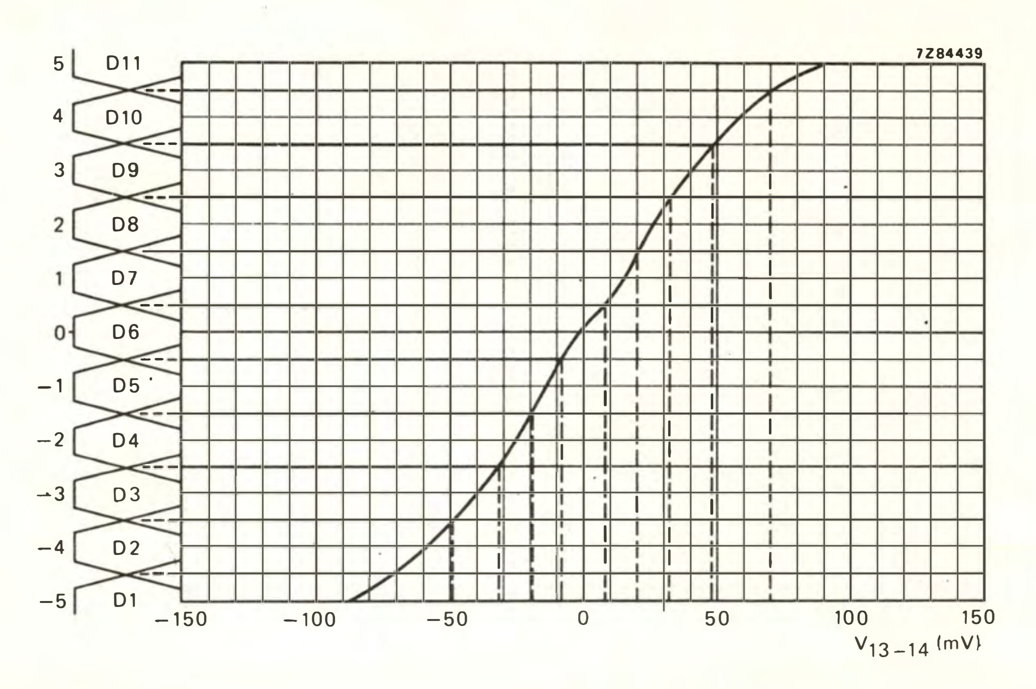


Figura 2

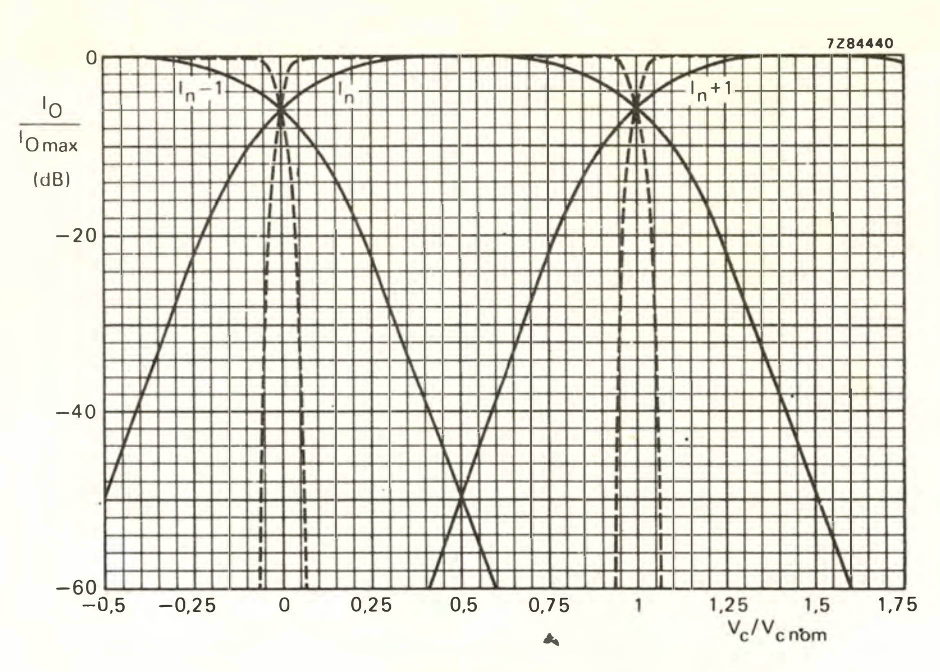


Figura 3

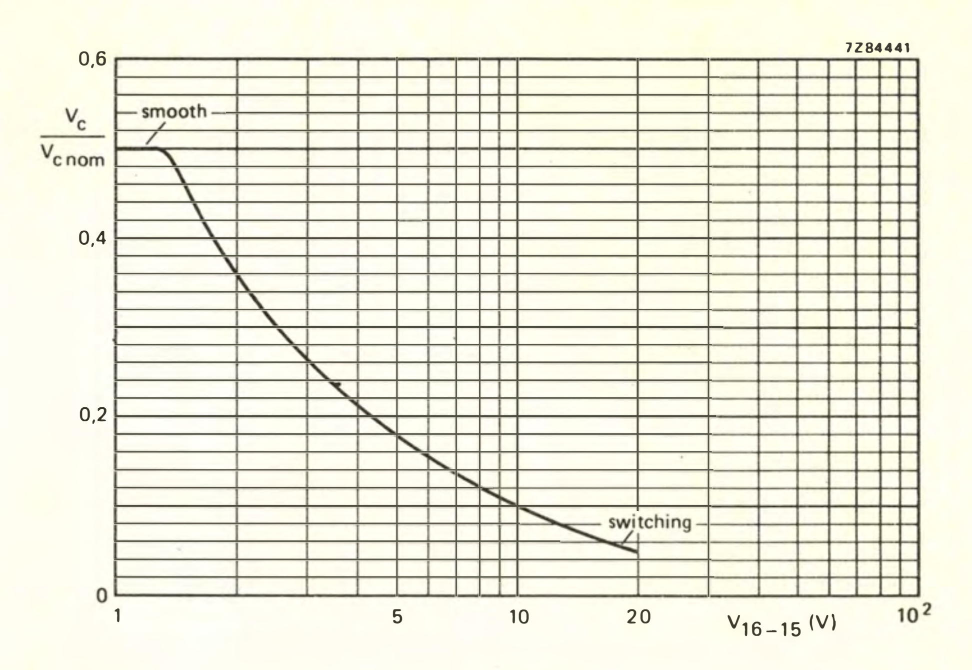


figura 4

— Control de corriente del LED con corriente de polarización seleccionable separada para los límites del visualizador.
— Control de brillo externo; por ejemplo mediante una resistencia LDR.
— Deriva de brillo ajustable externo de los segmentos del visualizador (figuras 3 y 4).
— Entrada de control de elevado valor óhmico; diodo protegido.
— Tensión interna de referencia (proporcional a V_5).

En la tabla 1 se dan los principales datos de referencia.
En las figuras 5 y 6 se dan las curvas de ajuste de la corriente de visualización y de la corriente de polarización respectivamente.

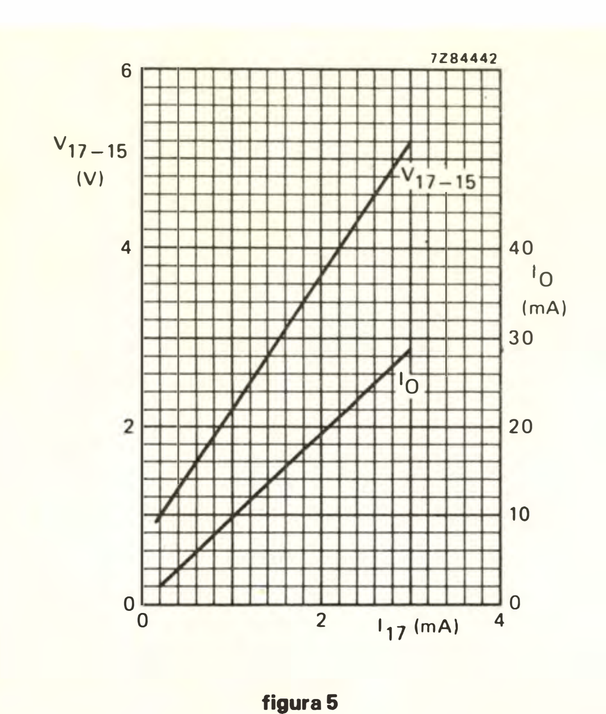


figura 5

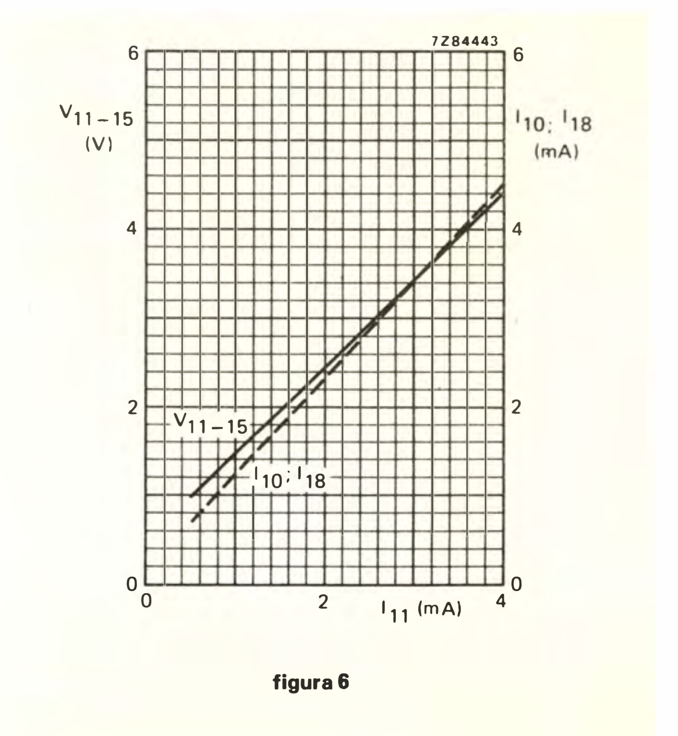


figura 6

Resumen de los datos de referencia

Margen de tensión de alimentación (pat. 12)	V_P		7,5 a 23 V
Corriente de alimentación (pat. 12)	I_P	típ	6 mA
Margen de tensión de control	$\pm V_c$	típ	100 mV
Margen de tensión de entrada de referencia	V_i		2 a V_p−4V
Corriente de salida ajustable	I_O		0 a 25 mA
Tensión inversa de salida	V_{OR}	típ	25 V
Tensión de saturación de salida	V_{Osat}	<	2,5 V
Margen de temperatura ambiente	T_{amb}		− 30 a + 80°C

CIRCUITOS DE APLICACION

Puntero

Nota:

1.— Se pueden conectar dos o más salidas en paralelo para excitar un LED siempre que se hayan excitado menos de 11 LEDs.

2.— Es posible utilizar LEDs de diferente color en una barra.

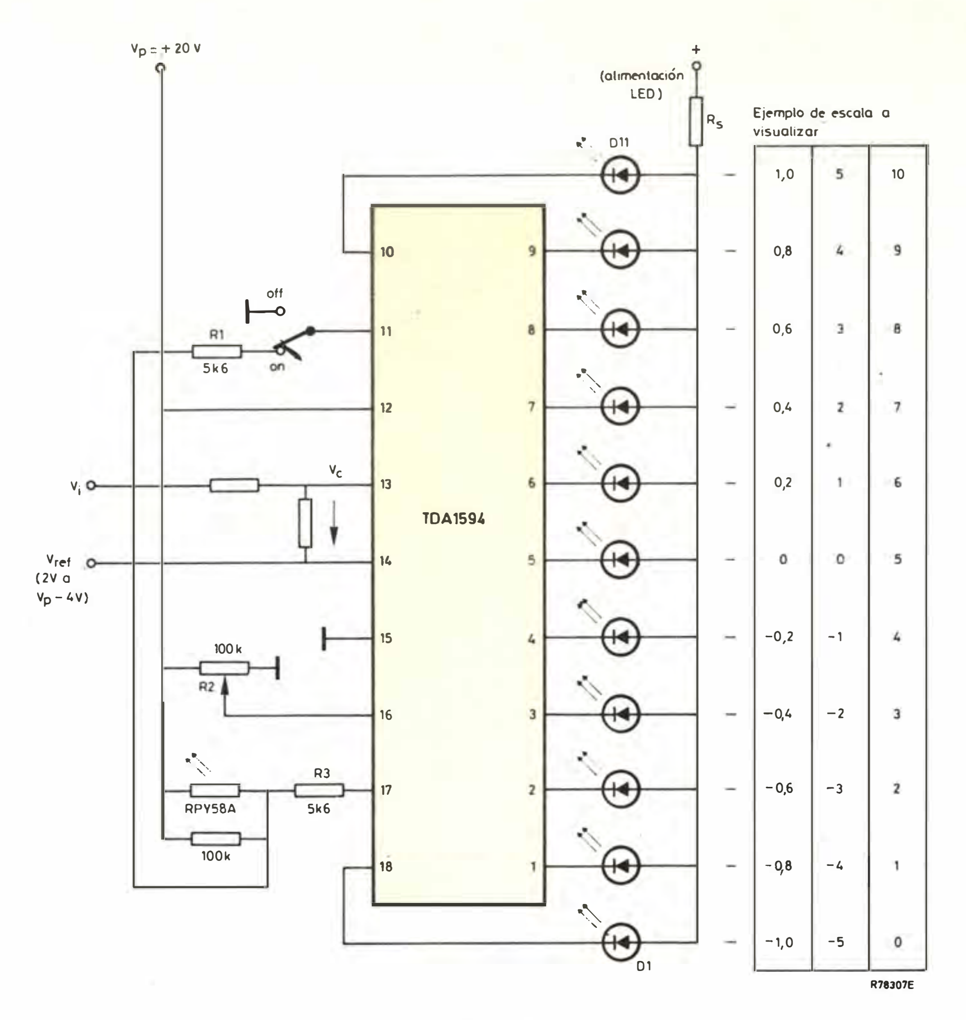


figura 7

Visualizador de barra

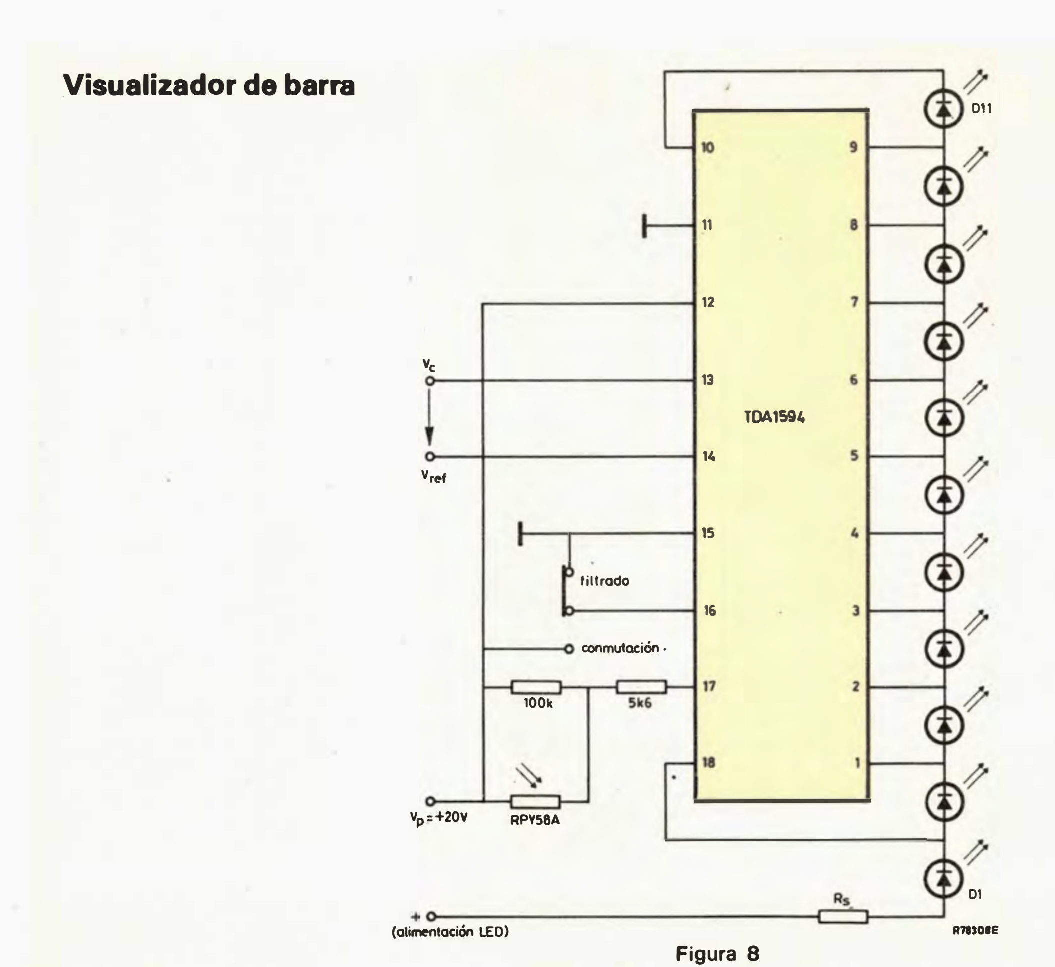


Figura 8

Visualizador de barra positiva/negativa

Figura 9.

El TDA1594 controlado por el circuito de agudos/ graves TDA1074

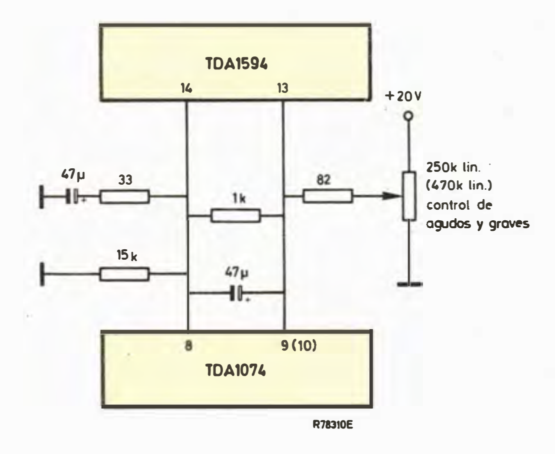


Figura 10.

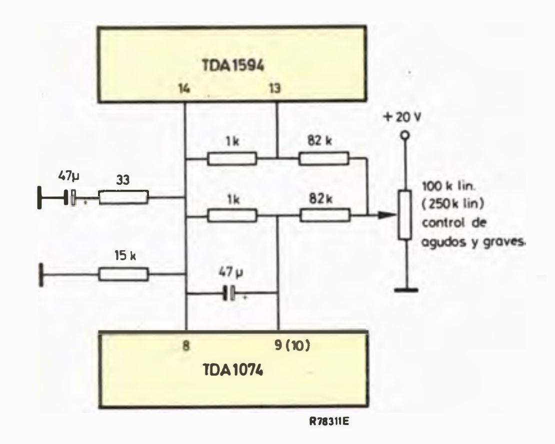


Figura 11.

Visualizador de sintonía y de intensidad de campo en un receptor de radio AM/FM

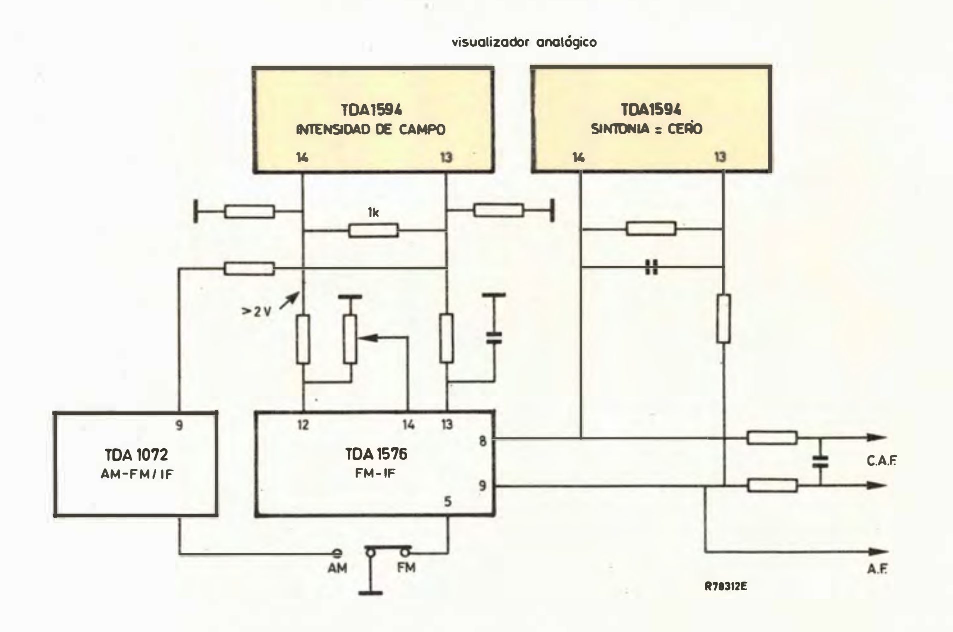


figura 12

Diseño de sistemas de altavoces de Hi-Fi: la ecuación de ondas y elementos acústicos

Este artículo es el primero de una serie sobre sistemas de altavoces Hi-Fi. En esta primera parte se deducen las fórmulas que se utilizarán más adelante en posteriores artículos. En un segundo artículo se estudiará el altavoz de bobina móvil, para pasar a posteriores artículos que cubrirán el diseño de sistemas de altavoces herméticamente cerrados, filtros de cruce, especificaciones, medidas, etc.

INTRODUCCION

La potencia de salida de los primeros aparatos de radio era de unos pocos milivatios y para su construcción, los fabricantes utilizaban válvulas cuyo rendimiento era muy bajo.

En 1925 C.W. Rice y E.W. Kellogg diseñaron un amplificador cuya potencia de salida era de 1 W. Esta potencia obligó a los constructores de altavoces a desarrollar un altavoz que pudiese transformar dicha energía eléctrica en mecánica, y así nació el primer altavoz de bobina móvil, que se llamó «Rice Kellogg», el cual tenía un cono de seis pulgadas de diámetro y el campo magnético se creaba haciendo pasar corriente contínua por una bobina.

A pesar de todos los avances tecnológicos introducidos en los equipos de alta fidelidad, el último eslabón del conjunto sigue siendo hoy el altavoz de bobina móvil.

LA ECUACION DE ONDA Y LOS ELEMENTOS ACUSTICOS

Propagación del sonido

Considérese una superficie plana vibrando en el aire, al desplazarse hacia adelante acelera las partículas adyacentes y comprime el aire que se encuentra delante de ellas. Las partículas aceleradas chocan con sus vecinas, propagándose así la compresión hacia el exterior. Cuando la superficie vibrante retorna, origina una depresión en las partículas adyacentes, de modo que las partículas de aire se mueven para llenar el vacío creado y son seguidas en su movimiento por las partículas más alejadas, con lo que tanto la depresión como la compresión se propagan al exterior.

El movimiento alternativo de compresión y depresión crea la llamada onda sonora que se propaga con cierta velocidad y cada partícula se mueve con la misma frecuencia que la superficie vibrante. La longitud de onda, λ, la frecuencia, f, y la velocidad de propagación, c, están relacionadas por las expresión:

$$\lambda = c/f.$$

que se obtiene fácilmente recordando que:

espacio = velocidad × tiempo

y teniendo en cuenta que la longitud de onda es un espacio y la frecuencia la inversa del periodo que es un tiempo.

Por otro lado, a las frecuencias audibles los cambios de presión son esencialmente adiabáticos ya que no hay tiempo para cambios de calor, y el medio se comporta de acuerdo con la ecuación,

$$PV^{\gamma} = \text{a constante} \qquad (1)$$

donde:
P = presión
V = volumen
γ = relación entre el calor específico a presión constante y y el calor específico a volumen constante. Para el aire $\gamma \approx 1{,}4$.

Ecuación de onda

A continuación se obtendrá la ecuación de propagación de la onda sonora en tubos y bobinas. Aunque la obtención de la ecuación se basa en la aproximación de que el diámetro es pequeño comparado con la longitud de onda, la ecuación resultante también puede utilizarse para ondas esféricas y planas.

Ecuación del movimiento

Considérese un volumen de aire en una bocina cónica como la de la figura 1. Las secciones S_1 y S_2 son perpendiculares a la dirección de propagación del sonido. Si la superficie S_1 es igual a la superficie S_2, la masa de aire encerrada será:

$$M = \varrho S \mathrm{d}x$$

donde ϱ es la densidad.

La fuerza en el lado izquierdo de la superficie S será:

$$F = P.S$$

y la fuerza en el lado derecho será:

$$F_{RHS} = \{P + (\partial P/\partial x)\mathrm{d}x\}S,$$

de modo que la fuerza neta resultante en la masa M será:

$$F = -\frac{\partial P}{\partial x}\mathrm{d}x\, S.$$

Por otra parte:

$$F = Ma = M\,\mathrm{d}v/\mathrm{d}t,$$

luego

$$-\frac{\partial P}{\partial x}\mathrm{d}x\, S = \varrho S\,\mathrm{d}x\,\frac{\mathrm{d}v}{\mathrm{d}t}$$

de donde

$$\frac{\partial P}{\partial x} + \varrho\frac{\mathrm{d}v}{\mathrm{d}t} = 0. \qquad (2)$$

que es la llamada ecuación de ondas.

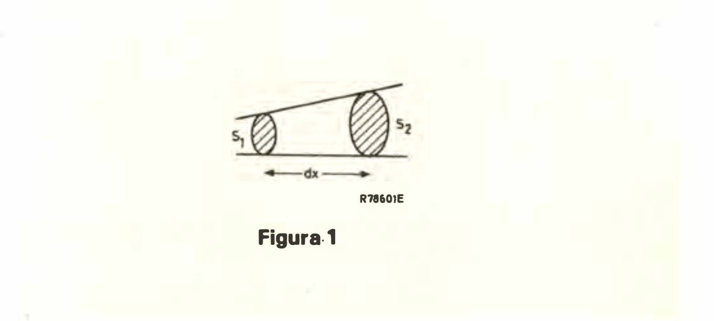


Figura 1

Estas fórmulas también son validas si $S_1 \neq S_2$, porque la mayor fuerza en la sección S_2 es compensada con las componentes horizontales de la fuerza en la superficie cónica (véase la figura 2).

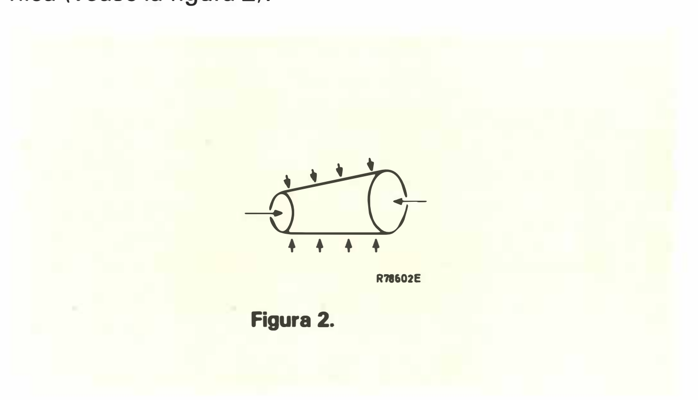


Figura 2.

Ecuación de continuidad

Durante un incremento de tiempo dt, el desplazamiento de la masa en el lado izquierdo es vS, y en el lado derecho es $\{v + (\partial v/\partial x)\mathrm{d}x\}\{S + (\partial S/\partial x)\,\mathrm{d}x\}$.

Como no puede haber pérdida de masa, el volumen debe variar según la ecuación:

$$\frac{\partial V}{\partial t} = \left(S\frac{\partial v}{\partial x} + v\frac{\partial S}{\partial x} \right)\mathrm{d}x. \qquad (3)$$

Ley de los gases

Diferenciando la ecuación 1 con respecto al tiempo se tiene:

$$\gamma P V^{\gamma-1}\frac{\partial V}{\partial t} + V\,\frac{\gamma \partial P}{\partial t} = 0$$

en la cual $P = P_o + p$, siendo P_o = presión atmosférica, y p = sobrepresión originada por una fuerza exterior, Entonces podemos escribir

$$\frac{\partial P}{\partial t} = \frac{\partial p}{\partial t} \text{ y } P \approx P_o$$

donde

$$\frac{\partial V}{\partial t} = -\frac{V}{\gamma P_o}\frac{\partial p}{\partial t} \qquad (4)$$

Combinando las ecuaciones (3) y (4) tenemos

$$-\frac{V}{\gamma P_o}\frac{\partial p}{\partial t} = -\frac{S\,dx}{\gamma P_o}\frac{\partial p}{\partial t} = \left(S\frac{\partial v}{\partial x} + v\frac{\partial S}{\partial x}\right) dx$$

por consiguiente

$$\frac{1}{\gamma P_o}\frac{\partial p}{\partial t} + \frac{\partial v}{\partial x} + \frac{v}{S}\frac{\partial S}{\partial x} = 0$$

y

$$\frac{1}{\gamma P_o}\frac{\partial p}{\partial t} + \frac{\partial v}{\partial x} + v\frac{\partial (\ln S)}{\partial x} = 0. \qquad (5)$$

Diferenciando la ecuación (5) respecto al tiempo tenemos,

$$\frac{1}{\gamma P_o}\frac{\partial^2 p}{\partial t^2} + \frac{\partial^2 v}{\partial x \partial t} + \frac{\partial v}{\partial t}\frac{\partial (\ln S)}{\partial x} = 0.$$

Diferenciando la ecuación (2) con respecto a la variable x y sustituyendo $\partial P = \partial p$ obtenemos:

$$\frac{\partial^2 p}{\partial x^2} + \varrho\frac{\partial^2 v}{\partial x \partial t} = 0. \qquad (6)$$

Combinando las ecuaciones (5) y (6) tenemos:

$$\frac{\varrho}{\gamma P_o}\frac{\partial^2 p}{\partial t^2} = \frac{\partial^2 p}{\partial x^2} + \frac{\partial p}{\partial x}\cdot\frac{\partial (\ln S)}{\partial x}$$

en la que

$\varrho/\gamma P_o = 1/c^2,$

donde c es la velocidad de propagación.

Entonces:

$$\frac{1}{c^2}\frac{\partial^2 p}{\partial t^2} = \frac{\partial^2 p}{\partial x^2} + \frac{\partial p}{\partial x}\cdot\frac{\partial (\ln S)}{\partial x}. \qquad (7)$$

Introducimos ahora una herramienta matemática útil, el potencial de velocidad, Φ, que se define como:

$$-\bar{v} = \frac{\partial \Phi}{\partial x}\bar{i} + \frac{\partial \Phi}{\partial y}\bar{j} + \frac{\partial \Phi}{\partial z}k$$

donce v es el vector velocidad e $\bar{i}, \bar{j}, \bar{k}$ son los vectores unitarios en las direcciones x, y, z.

En el caso de un estudio en una sola dirección tenemos:

$$v = -\frac{\partial \Phi}{\partial x}\bar{i}$$

y la ecuación (7) puede escribirse como:

$$\frac{1}{c^2}\frac{\partial^2 \Phi}{\partial t^2} = \frac{\partial \Phi^2}{\partial x^2} + \frac{\partial \Phi}{\partial x}\frac{\partial (\ln S)}{\partial x}. \qquad (8)$$

Si la bocina es perfectamente rígida, S no es función del tiempo y podemos sustiruir:

$\partial(\ln S)/\partial x = d(\ln S)/dx;$

entonces:

$$\frac{1}{c^2}\frac{\partial^2 \Phi}{\partial t^2} = \frac{\partial^2 \Phi}{\partial x^2} + \frac{\partial \Phi}{\partial x}\frac{d(\ln S)}{dx},$$

A partir de la ecuación (2) tenemos:

$$\frac{\partial P}{\partial x} = -\varrho\frac{\partial v}{\partial t}$$

que, para el caso unidimensional podemos escribir:

$$\frac{\partial P}{\partial x} = -\varrho\left(-\frac{\partial^2 \Phi}{\partial x \partial t}\right)$$

de donde

$$P = \varrho\frac{\partial \Phi}{dt}. \qquad (9)$$

Elementos mecánicos y acústicos

Impedancias

En un circuito eléctrico (fig. 3) definimos la impedancia eléctrica Ze como:

$$Z_e = \frac{V}{I}$$

donde Z_e puede ser resistiva, capacitiva, inductiva, o una combinación de las tres.

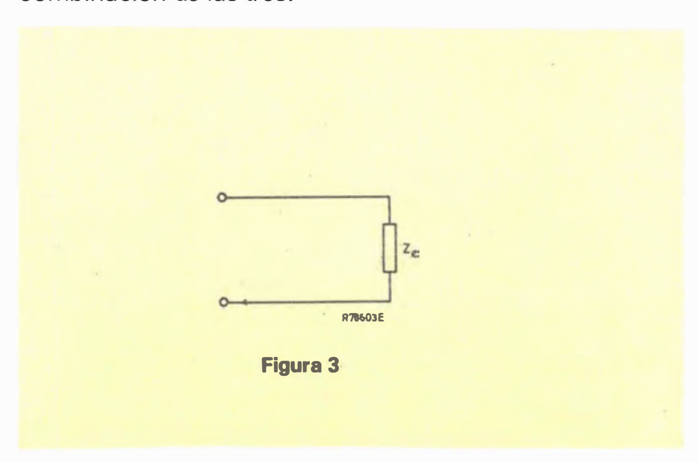


Figura 3

De forma similar, en un sistema mecánico compuesto de una masa M, un elemento elástico y una resistencia al movimiento (figura 4) podemos definir la impedancia mecánica Z_M como:

$$Z_M = \frac{F}{\nu}$$

En un sistema acústico sabemos que

$$F = P.S$$

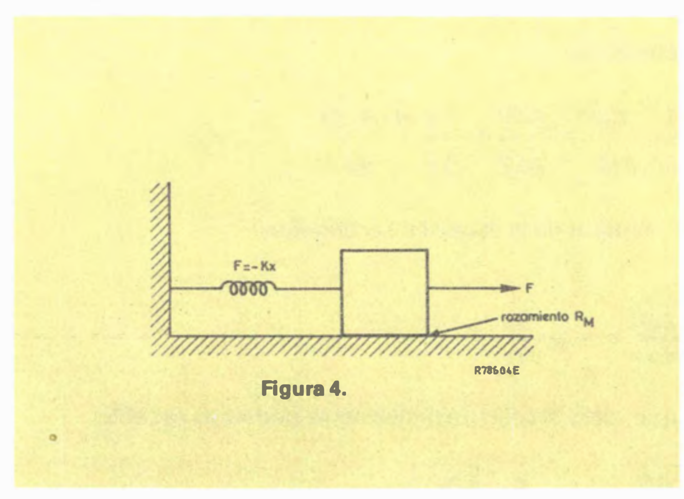


Figura 4.

Por otro lado, la velocidad ν de las partículas elementales que componen el sistema es

$$\nu = \frac{U}{S}$$

siendo U = velocidad volumétrica y S = superficie; y podemos escrribir:

$$Z_M = \frac{F}{\nu} = \frac{P.S}{U/S} = S^2 \frac{P}{U}$$

siendo $\frac{P}{U}$ = Za que es por definición la impedancia acústica.

Por lo tanto, la impedancia acústica presentada por una fuerza F que actúa sobre un área S que se mueve a una velocidad ν, está expresada por:

$$Z_A = \frac{F/S}{\nu S} = \frac{Z_M}{S^2} \qquad (10)$$

En algunos casos interesa considerar la impedancia por unidad de volumen Z_s llamada impedancia específica que está relacionada con las impedancias mecánica y acústica por la siguiente relación:

$$Z_s = \frac{Z_M}{S} = Z_A.S \qquad (11)$$

Analogía mecánica-eléctrica

En un circuito eléctrico paralelo compuesto de resistencia, inductancia y capacidad (fig. 5) en régimen sinusoidal permanente, se puede expresar su impedancia como:

$$Z(s) = \frac{V(s)}{I(s)} = \frac{1}{sC + \frac{1}{SL} + \frac{1}{R}} = \frac{s/C}{s^2 + 2\alpha s + \omega o^2}$$

$$s = j\omega; \quad 2\alpha = \frac{1}{RC} \quad y \quad \omega o = \frac{1}{\sqrt{LC}}$$

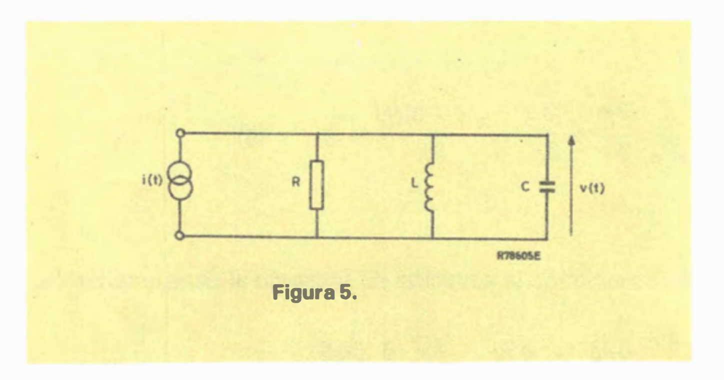


Figura 5.

Por otro lado, en un circuito eléctrico serie compuesto de resistencia inductancia y capacidad (fig. 6), se puede representar su admitancia como

$$\nu(s) = \frac{1}{sL + R + \frac{1}{Cs}} = \frac{s/L}{s^2 + \frac{R}{L}s + \frac{1}{LC}} = \frac{s/L}{s^2 + 2\alpha S + \omega o^2}$$

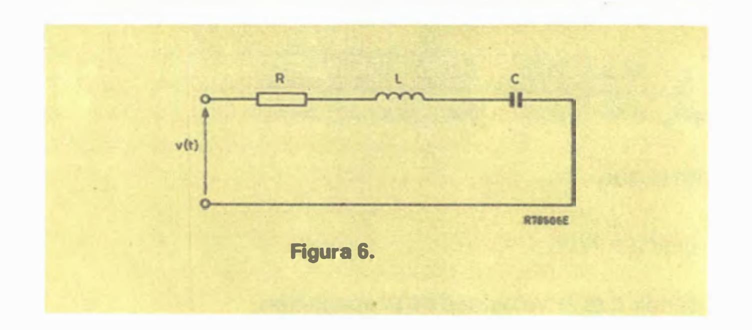


Figura 6.

De estas expresiones se puede ver que la ecuación que relaciona v(t) con i(t) es la misma en ambos casos, de modo que si se quiere pasar de un circuito serie a uno paralelo o viceversa hay que hacer los siguientes cambios:

i(t) —— v(t)
v(t) —— i(t)
L —— C
C —— L
R —— 1/R

Este cambio nos permite pasar de un circuito de impedancia a uno de movilidad. Así, un circuito eléctrico se puede representar, como muestra la figura 7, por un circuito de impedancias (izquierda) o por uno de movilidad (derecha). Igualmente, un sistema mecánico se puede representar según la figura 8 y uno acústico según la figura 9.

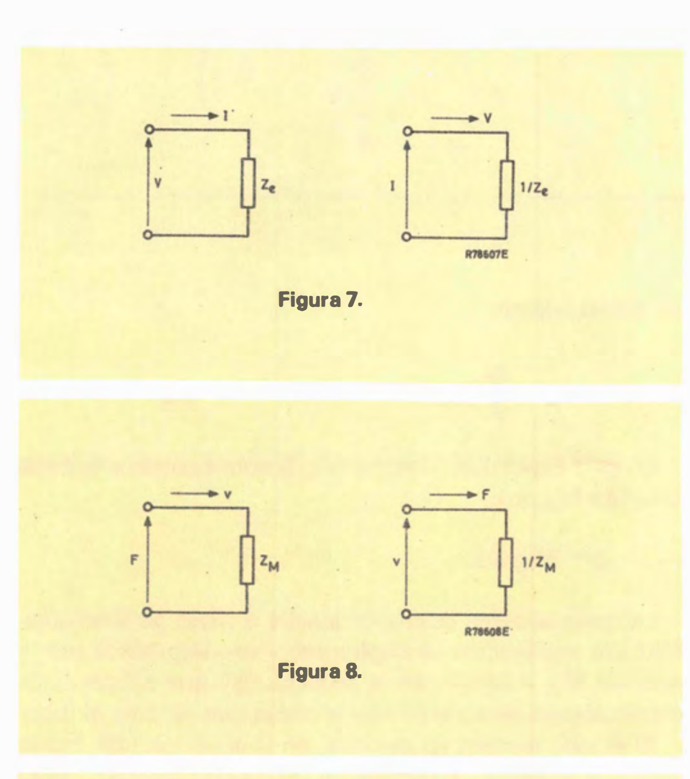


Figura 7.

Figura 8.

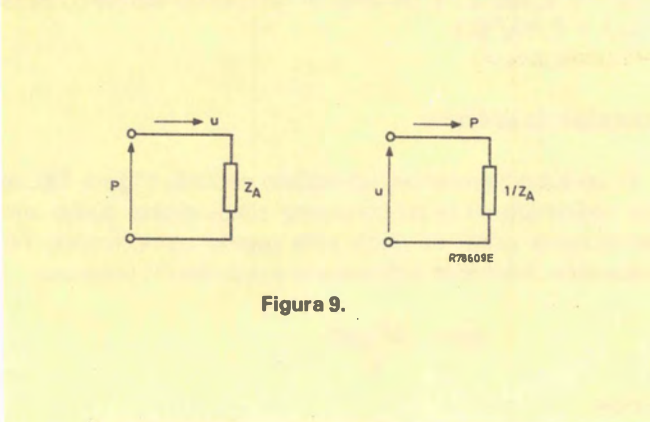


Figura 9.

A continuación se estudiará la semejanza entre un circuito eléctrico y uno mecánico.

En un circuito eléctrico como el de la figura 10 se tiene:

$$0 = R\frac{\delta q}{\delta t} + \frac{L\delta^2 q}{\delta t^2} + \frac{q}{C}$$

donde q = carga eléctrica
C = capacidad
L = inductancia
R = resistencia

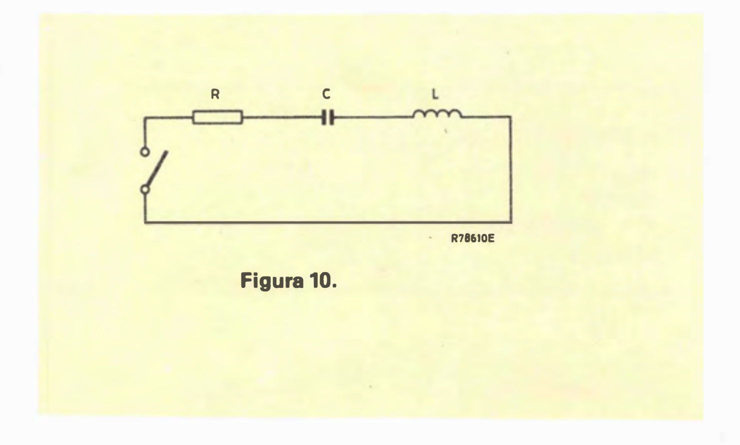


Figura 10.

En un circuito mecánico como el que se muestra en la figura 11 se tiene

$$O = M_m\frac{\delta^2 x}{\delta t^2} + R\frac{\delta x}{\delta t} + \frac{x}{C_m}$$

donde C_m = rigidez elástica
M_m = masa
R_m = resistencia mecánica

Comparando ambas expresiones podemos ver que:

L —— M_m
R —— R_m
C —— C_m

y

Intensidad —— Velocidad u
Carga —— Desplazamiento x
Tensión —— Fuerza

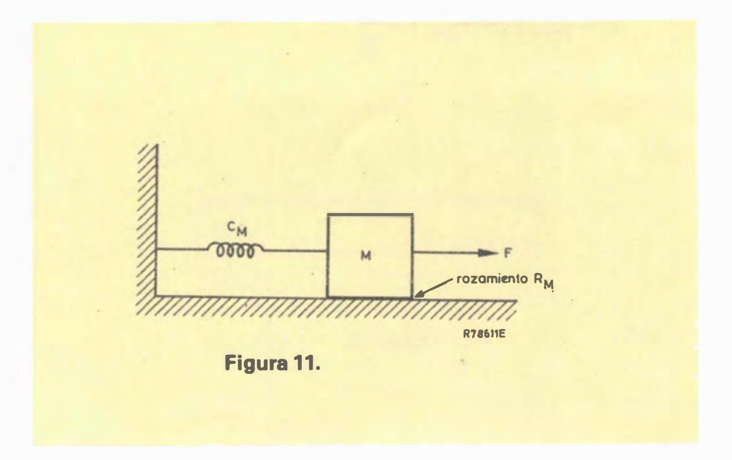


Figura 11.

Tabla 1

Elemento	Ecuación del movimiento		Símbolo	
	General	Armónico	Impedancia	Movilidad
Masa, M	$F_t = Ma = M\frac{dv}{dt}$	$F = Mj\omega v$		
Compliancia, C_M ($C_M = 1/k$, dónde k = constante elástica	$F = kx = \frac{x}{C_M} = \frac{1}{C_M}\int v\,dt$	$F = \frac{v}{j\omega C_M}$		
Resistencia R_M	$F = R_M v$			

Finalmente, la tabla 1 ilustra la analogía entre los elementos mecánicos y acústicos y sus circuitos de impedancia y movilidad.

Masa acústica

El aire contenido en un tubo de pequeño diámetro (fig. 12) puede ser considerado como un elemento rígido que se mueve al unísono con respecto al aire exterior y sólo puede ser acelerado, no comprimido; por lo tanto se comporta como una masa. La ecuación del movimiento será:

$$F = Mj\omega v$$

donde

$$F = pS,\ M = lS\varrho,\ v = \frac{U}{S}$$

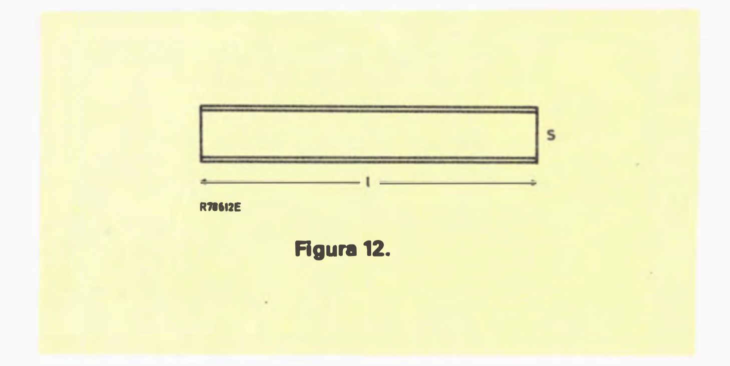


Figura 12.

por consiguiente

$$p = \frac{l\varrho}{S} j\omega U \qquad (12)$$

En esta expresión, el término $l\varrho|S$ corresponde a la masa acústica M_A; así,

$$p = M_A j\omega U.$$

La masa acústica es proporcional a la masa de aire sometido a la aceleración, e idealmente viene expresada por la relación $M_A = M|S^2$; en la práctica hay que aplicar unas correccionaes de acuerdo con la forma que termina el tubo.

Si el tubo termina en aire libre, en la ecuación (12), l pasa a ser $l + 0{,}33\sqrt{S}$; si termina en un recinto (baffle), l pasa a ser $l + 0{,}45\sqrt{S}$.)

Compliancia acústica

Si un tubo terminá en un recinto cerrado (figura 13), el aire contenido en la esfera puede considerarse como una compliancia pura; es decir sólo puede comprimirse, no acelerarse. Entonces aplicando la ecuación (1) tenemos:

$$dP = -\frac{\gamma P_0 dV}{V}$$

donde:
dP = presión de sonido = p
dV = desplazamiento del volumen = $\frac{U}{j\omega}$

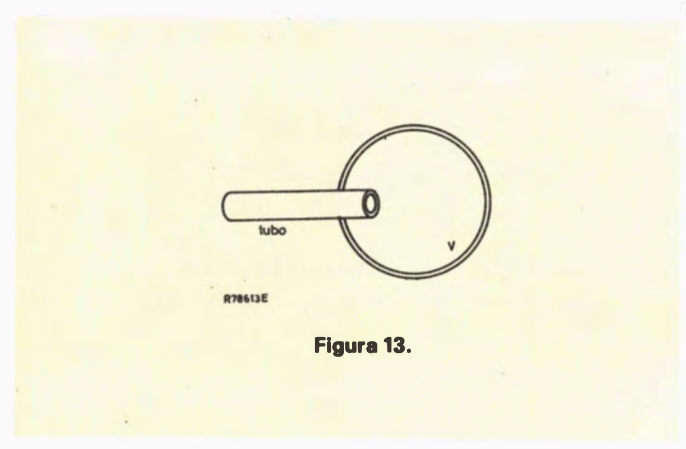


Figura 13.

entonces

$$p = \frac{\gamma P_0 U}{j\omega V}$$

y la impedancia acústica

$$Z_A = \frac{P}{U} = \frac{\gamma P_0}{j\omega V}$$

con lo que

$$C_A = \frac{V}{\gamma P_0}$$

sustituyendo $\nu P_0 = \varrho c^2$, tenemos

$$C_A = \frac{V}{\varrho c^2} \qquad (13)$$

Resistencia acústica

Al ser impulsado el aire por una fuerza se pone en movimiento. Las partículas de aire chocan unas con otras produciéndose un rozamiento entre ellas asi como con las paredes del tubo, que es directamente proporcional a la velocidad de dichas partículas. Estos rozamientos no son más que una resistencia al movimiento de las partículas.

En general diremos que cualquier sistema acústico en el que el flujo de aire es directamente proporcional o está en fase con la presión, puede representarse por una resistencia acústica.

Impedancia de radiación

Descripción cualitativa

Considérese una pequeña esfera que vibra armónicamente. Cuando el radio es máximo, la velocidad de la superficie y del aire encerrado es cero y la presión es máxima.

Cuando el radio es la mitad entre el máximo y el mínimo, la velocidad de la superficie es máxima y la presión es cero. Así, la presión sonora p está desfasada 90° con respecto a la velocidad (fig. 14). En este caso, la impedancia de radiación es puramente reactiva y se puede considerar como una masa pura que se mueve a una determinada frecuencia.

Considérese ahora una esfera pulsante, o una superficie plana vibrante, que sea grande comparada con la longitud de onda. La impedancia de una determinada partícula no puede considerarse puramente reactiva, porque está influenciada por partículas vecinas que se encuentran también vibrando y que afectan a la presión local. Para hallar la impedancia de radiación hay que dividir la presión resultante por la velocidad volumétrica. Pero, como la presión resultante está generalmente originada por las partículas vecinas, sufrirá un retraso en el tiempo debido a la distancia que debe recorrer (fig. 15). La impedancia no es puramente reactiva ya que tiene una componente resistiva. Esta componente resistiva debe considerarse cuando se haga un estudio de la energía acústica radiada.

Análisis matemático

Considérese una esfera pulsante de vadio r y área de su superficie $S = 4\pi r^2$. En la ecuación (8) se puede sustituir x por r y se tiene

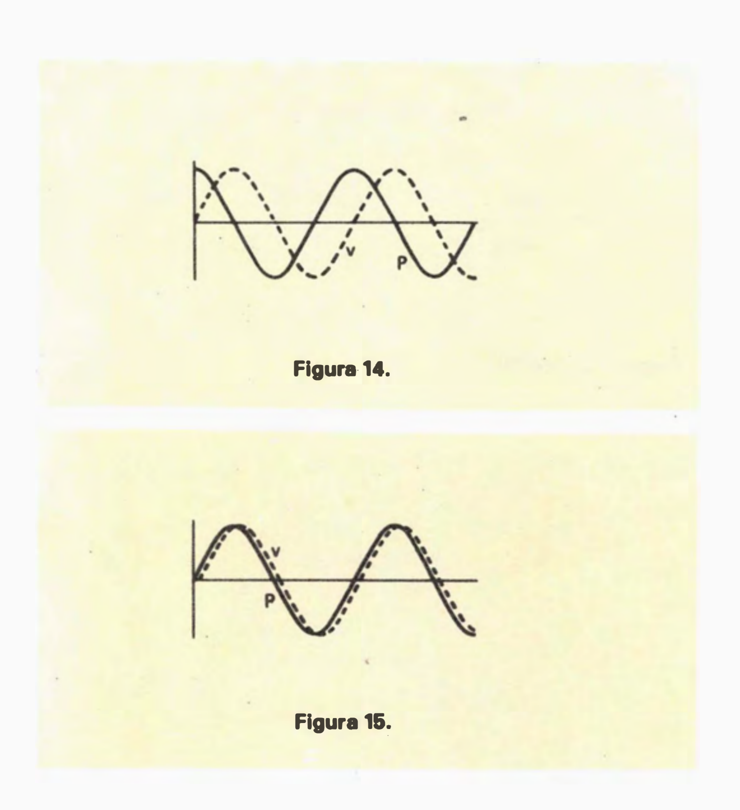


Figura 14.

Figura 15.

$$\frac{d(\ln S)}{dx} = \frac{d(\ln S)}{dr} = \frac{1}{S}\,\frac{dS}{dr} = \frac{2}{r}$$

y la ecuación de onda que se obtiene es:

$$\frac{1}{c^2}\,\frac{\delta^2\Phi}{\delta t^2} = \frac{\delta^2\Phi}{\delta r^2} + \frac{2}{r}\,\frac{\delta\Phi}{\delta r}$$

Entonces si se cambia la variable dependiente de ° a ω_ϱ tenemos

$$\frac{1}{c^2}\frac{\delta^2(\Phi_r)}{\delta t^2} = \frac{\delta^2(\Phi_r)}{\delta r^2}$$

cuya solución general es:

$$\Phi_r = Ae^{j(\omega t - kr)} + B\, e^{j(\omega t + kr)}$$

donde primer término representa la onda incidente, el segundo término la onda reflejada, y k es un número que está relacionado con la longitud de onda por:

$$k = \frac{\omega}{c} = \frac{2\pi}{\lambda}$$

Para una onda esférica, progresiva y libre tenemos:

$$\Phi = \frac{A}{r} e^{j(\omega t - kr)}$$

Con todas estas expresiones estamos en condiciones de calcular la impedancia de radiación acústica mecánica y específica.

La impedancia de radiación específica Z_{SA} es:

$$Z_{sA} = \frac{P}{\nu}$$

en la que $\nu = -\delta\Phi/\delta r$, según la ecuación (9) $p = \varrho \frac{\delta\Phi}{\delta t}$
Así:

$$Z_{sA} = \frac{\varrho\delta\Phi / \delta t}{-\delta\Phi/\delta t} = \frac{\varrho j\omega\Phi}{(\frac{1}{r} + jk)\Phi}$$

(véase la figura 16).

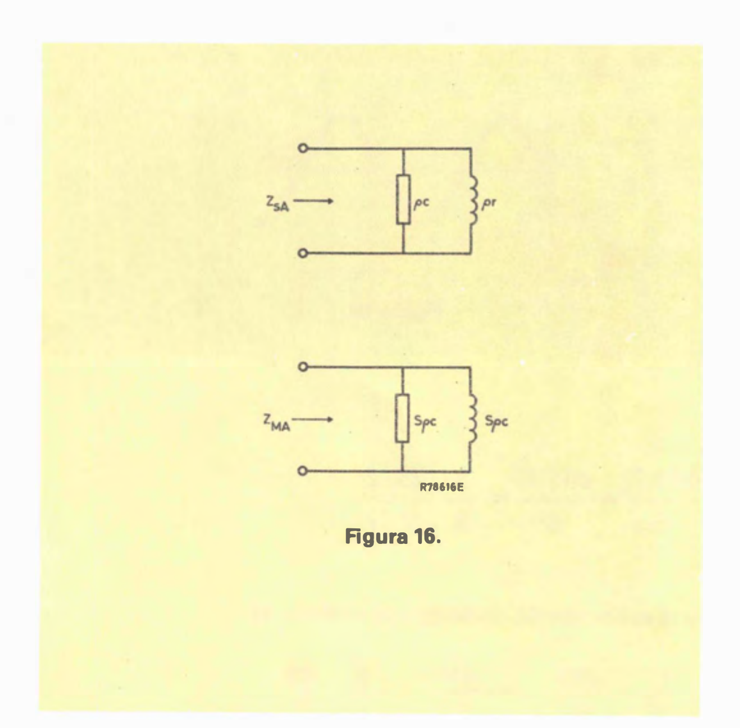


Figura 16.

Entonces, como la impedancia de radiación mecánica es:

$$Z_{MA} = SZ_{sA},$$

$$Z_{MA} = 4\pi r^2 \varrho c \frac{jkr}{1 + jkr}$$

En la figura 17 se da el correspondiente circuito de movilidad. La impedancia de radiación acústica Z_{AA} está dada por

$$Z_{AA} = \frac{p}{U}\frac{Z_{MA}}{S^2}$$

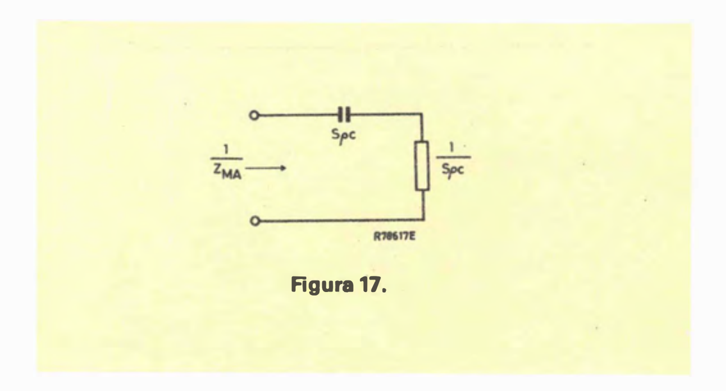


Figura 17.

La ecuación 14 confirma la conclusión a la que se ha llegado mediante el estudio cualitativo; la impedancia de radiación tiene una componente resistiva y una reactiva.

- Para $kr \ll 1$, la impedancia se comporta como una masa.
- Para $kr \gg 1$, la impedancia se comporta como una resistencia.

Estas dos últimas consideraciones seran de gran utilidad en el estudio del funcionamiento de un altavoz.

Sustitución serie/paralelo

Se pueden reemplazar circuitos en paralelo, como los de la figura 16, por circuitos en serie como los de la figura 18.La impedancia del circuito en paralelo viene dada por:

$$Z_{par} = \frac{R_{par}\, j\omega L_{par}}{R_{par} + j\omega L_{par}}$$

y la del circuito en serie por:

$$Z_{ser} = R_{ser} + j\omega L_{ser}$$

Racionalizando el denominador en la expresión de Z_{par} y separando términos tenemos:

$$Z_{par} = \frac{R_{par}\, \omega^2 L^2_{par}}{R^2_{par} + \omega^2 L^2_{par}} + j\omega \frac{R^2_{par} L_{par}}{R^2_{par} + \omega^2 L^2_{par}}$$

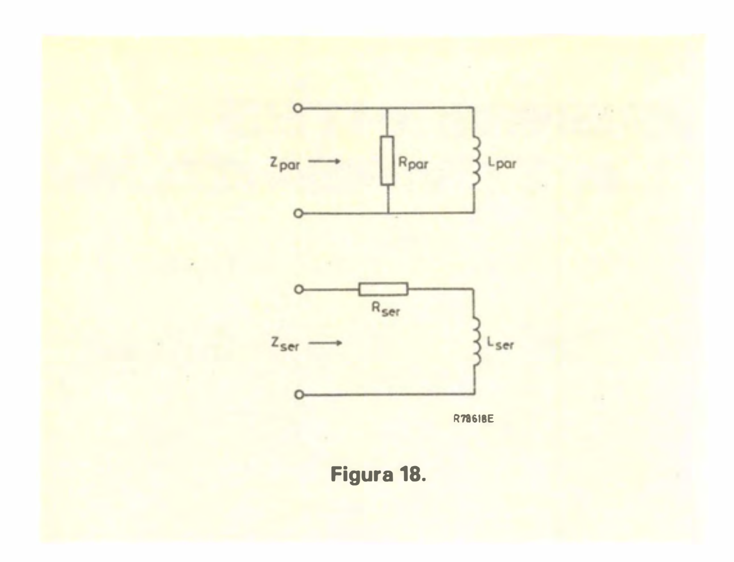


Figura 18.

donde el primer término es la componente resistiva y el segundo término la componente reactiva. Teniendo en cuenta que $Z_{par} \equiv Z_{ser}$, podemos escribir:

$$R_{ser} = \frac{R_{par}\ \omega^2 L^2_{par}}{R^2_{par} + \omega^2 L^2_{par}}$$

y

$$L_{ser} = \frac{R^2_{par} L_{par}}{R^2_{par} + \omega^2 L^2_{par}}$$

Si por ejemplo, se transforma el circuito en paralelo de la figura 16 en su equivalente en serie (fig. 19) tenemos:

$$R = \varrho c \frac{(kr)^2}{1 + (kr)^2} \quad \text{y} \quad M_r = \frac{\varrho r}{1 + (kr)^2}$$

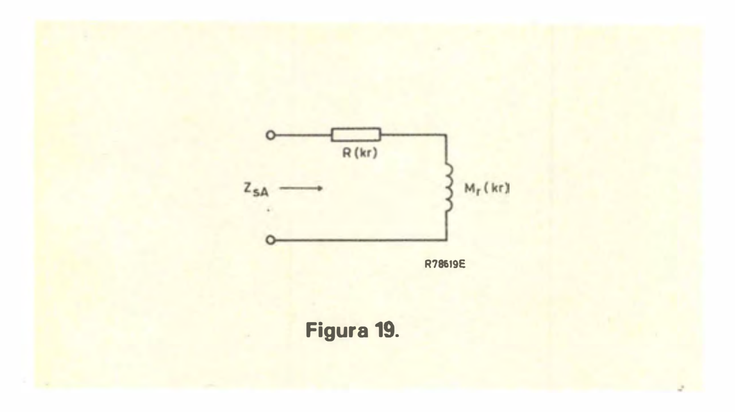


Figura 19.

Intensidad sonora

La intensidad sonora I en una determinada dirección está definida por la energía transmitida a través de un área unidad normal a dicha dirección. Normalmente se expresa en vatios por metro cuadrado o por centímetro cuadrado. Matemáticamente es el producto de la presión sonora y la componente en fase de la velocidad de la particula:

$$I = \text{Re}\, p^* \nu \cos \Theta$$

donde:

p* es el valor complejo conjugado de la presión de sonido, eficaz.

ν es el valor complejo eficaz de la velocidad de la partícula en la dirección de propagación,

Θ es el ángulo formado por la dirección de propagación y la dirección en la cual es medida la intensidad sonora y

y Re es la parte real del producto.

Para una onda libre plana o esférica progresiva, la intensidad en la dirección de propagación ($\Theta = 0$) es:

$$I = \frac{p^2}{\varrho C}$$

donde p es la presión eficaz.

Niveles de potencia, intensidad y presión sonora

Son unas relaciones entre un valor medido o calculado de la potencia, intensidad o presión sonora y un valor fijo de referencia. Se expresa en dB y se definen como sigue:

$$\text{nivel de potencia PWL} = 10 \log_{10} \frac{W}{W_{ref}}$$

donde W es la potencia medida o calculada y W_{ref} normalmente se toma como 10^{-12} vatios.

$$\text{Nivel de intensidad IL} = 10 \log_{10} \frac{I}{I_{ref}}$$

donde $I_{ref} = 10^{-12}$ W/m^2

$$\text{Nivel de presión sonora} \quad \text{SPL} = 10 \log_{10} \frac{p^2}{p^2_{ref}}$$

$$= 20 \log_{10} \frac{p}{p_{REF}}$$

donde $P_{ref} = 10^{-5}$ N/m^2.

En condiciones normales ($\varrho = 1{,}18$ kg/m^3, $c \approx 344$ m/s), el nivel de intensidad y el de presión sonora son practicamente iguales:

$$\text{IL} \approx \text{SPL} - 0{,}1 \text{ dB}$$

Todo este estudio sirve de base para introducirnos, en una próxima publicación, en el funcionamiento del altavoz de bobina móvil. ■

RESISTORES DEPENDIENTES NEGATIVAMENTE DE LA TEMPERATURA

para toda clase de aplicaciones que requieren control y regulación de la temperatura

TIPOS	P_{max} (W)	MARGEN DE TEMPERATURA A POTENCIA CERO (°C)	VALOR $B_{25/85}$ ±5% (K)	R_{25} (Ω)	REFERENCIA
DISCOS	1	-25 a +125	2675 a 5450	2.2 a 1300	2322 610 1....
		25 a +100		270 a 2200	2322 611
	0.5	-25 a +125	2600 a 4700	3.3 a 330 k	2322 642 1....
	1 1.5	-25 a +125	3500 a 4300	150 a 4700	2322 643 2322 644
		-25 a +155	4650 3350	82 min. 15	2322 644 90004 2322 644 90005
MOLDEADO	0.25	-10 a +125	3750	R_{+25} = 12000 R_{+100} = 950	2322 640 90004
		-25 a +200	4300	R_{+100} = 16700 R_{+200} = 1120	2322 640 90005
		-55 a +85	4000	R_{-30} = 50000 R_{-10} = 15000	2322 640 90013
		-55 a +85	4000	R_{-10} = 15000 R_{-25} = 2700	2322 640 90015
PASTILLA CERAMICA	0.25	-25 a +125	3660 a 4150	2.7 k a 330 k	2322 640 1....
	0.25	-55 a +85	4000	R_{-30} = 50000 R_{-10} = 15000 R_{-10} = 15000 R_{+25} = 2700	2322 640 90012 2322 640 90014
	0.5	-25 a +100	2600 a 4700	3.3 a 330 k	2322 642 2....
VARILLAS	0.6 1.5 2.3	-25 a +155	3300 a 4300 3250 a 4150 3200 a 4200	4.7 k a 470 k 4.7 k a 150 k 4.7 k a 150 k	2322 635 2322 636 2322 637
PERLAS		-25 a +200	2200 a 4400	680 a 680 k	2322 634 0.... 2322 634 1....
encapsulado en vidrio	0.1	-25 a +200	2200 a 4400	680 a 680 k	2322 627 1....
	0.1	-25 a +200 -55 a +300	2200 a 4400 3800 a 4200	680 a 680 k 100 k a 1 M	2322 627 2.... 2322 627 3....
	0.06	-25 a +200	2200 a 4400	680 a 680 k	2322 634 2....

Miniwatt s.a.

división comercial **barcelona**-7 balmes, 22 telf. 301 63 12 telex nº 54666 copre e **madrid**-4 sagasta, 18 telf. 446 40 00

domicilio social y división industrial **barcelona**-4 paseo zona franca, 15 telf. 331 51 00 telex nº 52523 miniw e

CONMUTADOR DE FUENTES DE SEÑAL

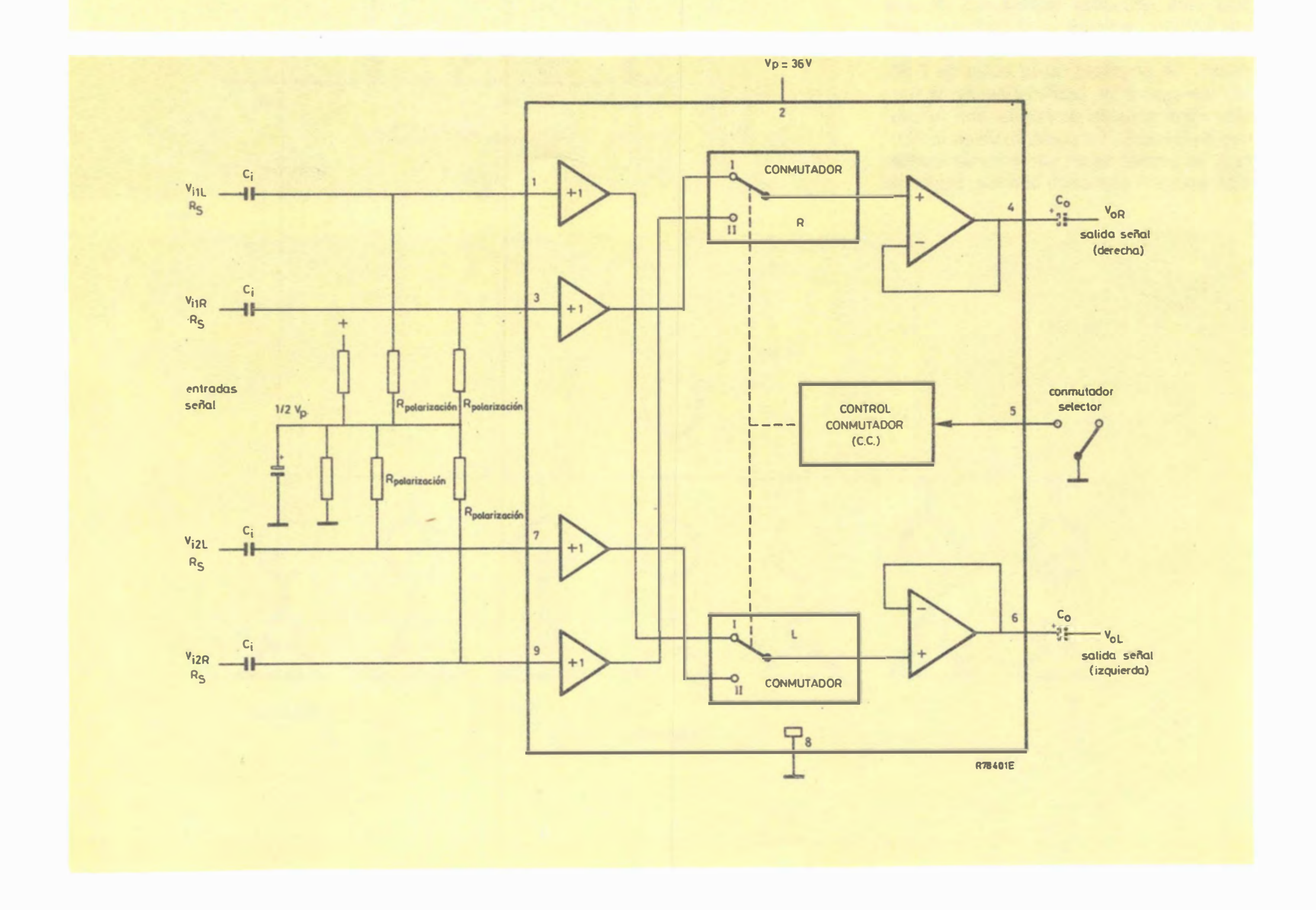
El TDA1527 es un doble amplificador operacional conectado como convertidor de impedancias. Incorpora las siguientes características:

— dos entradas estéreo conmutables, con un manejo de señal máximo de 10 V eficaces;
— circuito de protección de entrada;
— las corrientes de entrada son independientes de la posición de conmutación;
— salidas protegidas contra cortocircuitos.

En la figura se muestra el diagrama de bloques del circuito.

Resumen de los datos de referencia

Margen de tensión alimentación (pat. 2)	Vp			4 a 40 V
Márgen de temperatura ambiente de funcionamiento	Tamb			−30 a +80 °C
f = 20 Hz a 20 kHz; Rs = 47 kΩ				
Tensión alimentación (pat. 2)	$Vp = V_{2\text{-}8}$	Tip 36(18) V	típ	típ
Corriente alimentación (sin carga)	Ip		típ	8 mA
Márgen tensión entrada a Vi = Vo	Vi			1 a Vp-1 V
Ganancia tensión	Gv		típ	1
Distorsión armónica total	d_{tot}		típ	0,01 %
Separación de canal (R/L)	α		típ	74 dB
Atenuación de cruce entre la salida y la entrada no seleccionada	$\alpha_{I\text{-}II}$		típ	100 dB
Tensión de salida de ruido (valor eficaz)	Vn		típ	6 μV



AGRUPACION DE ALTAVOCES Y SISTEMAS DE REVERBERACION ARTIFICIAL

Un laboratorio de desarrollo de Philips ha descubierto que en una agrupación de altavoces pueden darse las mismas características direccionales que en altavoces individuales. Este es el caso cuando las amplitudes de las tensiones de excitación de un altavoz individual son proporcionales a las funciones de Bessel de grado ascendente. Con una elección adecuada del argumento de estas funciones de Bessel, se obtiene una serie de valores de amplitud de una simplicidad tal que su realización es efectuada por interconexión de altavoces en el orden adecuado. Esta idea puede también ser aplicada para obtener una respuesta de amplitud plana en sistemas de reverberación artificial.

Cuando un determinado número de altavoces se coloca en una configuración uni o bi-dimensional para producir una potencia de salida acústica alta, las interferencias de las ondas acústicas (fig. 1), causan unas depresiones en las características direccionales.

Se ha observado una similitud muy próxima entre la distribución de amplitud y fase para altavoces individuales en una agrupación necesaria para conseguir una característica de fuente esférica y el espectro de amplitud de la señal de F.M. (en las cuales los coeficientes en la función de expansión de Fourier son funciones de Bessel). Tal como se ve en la figura 2, se precisa de un elemento de atenuación en serie con cada altavoz. Según la

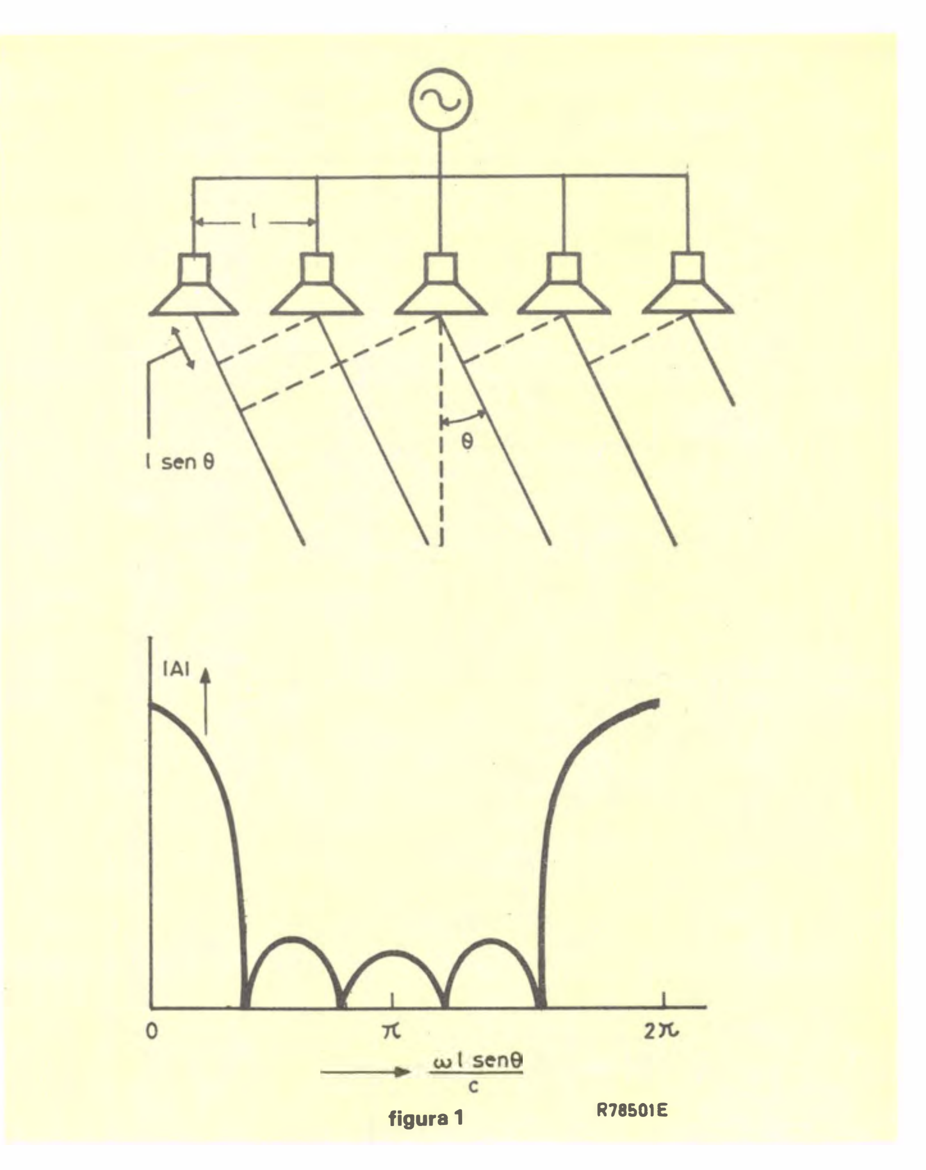


figura 1

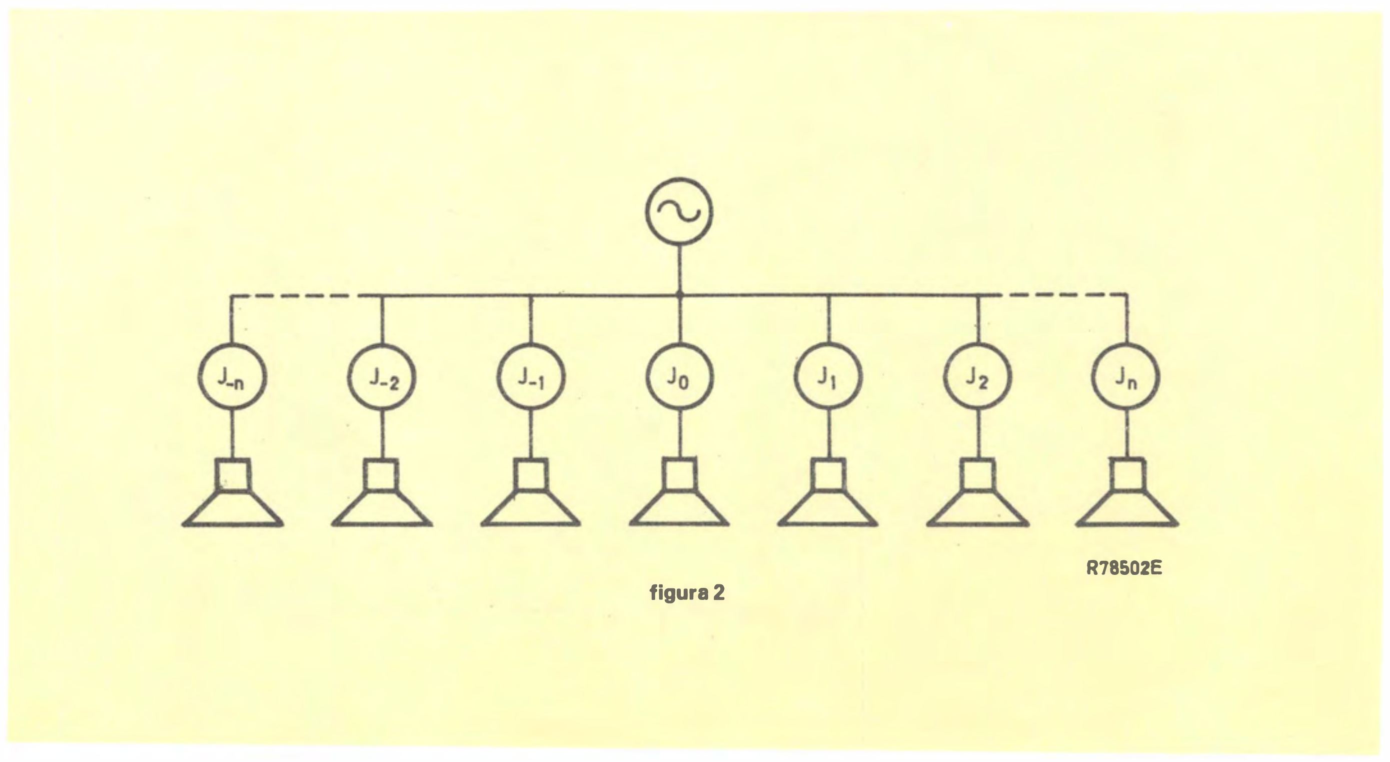


figura 2

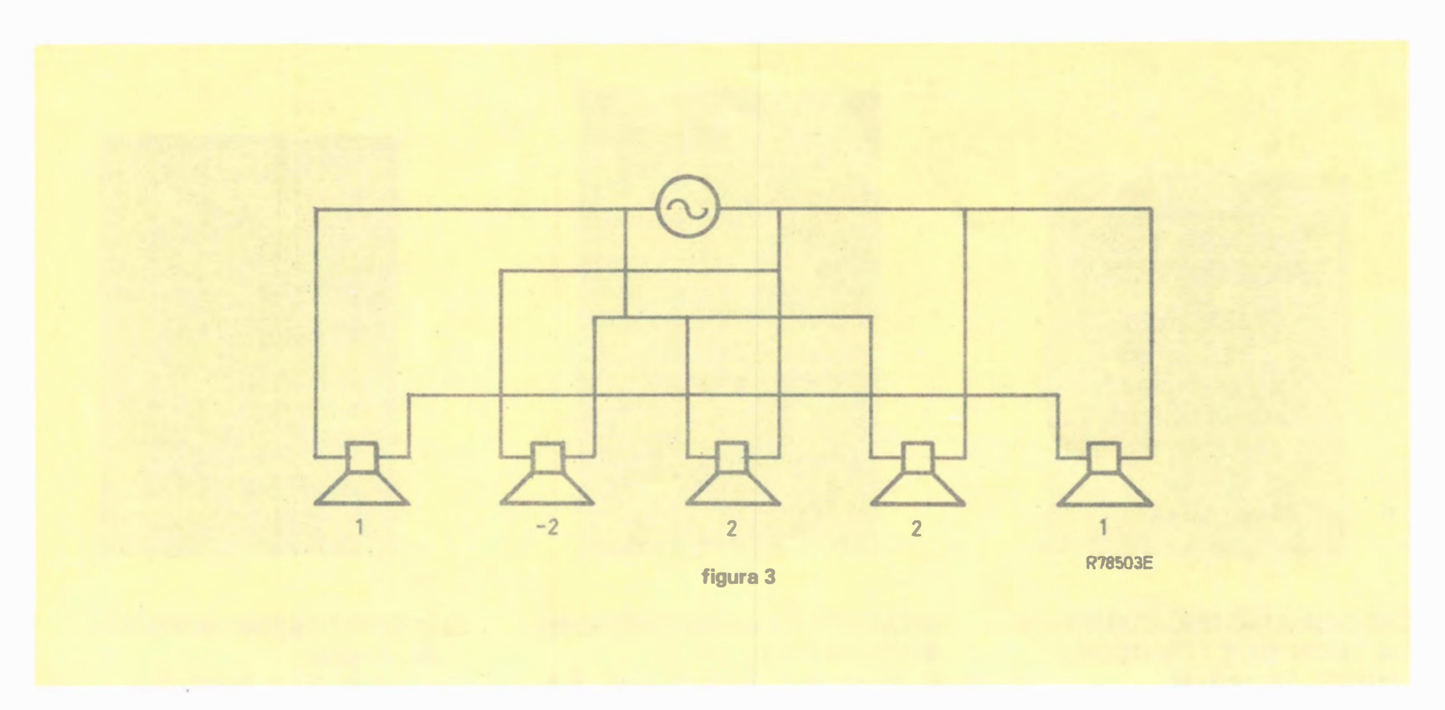


figura 3

posición n de altavoz en la agrupación, la atenuación es proporcional a las funciones de Bessel $J_n(X)$. Se encontró que sustituyendo X = 1,5 de unos valores de $(J_{-n}, \ldots, J_{-2}, J_{-1}, J_0, J_1, J_2, \ldots, J_n)$ los cuales son más o menos proporcionales a (0, ..., 1, −2, 2, 2, 1,...., 0).

Basándose en esto se construyó una agrupación de 5 elementos con las mismas características direccionales que sus componentes, conectando simplemente los altavoces en el orden adecuado (fig. 3) en lugar de utilizar elementos adicionales de atenuación en serie con cada altavoz.

También se calculó que no ocurre ninguna degradación de las características originales de cada altavoz en una agrupación de ellos cuando la distribución de la atenuación corresponde a $(1, -2n, 2n^2, 2n, 1)$ donde $n \geq 1/2$ para una agrupación de 5 elementos. Condiciones similares se dan en agrupaciones de 7 y 9 altavoces.

Estas ideas también se aplican en sistemas de reverberación artificial donde se precisa que los elementos tengan una respuesta de amplitud plana. Como se observa en la figura 4, un elemento de reverberación de este tipo puede consistir en una línea de retardo con tomas equidistantes, cada una conectada a la salida por una serie de elementos cuya atenuación es proporcional a los coeficientes de las series consideradas.

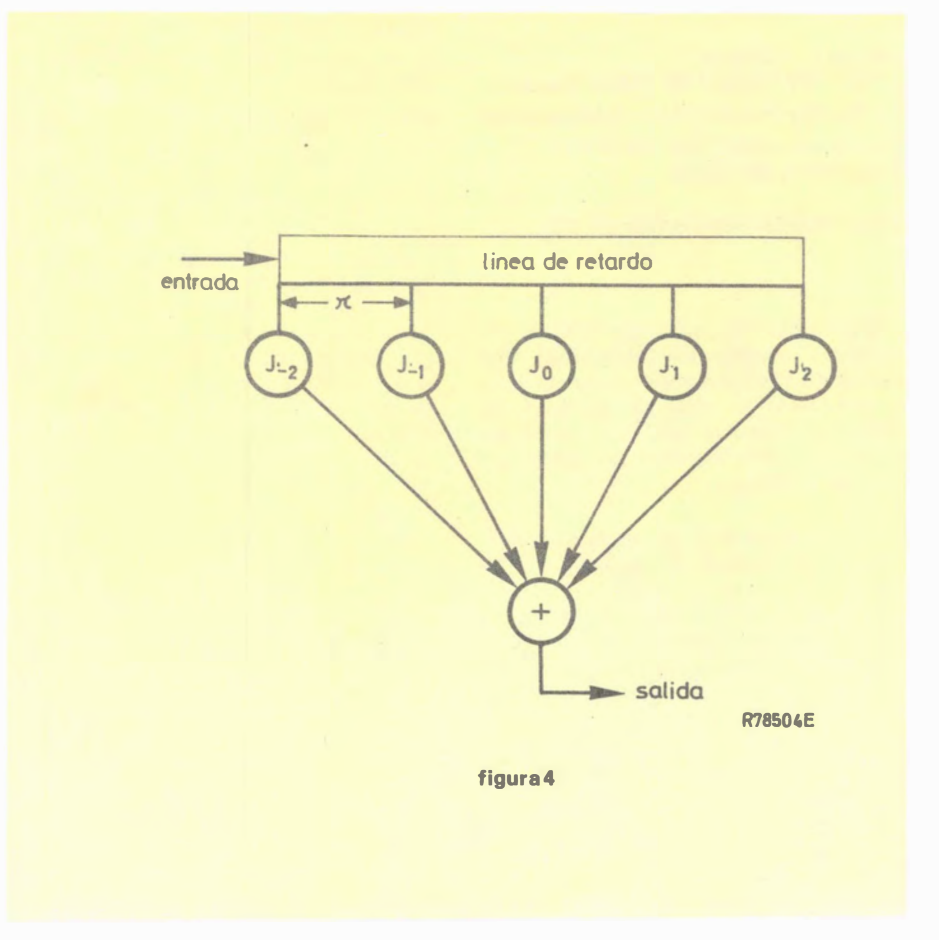
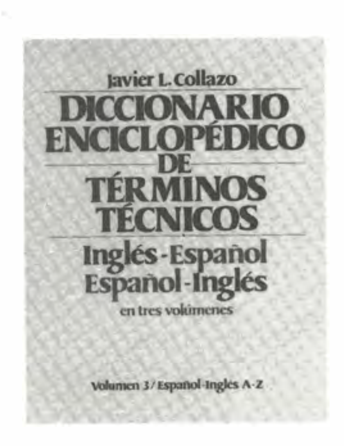


figura 4





DICCIONARIO ENCICLOPEDICO DE TERMINOS TECNICOS INGLES-ESPAÑOL/ ESPAÑOL-INGLES

Javier L. Collazo
Edita: McGraw-Hill Book Company Sernig the Need for Karewledge
1221 Avenue of the Americas
New York NY10020

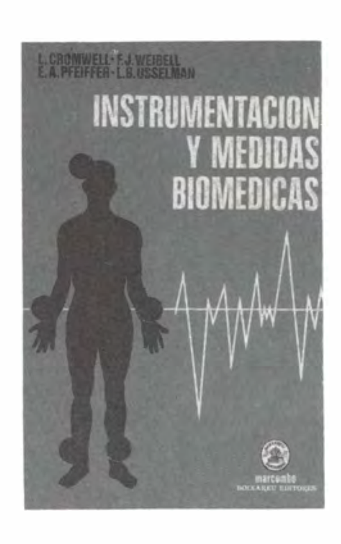
Tres volúmenes de 26 x 21 cm.

Esta obra, con más de 143.000 artículos y subartículos, constituye una fuente de consulta muy completa para la traducción de inglés a español y de español a inglés en casi todo el campo de las ciencias y técnicas, la ingenieria y las artes y oficios.

La obra completa consta de tres volúmenes y se divide en dos partes. La parte I (volúmenes 1 y 2) es un léxico inglés-español con equivalentes castellanos de más de 100.000 términos y expresiones. A menudo, un concepto de cierta complejidad se define a distintos niveles y desde diferentes puntos de vista e incluye también gran número de sinónimos, variantes terminológicas y expresiones alternativas útiles para evitar la monotonía en la redacción.

La parte II (volumen 3) es otro léxico bilingüe que registra equivalentes ingleses de unos 43.000 términos españoles.

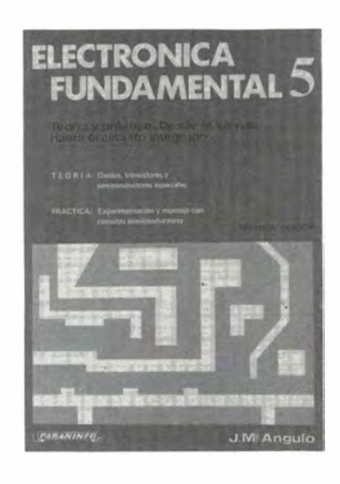
En resumen, este diccionario enciclopédico es muy completo en numerosas ramas de la ciencia, la ingeniería y la técnica y comprende un gran volumen de información útil a traductores, editores, escritores, redactores, ingenieros, técnicos, científicos y en general a toda persona interesada en el estudio o manejo de temas tecnocientíficos y sus correspondientes vocabularios en ambos idiomas.



INSTRUMENTACION Y MEDIDAS BIOMEDICAS
L. Cromwell, F.J. Weibell, E.A. Pfeiffer y L.B. Usselman
Marcombo. Boixareu Editores. Gran Vía de les Corts Catalanes, 594. Barcelona -7
Un volumen de 24 × 17 cm. 1980

Este libro está pensado principalmente para lectores con un bagaje técnico en electrónica o ingeniería, que tengan además conocimientos básicos de fisiología. Tiene un extenso campo de aplicación, cubriendo una parte importante de lo que se conoce como ingeniería biomédica. Es profundo cuando es necesario pero en general no se propone ser demasiado elevado. Hay abundantes ilustraciones y referencias a literatura fácilmente accesible cuando se necesita más especialización. La presentación es tal que las personas de las ciencias de la vida con algún conocimiento de instrumentación tendrán pocas dificultades para utilizarlo.

Para una rápida consulta, se dedica un grupo de apéndices a la terminología médica, un glosario alfabético, un sumario de medidas fisiológicas y algunos valores típicos.



ELECTRONICA FUNDAMENTAL 5
J. M. Angulo
Paraninfo. Magallanes 25
Madrid 15
Un volumen de 21,5 × 15,5 cm. 1981

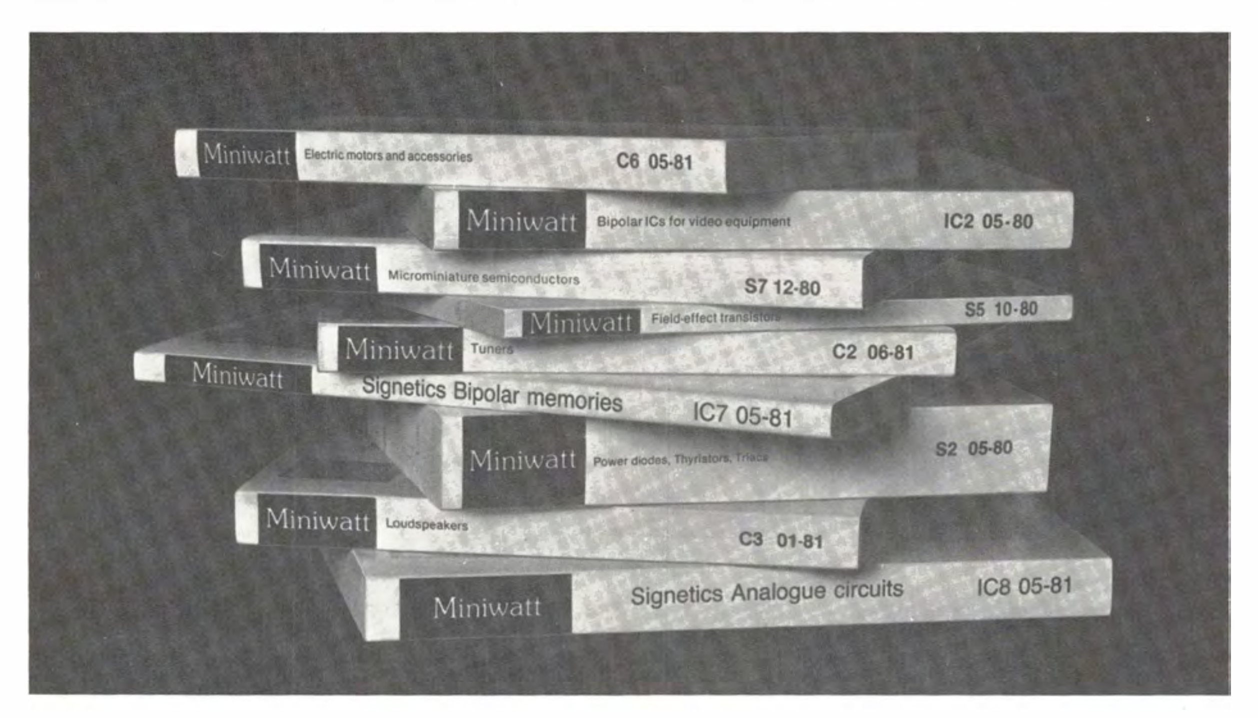
Este libro es el tomo 5° de una serie de seis que constituyen un Curso Básico de Electrónica.

En este tomo 5° se estudia la Electrónica de los semiconductores, destacando entre ellos a los transsistores. Consta de dos partes: teoría y práctica. En la primera parte teórica, el autor comienza explicando la constitución y funcionamiento de los componentes extrínsecos, dedicando al final un tema a los semiconductores especiales, tales como tiristor, triac etc. que tanto interés tienen actualmente.

En la segunda parte de este tomo se han expuesto numerosas prácticas muy sencillas, que se pueden realizar con muy pocos y baratos materiales.

La obra esta desarrollada en lenguaje sencillo y usando exclusivamente las operaciones numéricas más elementales con el fin de hacerla más asequible a los que desconocen totalmente la materia.

BIBLIOTECA MINIWATT



DATA HANDBOOKS

S2	05 – 80	POWER DIODES, THYRISTORES, TRIACS	930 ptas.
S3	04 – 80	SMALL-SIGNAL TRANSISTORS	800 ptas.
S4	09 – 81	LOW FREQUENCY POWER TRANSISTORS AND MODULES	750 ptas.
S5	10 – 80	FIELD- EFFECT TRANSISTORS	280 ptas.
S7	12 – 80	MICROMINIATURE SEMICONDUCTORS	425 ptas.
S8	06 – 81	DEVICES FOR OPTOELECTRONICS	470 ptas.
IC1	05 – 80	BIPOLAR ICs FOR RADIO AND AUDIO EQUIPMENT	425 ptas.
IC2	05 – 80	BIPOLAR ICs FOR VIDEO	500 ptas.
IC7	05 – 81	SIGNETICS BIPOLAR MEMORIES	350 ptas.
IC8	05 – 81	SIGNETICS ANALOGUE CIRCUITS	625 ptas.
CM12	11 – 79	VARIABLE RESISTORS AND TEST SWITCHES	250 ptas.
CM13	12 – 79	FIXED RESISTORS	350 ptas.
C3	01 – 81	LOUDSPEAKERS	475 ptas.
C6	05 – 81	ELECTRIC MOTORS AND ACCESORIES	450 ptas.
C10	10 – 80	CONNECTORS	280 ptas.
C14	04 – 80	ELECTROLYTIC AND SOLID CAPACITORS	375 ptas.
T1	02 – 80	TUBES FOR R.F. HEATING	500 ptas.
T2	04 – 80	TRANSMITTING TUBES FOR COMMUNICATIONS	750 ptas.
T3	06 – 80	KLYSTRONS, TWTS MICROWAVE DIODES	350 ptas.
T4	09 – 80	MAGNETRONS	325 ptas.
T6	07 – 80	GEIGER MULLER TUBES	280 ptas.
T9	06 – 80	PHOTO AND ELECTRON MULTIPLIERS	350 ptas.
T10	05 – 81	CAMARA TUBES IMAGE INTENSIFIERS	510 ptas.

NUEVOS CATALOGOS

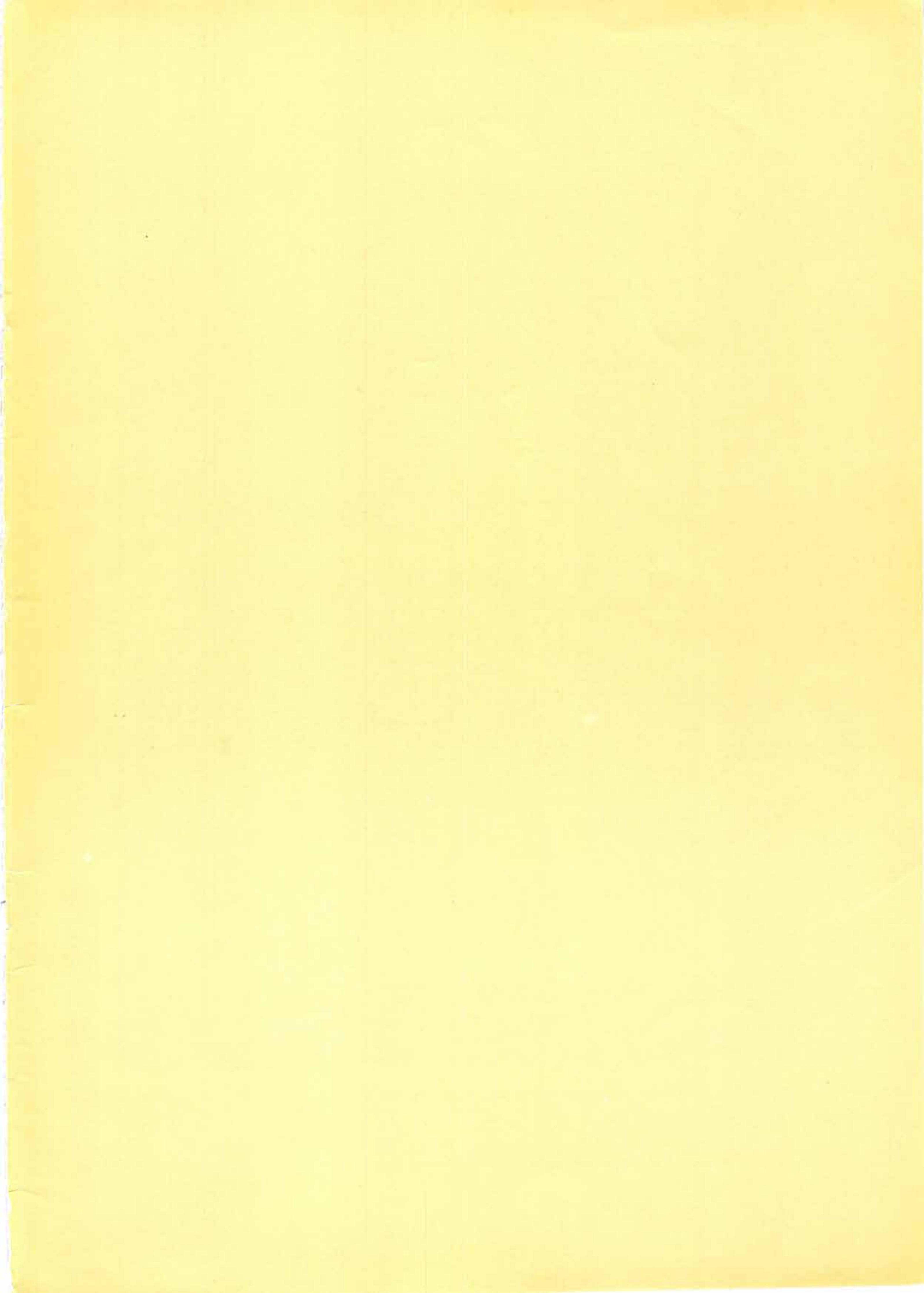
CT1	81/82	GENERAL CATALOGUE	800 ptas.
CT2	81/82	SEMICONDUCTORS	300 ptas.
CT3	81/82	INTEGRATED CIRCUIT CATALOGUE	300 ptas.
CT4		RESISTORES	25 ptas.

Miniwatt s.a.

división comercial **barcelona**-7 balmes, 22 telf. 301 63 12 telex nº 54666 copre e **madrid**-4 sagasta, 18 telf. 446 40 00

domicilio social y división industrial **barcelona**-4 paseo zona franca, 15 telf. 331 51 00 telex nº 52523 miniw e

INDICE DEL VOLUMEN 20



DIODOS WHISKERLESS

Por su construcción, los dos «pistones» entre los cuales está colocado el cristal aseguran una disipación óptima. Los «pistones» están construidos en DUMET (conductor formado por dos metales dispuestos concéntricamente, dando al conjunto un coeficiente de dilatación igual al del cristal de la cápsula).
Esta construcción asegura una presión elástica muy elevada y una perfecta compensación de temperatura.

- Fiabilidad muy alta
- Perfecto contacto cristal-pistones
- Gran robustez (resistencia a choque)
- Baja corriente de fuga
- Cápsula hermética

La fotografía, tomada en la factoría Miniwatt de Barcelona, muestra los diodos whiskerless flotando dentro de un campo electromagnético en espera del proceso de medición y marcado.

TIPOS PRINCIPALES

	V_R(V)	I_F(mA)	I_{FRM}(mA)
Aplicación general			
BA 221	30	200	400
Alta tensión, alta velocidad			
BAV 19	100	250	625
BAV 20	150	250	625
BAV 21	200	250	625
Conmutación, alta velocidad			
BA 318	50	100	225
1N 4148	75	75	225
BAW 62	75	100	225
1N 4448	75	200	450
Excitación de memorias			
BAV 10	60	300	600

Zeners: toler. 5°/o, tensión de codo muy abrupta y baja Rz 400 mW a 50°C Tamb, Vz de 4V7 a 75V.
Serie BZX 79



Miniwatt s.a.

división comercial **barcelona**-7 balmes, 22 telf. 301 63 12 telex nº 54666 copre e **madrid**-4 sagasta, 18 telf. 446 40 00
domicilio social y división industrial **barcelona**-4 paseo zona franca, 15 telf. 331 51 00 telex nº 52523 miniw e